



(12) 发明专利申请

(10) 申请公布号 CN 105023953 A

(43) 申请公布日 2015. 11. 04

(21) 申请号 201510402695. 0

(22) 申请日 2015. 07. 10

(71) 申请人 淄博汉林半导体有限公司

地址 255086 山东省淄博市高新技术产业开发区政通路 135 号高科技创业园 C416 室

(72) 发明人 关仕汉

(74) 专利代理机构 淄博佳和专利代理事务所
37223

代理人 孙爱华

(51) Int. Cl.

H01L 29/861(2006. 01)

H01L 21/329(2006. 01)

H01L 29/06(2006. 01)

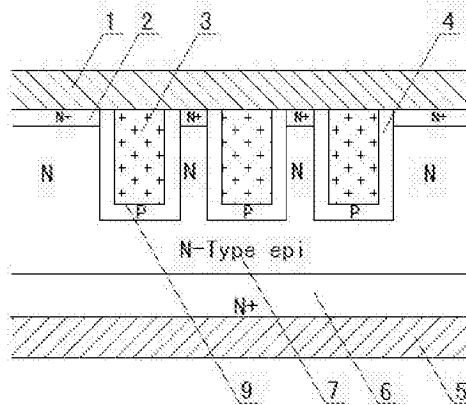
权利要求书1页 说明书5页 附图7页

(54) 发明名称

一种垂直场效应二极管及制造方法

(57) 摘要

一种垂直场效应二极管及制造方法,属于半导体器件制造领域。其特征在于:包括衬底,衬底上方为与衬底类型相同的外延层,外延层的上端面向下间隔开有多个沟槽(9),沟槽(9)内填充有与外延层的交界面形成P-N结的填充介质,在衬底的下部以及沟槽(9)的上部分别设置有作为阴极的底层金属层(5)和作为阳极的顶层金属层(1);在两相邻的所述沟槽(9)之间以及位于两端的沟槽(9)的外侧还设置有重掺杂型区,重掺杂型区与外延层类型相同,位于外延层的上端且与沟槽(9)上端平齐。本垂直场效应二极管,由于采用场效应管的结构,相比较传统的半导体二极管,具有极低的死区电压,导通速度快,开关频率高。



1. 一种垂直场效应二极管,其特征在於:包括衬底,衬底上方为与衬底类型相同的外延层,外延层的上端面向下间隔开有多个沟槽(9),沟槽(9)内填充有与外延层的交界面形成 P-N 结的填充介质,在衬底的下部以及沟槽(9)的上部分别设置有作为阴极的底层金属层(5)和作为阳极的顶层金属层(1);在两相邻的所述沟槽(9)之间以及位于两端的沟槽(9)的外侧还设置有重掺杂型区,重掺杂型区与外延层类型相同,位于外延层的上端且与沟槽(9)上端平齐。

2. 根据权利要求 1 所述的垂直场效应二极管,其特征在於:所述的填充介质包括填充在沟槽(9)内的多晶硅以及设置在多晶硅与沟槽(9)内边沿之间的单晶硅层。

3. 根据权利要求 1 所述的垂直场效应二极管,其特征在於:所述的填充介质为填充在沟槽(9)内的单晶硅。

4. 用于制造根据权利要求 1~4 任一项所述的垂直场效应二极管的制造方法,其特征在於:包括如下步骤:

步骤 1,在衬底上部首先形成外延层,然后在外延层上依次形成重掺杂区和氧化层(8);

步骤 2,对重掺杂区和氧化层(8)进行等间距的刻蚀;

步骤 3,以未刻蚀的氧化层(8)作为硬掩膜,在外延层的上方间隔刻蚀出多个沟槽(9);

步骤 4,在沟槽(9)内通过填充工艺填充与外延层的交界面形成 P-N 结的填充介质;

步骤 5,去除上部多余的填充介质以及氧化层(8);

步骤 6,在芯片上、下两端分别作出顶层金属层(1)和底层金属层(5)。

5. 根据权利要求 4 所述的垂直场效应二极管的制造方法,其特征在於:步骤 4 中所述的填充工艺,包括如下步骤:

步骤 4-1,在沟槽(9)内表面生成单晶硅层;

步骤 4-2,在沟槽(9)内填充多晶硅。

6. 根据权利要求 4 所述的垂直场效应二极管的制造方法,其特征在於:步骤 4 中所述的填充工艺,包括如下步骤:

步骤 4-1,在沟槽(9)内填充单晶硅。

一种垂直场效应二极管及制造方法

技术领域

[0001] 一种垂直场效应二极管及制造方法,属于半导体器件制造领域。

背景技术

[0002] 二极管为半导体领域最为常见的元器件之一,在电子行业以及工业有广泛用途。在现有技术中,主要存在有以下两种二极管:以硅、锗为等半导体材质制成的半导体二极管,以及以肖特基二极管为代表的金属-半导体二极管。半导体二极管在正向导通时,具有较高的死区电压,大约为0.5V~0.8V,当正向电压超过死区电压时,二极管才会导通,因此开关效率较低,且耗能高。肖特基二极管具有较低的死区电压,大约为0.2V,且导通速度较快,但是肖特基二极管无法耐高压,不适合应用在高压场合。

发明内容

[0003] 本发明要解决的技术问题是:克服现有技术的不足,提供一种具有极低的导通电压,导通速度快,同时可以耐高压的垂直场效应二极管及制造方法。

[0004] 本发明解决其技术问题所采用的技术方案是:该垂直场效应二极管,其特征在于:包括衬底,衬底上方为与衬底类型相同的外延层,外延层的上端面向下间隔开有多个沟槽,沟槽内填充有与外延层的交界面形成P-N结的填充介质,在衬底的下部以及沟槽的上部分别设置有作为阴极的底层金属层和作为阳极的顶层金属层;在两相邻的所述沟槽之间以及位于两端的沟槽的外侧还设置有重掺杂型区,重掺杂型区与外延层类型相同,位于外延层的上端且与沟槽上端平齐。

[0005] 优选的,所述的填充介质包括填充在沟槽内的多晶硅以及设置在多晶硅与沟槽内边沿之间的单晶硅层。

[0006] 优选的,所述的填充介质为填充在沟槽内的单晶硅。

[0007] 一种垂直场效应二极管的制造方法,其特征在于:包括如下步骤:

步骤1,在衬底上部首先形成外延层,然后在外延层上依次形成重掺杂区和氧化层;

步骤2,对重掺杂区和氧化层进行等间距的刻蚀;

步骤3,以未刻蚀的氧化层作为硬掩膜,在外延层的上方间隔刻蚀出多个沟槽;

步骤4,在沟槽内通过填充工艺填充与外延层的交界面形成P-N结的填充介质;

步骤5,去除上部多余的填充介质以及氧化层;

步骤6,在芯片上、下两端分别作出顶层金属层和底层金属层。

[0008] 优选的,步骤4中所述的填充工艺,包括如下步骤:

步骤4-1,在沟槽内表面生成单晶硅层;

步骤4-2,在沟槽内填充多晶硅。

[0009] 优选的,步骤4所述的填充工艺,包括如下步骤:

步骤4-1,在沟槽内填充单晶硅。

[0010] 与现有技术相比,本发明所具有的有益效果是:

1、本垂直场效应二极管,由于采用场效应管的结构,相比较传统的半导体二极管,不存在常规 P-N 结二极管在导通时所存在的死区电压,当加载了正向电压之后,本垂直场效应管立即导通,因此具有提高正向导通效率的优点。

[0011] 2、本垂直场效应二极管,没有普通 P-N 结二极管的开通及关断的多子与少子的注入及抽走的过程,所以开关速度大幅提高,开关频率可以大幅提升,开关损耗也可降低。

[0012] 3、在外延层的上方进行重掺杂,形成重掺杂区域,与金属层之间实现了较好的欧姆接触。

[0013] 4、外延层的厚度可根据实际需要的耐压等级调节,因此相比较肖特基二极管可应用于电压较高的场合。

[0014] 5、在对沟槽内进行填充时,优选首先通过离子注入的形式形成单晶硅层,然后填充多晶硅,以离子注入的手段,相比较直接填充单晶硅的手段,单晶硅层形成的可靠性更高,对工艺要求较低。

附图说明

[0015] 图 1 为垂直场效应二极管实施例 1 结构示意图。

[0016] 图 2~ 图 9 为垂直场效应二极管实施例 1 制造方法流程示意图。

[0017] 图 10 为垂直场效应二极管实施例 2 结构示意图。

[0018] 图 11~ 图 12 为垂直场效应二极管实施例 2 制造方法流程示意图。

[0019] 图 13 为垂直场效应二极管实施例 3 结构示意图。

[0020] 图 14 为垂直场效应二极管实施例 4 结构示意图。

[0021] 其中:1、顶层金属层 2、N+ 型层 3、P 型多晶硅 4、P 型单晶硅层 5、底层金属层 6、N 型衬底 7、N 型外延层 8、氧化层 9、沟槽 10、P 型单晶硅 11、N 型多晶硅 12、N 型单晶硅层 13、P 型外延层 14、P 型衬底 15、P+ 型层 16、N 型单晶硅。

具体实施方式

[0022] 图 1~9 是本发明的最佳实施例,下面结合附图 1~14 对本发明做进一步说明。

[0023] 实施例 1:

如图 1 所示,一种垂直场效应二极管,包括 N 型衬底 6,N 型衬底 6 上方为 N 型外延层 7,自 N 型外延层 7 的上端向下间隔设置有多条沟槽 9,沟槽 9 与 N 型外延层 7 的交界面设置有 P 型单晶硅层 4,在沟槽 9 内填充有 P 型多晶硅 3。在相邻两沟槽 9 之间以及位于两端的沟槽 9 的外侧还设置有重掺杂的 N+ 型层 2,N+ 型层 2 位于 N 型外延层 7 的上端且与沟槽 9 上端平齐,通过重掺杂的 N+ 型层 2 可以实现良好的欧姆接触。在 N 型衬底 6 的下部以及沟槽 9 和 N+ 型层 2 的上部分别设置有底层金属层 5 和顶层金属层 1,顶层金属层 1 同时将沟槽 9 中的 P 型多晶硅 3 以及 N+ 型层 2 连接,在实际使用时,顶层金属层 1 作为本垂直场效应管的阳极,底层金属层 5 作为本垂直场效应管的阴极。

[0024] 如图 2~9 所示,本垂直场效应管的制造工艺,包括如下步骤:

步骤 a,形成 N 型外延层 7 和 N+ 型层 2。

[0025] 在 N 型衬底 6 的上部首先形成 N 型外延层 7,在 N 型外延层 7 的顶层做出 N+ 型层 2,如图 2 所示。

[0026] N型外延层7为单晶硅层,其厚度根据本垂直场效应管的耐压等级调节,因此相比较传统的肖特基二极管,具有良好的耐高压特性,可应用在高压场合。位于N型外延层7顶部侧N+型层2可通过离子注入的方式生成。

[0027] 步骤b,在N+型层2上方沉积形成氧化层8,如图3所示。

[0028] 步骤c,通过光刻等方式对氧化层8进行等间距的刻蚀,如图4所示。

[0029] 步骤d,在N型外延层7上部形成沟槽9。

[0030] 以未刻蚀的氧化层8作为硬掩膜,在N型外延层7的上方面隔刻蚀出多个垂直沟槽9,如图5所示。

[0031] 步骤e,在沟槽9内生成P型单晶硅层4。

[0032] 利用P型掺杂剂以离子注入的形式在所有沟槽9内生成P型单晶硅层4,形成P-N结构,如图6~7所示。

[0033] 步骤f,填充多晶硅;

在形成了P型单晶硅层4的沟槽9中填充P型多晶硅3,如图8所示。

[0034] 在步骤e~f中,优选首先通过离子注入的形式形成P型单晶硅层4,然后填充P型多晶硅3,相比较直接填充单晶硅的手段,P型单晶硅层4形成的可靠性更高,对工艺要求较低。

[0035] 步骤g,去除上部多余的P型多晶硅3以及氧化层8。

[0036] 利用化学腐蚀或物理抛光的方式将顶部多余的P型多晶硅3以及步骤c中未进行刻蚀的氧化层8去除,使芯片上部露出N+型层2以及与N+型层2平齐的P型单晶硅层4和P型多晶硅3,如图9所示。

[0037] 步骤h,在芯片上、下两端分别作出顶层金属层1和底层金属层5,完成如图1所述的垂直场效应二极管。

[0038] 本垂直场效应管的工作过程及工作原理如下:

当对本垂直场效应管的施加正向电压(即正极连接顶层金属层1,负极连接底层金属层5)时,由于N+型层2、N型外延层7以及N型衬底6均为导体,因此电流由顶层金属层1依次向下穿过N+型层2、N型外延层7以及N型衬底6组成的电流通流至底层金属层5,此时,本垂直场效应二极管正向导通。

[0039] 当对本垂直场效应管的施加反向电压(即正极连接底层金属层5,负极连接顶层金属层1)时,由于电压反接,相邻两沟槽9内的P型单晶硅层4之间开始出现空乏区,随着电压的逐渐增大,当电压值上升到截止电压时,此时相邻两沟槽9之间的空乏区相连接,将电流通道的截断,此时电流在阴极(底层金属层5)和阳极(顶层金属层1)之间流通受到限制,即本垂直场效应二极管反向截止。

[0040] 由于本垂直场效应二极管由于正向导通时因连接阳极(即顶层金属层1)与阴极(即底层金属层5)为半导体材料,其电阻可随电压升高而导通,所以不存在常规二极管(如硅二极管、锗二极管、肖特基二极管)在导通时所存在的死区电压,当加载了正向电压之后,本垂直场效应管立即导通,因此具有提高正向导通效率的优点。

[0041] 因为阳极与阴极间为半导体材料的电阻,因此没有普通P-N结二极管的开通及关断的多子与少子的注入及抽走的过程,所以开关速度大幅提高,开关频率可以大幅提升,开关损耗也可降低。

[0042] 实施例 2 :

如图 10 所示,在本实施例中,垂直场效应管,包括 N 型衬底 6,N 型衬底 6 上方为 N 型外延层 7,自 N 型外延层 7 的上端向下间隔设置有多个沟槽 9,在沟槽 9 内填充有 P 型单晶硅 10,在相邻两沟槽 9 之间以及位于两端的沟槽 9 的外侧还设置有重掺杂的 N⁺ 型层 2, N⁺ 型层 2 位于 N 型外延层 7 的上端且与沟槽 9 上端平齐,通过重掺杂的 N⁺ 型层 2 可以实现良好的欧姆接触。在 N 型衬底 6 的下部以及沟槽 9 和 N⁺ 型层 2 的上部分别设置有底层金属层 5 和顶层金属层 1,顶层金属层 1 同时将沟槽 9 中的 P 型单晶硅层 4 以及 N⁺ 型层 2 连接。与实施例 1 相同,顶层金属层 1 作为本垂直场效应管的阳极,底层金属层 5 作为本垂直场效应管的阴极。

[0043] 在本实施例中,垂直场效应管的制造工艺,包括如下步骤:

其中步骤 a~ 步骤 d 与实施例 1 相同,分别如图 2~5 所示,在此不再赘述;

步骤 e,在沟槽 9 内填充 P 型单晶硅 10,使沟槽 9 内与位于沟槽 9 外部的 N 型外延层 7 之间形成 P-N 结结构,如图 11 所示。

[0044] 步骤 f,去除上部多余的 P 型单晶硅 10 以及氧化层 8。

[0045] 利用化学腐蚀或物理抛光的方式将顶部多余的 P 型单晶硅 10 以及步骤 c 中未进行刻蚀的氧化层 8 去除,使芯片上部露出 N⁺ 型层 2 以及与 N⁺ 型层 2 平齐的 P 型单晶硅 10,如图 12 所示。

[0046] 步骤 g,分别在芯片上、下两端分别做出顶层金属层 1 和底层金属层 5,完成如图 10 所述的垂直场效应二极管。

[0047] 实施例 3 :

实施例 3 与实施例 1 的区别在于:在实施例 3 中,将 N 型材质与 P 型材质进行交换,如图 13 所示,垂直场效应二极管,包括 P 型衬底 14,P 型衬底 14 上方为 P 型外延层 13,自 P 型外延层 13 的上端向下间隔设置有多个沟槽 9,沟槽 9 与 P 型外延层 13 的交界面设置有 N 型单晶硅层 12,在沟槽 9 内填充有 N 型多晶硅 11。在相邻两沟槽 9 之间以及位于两端的沟槽 9 的外侧还设置有重掺杂的 P⁺ 型层 15,P⁺ 型层 15 位于 P 型外延层 13 的上端且与沟槽 9 上端平齐,通过重掺杂的 P⁺ 型层 15 可以实现良好的欧姆接触。在 P 型衬底 14 的下部以及沟槽 9 和 P⁺ 型层 15 的上部分别设置有底层金属层 5 和顶层金属层 1,顶层金属层 1 同时将沟槽 9 中的 N 型多晶硅 11 以及 P⁺ 型层 15 连接。与实施例 1 相同,顶层金属层 1 作为本垂直场效应管的阳极,底层金属层 5 作为本垂直场效应管的阴极。

[0048] 实施例 3 的制造工艺与实施例 1 相同,只是在制造时将 N 型材质与 P 型材质进行交换,在此不再赘述。

[0049] 实施例 4 :

实施例 4 与实施例 2 的区别在于:将 N 型材质与 P 型材质进行交换,如图 14 所示,垂直场效应管,包括 P 型衬底 14,P 型衬底 14 上方为 P 型外延层 13,自 P 型外延层 13 的上端向下间隔设置有多个沟槽 9,在沟槽 9 内填充有 N 型单晶硅 16,在沟槽 9 之间两端的沟槽 9 的外侧还设置有重掺杂的 P⁺ 型区 15,P⁺ 型区 15 位于 P 型外延层 13 的上端且与沟槽 9 上端平齐,通过重掺杂的 P⁺ 型区 15 可以实现良好的欧姆接触。在 P 型衬底 14 的下部以及沟槽 9 和 P⁺ 型层 15 的上部分别设置有底层金属层 5 和顶层金属层 1,顶层金属层 1 同时将沟槽 9 中的 N 型单晶硅 16 以及 P⁺ 型层 15 连接。与实施例 1 相同,顶层金属层 1 作为本垂直场

效应管的阳极,底层金属层 5 作为本垂直场效应管的阴极。

[0050] 实施例 4 的制造工艺与实施例 2 相同,只是在制造时将 N 型材质与 P 型材质进行交换,在此不再赘述。

[0051] 以上所述,仅是本发明的较佳实施例而已,并非是对本发明作其它形式的限制,任何熟悉本专业的技术人员可能利用上述揭示的技术内容加以变更或改型为等同变化的等效实施例。但是凡是未脱离本发明技术方案内容,依据本发明的技术实质对以上实施例所作的任何简单修改、等同变化与改型,仍属于本发明技术方案的保护范围。

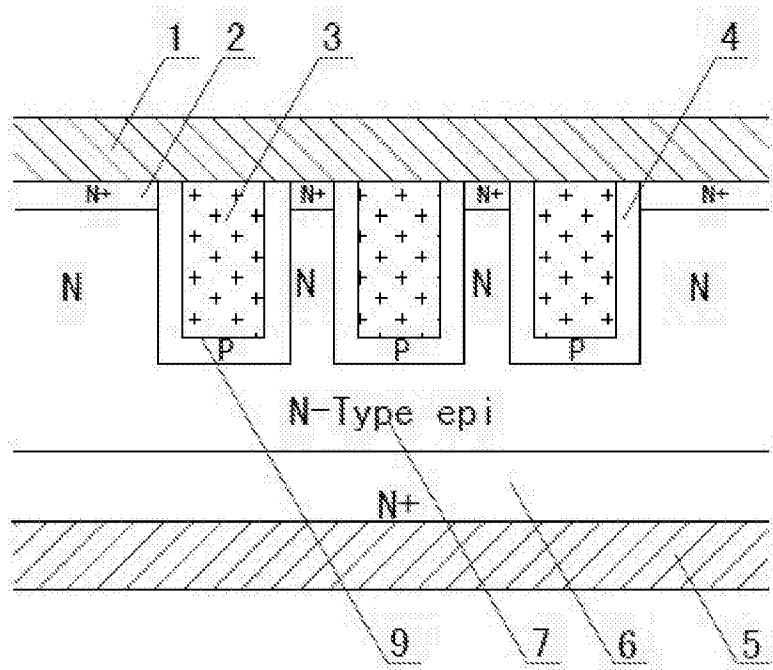


图 1

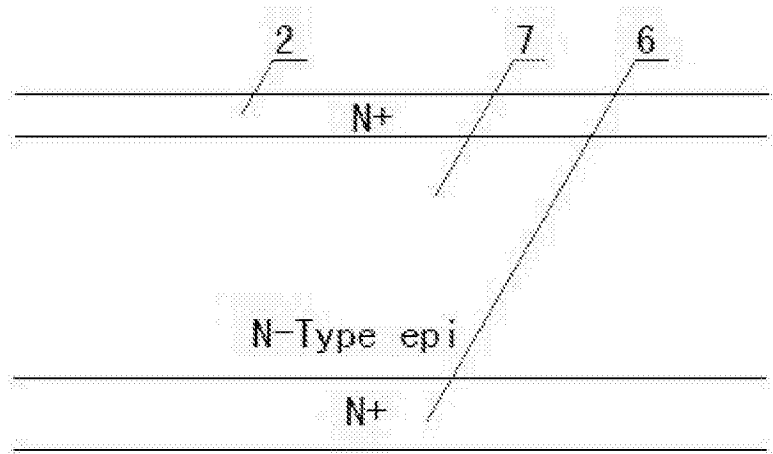


图 2

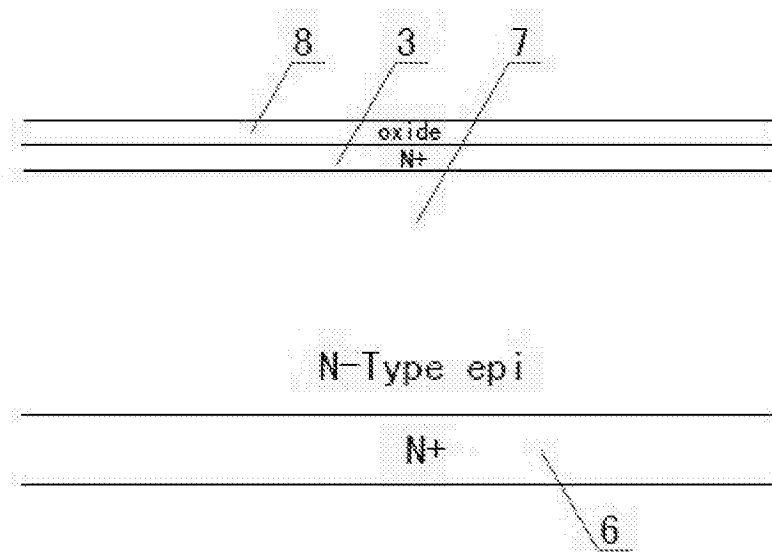


图 3

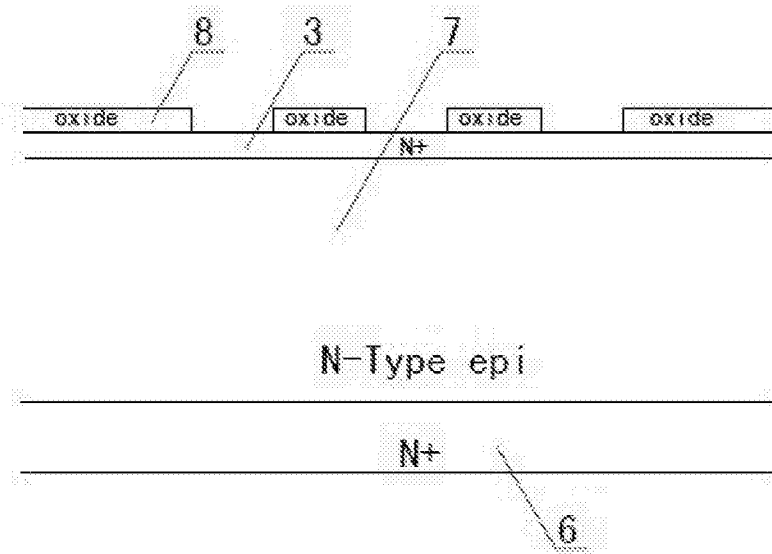


图 4

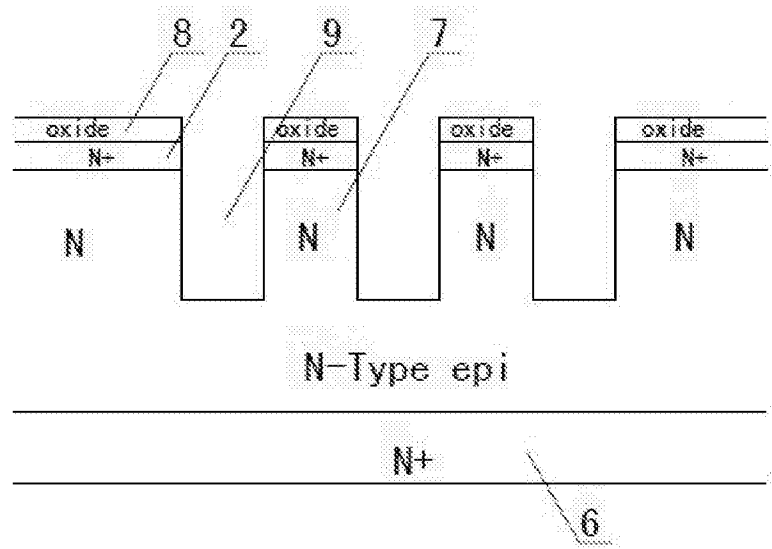


图 5

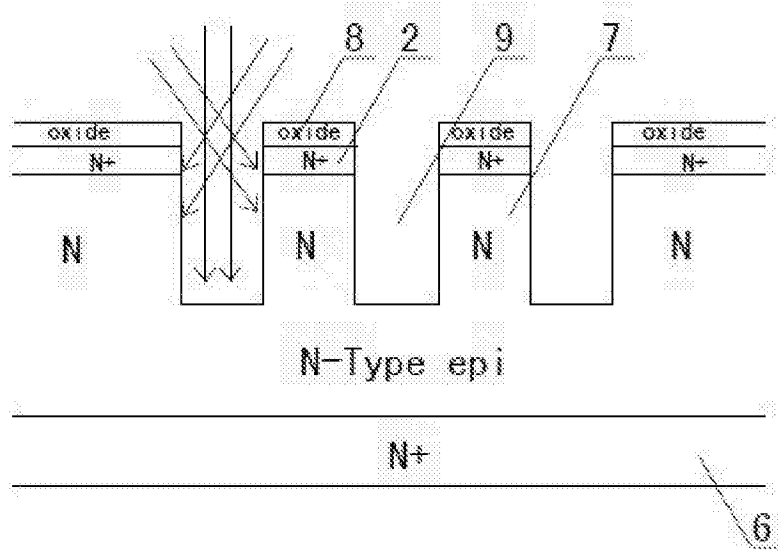


图 6

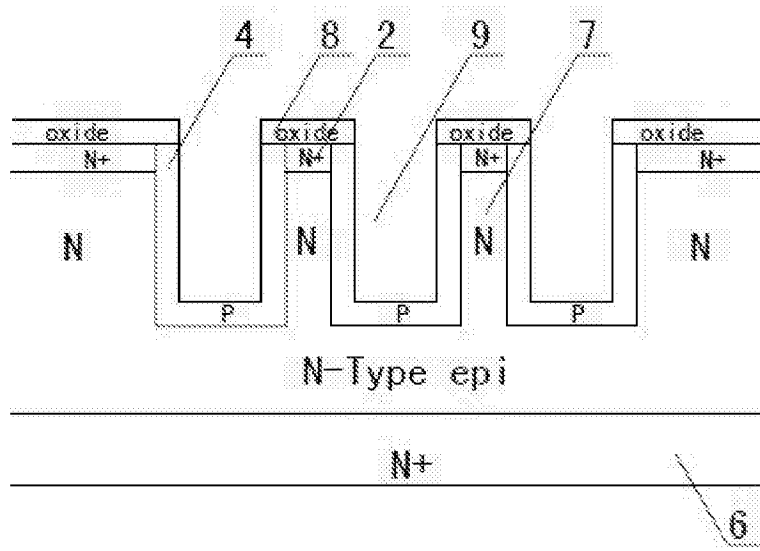


图 7

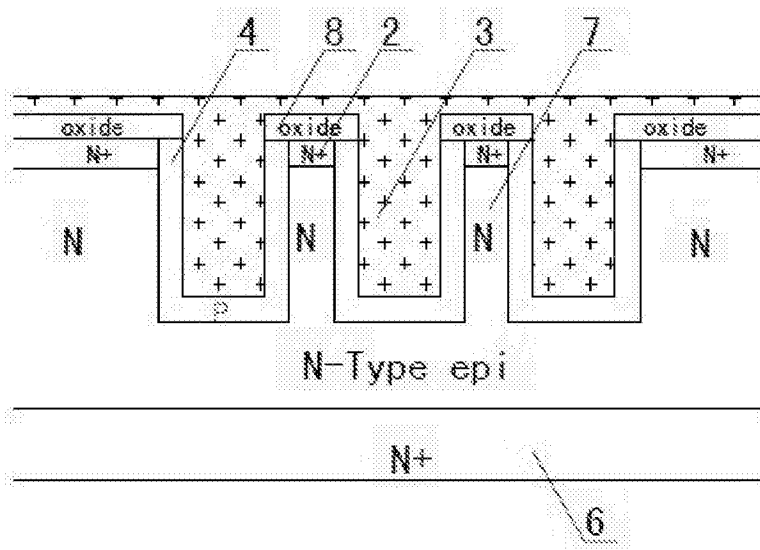


图 8

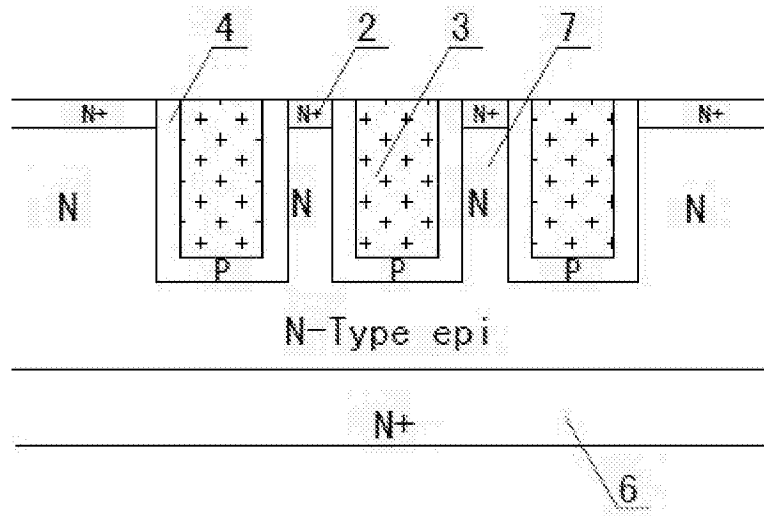


图 9

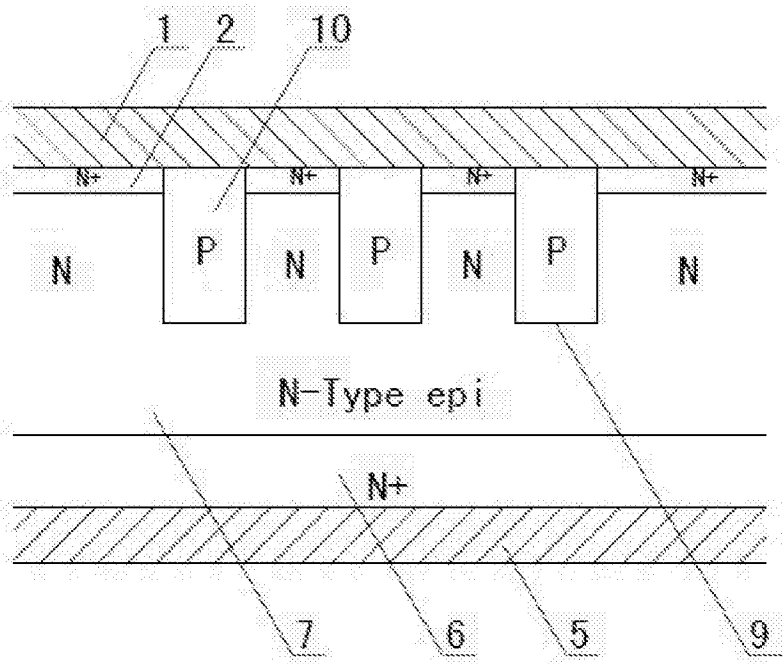


图 10

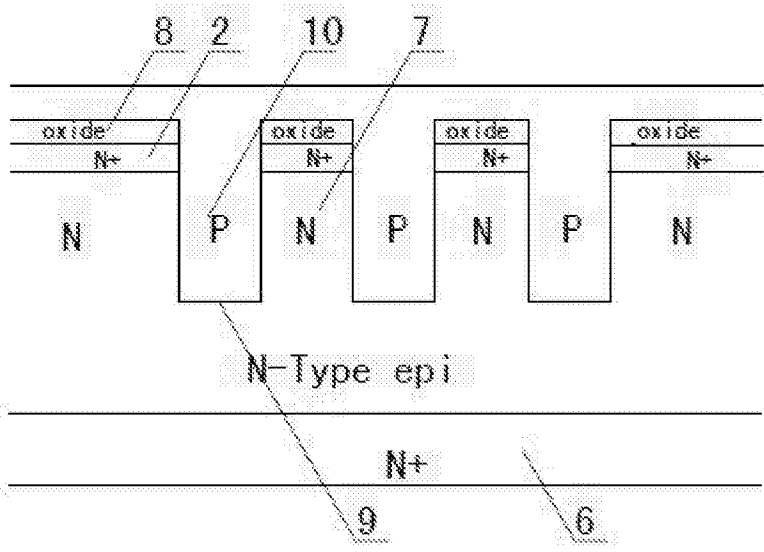


图 11

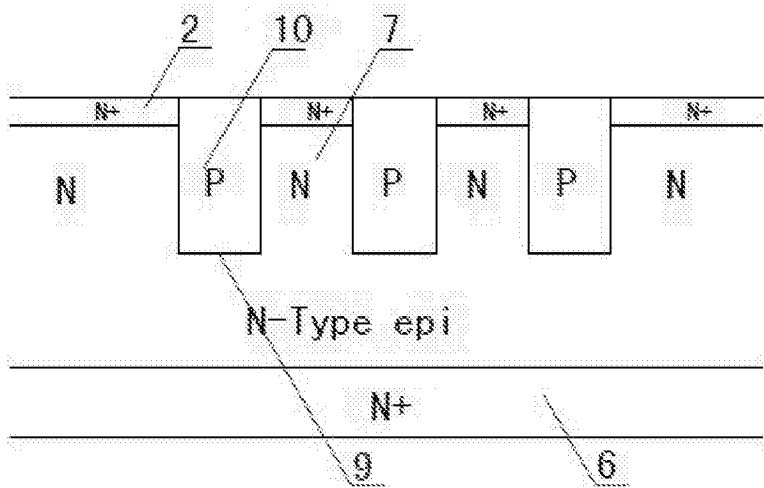


图 12

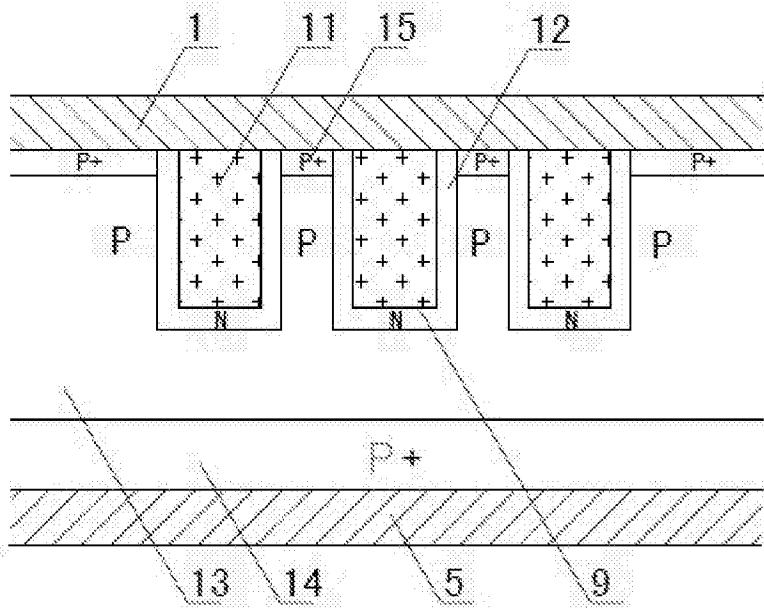


图 13

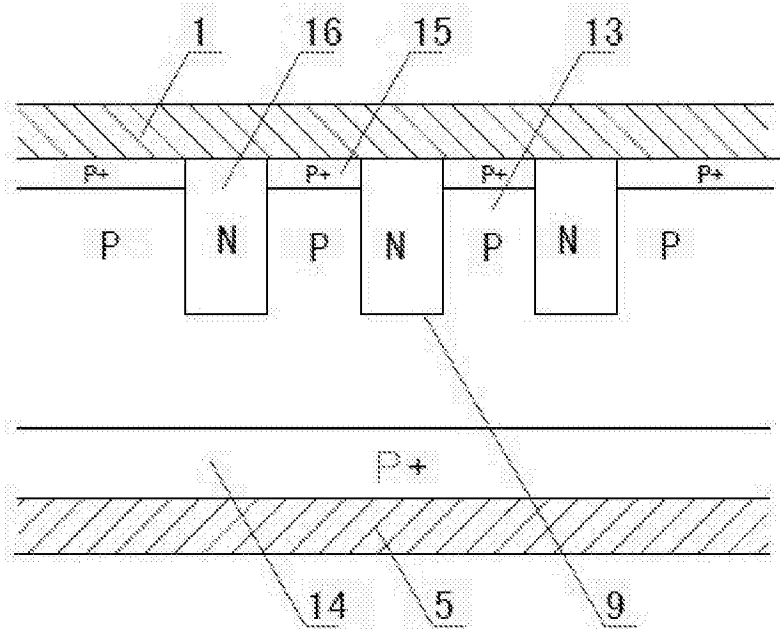


图 14