

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁴ H01L 29/70	(11) 공개번호 특 1987-0009487
	(43) 공개일자 1987년 10월 27일
(21) 출원번호	특 1987-0001814
(22) 출원일자	1987년 03월 02일
(30) 우선권주장	8607593 1986년 03월 26일 영국(GB)
(71) 출원인	에스피씨 피엘씨 마야크 차알즈 데니스 영국, 더볼유씨 2알 3에이취에이, 런던, 말트라버어스 스트리트 10
(72) 발명자	로우랜드 지오프레이 헌트 영국, 에썩스, 바실톤, 건 힐 플레이스 53
(74) 대리인	강명구

심사청구 : 없음

(54) 개량된 집적회로

요약

내용 없음

대표도

도 1

명세서

[발명의 명칭]

개량된 집적회로

[도면의 간단한 설명]

제1도-제2도는 반도체 기질내에 도프웰(doped well)의 조립상태의 연속단계를 보여주는 도면.

제8도는 제1도-제2도의 웰내에서의 쌍극성 트랜지스터 조립을 설명하는 도면.

본 내용은 요부공개 건이므로 전문 내용을 수록하지 않았음.

(57) 청구의 범위

청구항 1

반도체 기질의 주표면에 도프된 웰(doped well)을 형성하는 방법에 있어서, 제1도프제(dopant)를 웰구역에 주입하고 제1도프제 반대전도성(opposite conductivity type)의 제2도프제를 웰구역의 표면에 유입시키어, 전술한 도프제들의 부분적 보상(partial compensation)의 영향을 받아 정미 최대 농준(net maximum concentration)이 표면 아래에 배열됨을 포함하는 방법.

청구항 2

제1항에 있어서, 전술한 제1 및 제2도프제가 각기 이온착상제(ion implant)를 포함하는 방법.

청구항 3

제2항에 있어서, 전술한 제1도프제가 비소와 인으로 구성된 그룹으로부터 선택되는 방법.

청구항 4

제2항에 있어서, 전술한 제2도프제가 보론인 방법.

청구항 5

제1항 제2항 혹은 제3항에 있어서, 정미 표면 도프제준위(net surface dopant level)가 $1.5 \times 10^{15} - 1.5 \times 10^{16} \text{ cm}^{-3}$ 인 방법.

청구항 6

제5항에 있어서, 최대 정미 도프제준위(maximum net dopant level)가 $4.5 \times 10^{15} - 4.5 \times 10^{16} \text{ cm}^{-3}$ 인 방법.

청구항 7

제6항에 있어서, 최대 정미 도프제준위가 반도체 표면과 2-3미크론의 깊이인 방법.

청구항 8

규소기질의 주표면에 도프된 웰을 형성하는 방법에 있어서, 인이온을 웰구역내의 기질속으로 착상(implant)시키고 기질을 가열하여 착상상태로 유도하고 보론이온을 웰구역내로 착상하고 기질을 가열하여 보론이온 착상으로 유도하고, 여기서 두 이온의 상호착상된 도우스(implant doses)가 웰구역내에서 영향을 받음을 포함하는 방법.

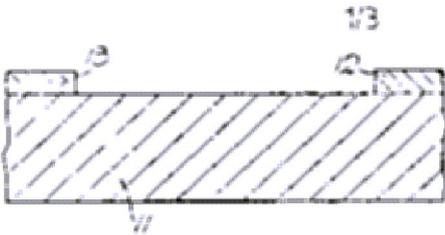
청구항 9

쌍극성 폴리실리콘 에미터 트랜지스터를 제조하는 방법에 있어서, 기질에 정미 최대 도프제 농축이 반도체 표면 아래에 배열된 도프된 웰을 구비하고, 베이스구역을 형성하며, 베이스구역과 접촉하는 폴리실리콘 에미터를 구비하며, 베이스구역에 인접한 베이스접촉구역을 착상하고, 전술한 에미터는 착상이 정렬된 마스크를 구비하고 콜렉터접촉구역을 구비하며, 콜렉터접촉구역과 베이스 및 에미터에 접촉하는 금속 접점을 공급함을 포함하는 방법.

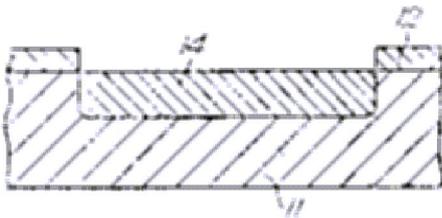
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면2



도면8

