

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5528999号
(P5528999)

(45) 発行日 平成26年6月25日 (2014. 6. 25)

(24) 登録日 平成26年4月25日 (2014. 4. 25)

(51) Int. Cl.	F I
GO 1 R 31/26 (2014. 01)	GO 1 R 31/26 H
GO 1 R 31/3183 (2006. 01)	GO 1 R 31/26 A
HO 1 L 21/66 (2006. 01)	GO 1 R 31/28 Q
	HO 1 L 21/66 T

請求項の数 10 (全 13 頁)

(21) 出願番号	特願2010-279691 (P2010-279691)	(73) 特許権者	390005175
(22) 出願日	平成22年12月15日 (2010. 12. 15)		株式会社アドバンテスト
(65) 公開番号	特開2012-127813 (P2012-127813A)		東京都練馬区旭町1丁目32番1号
(43) 公開日	平成24年7月5日 (2012. 7. 5)	(74) 代理人	110000877
審査請求日	平成25年3月29日 (2013. 3. 29)		龍華国際特許業務法人
		(72) 発明者	天沼 聖司
			東京都練馬区旭町1丁目32番1号 株式
			会社アドバンテスト内
		審査官	吉岡 一也

最終頁に続く

(54) 【発明の名称】 試験装置

(57) 【特許請求の範囲】

【請求項1】

被試験デバイスを試験する試験装置であって、
 前記被試験デバイスに供給する電源電圧を発生する電源部と、
 前記電源部から前記被試験デバイスに至る経路上に設けられた誘導負荷部と、
 前記誘導負荷部に対して前記被試験デバイスと並列に接続された第1半導体スイッチと
 、
 前記被試験デバイスに対する電源電圧の供給を遮断する場合に、前記第1半導体スイッチをオンとする制御部と、
 前記電源部および前記誘導負荷部の間に設けられた第2半導体スイッチと
 を備え、
 前記制御部は、前記被試験デバイスに対する電源電圧の供給を遮断する場合に、前記第2半導体スイッチをオフとした後に前記第1半導体スイッチをオンとする、試験装置。

10

【請求項2】

被試験デバイスを試験する試験装置であって、
 前記被試験デバイスに供給する電源電圧を発生する電源部と、
 前記電源部から前記被試験デバイスに至る経路上に設けられた誘導負荷部と、
 前記誘導負荷部に対して前記被試験デバイスと並列に接続された第1半導体スイッチと
 、
 前記被試験デバイスに対する電源電圧の供給を遮断する場合に、前記第1半導体スイッチ

20

チをオンとする制御部と、

被写体における温度分布を検出するカメラにより前記被試験デバイスを撮像する撮像部と、

得られた温度分布に応じて前記被試験デバイスに含まれる複数のスイッチ素子のうち故障したスイッチ素子を特定する特定部と

を備え、

前記特定部は、温度が予め定められた基準値より高くなった場所の近傍における予め定められた範囲内の前記スイッチ素子を故障したスイッチ素子として特定する、試験装置。

【請求項 3】

被試験デバイスを試験する試験装置であって、

前記被試験デバイスに供給する電源電圧を発生する電源部と、

前記電源部から前記被試験デバイスに至る経路上に設けられた誘導負荷部と、

前記誘導負荷部に対して前記被試験デバイスと並列に接続された第 1 半導体スイッチと

試験の異常発生時に、前記被試験デバイスに対する電源電圧の供給を遮断する場合に、前記第 1 半導体スイッチをオンとする制御部と

を備える試験装置。

【請求項 4】

前記第 1 半導体スイッチは、前記被試験デバイスより許容電流が大きい、請求項 1 から 3 のいずれか 1 項に記載の試験装置。

【請求項 5】

前記第 1 半導体スイッチは、前記被試験デバイスよりオン抵抗が小さい、請求項 1 から 4 のいずれか 1 項に記載の試験装置。

【請求項 6】

前記被試験デバイスと並列に接続され、前記被試験デバイスに印加される電圧をクランプする放電管を更に備える請求項 1 から 5 のいずれか 1 項に記載の試験装置。

【請求項 7】

前記誘導負荷部に対して前記被試験デバイスと直列に接続された複数の第 3 半導体スイッチを更に備え、

前記制御部は、前記被試験デバイスに対する電源電圧の供給を遮断する場合に、前記複数の第 3 半導体スイッチをオフとする、請求項 1 から 6 のいずれか 1 項に記載の試験装置

【請求項 8】

前記被試験デバイスおよび前記第 1 半導体スイッチは絶縁ゲート型バイポーラトランジスタである請求項 1 から 7 のいずれか 1 項に記載の試験装置。

【請求項 9】

前記撮像部は、複数の前記被試験デバイスが形成されたウエハを撮像し、

前記特定部は、前記ウエハの温度分布に応じて故障した前記スイッチ素子を含む前記被試験デバイスを特定する、請求項 2 に記載の試験装置。

【請求項 10】

前記被試験デバイス上にパッドを配置し、当該パッド上から撮像して得られる温度分布に応じて故障セルを特定する、請求項 3 または 9 に記載の試験装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、試験装置に関する。

【背景技術】

【0002】

大電流回路に用いられるスイッチデバイスとして、絶縁ゲート型バイポーラトランジスタ（以下、IGBT と称す）等の素子を用いたデバイスが知られている。当該デバイスに

10

20

30

40

50

は、要求される電流仕様等に応じて、複数の IGBT 素子が並列に形成される（例えば、特許文献 1 参照）。当該デバイスを試験する試験装置は、共通の電源から、複数の IGBT に電源電力を供給する。

特許文献 1 特開 2000 - 58820 号公報

【発明の概要】

【発明が解決しようとする課題】

【0003】

大電流のスイッチデバイスの試験項目として、アバランシェ破壊試験がある。アバランシェ破壊試験においては、被試験デバイスをインダクタなどの誘導負荷に接続し、被試験デバイスを導通状態にしている間に、当該誘導負荷に電気エネルギーを蓄積する。その後、被試験デバイスを非導通状態に切り替えて、誘導負荷に蓄積された電気エネルギーを被試験デバイスに印加したときの被試験デバイスの耐性を試験する。

10

【0004】

ここで、被試験デバイスが非導通状態となっている間に、被試験デバイスの定格値を超える電圧が印加されることによって被試験デバイスに流れる電流をアバランシェ電流と称する。アバランシェ電流が流れている時間をアバランシェ時間と称する。アバランシェ時間内に被試験デバイスに印加されている電圧をアバランシェ電圧と称する。

【0005】

アバランシェ期間において被試験デバイスが短絡モードで故障すると、過大電流が被試験デバイスに流れる。過大電流が被試験デバイスに流れると、被試験デバイスの損傷が拡大して、被試験デバイスが故障した原因を解析することが困難になる場合がある。また、当該過大電流によって、試験装置が損傷する場合もある。そこで、被試験デバイス及び試験装置が損傷することを防ぐべく、被試験デバイスが故障した場合には、スイッチ等により速やかに誘導負荷からの電流が被試験デバイスに流れることを防ぐことが重要である。

20

【課題を解決するための手段】

【0006】

上記課題を解決するために、本発明の第 1 の態様においては、被試験デバイスを試験する試験装置であって、前記被試験デバイスに供給する電源電圧を発生する電源部と、前記電源部から前記被試験デバイスに至る経路上に設けられた誘導負荷部と、前記誘導負荷部に対して前記被試験デバイスと並列に接続された第 1 半導体スイッチと、前記被試験デバイスに対する電源電圧の供給を遮断する場合に、前記第 1 半導体スイッチをオンとする制御部とを備える試験装置を提供する。

30

【0007】

なお、上記の発明の概要は、本発明の必要な特徴の全てを列挙したものではない。また、これらの特徴群のサブコンビネーションもまた、発明となりうる。

【図面の簡単な説明】

【0008】

【図 1】被試験デバイス 200 を試験する試験装置 100 の構成例を、被試験デバイス 200 とあわせて示す。

【図 2】異常検出部 30 の構成例を示す。

40

【図 3】IGBT である被試験デバイス 200 のアバランシェ破壊耐量の試験において、被試験デバイス 200 が正常に動作した場合における、被試験デバイス 200 のゲート電圧、コレクタ - エミッタ間電圧、コレクタ電流、第 1 半導体スイッチ 24 の制御信号および接続点 A の電圧の波形の一例を示す。

【図 4】IGBT である被試験デバイス 200 のアバランシェ破壊耐量の試験において、被試験デバイス 200 が異常動作した場合における、被試験デバイス 200 のゲート電圧、コレクタ - エミッタ間電圧、コレクタ電流、第 1 半導体スイッチ 24 の制御信号および接続点 A の電圧の波形の一例を示す。

【図 5】第 3 半導体スイッチ 28 - 1 および 28 - 2 のそれぞれ毎に、入力タイミングを変えた制御信号の一例を示す。

50

【図6】第3半導体スイッチ28-1および28-2のそれぞれ毎に、変化時における傾きを変えた制御信号の一例を示す。

【発明を実施するための形態】

【0009】

以下、発明の実施の形態を通じて本発明を説明するが、以下の実施形態は特許請求の範囲にかかる発明を限定するものではない。また、実施形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。

【0010】

図1は、被試験デバイス200を試験する試験装置100の構成例を、被試験デバイス200とあわせて示す。被試験デバイス200は、例えば絶縁ゲート型バイポーラトランジスタ(IGBT)等の高耐圧、大電流のスイッチ素子を含む。被試験デバイス200は、共通の基板に並列に形成された複数のスイッチ素子を有してよい。

10

【0011】

被試験デバイス200は、数百から数千V程度の耐圧を有しており、且つ、数Aから数百A程度の電流を流すことができるデバイスであってよい。また、被試験デバイス200は、車載用のデバイスであってよい。

【0012】

試験装置100は、制御部10、電源部20、誘導負荷部22、第1半導体スイッチ24、第2半導体スイッチ26、第3半導体スイッチ28-1、28-2、異常検出部30、放電管50、絶縁増幅器52、および、クランプ部60を備える。制御部10は、試験装置100の各構成要素を制御する。制御部10は、試験装置100の各構成要素に対して信号を供給し、また、各構成要素からの信号を受信してよい。

20

【0013】

制御部10は、試験装置100の使用者から与えられるプログラムに応じて、各構成要素を制御してよい。制御部10は、被試験デバイス200を動作させる試験信号を、被試験デバイス200に供給する。例えば制御部10は、被試験デバイス200内のスイッチ素子をオン/オフする試験信号を生成する。試験装置100は、試験信号に応じて被試験デバイス200に印加される電圧または電流、若しくは、被試験デバイス200が出力する電圧または電流に基づいて、被試験デバイス200の良否を判定してよい。例えば制御部10が供給する試験信号は、被試験デバイス200内のスイッチ素子のゲート端子に印加される。

30

【0014】

電源部20は、電圧源42と、コンデンサ44を有し、被試験デバイス200に供給する電源電圧を発生する。電源部20から被試験デバイス200に至る経路上に誘導負荷部22が設けられる。電源部20が供給する電源電圧は、誘導負荷部22を介してスイッチ素子のエミッタ端子またはコレクタ端子(若しくは、ソース端子またはドレイン端子)に印加される。また、電源部20は、スイッチ素子のエミッタ・コレクタ間電流を供給する。電源部20は、被試験デバイス200の仕様として規定された電源電圧を発生する。電源部20は、一例として、600Vから1000Vの直流の電源電圧を発生する。

【0015】

誘導負荷部22は、インダクタンスを有し、電源部20と被試験デバイス200との間の経路上に設けられる。誘導負荷部22は、一例として、インダクタ46である。誘導負荷部22は、異なるインダクタンスを有する複数のインダクタ46が切り換えられて、いずれかが経路上に接続される構成であってもよい。これにより、誘導負荷部22は、被試験デバイス200の種類および試験内容に応じたインダクタンスを、電源部20と被試験デバイス200との間の径路上に設けることができる。誘導負荷部22は、被試験デバイス200をオン状態からオフ状態に遷移させた場合に、逆起電力を生じる。本例の試験装置100は、誘導負荷部22で生じる逆起電力を用いて、被試験デバイス200の耐圧を試験してよい。

40

【0016】

50

第1半導体スイッチ24は、誘導負荷部22に対して被試験デバイス200と並列に接続される。本実施形態では、第1半導体スイッチ24のエミッタ端子は被試験デバイス200のスイッチ素子のエミッタ端子に接続され、第1半導体スイッチ24のコレクタ端子は被試験デバイス200のスイッチ素子のコレクタ端子に接続される。第1半導体スイッチ24は、制御部10の制御により、オン/オフする。第1半導体スイッチ24は、被試験デバイス200に対する電源電圧の供給を遮断する場合に制御部10によりオンとされ、被試験デバイス200のコレクタ-エミッタ間を接続してよい。第2半導体スイッチ26がオフとなり電源電圧の供給が遮断されたときに誘導負荷部22に逆起電力が生じ、被試験デバイス200のエミッターコレクタ間に過大電圧を検出すると、制御部10は、第1半導体スイッチ24をオンとして低抵抗とし、第1半導体スイッチ24に電流を流す。これにより、被試験デバイス200に過大な電流が流れることを防ぐことができる。

10

【0017】

第1半導体スイッチ24はIGBTであってよい。第1半導体スイッチ24は、被試験デバイス200より許容電流が大きいことが好ましい。また、第1半導体スイッチ24の許容電流は、電源部20が被試験デバイス200に供給可能な電流量よりも大きいことが好ましい。第1半導体スイッチ24が十分に大きな電流容量を持つことにより、電源電圧遮断時に確実に電流を流すことができる。また、第1半導体スイッチ24は、被試験デバイス200よりオン抵抗が小さいことが好ましい。第1半導体スイッチ24が、被試験デバイス200よりオン抵抗が小さければ、電源電圧遮断時に被試験デバイス200が短絡モードで故障しても、誘導負荷部22から被試験デバイス200および第1半導体スイッチ24に向けて流れ込む電流の大部分を第1半導体スイッチ24に流すことができ、被試験デバイス200に過大な電流が流れてダメージを与えることを防止できる。

20

【0018】

放電管50は、被試験デバイス200と並列に接続される。放電管50は、被試験デバイス200に印加される電圧をクランプする。放電管50は、被試験デバイス200に印加される電圧が所定値に達した場合に放電し、被試験デバイス200に過大な電圧が印加されることを防ぐ。

【0019】

クランプ部60は、誘導負荷部22の被試験デバイス200側の端子が接続されたノード(接続点A)に接続され、当該ノードの電圧が所定電圧値を越えないよう、電圧クランプをする。一例として、クランプ部60は、ダイオード62、コンデンサ64、およびクランプ電圧設定部66を有する。ダイオード62のアノードは、誘導負荷部22の被試験デバイス200側の端子が接続されたノードに接続され、カソードはコンデンサ64の一端およびクランプ電圧設定部66に接続される。コンデンサ64の他端は接地電位等の基準電位に接続される。クランプ電圧設定部66は、電圧クランプを行うべき電圧 V_{clamp} を出力する。ダイオード62のアノードの電位、すなわち誘導負荷部22の被試験デバイス200側の端子が接続されたノードの電位が、クランプ電圧設定部66が出力する電圧よりも高くなった場合、ダイオード62に順方向に電流が流れ、アノードの電位上昇が抑制される。なお、クランプ電圧設定部66は、ダイオード62の順方向電圧降下を踏まえアノードの電位が所定電圧値を超えないよう設定されてよい。

30

40

【0020】

第2半導体スイッチ26は、電源部20と誘導負荷部22との間に設けられ、電源部20と誘導負荷部22との間を接続または切断する。第2半導体スイッチ26は、制御部10の制御により、オン/オフする。第2半導体スイッチ26は、試験中において電源部20と誘導負荷部22との間を接続し、試験中以外の期間において、電源部20と誘導負荷部22との間を切断する。第2半導体スイッチ26は、一例として、リレーまたはIGBT等の半導体スイッチである。

【0021】

1又は複数の第3半導体スイッチ28-1および28-2は、誘導負荷部22と被試験デバイス200との間の経路上に、誘導負荷部22に対して被試験デバイス200と直列

50

に接続される。第3半導体スイッチの数は2個に限定されず、1個又は3個以上直列に接続されてよい。第3半導体スイッチ28-1および28-2は、制御部10の制御により、オン/オフする。本実施形態においては、第3半導体スイッチ28-1および28-2は、誘導負荷部22における電源部20が接続されていない側の端子と、IGBTである被試験デバイス200のコレクタとの間の経路上に設けられる。制御部10は、被試験デバイス200に対する電源電圧の供給を遮断する場合に、第3半導体スイッチ28-1および28-2をオフとする。第3半導体スイッチ28-1および28-2は、異常時において誘導負荷部22と被試験デバイス200との間を切断する。半導体スイッチのスイッチング速度は耐圧が小さいほど速いので、迅速に被試験デバイス200への電源電圧の供給を遮断するために、第3半導体スイッチ28-1および28-2の耐圧は、被試験デバイス200の耐圧より小さくしてもよい。

10

【0022】

第3半導体スイッチ28-1および28-2のそれぞれに対応して、絶縁増幅器52が設けられる。そして、複数の絶縁増幅器52のそれぞれは、外部から入力される制御信号に応じて、対応する第3半導体スイッチ28-1および28-2をオンまたはオフとする。本実施形態においては、複数の絶縁増幅器52のそれぞれは、IGBTである対応する第3半導体スイッチ28-1および28-2のゲート電圧を制御して、コレクタ-エミッタ間をオン(接続)またはオフ(切断)とする。

【0023】

さらに、複数の絶縁増幅器52のそれぞれは、制御信号を出力する外部の回路と、対応する第3半導体スイッチ28-1および28-2との間を絶縁する。これにより、複数の絶縁増幅器52のそれぞれは、電源部20から被試験デバイス200に供給される高電圧を、制御信号を出力する外部の回路に供給させないようにできる。

20

【0024】

異常検出部30は、当該試験装置100が異常な動作をしているかどうかを検出する。異常検出部30は、一例として、被試験デバイス200に異常な電流が流れたことまたは異常な電圧が発生したことを検出する。また、異常検出部30は、一例として、被試験デバイス200の温度が予め定められた値を超えた場合に異常な動作として検出してもよい。制御部10は、試験の異常発生時に、第1から第3の半導体スイッチを制御して、被試験デバイス200に対する電源電圧の供給を遮断してよい。これにより、予期せぬ環境に被試験デバイスが晒されて、被試験デバイス200自身および他のデバイスが損傷することを防ぐことができる。

30

【0025】

図2は、本実施形態における異常検出部30の構成を示す。異常検出部30は、撮像部70及び特定部80を備える。撮像部70は、被写体における温度分布を検出するカメラにより被試験デバイス200を撮像する。例えば、撮像部70は、複数の被試験デバイス200が形成されたウエハを撮像し、ウエハ上における各被試験デバイス200の温度を検出してよい。特定部80は、撮像部70が撮像して得られた温度分布に応じて、被試験デバイス200に含まれる複数のスイッチ素子のうち故障したスイッチ素子を特定する。被試験デバイス200が複数のスイッチ素子を含む場合に、撮像部70を用いて被試験デバイス200の温度分布を測定することで、温度異常に晒されたスイッチ素子の位置を特定できる。

40

【0026】

撮像部70が複数の被試験デバイス200が形成されたウエハを撮像する場合、特定部80は、ウエハの温度分布に応じて故障したスイッチ素子を含む被試験デバイス200を特定してよい。例えば、特定部80は、温度が所定の基準値より高くなった場所の近傍における所定範囲内のスイッチ素子を故障したスイッチ素子として特定してよい。このような構成により、検出試験装置100が、ウエハ内に含まれる複数の被試験デバイス200を並行して試験する場合に、ウエハ内の広範な範囲に渡って温度の異常を検出して、温度異常によって被試験デバイス200が損傷を受けた可能性のある領域を特定できる。特定

50

部 80 は、温度が所定の基準値より高くなった場所の近傍における所定範囲内のスイッチ素子を制御部 10 に通知してよく、制御部 10 は、通知された範囲内のスイッチ素子に対する電源電圧の供給を遮断してよい。

【0027】

撮像部 70 は、被試験デバイス 200 上に配置されたパッド上から被試験デバイス 200 を撮像してよく、この場合、特定部 80 は得られた温度分布に応じて故障した被試験デバイス 200 を特定してよい。被試験デバイス 200 上に配置されるパッドは、被試験デバイス 200 に含まれる複数のスイッチ素子のそれぞれに対応して設けられてよく、これに代えて複数素子に共通して設けられてもよい。撮像部 70 が被試験デバイス 200 上に配置されるパッド上から被試験デバイス 200 を撮像することで、パッド下の素子を露出させることなく温度の異常をある程度の精度で特定できる。また、被試験デバイス 200 に含まれる複数のスイッチ素子のそれぞれに対応してパッドを設けることにより、個々のスイッチ素子について温度異常に晒されたか否かを特定できる。

10

【0028】

図 3 は、IGBT である被試験デバイス 200 のアバランシェ破壊耐量の試験において、被試験デバイス 200 が正常に動作した場合における、被試験デバイス 200 のゲート電圧、コレクタ - エミッタ間電圧、コレクタ電流、第 1 半導体スイッチ 24 の制御信号および接続点 A の電圧の波形の一例を示す。なお、図 3 において、Vge は、被試験デバイス 200 のゲート電圧（ゲート - エミッタ間電圧）を表す。また、Vce は、被試験デバイス 200 のコレクタ - エミッタ間電圧を表す。Ic は、被試験デバイス 200 のコレクタ電流を表す。SW は、第 1 半導体スイッチ 24 の制御信号の波形を表す。Vsw は、誘導負荷部 22 の被試験デバイス 200 側の端子が接続されたノード（接続点 A）の電位を表す。

20

【0029】

IGBT である被試験デバイス 200 のアバランシェ破壊耐量を試験する場合、まず、制御部 10 は、被試験デバイス 200 をオフとし、第 2 半導体スイッチ 26 をオンとする。また、制御部 10 は、異常は検出されていないので、第 1 半導体スイッチ 24 をオフするとともに、第 3 半導体スイッチ 28 - 1 および 28 - 2 をオンする。被試験デバイス 200 をオフおよび第 2 半導体スイッチ 26 をオンとした後、接続点 A の電位（Vsw）は、電源電圧 Vcc となる。また、被試験デバイス 200 のコレクタ - エミッタ間電圧（Vce）も、電源電圧 Vcc となる。

30

【0030】

なお、制御部 10 は、以後、第 2 半導体スイッチ 26 をオンとした状態を維持する。また、制御部 10 は、以後、異常が検出されるまで、第 3 半導体スイッチ 28 - 1 および 28 - 2 をオンとした状態を維持する。

【0031】

続いて、制御部 10 は、時刻 t1 において、被試験デバイス 200 をオフからオンに切り換える。時刻 t1 において被試験デバイス 200 がオンとなった後、被試験デバイス 200 のコレクタ - エミッタ間電圧（Vce）は、0 電位（グランド電位）となる。また、接続点 A の電位（Vsw）も、0 電位（グランド電位）となる。

40

【0032】

また、時刻 t1 において被試験デバイス 200 がオンとなった後、被試験デバイス 200 のコレクタ電流 Ic は、誘導負荷部 22 のインダクタンスに応じた変化速度で増加する。そして、誘導負荷部 22 には、電源部 20 から供給される電力によってエネルギーが蓄積される。

【0033】

続いて、制御部 10 は、時刻 t1 から予め定められた時間が経過した時刻 t2 において、被試験デバイス 200 をオンからオフに切り換える。被試験デバイス 200 がオンからオフに切り換えられると、誘導負荷部 22 に流れる電流が遮断されて、誘導負荷部 22 には、逆起電力が発生する。従って、時刻 t2 において被試験デバイス 200 がオフとなっ

50

た後、接続点 A の電位 (V_{sw}) は、電源部 20 から発生される電源電位 V_{cc} と誘導負荷部 22 の逆起電力に応じた電圧とを加算した電圧に上昇する。

【0034】

また、時刻 t_2 において被試験デバイス 200 がオフとなった後、誘導負荷部 22 は、時刻 t_1 から時刻 t_2 の間において蓄積したエネルギーを電流として放出する。被試験デバイス 200 は、誘導負荷部 22 から放出された電流をコレクタ電流 I_c を流すことにより吸収する。

【0035】

従って、被試験デバイス 200 は、時刻 t_2 において被試験デバイス 200 がオフとなった後、誘導負荷部 22 に蓄積されたエネルギーが全て放出されるまでの間、コレクタ電流 I_c を流す。そして、このコレクタ電流 I_c は、誘導負荷部 22 のインダクタンスに応じた変化速度で減少する。なお、誘導負荷部 22 に蓄積されたエネルギーが電流として放出される期間を、アバランシェ期間 T_{av} という。

【0036】

続いて、誘導負荷部 22 に蓄積されたエネルギーが全て放出されると (時刻 t_3)、コレクタ電流 I_c は、0 となる。また、誘導負荷部 22 により発生された逆起電力も 0 となるので、接続点 A の電位 (V_{sw}) は、電源電圧 V_{cc} となる。また、被試験デバイス 200 のコレクタ - エミッタ間電圧 (V_{ce}) も、電源電圧 V_{cc} となる。

【0037】

試験装置 100 は、アバランシェ破壊耐量の試験において、被試験デバイス 200 に対して以上のような制御を行う。そして、試験装置 100 は、以上の動作が正常に行われれば、即ち被試験デバイス 200 に過電流が流れたり破壊したりしなければ、被試験デバイス 200 が良品であると判定する。

【0038】

図 4 は、IGBT である被試験デバイス 200 のアバランシェ破壊耐量の試験において、被試験デバイス 200 が異常動作した場合における、被試験デバイス 200 のゲート電圧、コレクタ - エミッタ間電圧、コレクタ電流、第 1 半導体スイッチ 24 の制御信号および接続点 A の電圧の波形の一例を示す。なお、図 4 において、 V_{ge} 、 V_{ce} 、 I_c 、 SW および V_{sw} は、図 3 と同様である。

【0039】

一方、試験中において、被試験デバイス 200 が故障をしたとする。この場合、被試験デバイス 200 の動作に異常が生じる。

【0040】

例えば、アバランシェ期間 T_{av} 中である時刻 t_4 において、被試験デバイス 200 が短絡モードで故障したとする。この場合、誘導負荷部 22 に逆起電力が発生して、コレクタ電流 I_c は、急速に増加する。また、接続点 A の電位 (V_{sw}) は、被試験デバイス 200 が短絡したことによって瞬間的にグランド電位に落ちるが、その後急速に増加してクランプ電圧に達する。

【0041】

ここで、このように被試験デバイス 200 が故障した場合、被試験デバイス 200 へと誘導負荷部 22 から被試験デバイス 200 へとコレクタ電流 I_c を流し続けると、コレクタ電流 I_c の増加により被試験デバイス 200 が破壊してしまう可能性が高い。本実施形態に係る異常検出部 30 は、このように被試験デバイス 200 が故障した場合、異常が発生したことを制御部 10 へ通知する。異常検出部 30 は、一例として、アバランシェ期間において、コレクタ電流 I_c が急速に上昇したことを検出して、制御部 10 へと通知する。

【0042】

そして、制御部 10 は、異常検出部 30 から通知を受けたことに応じて、第 1 半導体スイッチ 24 をオフからオンに切り替え、第 3 半導体スイッチ 28 - 1 及び 28 - 2 をオンからオフに切り換える (時刻 t_5)。これにより、制御部 10 は、誘導負荷部 22 からの

10

20

30

40

50

電流が被試験デバイス200へと流れ込もうとする電流を第1半導体スイッチ24に分流させ、被試験デバイス200に流れ込むコレクタ電流 I_c を減少させるとともに、第3半導体スイッチ28-1及び28-2により誘導負荷部22から被試験デバイス200へとコレクタ電流 I_c が急速に流れ込むのを遮断することができる。電圧制御部10は、被試験デバイス200に対する電源電圧の供給を遮断する場合に、第2半導体スイッチ26をオフとした後に第1半導体スイッチ24をオンとしてよい。第1半導体スイッチ24と第2半導体スイッチ26が同時にオンしないので、誘導負荷部22から接地電位までが短絡されることがなく、過剰な電流が電源部20から供給されることを防ぐことができる。以上のような動作により、試験装置100によれば、IGBTである被試験デバイス200のアバランシェ破壊耐量の試験において、過電流が流れて被試験デバイス200が破壊したり、試験装置100自体が破壊したりすることを防止することができる。

10

【0043】

また、被試験デバイス200が開放モードで故障した場合においても、制御部10は、異常検出部30から通知を受けたことに応じて、第1半導体スイッチ24をオフからオンに切り替える。これにより、被試験デバイス200のコレクタ-エミッタ間を低電圧に保つことができ、被試験デバイス200が破壊したり、試験装置100自体が破壊したりすることを防止することができる。

【0044】

図5は、第3半導体スイッチ28-1及び28-2のそれぞれ毎に、入力タイミングを変えた制御信号の一例を示す。

20

【0045】

制御部10は、第3半導体スイッチ28-1及び28-2のそれぞれをオフからオンにさせる場合における複数の制御信号のそれぞれの入力タイミングを、被試験デバイス200により近い半導体スイッチほどより遅くしてもよい。これにより、制御部10は、第3半導体スイッチ28-1及び28-2をオフからオンに遷移させる場合において、グランド電位側(即ち、第3半導体スイッチ28-2)を最後にオンとすることができる。

【0046】

また、制御部10は、第3半導体スイッチ28-1及び28-2のそれぞれをオンからオフにさせる場合における複数の制御信号のそれぞれの入力タイミングを、被試験デバイス200により近い半導体スイッチほどより早くしてもよい。これにより、制御部10は、第3半導体スイッチ28-1及び28-2をオンからオフに遷移させる場合において、グランド電位側(即ち、第3半導体スイッチ28-2)を最初にオフとすることができる。

30

【0047】

このような制御部10によれば、誘導負荷部22に過大な電圧が発生している場合であっても、第3半導体スイッチ28-1及び28-2に対して平均化した電圧を印加させるので、即ち、1つの半導体スイッチのみに過大な電圧を印加させないので、第3半導体スイッチ28-1及び28-2の故障を回避することができる。

【0048】

図6は、第3半導体スイッチ28-1及び28-2のそれぞれ毎に、オン及びオフの間の遷移において制御信号の変化における傾きを変えた変形例を示す。制御部10は、一例として、複数の制御信号のそれぞれを変化させる傾きを調整する。

40

【0049】

この場合、制御部10は、複数の制御信号のそれぞれの傾きを、被試験デバイス200により近い半導体スイッチほど緩やかにする。これにより、制御部10は、第3半導体スイッチ28-1及び28-2をオフからオンに遷移させる場合において、グランド電位側(即ち、第3半導体スイッチ28-2)を最後にオンとすることができる。

【0050】

また、制御部10は、第3半導体スイッチ28-1及び28-2のそれぞれをオンからオフにさせる場合における複数の制御信号のそれぞれの傾きを、被試験デバイス200に

50

より近い半導体スイッチほどより急峻とする。これにより、制御部 10 は、第 3 半導体スイッチ 28 - 1 及び 28 - 2 をオンからオフに遷移させる場合において、グランド電位側（第 3 半導体スイッチ 28 - 2）の半導体スイッチを最初にオフとすることができる。

【0051】

このような制御部 10 であっても、誘導負荷部 22 に過大な電圧が発生している場合であっても、第 3 半導体スイッチ 28 - 1 及び 28 - 2 に対して平均化した電圧を印加させるので、即ち、1つの半導体スイッチのみに過大な電圧を印加させないので、第 3 半導体スイッチ 28 - 1 及び 28 - 2 の故障を回避することができる。

【0052】

このような構成により、被試験デバイスの破壊を防止するべく、一定の電流値等、異常を検出した場合に、デバイスへの電力供給を遮断することができる。また、電力供給を遮断するとき、過大な電流が被試験デバイスに流れることを防ぐことができる。

10

【0053】

以上、本発明を実施の形態を用いて説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。上記実施の形態に、多様な変更または改良を加えることが可能であることが当業者に明らかである。その様な変更または改良を加えた形態も本発明の技術的範囲に含まれ得ることが、特許請求の範囲の記載から明らかである。

【0054】

特許請求の範囲、明細書、および図面中において示した装置、システム、プログラム、および方法における動作、手順、ステップ、および段階等の各処理の実行順序は、特段「より前に」、「先立って」等と明示しておらず、また、前の処理の出力を後の処理で用いるのでない限り、任意の順序で実現しうることに留意すべきである。特許請求の範囲、明細書、および図面中の動作フローに関して、便宜上「まず、」、「次に、」等を用いて説明したとしても、この順で実施することが必須であることを意味するものではない。

20

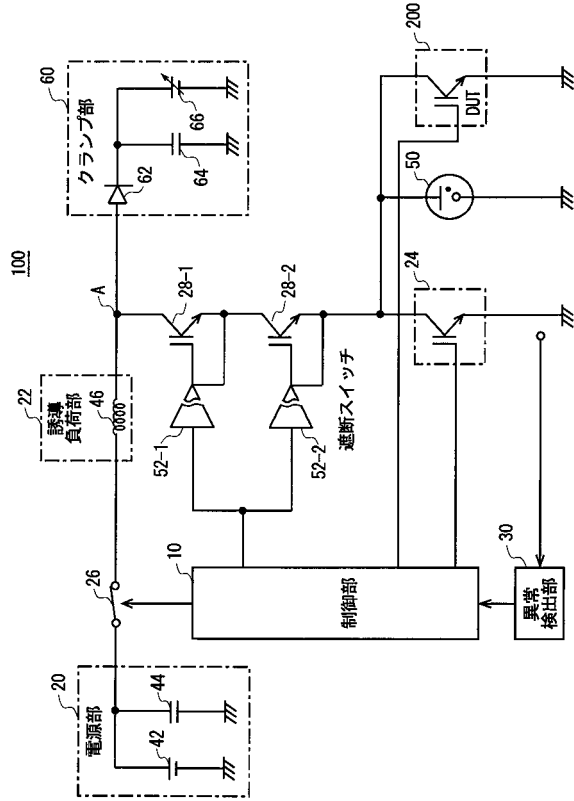
【符号の説明】

【0055】

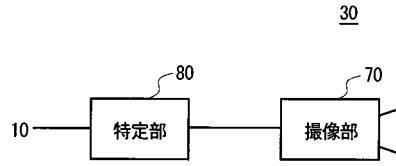
10・・・制御部、20・・・電源部、22・・・誘導負荷部、24・・・第1半導体スイッチ、26・・・第2半導体スイッチ、28-1・・・第3半導体スイッチ、28-2・・・第3半導体スイッチ、30・・・異常検出部、50・・・放電管、60・・・クランプ部、62・・・ダイオード、64・・・コンデンサ、66・・・クランプ電圧設定部、100 試験装置、200・・・被試験デバイス

30

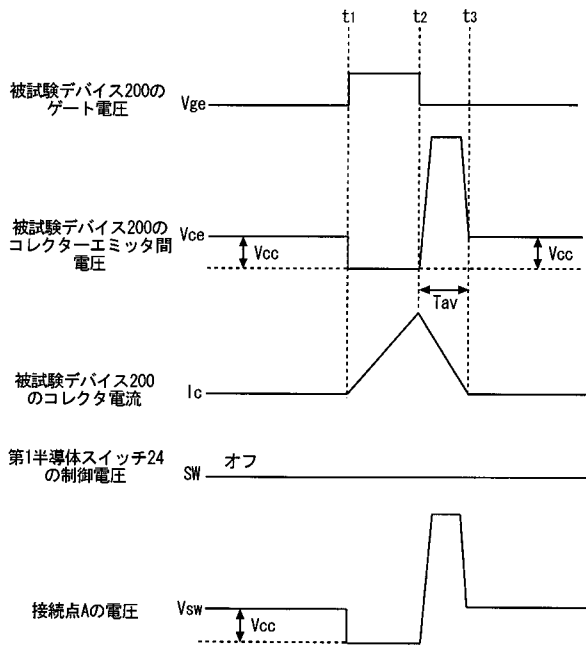
【図1】



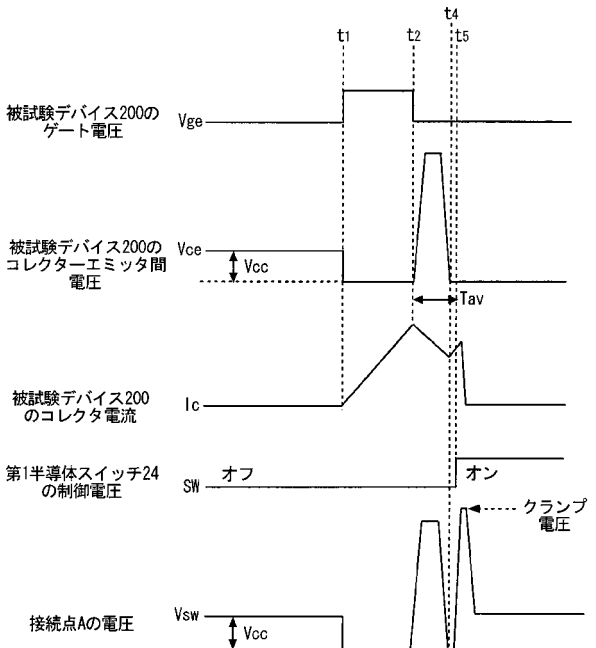
【図2】



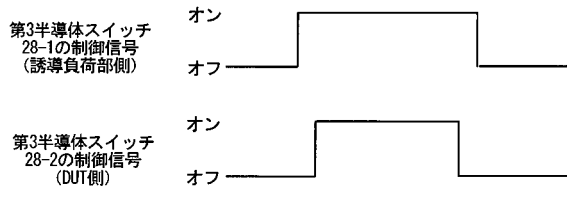
【図3】



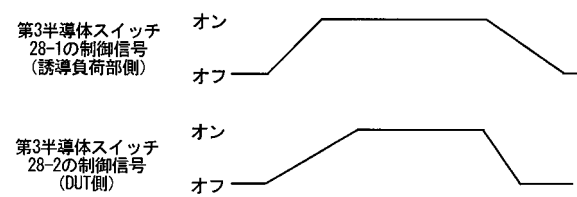
【図4】



【 図 5 】



【 図 6 】



フロントページの続き

(56)参考文献 特開2007-258378(JP,A)
特開平08-308092(JP,A)
特開昭64-053174(JP,A)
特開2001-141789(JP,A)
実開昭58-172337(JP,U)
特開2009-145302(JP,A)

(58)調査した分野(Int.Cl., DB名)

G01R 31/26
G01R 31/3183
H01L 21/66