

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號： P2104802

※ 申請日期： P2.3.6 ※IPC 分類： H01L21/027

壹、發明名稱：(中文/日文)

製程參數決定方法、以及決定製程參數與設計規則中至少一者之方法
プロセスパラメータを決定するための方法、並びにプロセスパラメータ及びデザインルールの少なくとも一方を決定するための方法。

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

日商東芝股份有限公司

KABUSHIKI KAISHA TOSHIBA

代表人：(中文/英文)

岡村 正

TADASHI OKAMURA

住居所或營業所地址：(中文/英文)

日本國東京都港區芝浦 1 丁目 1 番 1 號

1-1, SHIBAURA 1-CHOME, MINATO-KU, TOKYO, JAPAN

國 籍：(中文/英文)

日本 JAPAN

參、發明人：(共 5 人)

姓 名：(中文/英文)

1. 小谷 敏也
2. 田中 聰
3. 橋本 耕治
4. 井上 壯一
5. 森 一朗

住居所地址：(中文/英文)

1. 日本國神奈川縣相模原市大野台 2-25-19 普吉美松 102
2. 日本國神奈川縣川崎市高津區下作延 453-1 克雷亞雷
東芝溝口 211
3. 日本國神奈川縣橫濱市旭區善部町 109-8 法雷東芝南万騎原 406
4. 日本國神奈川縣橫濱市金澤區並木 2-6-12-203
5. 日本國神奈川縣橫濱市港北區篠原町 958-1-G303

國 籍：(中文/英文)

1. 日本 JAPAN
2. 日本 JAPAN
3. 日本 JAPAN
4. 日本 JAPAN
5. 日本 JAPAN

肆、聲明事項：

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為： 年 月 日。

本案申請前已向下列國家(地區)申請專利：

- 1.日本；2002年03月12日；特願2002-066911
- 2.日本；2002年04月11日；特願2002-109311
- 3.
- 4.
- 5.

主張國際優先權(專利法第二十四條)：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

- 1.日本；2002年03月12日；特願2002-066911
- 2.日本；2002年04月11日；特願2002-109311
- 3.
- 4.
- 5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

- 1.
- 2.
- 3.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

相關申請案交叉參考

本申請案係以先前於2002年3月12日提出之日本專利申請案號2002-66911號公報及2002年4月11日提出之日本專利申請案號2002-109311號公報揭示之申請案為基礎，茲主張優先權，該二案之全部內容可經由參照方式引用於本案。

【發明所屬之技術領域】

本發明係關於半導體積體電路之製造中所使用之製程參數決定方法、以及製程參數與設計規則中至少一方之決定方法。

【先前技術】

近年來之半導體積體電路 (semiconductor integrated circuit) 之製造技術之進步極為神速，最小加工尺寸 $0.18 \mu\text{m}$ 之半導體積體電路已達到量產之階段。此種微細化之實現係由於光罩製程技術、微影製程技術及蝕刻製程技術等微細圖案形成技術之突飛猛進所致。

在圖案尺寸充分大之時代中，圖案幾乎可完全照著設計 (design) 圖案形成於半導體晶圓上，將滿足所要求之技術規格之圖案形成於晶圓上。但，隨著圖案之微細化之演進，逐漸難以照著設計圖案將圖案形成於半導體晶圓上，而難以滿足所要求之技術規格。

對於上述之問題，在日本特開平7-175204號公報曾經提出利用有關光罩製程及微影製程之參數之最適化設定，以設定最適當之製程條件之方法。日本特開2000-277426號公報則提出對裝置之基本圖案(含線與間隙圖案(L/S圖案)及孤立

圖案等)，考慮依據光鄰近效應修正(optical proximity correction(OPC))之光罩之偏置量，設定最適當之曝光(exposure)條件之方法。

但，日本特開2000-277426號公報等所揭示之技術僅係考慮到光罩製程及微影製程而設定最適當之曝光條件而已。即，並未考慮到有關在蝕刻製程所發生之尺寸變動之問題。因此，未必能斷言可獲得所希望之裝置圖案。從而，特別在將裝置微細化時，依據上述以往技術，要製造滿足要求之裝置非常困難。

如此，以往技術由於未曾考慮到在蝕刻製程所發生之尺寸變動，難以決定適切之製程參數，其結果，難以在晶圓上形成所希望之圖案。

另一方面，在日本特願2000-199839號公報曾經揭示可謀求增進TAT(Turn Around Time；週轉時間)及縮小晶片尺寸之方法。在此方法中，首先，依據新一代製品所使用之設計規則(D.R.)將前一代製品之設計配置圖壓縮(compact)，以取得設計配置圖，接著，利用壓縮之配置圖施行光罩資料處理(mask data processing)(MDP)及微影模擬。而後，將所得之評價結果反饋至設計規則。採用此方法時，可依據接近於實際裝置之配置圖之配置圖圖案決定設計規則，因此，可獲得能事先避免實際可能發生之問題之設計規則。

但，即使利用上述方法所獲得之設計規則製成設計配置圖，也未必能獲得所希望之晶片尺寸。放寬對應於成問題之圖案之設計規則(採取寬鬆之設計規則)時，也會放寬對其他不

成問題之圖案之設計規則，因此，會使晶片尺寸增大。

因此，也有人考慮採用例如增加設計規則之對策。但，欲對所有圖案個別地分配適切之設計規則並不可能。而且，增加設計規則時，也可能發生增大製成設計配置圖之負荷之問題及促使利用設計規則查驗法(D.R.C)之查驗趨於複雜之問題。

不能對所有圖案分配適切之設計規則時，有可能產生不能滿足特定之製程餘裕度(latitude)之危險圖案(dangerous pattern)。又，設計規則與晶片尺寸關係(晶片面積)相當密切，放寬設計規則時，晶片面積會增大。因此，掌握危險圖案之個數及種類、晶片尺寸、設計規則之相互關係，以設定適切之設計規則相當重要。

又，危險圖案之個數及晶片面積不僅因設計規則，也因製程參數而變化。例如，即使設定某種設計規則，危險圖案之個數及晶片面積也可能因曝光波長(λ)、透鏡之數值孔徑(numerical aperture(NA))、照明形狀(illumination shape)(σ 、 ε)、光罩之相位/透光率、及重疊誤差(overlay error)等而變動。

因此，確實掌握晶片尺寸資訊、危險圖案資訊、設計規則及製程參數之關係，而將該關係反映於光罩之製作上相當重要。但，以往由於未能充分將該關係反映於光罩之製作上，故要決定能夠將晶片尺寸盡可能地縮小之最適當之設計規則及製程參數相當困難。

如以上所述，以往並未考慮到在蝕刻製程所發生之尺寸變

動，因此，難以決定適切之製程參數，且由於以往難以決定能夠將晶片尺寸盡可能地縮小之最適當之設計規則及製程參數，故以往難以在晶圓上形成適切之圖案。

【發明內容】

本發明之第一觀點之製程參數決定方法係使用於半導體積體電路裝置之製造，且包含：

依據製程參數資訊修正對應於半導體積體電路之設計配置圖之第一圖案而獲得第二圖案之工序；

利用前述製程參數資訊，預測對應於前述第二圖案且預備被蝕刻製程形成於半導體晶圓上之第三圖案之工序；

利用將前述第三圖案與前述第一圖案作比較而獲得評價值之工序；

判斷前述評價值是否滿足特定條件之工序；及

判斷前述評價值未滿足特定條件時，變更前述製程參數資訊之工序者。

本發明之第二觀點之製程參數及半導體積體電路裝置之設計規則中至少一方之決定方法係使用於半導體積體電路裝置之製造，且包含：

依據設計規則資訊將對應於半導體積體電路之設計配置圖之第一圖案壓縮而獲得第二圖案之工序；

獲得對應於前述第二圖案之半導體積體電路之晶片尺寸資訊之工序；

利用製程參數資訊，獲得對應於前述第二圖案之半導體晶圓上之第三圖案之工序；

利用將前述第三圖案與前述第二圖案作比較而獲得比較結果之工序；

依據前述比較結果由前述第二圖案抽出不滿特定之餘裕度之危險處(dangerous spot)，並獲得有關抽出之危險處之危險處資訊之工序；

判斷前述晶片尺寸資訊及前述危險處資訊是否滿足各評價條件之工序；及

判斷前述晶片尺寸資訊及前述危險處資訊中至少一方未滿足前述評價條件時，變更前述設計規則資訊及前述製程參數資訊中至少一方之工序者。

【實施方式】

以下，參照圖式說明本發明之實施形態。

(第一實施形態)

圖1係表示本發明之第一實施形態之製程參數決定系統之概況之機能區塊圖。

在本系統中，預先準備製程參數最適化用圖案11、設計規則12及含有多數製程參數之製程參數群13。

在製程參數最適化用圖案11含有使用於各種光罩或標線片(reticle)之設計配置圖圖案，使用接近於使用在實際裝置之圖案之圖案。設計規則12中使用例如在新一代裝置所使用之設計規則。

在製程參數群13所含之製程參數中，包含影響形成在半導體基板(半導體晶圓)上之圖案形狀(完工形狀(finished shape))之參數。具體而言，包含有關光罩製作製程之製程參數、有

關微影製程之製程參數及有關蝕刻製程之製程參數。

光罩製作製程係使用於製作具有投影(project)在半導體基板上之圖案之基板(例如標線片等光罩基板)之製程。在製程參數群中含有因光罩製作製程而可能影響形成在半導體基板上之圖案形狀之製程參數。

微影製程中含有將光罩基板上之圖案投影在半導體基板上之光阻膜而形成潛影(latent image)之製程、將形成潛影之光阻膜顯影之製程等。在製程參數群中含有因微影製程而可能影響形成在半導體基板上之圖案形狀之製程參數。

蝕刻製程係以微影製程中形成之光阻圖案作為光罩，而蝕刻形成在半導體基板上之絕緣膜及導電膜之製程。在製程參數群中含有因蝕刻製程而可能影響形成在半導體基板上之圖案形狀之製程參數。

即，在製程參數群13中，包含有關曝光裝置之製程參數、有關光罩之製程參數、有關光阻膜之製程參數、有關蝕刻條件之製程參數、有關圖案之製程參數等。

具體而言，可作為製程參數者，有：曝光波長(λ)、透鏡之數值孔徑(NA)、照明形狀(σ 、 ε)、透鏡之像差(aberration)、光罩之種類、光罩描繪裝置(mask writing machine)之特性、光罩之透光率及相位(例如移相光罩(phase shift mask)之移相器部之透光率及相位)、聚焦、劑量(dose)、光阻膜特性、光阻膜之顯影條件、蝕刻時間、蝕刻時之溫度、蝕刻時之壓力、圖案之尺寸(圖案之寬、襯線/凹凸(serif/jog)之寬)、圖案之佔有率、重疊誤差(overlay error)、光罩修正之最小格柵、

光罩上容許之最小圖案尺寸等。

茲說明有關光罩修正之最小格柵之情形。如圖 5A 所示，格柵較粗時，資料量減少，但修正精確度會變差。另一方面，如圖 5B 所示，格柵較細時，資料量增加，但修正精確度會提高。即，資料量與修正精確度處於換位之關係，故使用最小格柵作為製程參數。

其次，說明有關光罩上容許之最小圖案尺寸。對圖 6A 之設計配置圖圖案進行修正時，如圖 6B 所示，有時，鄰接圖案間之間隔會變得太小，因此，如圖 6C 所示，有必要擴大間隔。然而，擴大間隔時，如圖 6D 所示，卻無法照著設計配置圖圖案形成光阻圖案，故使用光罩上容許之最小圖案尺寸作為製程參數。

壓縮工具 14 係以滿足所提供之設計規則之方式，對最適化用圖案 11 施行壓縮處理，藉以產生壓縮之圖案。利用此壓縮工具 14，對被提供作為最適化用圖案 11 之設計配置圖圖案，施行配置變更處理及收縮處理。例如，使用新一代裝置所使用之設計規則作為設計規則 12 時，可獲得滿足新一代裝置所使用之設計規則之設計配置圖圖案。

光罩資料處理系統 15 係使用製程參數群 13 中所含之製程參數，施行特定之光罩資料處理 (MDP)。利用此光罩資料處理，可對被壓縮之設計配置圖圖案施行修正處理，獲得修正後之圖案。

上述修正處理包含有關光罩製作製程之鄰近效應修正、有關微影製程之鄰近效應修正及有關蝕刻製程之鄰近效應修正

。在光罩製作製程、微影製程及蝕刻製程之各製程中，因圖案之粗密等，會發生由所希望之圖案尺寸之偏差(deviation)。在此，將此種現象稱為鄰近效應(proximity effect)。即，為降低之光罩製作製程之鄰近效應，而對光罩圖案施行修正之處理稱為有關光罩製作製程之鄰近效應修正；為降低微影製程之鄰近效應，而對光罩圖案施行修正之處理稱為有關微影製程之鄰近效應修正；為降低蝕刻製程之鄰近效應，而對光罩圖案施行修正之處理稱為有關蝕刻製程之鄰近效應修正。有關微影製程之鄰近效應修正較具代表性者為光鄰近效應修正(OPC)。

又，上述修正處理中也包含對設計圖案之布爾(Boolean)運算處理(圖案彼此間之AND/OR運算處理)。

模擬器16係利用製程參數群13中所含之各種製程參數，預測實際形成於半導體基板上之裝置圖案。模擬器16中包含光罩製程模擬器、微影製程模擬器及蝕刻製程模擬器等。

在光罩製程模擬中，依據上述方式所修正之圖案，利用製程參數群13中所含之製程參數，在光罩製作製程中，預測實際形成於光罩基板上之光罩圖案之形狀。在微影製程模擬中，依據如此預測之光罩圖案，利用製程參數群13中所含之製程參數，在微影製程中，預測實際形成於半導體基板上之光阻圖案之形狀。在蝕刻製程模擬中，依據如此預測之光阻圖案，利用製程參數群13中所含之製程參數，在蝕刻製程中，預測實際形成於半導體基板上之裝置圖案之形狀(完工形狀)。

。又，在製程模擬中也包含預測各層間之重疊誤差之模擬。

在評價值算出部17中，將上述模擬中所預測之裝置圖案與壓縮後之設計配置圖圖案作比較，藉以算出評價值。例如，對層彼此間之尺寸關係、在圖案前端部之後退量及圖案之寬等，求出模擬所得之裝置圖案與設計配置圖圖案之間之偏差(尺寸偏差)，將此等偏差置換成評價值。又，在求出尺寸偏差之際，既可使用曝光裝置之最佳聚焦條件且在最佳聚焦條件下之完工形狀之預測結果，也可使用曝光裝置之散焦條件且在脫離最佳聚焦條件之條件下之完工形狀之預測結果。

在判斷部18中，判斷上述所獲得之評價值是否滿足預定之條件。例如，判斷各評價值是否小於預定之各規定值。

評價值未滿足預定之條件時，變動製程參數群13中所含之至少1種以上之製程參數，俾使評價值得以滿足預定之條件。例如，對劑量及聚焦等製程參數，將此等之餘裕度(latitude)定義為成本(cost)函數，變動製程參數，使成本函數呈現最大值。

評價值滿足預定之條件時，利用製程參數決定部19，將在該時點設定於製程參數群13之各製程參數決定作為最終製程參數。

其次，參照圖2所示之流程圖及圖3A～圖3D所示之圖案平面圖，說明圖1所示之系統之動作。

首先，在配置圖製作工序(S1)中，利用壓縮工具14製作如圖3A所示之設計配置圖圖案。

在修正圖案製作工序(S2)中，依光罩資料處理系統15，利用變動製程參數群13中所含之製程參數施行光罩資料處理。

製作於半導體基板上之裝置圖案。在光罩資料處理及模擬之際，使用製程參數群37中所含之製程參數，其後，利用評價值算出部38施行模擬所得之裝置圖案之評價。再利用參數調整部39調整製程參數，使製程餘裕度達到最大。在製程參數達到最適化之階段，利用製程參數決定部40決定最終的製程參數。

利用如此決定之製程參數，評價半導體基板上之裝置圖案之完工形狀之結果，可確保所希望之劑量餘裕度及聚焦餘裕度。

如此，依據本實施形態，由於可最終地決定考慮過蝕刻製程所生之尺寸變動等之製程參數，因此，可確實獲得適切之圖案。

(第二實施形態)

首先，參照圖7A及圖7B，說明作為第二實施形態之前提之想法。

圖7A係表示設計規則(D.R.)之嚴格度與晶片尺寸(晶片面積)及危險圖案個數之關係之模式圖。橫軸表示D.R.之嚴格度，愈接近右側，D.R.愈寬鬆，愈接近左側，D.R.愈嚴格。縱軸之上部表示晶片尺寸，縱軸之下部表示危險圖案個數。例如，如區域AR1所示，將D.R.設定較寬鬆時，晶片尺寸會變大，危險圖案個數卻可減少。另一方面，如區域AR2所示，將D.R.設定較嚴格時，晶片尺寸雖可變小，危險圖案個數卻會增多。

針對晶片尺寸與危險圖案個數，依照裝置之規格設定特定

之條件。在圖7A所示之關係中，將晶片尺寸設定於A以下之條件，將危險圖案個數設定於B以下之條件。此時，可獲得下列之指針：只要依據圖7A之臨界線CLa1及CLb1，將D.R.設定於何種程度即可。利用實際之圖案、光罩資料處理工具及微影模擬工具算出此種關係，即可適切地設定對各個裝置之D.R.。

在圖7A中，係表示D.R.之種類一定而僅改變D.R.值之情形之關係。在此，假想D.R.之種類增加時，可獲得例如如圖7B所示之關係。如圖7B所示，臨界線CLa2及CLb2之傾斜因D.R.之種類之增加，而分別變化成臨界線CLa3、CLb3。也就是說，D.R.之種類增加時，即使將D.R.設定於較嚴格，也可縮小晶片尺寸且減少危險圖案之個數。

以下，說明本實施形態之具體例。

首先，說明在設計規則及製程參數中，僅決定設計規則之系統及方法。

圖8係表示本實施形態之設計規則決定系統之概略構成例之區塊圖。設計規則決定系統101包含壓縮工具108、設計配置圖資料輸入部132、D.R.表輸入部134、晶片尺寸算出部110、製程參數輸入部136、光罩資料處理部112、形狀預測模擬器114、比較・評價部116、危險圖案抽出部118、評價條件輸入部138、晶片尺寸及危險圖案評價部120、及D.R.變更部122。

設計配置圖資料輸入部132係用於將製作半導體積體電路裝置之D.R.用之既有之設計配置圖圖案之資料(D.R.製作用設計配置圖資料)輸入至壓縮工具108。D.R.表輸入部134係用

於將假想使用於新一代裝置之D.R.資料輸入至壓縮工具108。

壓縮工具108係依據D.R.表，壓縮D.R.製作用設計配置圖資料，而產生壓縮之配置圖圖案資料。被壓縮配置圖資料(compact layout data)例如係對應於假想使用於新一代之配置圖資料。被壓縮配置圖資料係被輸出至晶片尺寸算出部110及比較・評價部116。

晶片尺寸算出部110係由被壓縮配置圖資料，算出會影響被壓縮之配置圖之面積及收縮率等晶片尺寸之值(晶片尺寸影響值)。算出之晶片尺寸影響值被供應至晶片尺寸及危險圖案評價部120。

製程參數輸入部136係用於將製程參數輸入至光罩資料處理部112及形狀預測模擬器114。在此製程參數中，例如含有曝光波長、曝光裝置之透鏡之數值孔徑(NA)、曝光裝置之照明形狀(σ 、 ε)、光罩之相位及透光率、顯影及光阻膜製程之參數等。

光罩資料處理部112利用被提供之製程參數，對被壓縮配置圖資料施以光罩資料處理，產生光罩圖案資料。產生之光罩圖案資料被供應至形狀預測模擬器114。光罩資料處理中，包含光之情形之OPC處理、電子束之情形之鄰近效應修正、及其他之MDP處理。

形狀預測模擬器114利用光罩圖案資料及製程參數，執行微影模擬，算出在晶圓上之平面的完工形狀。算出結果被供應至比較・評價部116。又，平面的完工形狀也可使用在實際之製程中從實驗所得之光罩形狀、在晶圓上之光阻圖案形狀或

晶圓加工後之圖案形狀。此時，無必要使用形狀預測模擬器 114。此點在後述之變更例中亦同。

比較・評價部 116 係比較完工形狀與被壓縮配置圖資料，依照設計配置圖內之各圖案之各端緣，算出完工形狀與被壓縮配置圖資料之差分值(differential value)(誤差值)。再利用比較・評價部 116 監視差分值之大小及對應於發生處之資料。

危險圖案抽出部 118 依據比較・評價部 116 之比較結果，由所監視之資料中，抽出在晶圓上無法確保特定之容許範圍之危險圖案(危險處或熱點)之種類及個數。抽出之危險圖案之資訊被供應至晶片尺寸及危險圖案評價部 120。抽出危險圖案時，可利用使曝光量、曝光聚焦、光罩之完工形狀之平均尺寸與尺寸差異、透鏡之像差及重疊誤差等變動，以滿足更合乎現實之製程條件。

評價條件輸入部 138 係將對危險圖案之種類或個數與晶片尺寸影響值分別預先提供之評價條件輸入至晶片尺寸及危險圖案評價部 120。

晶片尺寸及危險圖案評價部 120 將評價條件與晶片尺寸及危險圖案個數作比較。而，晶片尺寸及危險圖案個數雙方均滿足評價條件時，將設定之 D.R. 決定作為對象之半導體積體電路裝置之最適 D.R.。晶片尺寸及危險圖案個數中至少一方不滿足評價條件時，晶片尺寸及危險圖案評價部 120 將比較結果輸出至 D.R. 變更部 122。D.R. 變更部 122 依據比較結果，變更 D.R.，並將變更之 D.R. 供應至 D.R. 表輸入部 134，以作為新的 D.R.。

圖8所示之設計規則決定系統之動作係依照收納於未圖示之記憶體之製法文件之一連串D.R.決定步驟予以執行。以下，參照圖9之流程圖，說明有關此一連串步驟。

首先，依據D.R.表，壓縮D.R.製作用設計配置圖資料，再算出晶片尺寸影響值(S11)。

其次，利用被提供之製程條件(製程參數)，對被壓縮配置圖資料施以光罩資料處理，輸出光罩圖案資料(S12)。

其次，利用光罩圖案資料及製程參數，執行微影模擬，算出在晶圓上之完工形狀(S13)。作為完工形狀，也可使用在實際之製程中從實驗上所得之光罩形狀、在晶圓上之光阻圖案形狀或晶圓加工後之圖案形狀。

其次，比較完工形狀與被壓縮配置圖資料(S14)。更具體而言，依照設計配置圖內之各圖案之各端緣，算出完工形狀與被壓縮配置圖資料之差分值。再監視差分值之大小及對應於發生處之資料，由監視之資料中，抽出在晶圓上無法確保特定之容許範圍之危險圖案之個數及種類。

其次，比較預先提供之評價條件與晶片尺寸及危險圖案個數(S15)。再依據比較結果，判斷晶片尺寸及危險圖案個數雙方是否滿足評價條件(S16)。

滿足評價條件時，將設定之D.R.決定作為最適D.R.(S17)。晶片尺寸及危險圖案個數中至少一方不滿足評價條件時，變更D.R.(S18)。而後，重複上述步驟，以便最終地決定最適D.R.，直至滿足評價條件為止。

如以上所述，依據本實施形態，由於將晶片尺寸資訊及危

險圖案資訊(危險處資訊)與特定評價條件作比較，依據其比較結果變更設計規則，因此，可獲得可降低晶片尺寸及危險圖案個數之適切之設計規則。

其次，作為第二實施形態之變形例，說明設計規則及製程參數決定系統及方法。

圖10係表示本實施形態之設計規則/製程參數決定系統之概略構成例之區塊圖。由與圖8之比對可知：圖10所示之設計規則 / 製程參數決定系統102除了上述設計規則決定系統101以外，進一步具有製程參數變更部124。本系統102可變更D.R.及製程參數中至少一方，而同時決定最適D.R.與最適製程參數。

由設計配置圖資料輸入部132被輸入至壓縮工具108之設計配置圖資料係成為D.R.及製程參數製作用之資料。晶片尺寸及危險圖案評價部120將被預先提供之評價條件與晶片尺寸及危險圖案個數作比較，晶片尺寸及危險圖案個數雙方均滿足評價條件時，將設定之D.R.及製程參數輸出，以作為最適D.R.及製程參數。晶片尺寸及危險圖案個數中至少一方不滿足評價條件時，危險圖案評價部120決定是否變更D.R.及製程參數之一方或雙方，並將比較結果輸出至D.R.變更部122與製程參數變更部124之一方或雙方。

D.R.變更部122接受到應變更D.R.之決定時，變更D.R.，並將變更之D.R.供應至D.R.表輸入部134，以作為新的D.R.。製程參數變更部124接受到應變更製程參數之決定時，變更製程參數，並將變更之製程參數供應至製程參數輸入部136，以作

為新的製程參數。

圖 10 所示之系統 102 之其他之基本的構成因與圖 8 所示之系統 101 實質上相同，故省略其說明。

圖 10 所示之設計規則決定系統之動作係依照收納於未圖示之記憶體之製法文件之一連串 D.R. 決定步驟予以執行。以下，參照圖 11 之流程圖，說明有關此一連串步驟。

由與圖 9 之比對中可知：在圖 11 之例中，除了 S21、S23、S27 及 S28 之步驟以外，與圖 9 所示之各步驟實質上相同，故在以下，主要重點在於說明有關 S21、S23、S27 及 S28 之步驟。

首先，依據 D.R. 表，壓縮 D.R. 及製程參數製作用設計配置圖資料，再算出晶片尺寸影響值 (S21)。

其次，利用被提供之製程條件 (製程參數)，對被壓縮配置圖資料施以光罩資料處理，輸出光罩圖案資料 (S22)。其次，利用光罩圖案資料及製程參數，執行微影模擬，算出在晶圓上之完工形狀 (S23)。

其次，比較完工形狀與被壓縮配置圖資料，抽出危險圖案之個數及種類 (S24)。接著，比較被預先提供之評價條件、與晶片尺寸及危險圖案個數 (S25)。再依據比較結果，判斷晶片尺寸及危險圖案個數雙方是否滿足評價條件 (S26)。

滿足評價條件時，將設定之 D.R. 及製程參數決定作為最適 D.R. 及製程參數 (S27)。晶片尺寸及危險圖案個數中至少一方不滿足評價條件時，變更 D.R. 及製程參數之至少一方 (S28)。而後，重複上述步驟，以便最終地決定最適 D.R. 及製程參數，直至滿足評價條件為止。

如以上所述，依據本變更例，由於將晶片尺寸資訊及危險圖案資訊(危險處資訊)與特定評價條件作比較，依據其比較結果變更設計規則及製程參數至少一方，因此，可獲得可降低晶片尺寸及危險圖案個數之適切之設計規則及製程參數。

利用上述設計規則決定方法或設計規則 / 製程參數決定方法製造半導體積體電路裝置時，可利用較短之TAT製造減少晶片尺寸之半導體積體電路裝置。

又，本實施形態之一連串之步驟可利用被描述該一連串之步驟之程式控制動作之電腦等控制手段予以實現。即，可將上述程式收納於軟碟或CD-ROM等記錄媒體，利用電腦讀入該程式，執行上述一連串之步驟。記錄媒體並不限定於磁碟及光碟等可攜式記錄媒體，也可使用硬碟及記憶體等固定型之記錄媒體。又，上述程式也可經由網際網路等通訊線路(例如網際網路等有線線路或無線線路)提供。更可對上述程式施以加密、調制或壓縮等。又，有關此部分也同樣適用於第一實施形態。

有鑑於精通此技藝者可輕易地對本發明之實施形態加以變更，獲取附加利益。因此，從廣義而言，本發明之內容不應僅限定於上述特殊細節及代表性之實施形態。從而，在不背離其精神或一般發明概念下，如所附申請專利範圍等闡述之要旨之範圍內，當然可作種種之變更。

【圖式簡單說明】

圖1係表示本發明之第一實施形態之系統之一例之區塊圖。

圖2係表示本發明之第一實施形態之方法之一例之流程圖。

圖 3A～圖 3D 係表示本發明之第一實施形態之方法之一例之說明圖。

圖 4 係將本發明之第一實施形態之方法適用於標準單元之情形之說明圖。

圖 5A 及圖 5B 係表示光罩修正之最小格柵之圖。

圖 6A～圖 6D 係表示光罩上容許之最小圖案尺寸之圖。

圖 7A 及圖 7B 係本發明之第二實施形態之原理之說明圖。

圖 8 係表示本發明之第二實施形態之系統之一例之區塊圖。

圖 9 係表示本發明之第二實施形態之方法之一例之流程圖。

圖 10 係表示本發明之第二實施形態之系統之另一例之區塊圖。

圖 11 係表示本發明之第二實施形態之方法之另一例之流程圖。

圖式代表符號說明

11	製程參數最適化用圖案
12	設計規則
13	製程參數群
14	壓縮工具
15	光罩資料處理系統
16	模擬器
17	評價值算出部
18	判斷部
19	製程參數決定部
31	單元庫
32	設計規則

33	壓縮工具
34	新單元庫
35	光罩資料處理系統
36	模擬器
37	製程參數群
38	評價值算出部
39	參數調整部
40	製程參數決定部
108	壓縮工具
110	晶片尺寸算出部
112	光罩資料處理部
114	形狀預測模擬器
116	比較・評價部
118	危險圖案抽出部
120	晶片尺寸及危險圖案評 價部
122	D.R.變更部
132	設計配置圖資料輸入部
134	D.R.表輸入部
136	製程參數輸入部
138	評價條件輸入部
AR1.AR2	區域
CLa1.CLa2.	臨界線
CLa3.CLb1.	
CLb2.CL3	

拾壹、圖式：

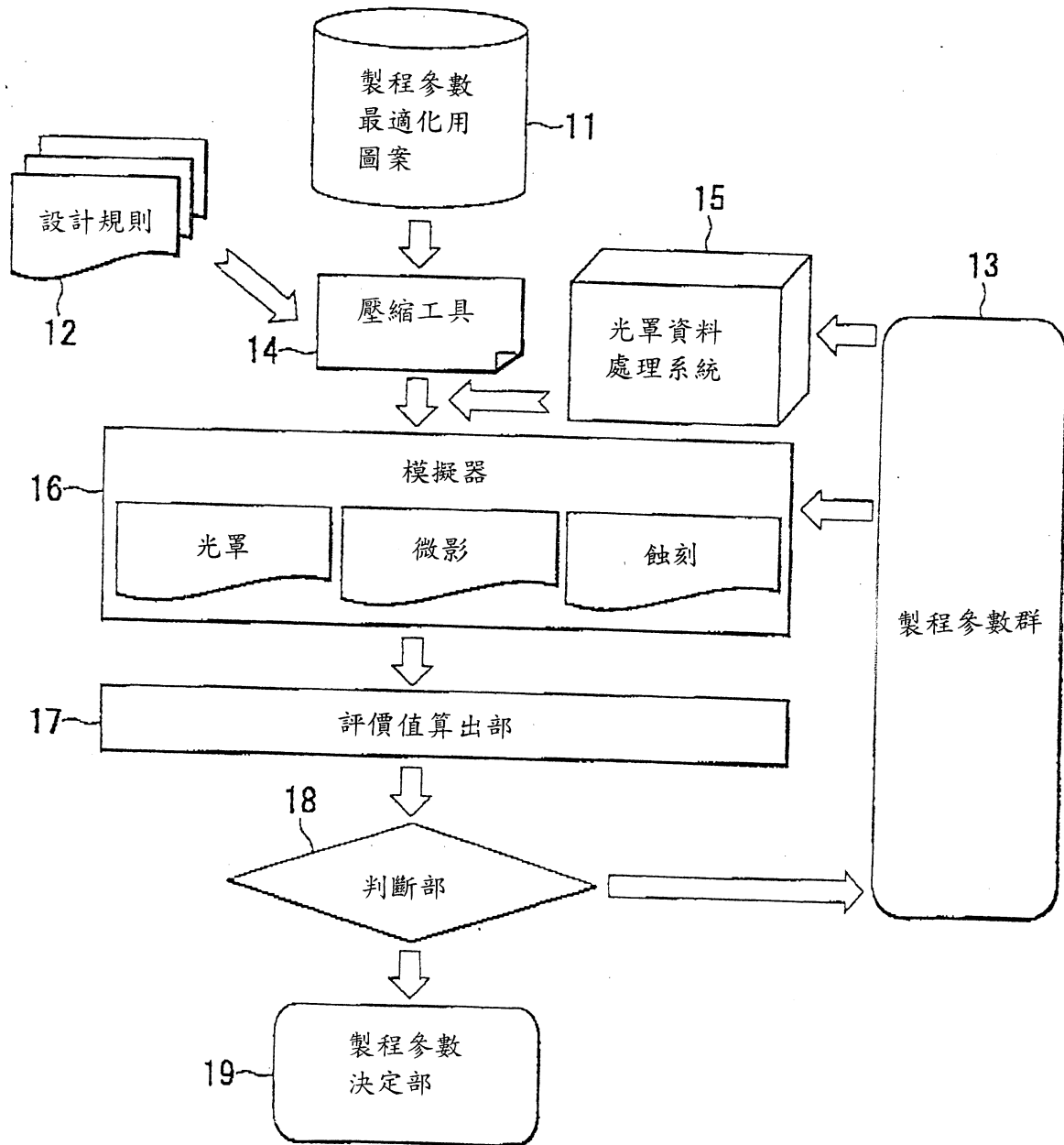


圖 1

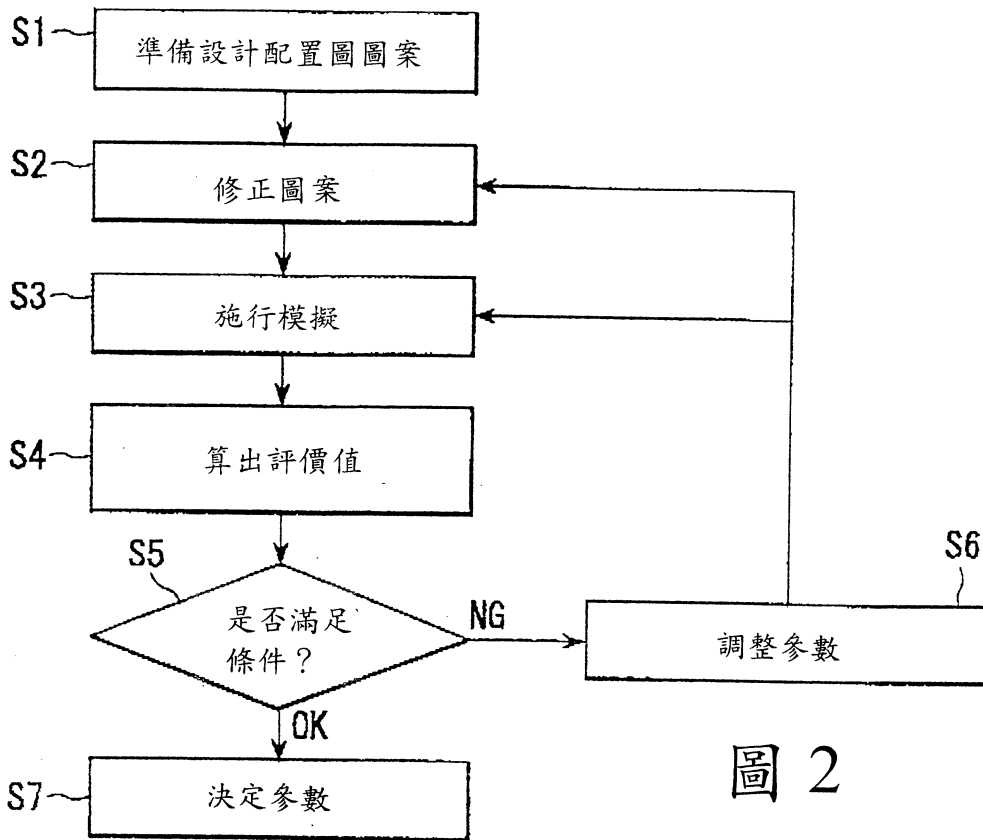


圖 2

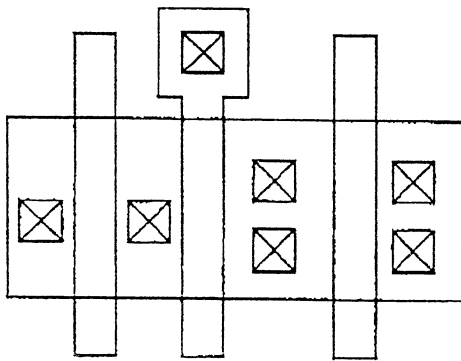


圖 3A

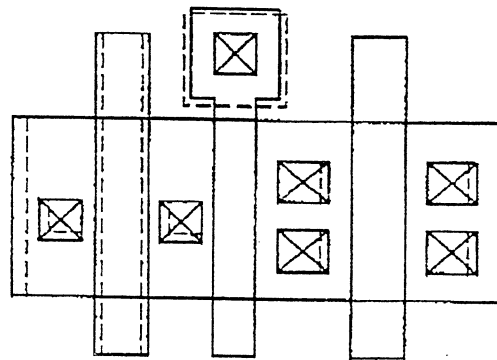


圖 3B

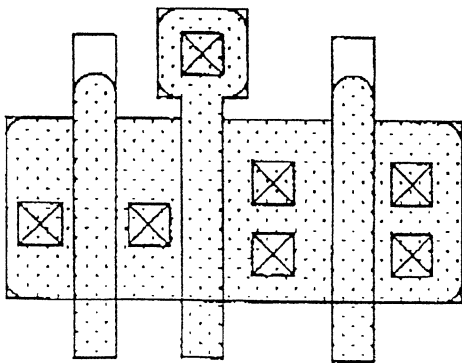


圖 3C

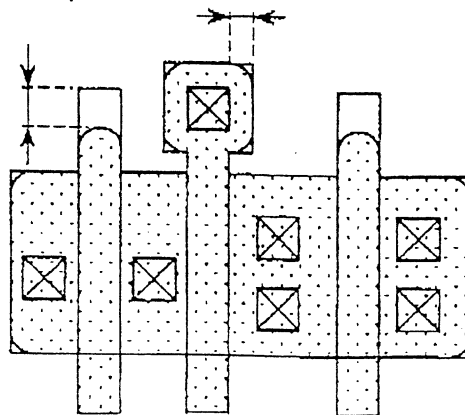


圖 3D

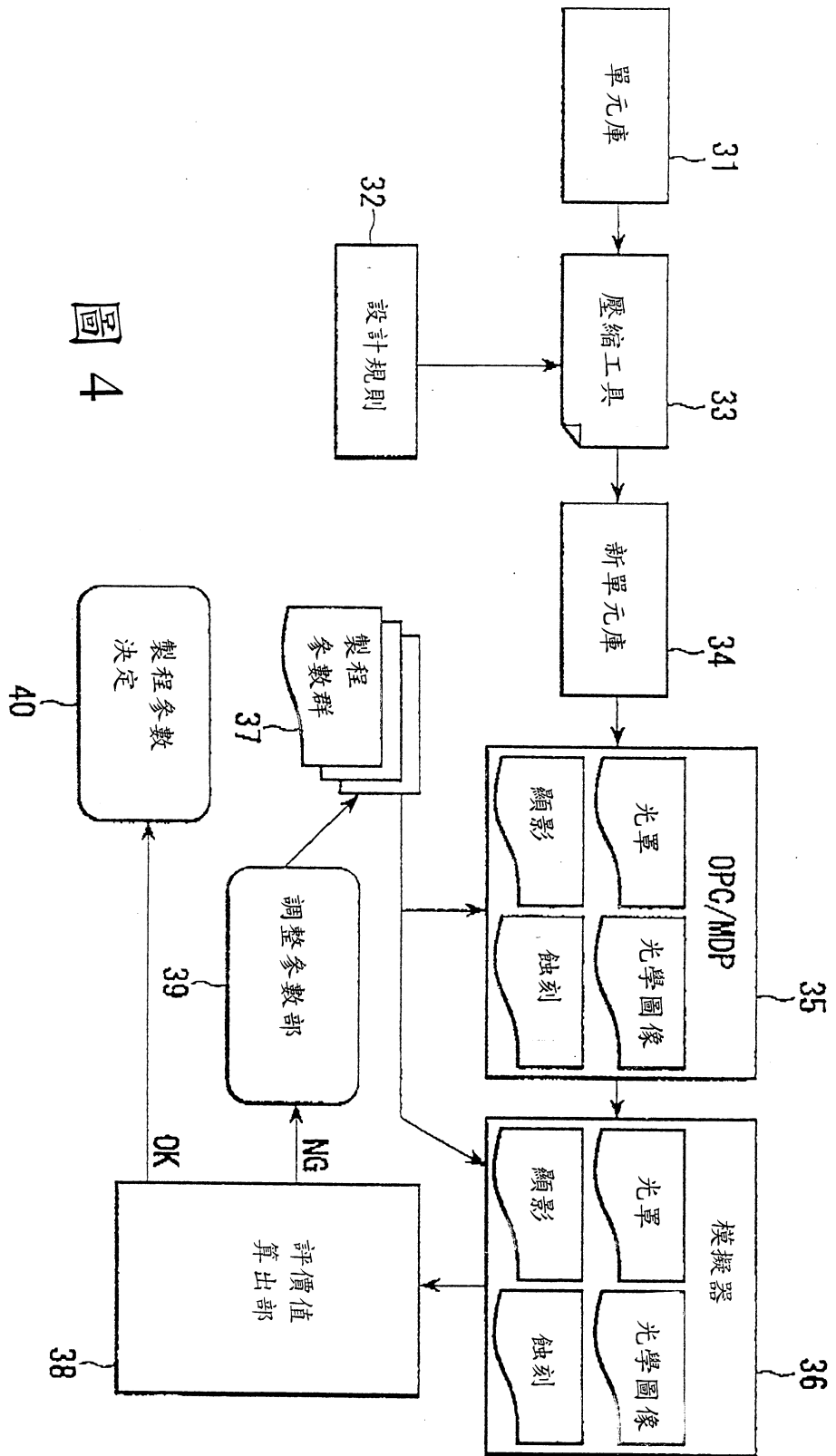


圖 4

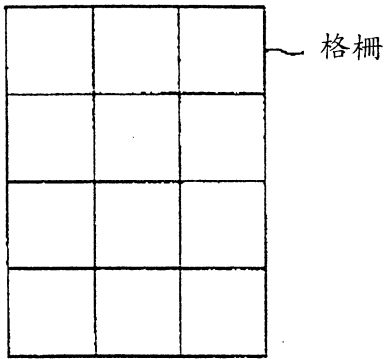


圖 5A

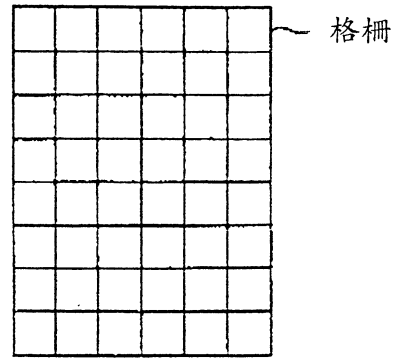


圖 5B

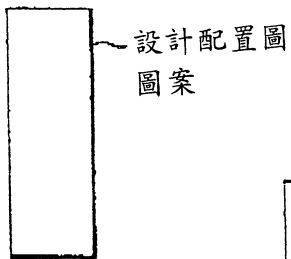


圖 6A

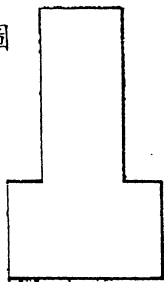


圖 6B

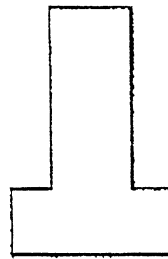


圖 6C

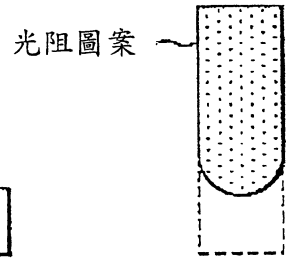


圖 6D

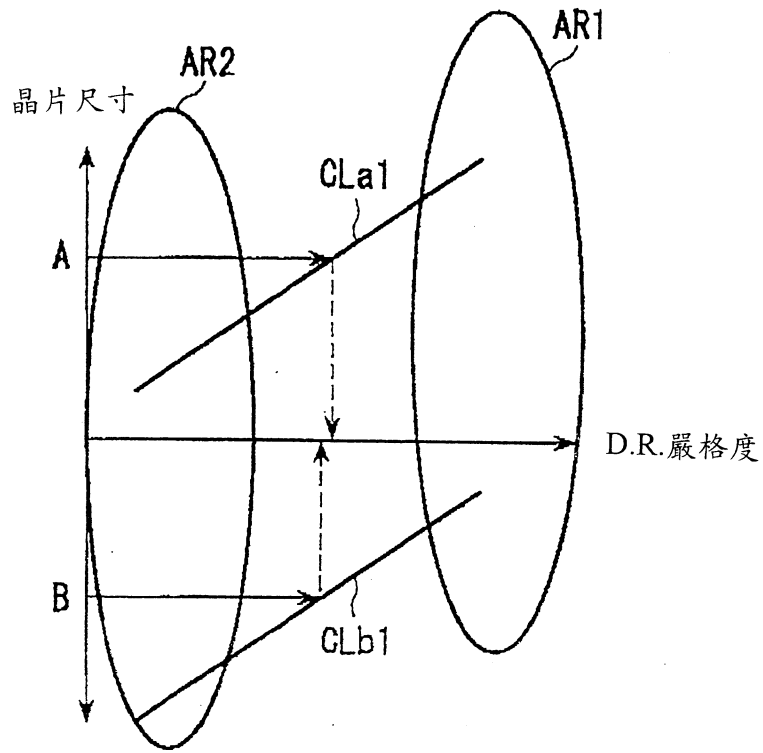


圖 7A

危險圖案
個數

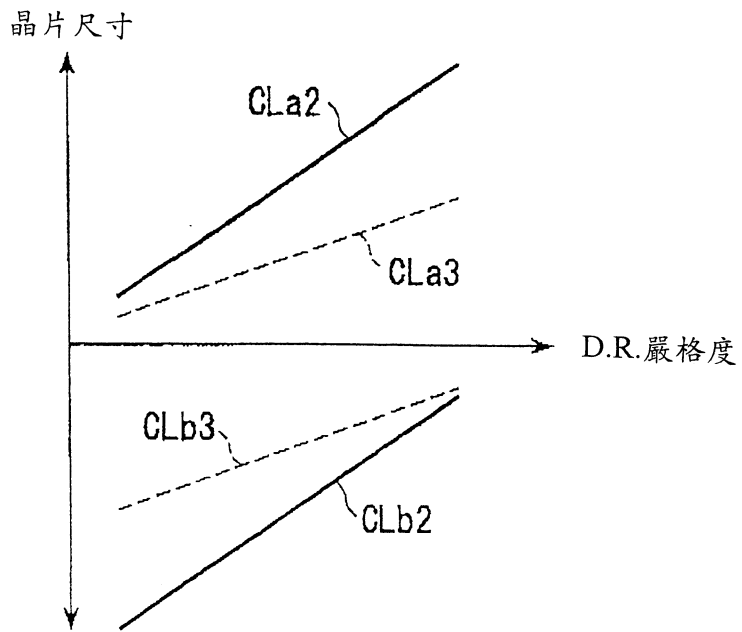


圖 7B

危險圖案
個數

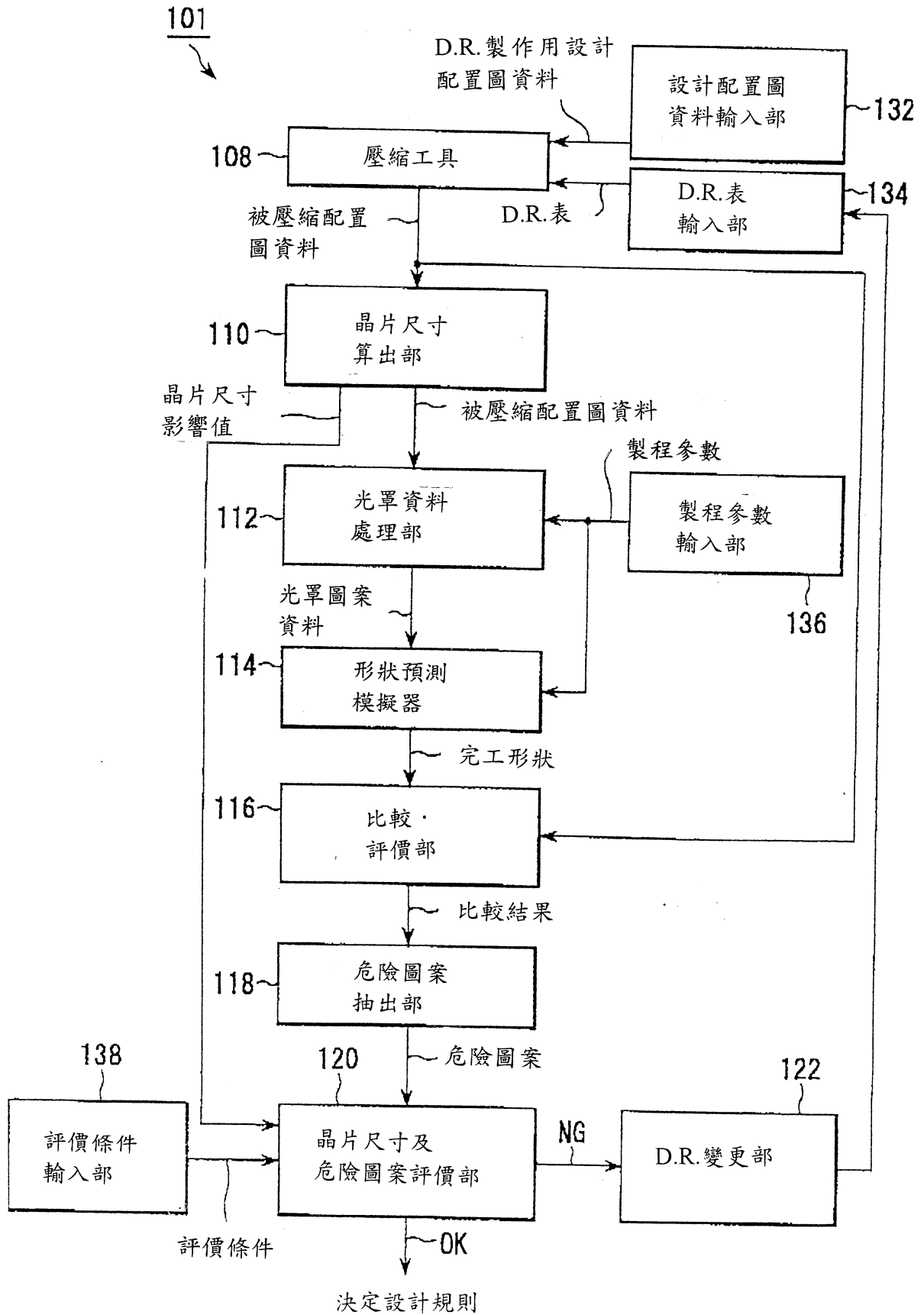


圖 8

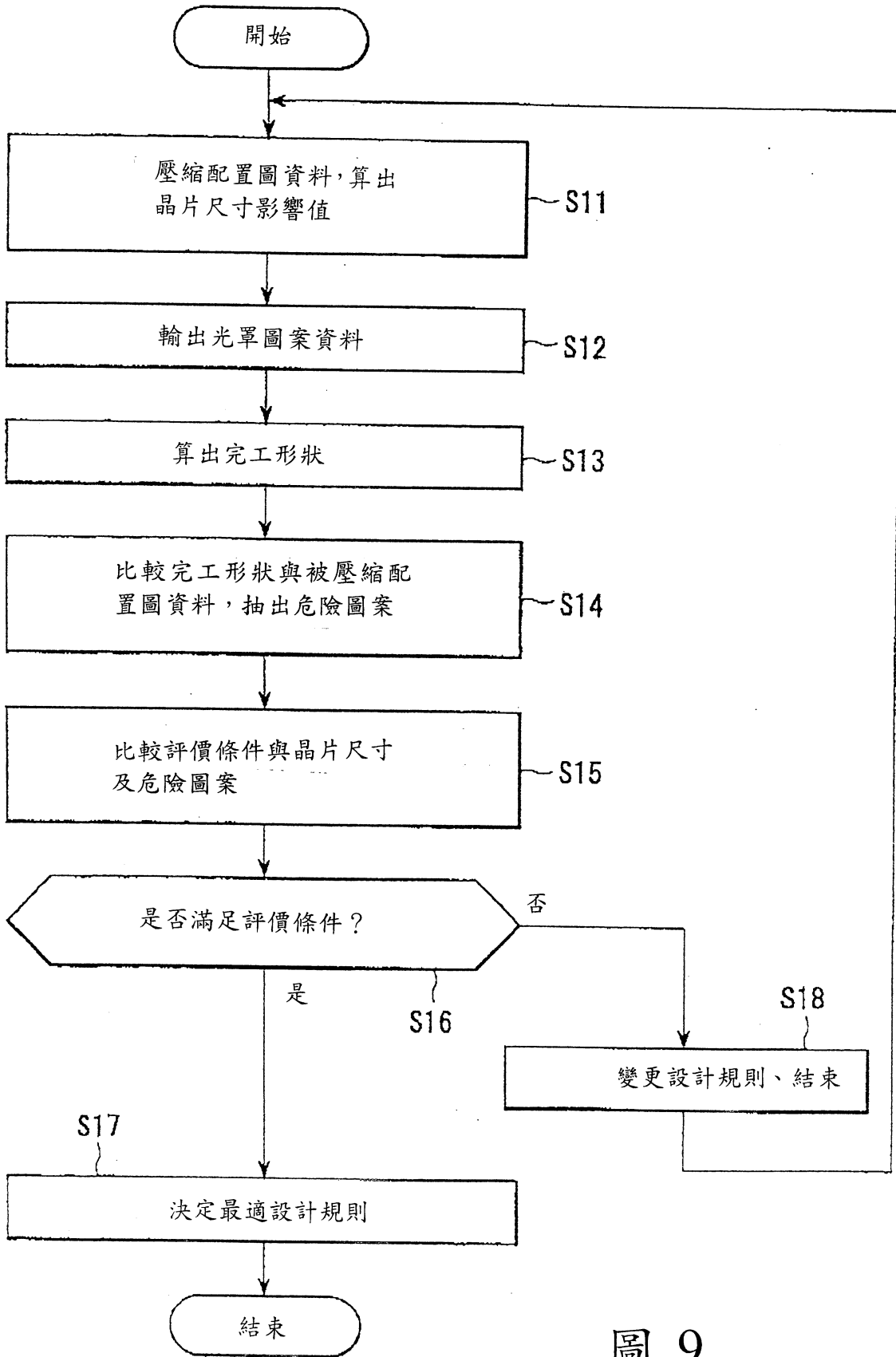


圖 9

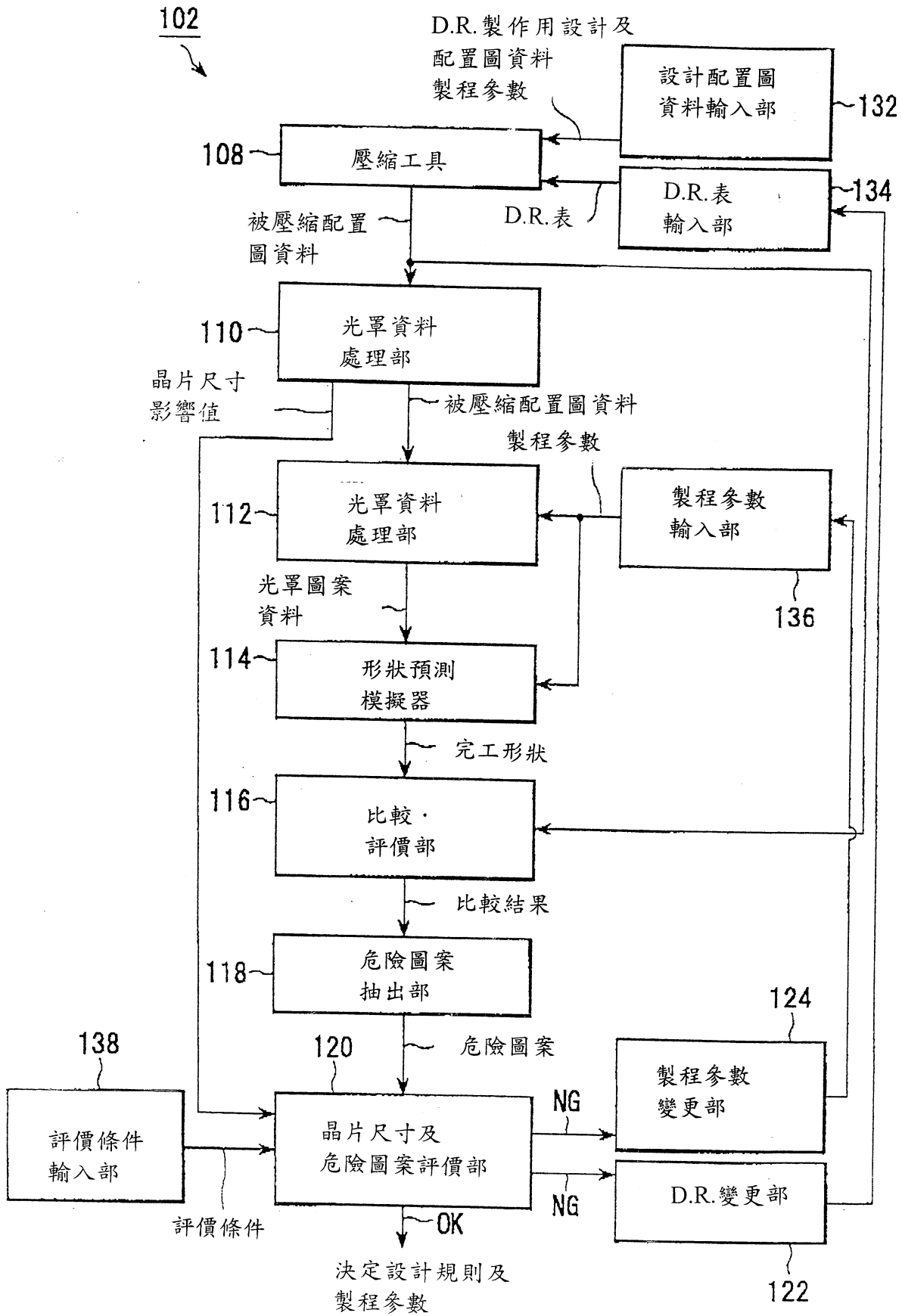


圖 10

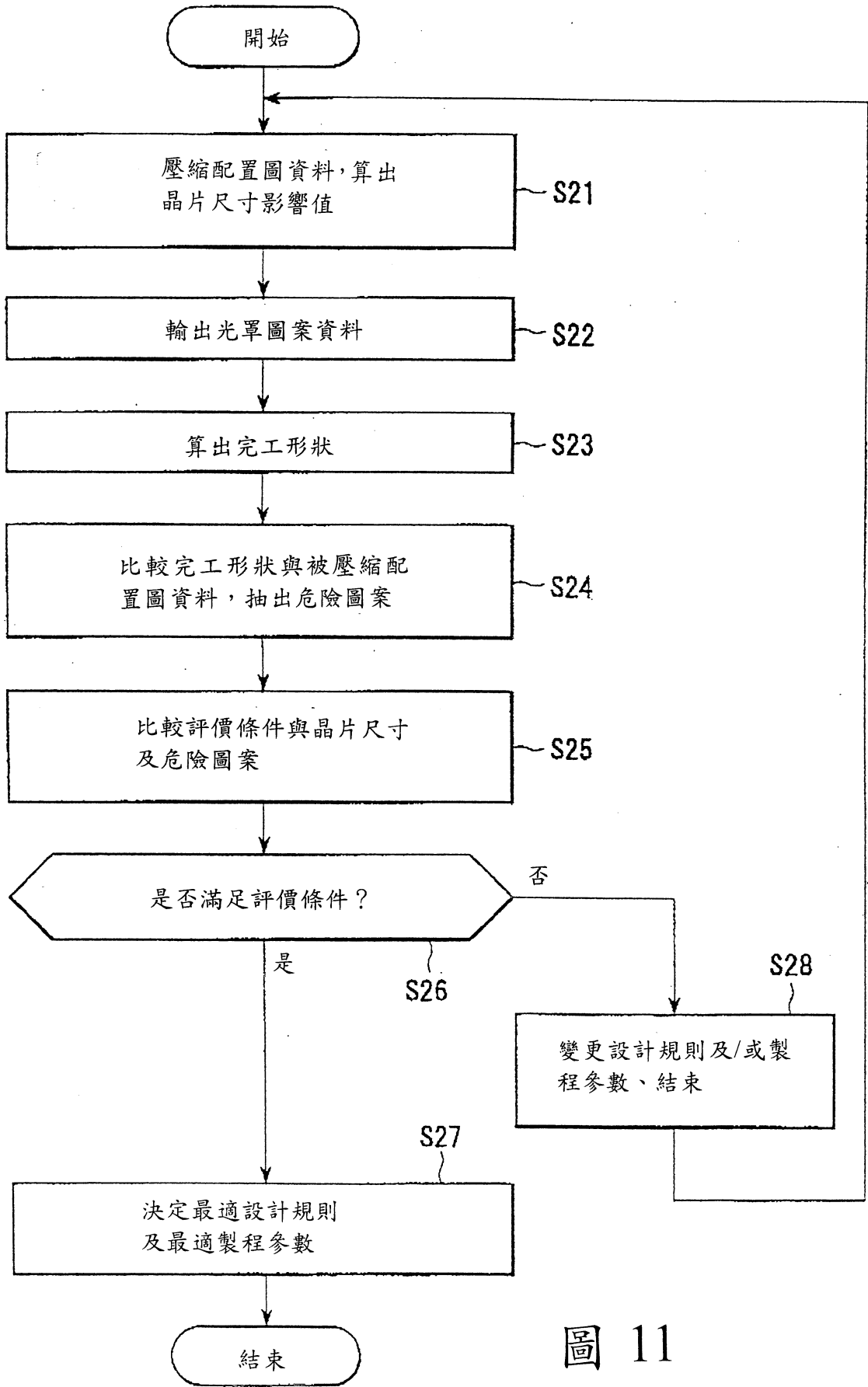


圖 11

柒、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件代表符號簡單說明：

- | | |
|----|------------|
| 11 | 製程參數最適化用圖案 |
| 12 | 設計規則 |
| 13 | 製程參數群 |
| 14 | 壓縮工具 |
| 15 | 光罩資料處理系統 |
| 16 | 模擬器 |
| 17 | 評價值算出部 |
| 18 | 判斷部 |
| 19 | 製程參數決定部 |

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

利用此光罩資料處理，對被壓縮之設計配置圖圖案施行鄰近效應修正，獲得如圖 3B 所示之修正後之光罩圖案(在圖 3B 中，實線對應於修正後之光罩圖案，虛線對應於設計配置圖圖案)。

在模擬工序(S3)中，依模擬器 16，利用變動製程參數群 13 中所含之製程參數施行各種模擬。利用此模擬，如圖 3C 所示，預測實際形成於半導體基板上之裝置圖案之完工形狀(圖 3C 之點所示之部分對應於被模擬之裝置圖案)。

在評價值算出工序(S4)中，利用評價值算出部 17，比較模擬工序所得之裝置圖案與設計配置圖圖案，如圖 3D 所示，算出評價值(尺寸偏差及檢錯窗口值(ED-window))。

在判斷工序(S5)中，利用判斷部 18 判斷評價值是否滿足特定條件。例如，判斷算出之評價值與被預先提供之規定值之大小。

在參數調整工序(S6)中，評價值未滿足特定條件時，例如算出之評價值並非小於被預先提供之規定值時，調整(變動)變動製程參數群 13 中所含之製程參數，使評價值得以滿足特定條件。調整後之製程參數被反饋至 S2 及 S3 之步驟。

評價值滿足特定條件時，例如算出之評價值小於被預先提供之規定值時，執行參數決定工序(S7)。在參數決定工序中，利用製程參數決定部 19，將在該時點包含於製程參數群 13 之各製程參數決定作為最終製程參數。又，也可對各製程參數預先設定容許範圍，在此容許範圍內決定最適值。

如此決定之各製程參數可適用於半導體積體電路裝置之實

際製造。

如以上所述，依據本實施形態，在模擬工序中，除了利用變動製程參數群中所含之製程參數施行光罩製程模擬、微影製程模擬外，也施行蝕刻製程模擬，預測實際形成於半導體基板上之裝置圖案之完工形狀。而，預測之裝置圖案未滿足特定條件時，修正製程參數群中所含之製程參數後，反饋至模擬工序等，藉以最終地決定考慮過蝕刻製程所生之尺寸變動等之製程參數。因此，即使將半導體裝置微細化，也可確實獲得計畫中之所希望之圖案。

又，本實施形態之一連串之步驟可利用被描述該一連串之步驟之程式控制動作之電腦等控制手段予以實現。即，可利用電腦讀入例如記錄於磁碟等記錄媒體之程式，依據所讀入之程式執行相關動作，以施行上述一連串之步驟。

其次，參照圖4說明將上述製程參數之製作系統及製作方法適用於邏輯LSI等所使用之標準單元之情形之例。

在單元庫31中，含有例如數百個程度之各代製品所使用之標準單元圖案。而，可依照所提供之設計規則，設計出新的標準單元圖案。設計規則部32中規定著各層間之尺寸關係等。例如，考慮層間之重疊誤差與形成於晶圓上之裝置圖案之尺寸變動，而規定著各層間之尺寸關係等。

首先，將單元庫31所含之全部單元圖案與新一代之設計規則部32輸入至壓縮工具33，利用壓縮工具33製作新單元庫34。接著，利用光罩資料處理系統35對新單元庫所含之標準單元圖案施行光罩資料處理。再利用模擬器36施行模擬，預測

伍、中文發明摘要：

本發明係關於半導體積體電路之製造中所使用之製程參數決定方法，包含：依據製程參數資訊修正對應於半導體積體電路之設計配置圖之第一圖案，以獲得第二圖案之工序；利用製程參數資訊，預測對應於第二圖案且預備以蝕刻製程形成於半導體晶圓上之第三圖案之工序；藉由比較第三圖案與第一圖案以獲得評價值之工序；判斷評價值是否滿足特定條件之工序；及於判斷評價值未滿足特定條件時，變更製程參數資訊之工序。

陸、日文發明摘要：

半導体集積回路装置の製造において用いられるプロセスパラメータを決定するための方法であって、半導体集積回路の設計レイアウトに対応した第1のパターンをプロセスパラメータ情報に基づいて補正して第2のパターンを得る工程と、プロセスパラメータ情報を用いて、第2のパターンに対応し且つエッチングプロセスによって半導体ウエハ上に形成されるべき第3のパターンを予測する工程と、第3のパターンを第1のパターンと比較することにより評価値を得る工程と、評価値が所定の条件を満たすか否かを判断する工程と、評価値が所定の条件を満たしていないと判断された場合に、プロセスパラメータ情報を変更する工程と、を備える。

拾、申請專利範圍：

1. 一種製程參數決定方法，該製程參數係使用於半導體積體電路裝置之製造，該方法包含：

依據製程參數資訊修正對應於半導體積體電路之設計配置圖之第一圖案，以獲得第二圖案之工序；

使用前述製程參數資訊，預測對應於前述第二圖案且預備以蝕刻製程形成於半導體晶圓上之第三圖案之工序；

藉由比較前述第三圖案與前述第一圖案以獲得評價值之工序；

判斷前述評價值是否滿足特定條件之工序；及

於判斷前述評價值未滿足特定條件時，變更前述製程參數資訊之工序者。

2. 如申請專利範圍第1項之方法，其中進一步包含：

將前述被變更之製程參數資訊設定作為修正前述第一圖案之工序中之製程參數資訊之工序者。

3. 如申請專利範圍第2項之方法，其中

重複前述變更之工序，直到前述評價值滿足特定條件為止者。

4. 如申請專利範圍第1項之方法，其中進一步包含：

在預測前述第三圖案之工序之前，使用前述製程參數資訊，預測對應於前述第二圖案且預備以微影製程形成之光阻圖案之工序者。

5. 如申請專利範圍第1項之方法，其中進一步包含：

在預測前述第三圖案之工序之前，使用前述製程參數

資訊，預測對應於前述第二圖案且預備以光罩製作製程形成之光罩圖案之工序者。

6. 如申請專利範圍第1項之方法，其中

前述製程參數資訊係包含可影響形成於半導體晶圓上之圖案形狀之參數者。

7. 如申請專利範圍第1項之方法，其中

前述製程參數資訊係包含有關光罩製作製程之參數、有關微影製程之參數及有關蝕刻製程之參數中至少一種者。

8. 如申請專利範圍第1項之方法，其中

修正前述第一圖案之工序係使用有關光罩製作製程之鄰近效應修正、有關微影製程之鄰近效應修正及有關蝕刻製程之鄰近效應修正中至少一種所執行者。

9. 如申請專利範圍第1項之方法，其中

前述第一圖案係依據提供半導體積體電路之原設計配置圖之設計規則加以壓縮而獲得者。

10. 一種製程參數決定系統，該製程參數係使用於半導體積體電路裝置之製造，該系統包含：

依據製程參數資訊修正對應於半導體積體電路之設計配置圖之第一圖案而獲得第二圖案之手段；

使用前述製程參數資訊，預測對應於前述第二圖案且預備以蝕刻製程形成於半導體晶圓上之第三圖案之手段；

藉由比較前述第三圖案與前述第一圖案而獲得評價值之手段；

於判斷前述評價值是否滿足特定條件之手段；及

於判斷前述評價值未滿足特定條件時，變更前述製程參數資訊之手段者。

11. 一種電腦可讀取之記錄媒體，其記錄有一程式，該程式係適用於決定使用於半導體積體電路裝置之製造之製程參數者，該程式使電腦執行以下之步驟：

依據製程參數資訊修正對應於半導體積體電路之設計配置圖之第一圖案以獲得第二圖案；

利用前述製程參數資訊，預測對應於前述第二圖案且預備以蝕刻製程形成於半導體晶圓上之第三圖案；

藉由比較前述第三圖案與前述第一圖案而獲得評價值；

判斷前述評價值是否滿足特定條件；且

於判斷前述評價值未滿足特定條件時，變更前述製程參數資訊者。

12. 一種決定使用於半導體積體電路裝置之製造中之製程參數及半導體積體電路裝置之設計規則中至少一者之方法，該方法包含：

依據設計規則資訊將對應於半導體積體電路之設計配置圖之第一圖案壓縮以獲得第二圖案之工序；

獲得對應於前述第二圖案之半導體積體電路之晶片尺寸資訊之工序；

利用製程參數資訊，獲得對應於前述第二圖案之半導體晶圓上之第三圖案之工序；

藉由比較前述第三圖案與前述第二圖案而獲得比較結

果之工序；

依據前述比較結果由前述第二圖案抽出不滿特定之餘裕度之危險處，並獲得有關抽出之危險處之危險處資訊之工序；

判斷前述晶片尺寸資訊及前述危險處資訊是否滿足各評價條件之工序；及

於判斷前述晶片尺寸資訊及前述危險處資訊中至少一方未滿足前述評價條件時，變更前述設計規則資訊及前述製程參數資訊中至少一方之工序者。

13. 如申請專利範圍第12項之方法，其中進一步包含：

變更設計規則資訊時，將前述變更之設計規則資訊設定作為壓縮前述第一圖案之工序之設計規則資訊之工序；及

變更製程參數資訊時，將前述變更之製程參數資訊設定作為獲得前述第三圖案之工序之製程參數資訊之工序者。

14. 如申請專利範圍第13項之方法，其中

重複由前述變更之工序至前述判斷之工序，直到前述晶片尺寸資訊及前述危險處資訊滿足前述各評價條件為止。

15. 如申請專利範圍第12項之方法，其中

前述第三圖案係利用模擬加以預測者。

16. 如申請專利範圍第12項之方法，其中

前述第三圖案係利用對前述第二圖案施以鄰近效應修

正所得之光微影用光罩資料或電子束微影用資料加以預測者。

17. 如申請專利範圍第12項之方法，其中

前述第三圖案係對應於從實驗所得之半導體晶圓上之光阻形狀或從實驗所得之半導體晶圓加工形狀者。

18. 如申請專利範圍第12項之方法，其中

前述危險處資訊係藉由使曝光量、曝光聚焦、光罩圖案之平均尺寸與尺寸差異、透鏡之像差及重疊誤差中至少一種變動而獲得者。

19. 如申請專利範圍第12項之方法，其中

前述製程參數資訊係含有曝光波長、曝光裝置之透鏡之數值孔徑(NA)、曝光裝置之照明形狀(σ 、 ε)、光罩之相位、光罩之透光率、顯影製程參數及光阻膜製程參數中至少一種者。

20. 一種決定使用於半導體積體電路裝置之製造中之製程參數及半導體積體電路裝置之設計規則中至少一者之系統，該系統包含：

依據設計規則資訊將對應於半導體積體電路之設計配置圖之第一圖案壓縮而獲得第二圖案之手段；

獲得對應於前述第二圖案之半導體積體電路之晶片尺寸資訊之手段；

使用製程參數資訊，獲得對應於前述第二圖案之半導體晶圓上之第三圖案之手段；

藉由比較前述第三圖案與前述第二圖案而獲得比較結

果之手段；

依據前述比較結果，由前述第二圖案抽出不滿特定之餘裕度之危險處，以獲得有關抽出之危險處之危險處資訊之手段；

判斷前述晶片尺寸資訊及前述危險處資訊是否滿足各評價條件之手段；及

於判斷前述晶片尺寸資訊及前述危險處資訊中至少一方未滿足前述評價條件時，變更前述設計規則資訊與前述製程參數資訊中至少一方之手段者。

21. 一種電腦可讀取之記錄媒體，其記錄有一程式，該程式係適用於決定使用於半導體積體電路裝置之製造之製程參數及半導體積體電路裝置之設計規則中至少一方者，該程式係使電腦執行以下之步驟：

依據設計規則資訊壓縮對應於半導體積體電路之設計配置圖之第一圖案以獲得第二圖案；

獲得對應於前述第二圖案之半導體積體電路之晶片尺寸資訊；

使用製程參數資訊，獲得對應於前述第二圖案之半導體晶圓上之第三圖案；

藉由比較前述第三圖案與前述第二圖案而獲得比較結果；

依據前述比較結果，由前述第二圖案抽出不滿特定餘裕度之危險處而獲得有關危險處資訊；

判斷前述晶片尺寸資訊及前述危險處資訊是否滿足各

評價條件；且

於判斷前述晶片尺寸資訊及前述危險處資訊中至少一方未滿足前述評價條件時，變更前述設計規則資訊及前述製程參數資訊中至少一方者。