

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2014年9月18日(18.09.2014)

(10) 国際公開番号

WO 2014/141333 A1

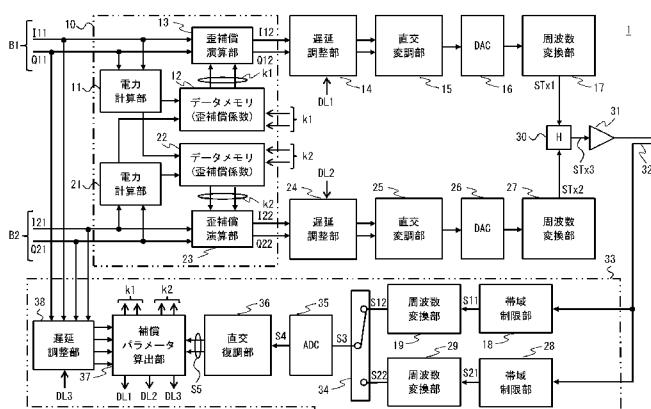
- (51) 国際特許分類:
H03F 1/32 (2006.01) H03F 3/20 (2006.01)
- (21) 国際出願番号:
PCT/JP2013/006278
- (22) 国際出願日:
2013年10月24日(24.10.2013)
- (25) 国際出願の言語:
日本語
- (26) 国際公開の言語:
日本語
- (30) 優先権データ:
特願 2013-052872 2013年3月15日(15.03.2013) JP
- (71) 出願人: 日本電気株式会社(NEC CORPORATION)
[JP/JP]; 〒1088001 東京都港区芝五丁目7番1号
Tokyo (JP).
- (72) 発明者: 芦田 順也(ASHITA, Junya); 〒1088001 東
京都港区芝五丁目7番1号 日本電気株式会社
内 Tokyo (JP).

- (74) 代理人: 家入 健(IEIRI, Takeshi); 〒2210835 神奈
川県横浜市神奈川区鶴屋町三丁目33番8 ア
サヒビルディング10階 響国際特許事務所
Kanagawa (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES,
FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN,
IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR,
LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX,
MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH,
PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア
(AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ
(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,
GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,

[続葉有]

(54) Title: COMMUNICATION DEVICE AND METHOD OF MINIMIZING DISTORTION FOR SAME

(54) 発明の名称: 通信装置及びその歪み抑制方法



- 11 Distortion compensation calculating unit
- 12 Data memory (distortion compensation coefficient)
- 14 Delay adjustment unit
- 15 Quadrature modulation unit
- 17 Frequency conversion unit
- 18 Band limiting unit
- 19 Frequency conversion unit
- 21 Power calculating unit
- 22 Data memory (distortion compensation coefficient)
- 23 Distortion compensation calculating unit
- 24 Delay adjustment unit
- 25 Quadrature modulation unit
- 27 Frequency conversion unit
- 28 Band limiting unit
- 29 Frequency conversion unit
- 36 Quadrature demodulation unit
- 37 Compensation parameter calculating unit
- 38 Delay adjustment unit

(57) Abstract: This communication device has: a first delay adjustment means (14) for delaying a first baseband signal; a second delay adjustment means (24) for delaying a second baseband signal; a synthesizing means (30) for synthesizing a first transmission signal generated from the first baseband signal and a second transmission signal generated from the second baseband signal, and generating a third transmission signal; and a compensation parameter control means (33) for outputting a first delay setting value and a second delay setting value to set the delay times of the first delay adjustment means (14) and the second delay adjustment means (24). In the compensation parameter control means (33), according to the result of comparison of an output signal, the first baseband signal, and the second baseband signal, the first delay setting value and the second delay setting value are generated in such a way as to reduce the difference in delay time between the first transmission signal and the second transmission signal.

(57) 要約:

[続葉有]



NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI 添付公開書類:
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, — 國際調査報告（条約第 21 条(3)）
MR, NE, SN, TD, TG).

本発明の通信装置は、第1のベースバンド信号を遅延させる第1の遅延調整手段（14）と、第2のベースバンド信号を遅延させる第2の遅延調整手段（24）と、第1のベースバンド信号から生成された第1の送信信号と第2のベースバンド信号から生成された第2の送信信号とを合成して第3の送信信号を生成する合成手段（30）と、第1の遅延調整手段（14）及び第2の遅延調整手段（24）の遅延時間を設定する第1の遅延設定値及び第2の遅延設定値を出力する補償パラメータ制御手段（33）と、を有し、補償パラメータ制御手段（33）において、出力信号と、第1のベースバンド信号及び第2のベースバンド信号との比較の結果に応じて、第1の送信信号と第2の送信信号との遅延時間差を削減するように第1の遅延設定値及び第2の遅延設定値を生成する。

明 細 書

発明の名称：通信装置及びその歪み抑制方法

技術分野

[0001] 本発明は通信装置及びその歪み抑制方法に関し、例えば、複数の送信信号を合成して出力する通信装置及びその歪み抑制方法に関する。

背景技術

[0002] 無線通信装置では、送信信号を十分な送信レベルまで増幅するための増幅器が用いられる。しかし、この増幅器では、出力信号のレベルが飽和する特性領域において信号増幅を行うと出力信号に歪が生じる問題がある。そこで、近年、増幅器の効率向上のために歪補償技術が用いられている。そこで、歪補償技術の例が特許文献1～5に開示されている。

[0003] 特許文献1では、入力信号の一部を方向性結合器により入力比較信号として抽出した後に、可変位相器及び可変減衰器によりそれぞれ位相制御信号及び振幅制御信号に応じた位相遅延処理及び減衰処理を当該入力信号に与える。そして、特許文献1では、歪補償回路と被補償パワーアンプとを含む増幅部により位相遅延処理及び減衰処理が与えられた入力信号を増幅出力する。

[0004] 特許文献2では、多周波帯用べき級数型プリディストータであり、遅延器からなる線形伝達経路と、複数の周波数帯用の歪発生経路が並列に設けられ、それぞれの周波数帯用歪発生経路は、入力信号からそれぞれの周波数帯の信号を抽出する可変帯域信号抽出器と、その抽出した信号が与えられ、その信号の少なくとも1つの奇数次歪成分を発生し周波数帯用歪発生器経路の出力とする歪発生器とを含み、周波数帯制御器は可変帯域信号抽出器の周波数帯を制御する。

[0005] 特許文献3では、歪補償係数を用いて入力信号に歪補償処理を施して歪デバイスに入力し、歪補償前の入力信号と歪デバイスの出力側からフィードバックされるフィードバック信号に基づいて歪補償係数を演算し、演算された歪補償係数を入力信号に対応させて記憶する歪補償装置において、(1)

フィードバック信号をA D変換し、（2）該A D変換出力に高速フーリエ変換（F F T）を施し、（3）F F T演算結果を用いて信号ノイズ比S N Rあるいは隣接チャネル漏洩電力比A C L Rあるいはノイズレベルのいずれかの値を計算し、（4）現時刻における前記計算値と1つ前の時刻における前記計算値の差が零あるいは閾値以下となるように歪デバイスとフィードバックループで生じる遅延時間を調整し、（5）この調整処理を繰り返して正確な遅延時間を決定し、該遅延時間に基づいて歪補償装置各部のタイミング合わせを行う。

[0006] 特許文献4では、歪発生手段が増幅器により増幅される信号に対して振幅や位相の歪を発生させ、信号レベル検出手段が増幅器により増幅される信号のレベルを検出し、歪量制御手段が信号レベル検出手段により検出されるレベルに基づいて歪発生手段により発生させる歪の量を制御するに際して、制御タイミング調整手段が増幅器で発生する歪が大きく補償されるように、D／A変換器により歪の量を制御するタイミングを調整する。

[0007] 特許文献5では、送信信号の主信号を、第1のディジタルアナログ変換器でアナログ信号に変換して加算器に入力する。また、特許文献5では、電力増幅器のアナログ送信回路部における非線型歪を補償する歪補償信号を、第2のディジタルアナログ変換器でアナログ信号に変換し、遅延素子を通して加算器に入力する。そして、特許文献5では、隣接チャネル漏洩電力比を測定してそれが最小となるように、遅延素子の遅延量を調整することにより、主信号と歪補償信号との合成タイミングを調整する。

先行技術文献

特許文献

[0008] 特許文献1：特開2003-198273号公報

特許文献2：特開2007-020157号公報

特許文献3：国際公開第2002/087097号

特許文献4：特開2003-032051号公報

特許文献5：特開2004-015364号公報

発明の概要

発明が解決しようとする課題

- [0009] しかしながら、近年、異なる周波数帯に属する複数の送信信号を合成して共通増幅して出力するマルチバンド送信機が提案されている。このマルチバンド送信機におけるデジタルプリディストーション（D P D）を用いた歪補償の構成の一つに、複数の送信信号を合成する前にバンド毎に歪補償を行い、その信号を合成して共通増幅する構成がある。このような構成においては、混変調歪を補償する為に、送信信号が電力増幅器へ到達するまでの遅延時間を各バンドで同一にすることが要求される。しかしながら、従来の技術では、前記遅延時間を各バンドで同一となるよう適応的に調整することができず、混変調歪の補償ができないという課題があった。具体的には各特許文献に記載の技術には、以下のような問題がある。
- [0010] 特許文献1に記載の技術は、アナログ方式のものであるため、デジタルプリディストーション方式に対しては適用できない問題がある。特許文献2は、合成後の信号に対して歪補償を行う構成であり、原理上バンド間の遅延差は生じない構成を対象としているため、各バンドの遅延時間の調整に適用することはできない。
- [0011] 特許文献3に記載の歪量を基にした送信信号と帰還信号の遅延調整方法では、送信信号と帰還信号の遅延差を変更しても、各バンドの遅延時間は異なったままの為、混変調歪は補償されず歪量の改善が観測できない。よって、バンド間の遅延差を算出することもできない問題がある。
- [0012] また、特許文献4及び5では、主信号と歪補償信号との合成タイミングを、歪量を基に調整する方法が開示されているが、各バンドの遅延時間が異なった状態では、歪補償演算処理回路入力時点のバンド間の信号位置関係から参照された歪補償信号は、電力増幅器入力時点のバンド間の信号位置関係に適した歪補償信号ではないため、特許文献4、及び5に記載された技術を用いて合成タイミングを調整しても、歪補償信号が適切でない以上、混変調歪は補償できず歪量は改善しない。更に、特許文献4及び5では、歪補償係数

参照時のタイミングを調整して、電力増幅器入力時点のバンド間の信号位置関係に適した歪補償係数を参照しようとした場合は、一方のバンドに対しては遅延調整により対応できるが、他方のバンドに対しては、未来の信号を参照する必要がある為、実現が不可能である問題がある。

[0013] つまり、従来の技術では、異なる周波数帯域の複数の送信信号を合成する場合に、遅延時間を各バンドで同一となるよう適応的に調整することができず、混変調歪を改善することができない問題がある。

[0014] 本発明は、上記課題を解決することを目的の1つとしたものであり、離れた周波数帯域の複数の送信信号を合成して共通増幅する場合に、遅延時間を各バンドで同一となるよう適応的に調整し、電力増幅器で発生する混変調歪を改善することを目的とする。

課題を解決するための手段

[0015] 本発明にかかる通信装置の一態様は、第1のベースバンド信号を伝達し、前記第1のベースバンド信号を第1の搬送波で変調した第1の送信信号を生成する第1の伝達経路と、前記第1の伝達経路上に設けられ、前記第1のベースバンド信号を遅延させる第1の遅延調整部と、第2のベースバンド信号を伝達し、前記第2のベースバンド信号を第2の搬送波で変調した第2の送信信号を生成する第2の伝達経路と、前記第2の伝達経路上に設けられ、前記第2のベースバンド信号を遅延させる第2の遅延調整部と、前記第1の送信信号と前記第2の送信信号とを合成して第3の送信信号を生成する合成器と、前記第3の送信信号を増幅して出力信号を出力する増幅器と、前記第1の遅延調整部及び第2の遅延調整部の前段に設けられ、前記第1の伝達経路に入力される前記第1のベースバンド信号と、前記第2の伝達経路に入力される前記第2のベースバンド信号と、に対して歪補償処理を行う歪補償回路と、前記出力信号と、前記第1のベースバンド信号及び前記第2のベースバンド信号と、を比較して、前記第1の送信信号と前記第2の送信信号との遅延時間差を削減するように前記第1の遅延調整部及び前記第2の遅延調整部における遅延時間を設定する第1の遅延設定値及び第2の遅延設定値を生成

する補償パラメータ制御部と、を有する。

[0016] 本発明にかかる歪み抑制方法の一態様は、第1のベースバンド信号を伝達し、前記第1のベースバンド信号を第1の搬送波で変調した第1の送信信号を生成する第1の伝達経路と、前記第1の伝達経路上に設けられ、前記第1のベースバンド信号を遅延させる第1の遅延調整部と、第2のベースバンド信号を伝達し、前記第2のベースバンド信号を第2の搬送波で変調した第2の送信信号を生成する第2の伝達経路と、前記第2の伝達経路上に設けられ、前記第2のベースバンド信号を遅延させる第2の遅延調整部と、前記第1の送信信号と前記第2の送信信号とを合成して第3の送信信号を生成する合成器と、前記第3の送信信号を增幅して出力信号を出力する増幅器と、前記第1、第2の遅延調整部の前段に設けられ、前記第1の伝達経路に入力される前記第1のベースバンド信号と、前記第2の伝達経路に入力される前記第2のベースバンド信号と、に対して歪補償処理を行う歪補償回路と、前記第1の遅延調整部及び前記第2の遅延調整部の遅延時間を設定する第1の遅延設定値及び第2の遅延設定値を出力する補償パラメータ制御部と、を有する通信装置における歪み抑制方法であって、前記補償パラメータ制御部において、前記出力信号と、前記第1のベースバンド信号及び前記第2のベースバンド信号と、を比較し、前記比較の結果に応じて、前記第1の送信信号と前記第2の送信信号との遅延時間差を削減するように前記第1の遅延設定値及び前記第2の遅延設定値を生成する。

発明の効果

[0017] 本発明にかかる通信装置及び歪み抑制方法によれば、離れた周波数帯域の複数の送信信号を合成して共通增幅する場合に、遅延時間を各バンドで同一となるよう適応的に調整して、電力増幅器で発生する混変調歪を改善することができる。

図面の簡単な説明

[0018] [図1]実施の形態1にかかる通信装置のブロック図である。

[図2]実施の形態1にかかる通信装置において2つの信号の間に遅延時間差が

ない場合の信号の位置関係を示す概略図である。

[図3]実施の形態1にかかる通信装置において2つの信号の間に遅延時間差がある場合の信号の位置関係を示す概略図である。

[図4]実施の形態1にかかる通信装置の遅延設定値の決定手順を示すフローチャートである。

[図5]実施の形態1にかかる通信装置における歪補償係数の決定手順を示すフローチャートである。

[図6]実施の形態2にかかる通信装置の歪み抑制方法の手順を示すフローチャートである。

[図7]実施の形態2にかかる通信装置の歪量評価処理の手順を示すフローチャートである。

[図8]実施の形態3にかかる通信装置の歪み抑制方法の手順を示すフローチャートである。

[図9]実施の形態3にかかる通信装置の適応的遅延設定値調整処理の手順を示すフローチャートである。

[図10]実施の形態4にかかる通信装置のブロック図である。

[図11]実施の形態4にかかる通信装置の遅延設定値の決定手順を示すフローチャートである。

[図12]実施の形態5にかかる通信装置のブロック図である。

[図13]実施の形態5にかかる通信装置における周波数変換を説明するための図である。

発明を実施するための形態

[0019] 実施の形態1

以下では、図面を参照して本発明の実施の形態について説明する。本発明にかかる通信装置は、マルチバンドに対応するものであって、特に、周波数割り当てが異なる程度に大きな周波数差を有する複数の周波数帯域の送信信号を合成して共通增幅することが可能な装置である。例えば、O F D M (Orthogonal Frequency Division Multiplexing) 信号を用いた通信方式では、8

0.0 MHz 帯、1.5 GHz 帯、2.6 GHz 帯など帯域毎に利用者の割り当てが定められている。本発明にかかる通信装置では、このように異なる周波数帯域に属する周波数の信号を合成して1つのRF信号を生成するマルチバンド方式に対応する。なお、以下の説明では2つの送信信号を合成して共通増幅して出力する例について説明するが、本発明は合成する送信信号の数は2つに限られるものではなく合成する送信信号の数は2以上の数であっても構わない。

- [0020] 図1に実施の形態1にかかる通信装置1のブロック図を示す。図1に示すように、実施の形態1にかかる通信装置1は、歪補償演算処理回路10、遅延調整部14、24、直交変調部15、25、デジタルアナログ変換部16、26、周波数変換部17、27、合成部30、増幅器31、方向性結合器32、補償パラメータ制御部33を有する。
- [0021] 実施の形態1にかかる通信装置1では、遅延調整部14、直交変調部15、デジタルアナログ変換部16及び周波数変換部17によりバンドB1に対応する第1のベースバンド信号を伝達する第1の伝達経路を形成する。第1の伝達経路は、第1のベースバンド信号を伝達し、最も後段に設けられる周波数変換部17により第1のベースバンド信号の周波数をRF信号の周波数（例えば、第1の搬送波の周波数）に変換して第1の送信信号STx1を生成する。
- [0022] また、実施の形態1にかかる通信装置1では、遅延調整部24、直交変調部25、デジタルアナログ変換部26及び周波数変換部27によりバンドB2に対応する第2のベースバンド信号を伝達する第2の伝達経路を形成する。第2の伝達経路は、第2のベースバンド信号を伝達し、最も後段に設けられる周波数変換部27により第2のベースバンド信号の周波数をRF信号の周波数（例えば、第2の搬送波の周波数）に変換して第2の送信信号STx2を生成する。なお、第1の搬送波と第2の搬送波は、異なる周波数帯域に属するものである。
- [0023] なお、実施の形態1にかかる通信装置1では、第1のベースバンド信号に

は I 信号と Q 信号とが含まれる。図 1 では、I 信号に I 1 1、I 1 2 の符号を付し、Q 信号に Q 1 1、Q 1 2 の符号を付した。I 信号 I 1 2 及び Q 信号 Q 1 2 は、後述する歪補償演算処理回路 10 が I 信号 I 1 1 及び Q 信号 Q 1 1 に対して歪補償処理を施した結果生成される信号である。また、実施の形態 1 にかかる通信装置 1 では、第 2 のベースバンド信号には I 信号と Q 信号とが含まれる。図 1 では、I 信号に I 2 1、I 2 2 の符号を付し、Q 信号に Q 2 1、Q 2 2 の符号を付した。I 信号 I 2 2 及び Q 信号 Q 2 2 は、後述する歪補償演算処理回路 10 が I 信号 I 2 1 及び Q 信号 Q 2 1 に対して歪補償処理を施した結果生成される信号である。

- [0024] 歪補償演算処理回路 10 は、第 1 のベースバンド信号と、第 2 のベースバンド信号と、に対して歪補償処理を行う。より具体的には、歪補償演算処理回路 10 は、電力計算部 11、21、データメモリ 12、22、歪補償演算部 13、23 を有する。
- [0025] 歪補償演算処理回路 10 では、データメモリ 12 に第 1 のベースバンド信号に適用する歪補償係数 k 1 を格納する。また、データメモリ 22 に第 2 のベースバンド信号に適用する歪補償係数 k 2 を格納する。歪補償係数 k 1、k 2 は、第 1 のベースバンド信号から算出される電力値と第 2 のベースバンド信号から算出される電力値とをアドレスとして読み出される。また、データメモリ 12、22 は、後述する補償パラメータ制御部 33 により算出される歪補償係数 k 1、k 2 を格納する。
- [0026] 電力計算部 11 は、第 1 のベースバンド信号の信号レベルから電力値を算出する。電力計算部 21 は、第 2 のベースバンド信号の信号レベルから電力値を算出する。そして、電力計算部 11、21 は、算出した電力値をアドレスとしてデータメモリ 12 及びデータメモリ 22 に与える。
- [0027] 歪補償演算部 13 は、入力される第 1 のベースバンド信号（例えば、I 信号 I 1 1 及び Q 信号 Q 1 1）に対してデータメモリ 12 から与えられる歪補償係数 k 1 を複素乗算して、後段に伝達する第 1 のベースバンド信号（例えば、I 信号 I 1 2 及び Q 信号 Q 1 2）を生成する。

- [0028] 歪補償演算部23は、入力される第2のベースバンド信号（例えば、I信号I21及びQ信号Q21）に対してデータメモリ22から与えられる歪補償係数k2を複素乗算して、後段に伝達する第2のベースバンド信号（例えば、I信号I22及びQ信号Q22）を生成する。
- [0029] 遅延調整部14は、第1の遅延調整部であって、歪補償演算処理回路10の後段に設けられる。遅延調整部14は、補償パラメータ制御部33が出力する第1の遅延設定値（例えば、遅延設定値DL1）に応じて第1のベースバンド信号を遅延させる。遅延調整部14が第1のベースバンド信号に与える遅延時間は、遅延設定値DL1により設定される。
- [0030] 直交変調部15は、遅延調整部14の後段に設けられる。直交変調部15は、遅延調整部14を介して与えられる第1のベースバンド信号に対して直交変調処理を施して第1の直交変調信号を生成する。デジタルアナログ変換部16は、直交変調部15が出力した第1の直交変調信号をデジタル信号からアナログ信号に変換する。周波数変換部17は、デジタルアナログ変換部16が出力したアナログ信号の第1の直交変調信号の周波数をベースバンド周波数からRF信号の周波数に変換して第1の送信信号ST×1を出力する。
- [0031] 遅延調整部24は、第2の遅延調整部であって、歪補償演算処理回路10の後段に設けられる。遅延調整部24は、補償パラメータ制御部33が出力する第2の遅延設定値（例えば、遅延設定値DL2）に応じて第2のベースバンド信号を遅延させる。遅延調整部24が第2のベースバンド信号に与える遅延時間は、遅延設定値DL2により設定される。
- [0032] 直交変調部25は、遅延調整部24の後段に設けられる。直交変調部25は、遅延調整部24を介して与えられる第2のベースバンド信号に対して直交変調処理を施して第2の直交変調信号を生成する。デジタルアナログ変換部26は、直交変調部25が出力した第2の直交変調信号をデジタル信号からアナログ信号に変換する。周波数変換部27は、デジタルアナログ変換部26が出力したアナログ信号の第2の直交変調信号の周波数をベースバンド

周波数からRF信号の周波数に変換して第2の送信信号ST_x2を出力する。
。

- [0033] なお、実施の形態1にかかる通信装置1では、第1の送信信号ST_x1の周波数と、第2の送信信号ST_x2の周波数と、が事業者に対する周波数割り当てが異なる周波数帯域に属する程度に離れている。
- [0034] 合成部30は、第1の送信信号ST_x1と第2の送信信号ST_x2とを合成して第3の送信信号ST_x3を生成する。増幅器31は、第3の送信信号ST_x3を増幅してアンテナ(不図示)から出力する出力信号を生成する。方向性結合器32は、この増幅器31の出力信号から帰還信号を生成する。そして、方向性結合器32は、生成した帰還信号を補償パラメータ制御部33に与える。
- [0035] 補償パラメータ制御部33は、増幅器31の出力信号と、第1のベースバンド信号及び第2のベースバンド信号と、を比較して、第1の送信信号ST_x1と第2の送信信号ST_x2との遅延時間差を削減するように第1の遅延調整部(例えば、遅延調整部14)及び第2の遅延調整部(例えば、遅延調整部24)における遅延時間を設定する第1の遅延設定値(例えば、遅延設定値DL1)及び第2の遅延設定値(例えば、遅延設定値DL2)を生成する。
- [0036] より具体的には、補償パラメータ制御部33は、第1の帯域制限部(例えば、帯域制限部18)、第2の帯域制限部(例えば、帯域制限部28)、第1の周波数変換器(例えば、周波数変換部19)、第2の周波数変換器(例えば、周波数変換部29)、スイッチ回路34、アナログデジタル変換部35、直交復調部36、補償パラメータ算出部37、遅延調整部38を有する。
。
- [0037] 帯域制限部18は、増幅器31の出力信号に含まれる信号成分のうち第1の送信信号ST_x1以外の周波数成分を除去して第1の再生送信信号S11を出力する。
- [0038] 周波数変換部19は、第1の再生送信信号S11の周波数を第1のベース

バンド信号の周波数に変換して第1の再生直交変調信号S12を出力する。

- [0039] 帯域制限部28は、増幅器31の出力信号に含まれる信号成分のうち第2の送信信号ST×2以外の周波数成分を除去して第2の再生送信信号S21を出力する。
- [0040] 周波数変換器29は、第2の再生送信信号S21の周波数を第2のベースバンド信号の周波数に変換して第2の再生直交変調信号S22を出力する。
- [0041] スイッチ回路34は、第1の期間に第1の再生直交変調信号S12を選択し、第2の期間に第2の再生直交変調信号S22を選択して、選択した信号を再生直交変調信号S3として出力する。ここで、第1の期間は、補償パラメータ制御部33が第1のベースバンド信号に対応する歪補償係数k1及び再生ベースバンド信号S5と第1のベースバンド信号との遅延時間を示す第1の遅延時間TD_{b1}を算出する期間である。第2の期間は、補償パラメータ制御部33が第2のベースバンド信号に対応する歪補償係数k2及び再生ベースバンド信号S5と第2のベースバンド信号との遅延時間を示す第2の遅延時間TD_{b2}を算出する期間である。この第1の期間と第2の期間は、図示していないタイミング制御回路が補償パラメータ制御部33に与えるタイミング制御信号により指定される。
- [0042] アナログデジタル変換部35は、再生直交変調信号S3をアナログ信号からデジタル信号に変換してデジタル再生直交変調信号S4を生成する。
- [0043] 直交復調部36は、デジタル再生直交変調信号S4に対して復調処理をして再生ベースバンド信号S5を出力する。また、この再生ベースバンド信号S5は、第1のベースバンド信号及び第2のベースバンド信号と同様にI信号とQ信号とを含む。
- [0044] 補償パラメータ算出部37は、第1の期間において再生ベースバンド信号S5と前記第1のベースバンド信号との遅延時間を示す第1の遅延時間TD_{b1}を算出する。また、補償パラメータ算出部37は、第2の期間において再生ベースバンド信号S5と第2のベースバンド信号との遅延時間を示す第2の遅延時間TD_{b2}を算出する。そして、補償パラメータ算出部37は、

第1の遅延時間TD_b1と第2の遅延時間TD_b2とに基づき第1の遅延設定値（例えば、遅延設定値DL1）及び第2の遅延設定値（例えば、遅延設定値DL2）を生成する。

- [0045] また、補償パラメータ算出部37は、再生ベースバンド信号S5と第1のベースバンド信号との比較結果、及び、再生ベースバンド信号S5と第2のベースバンド信号との比較結果に応じて歪補償係数k1及び歪補償係数k2を算出する。
- [0046] 遅延調整部38は、第3の遅延設定値（例えば、遅延設定値DL3）に基づき、歪補償演算処理回路10に入力される第1のベースバンド信号及び第2のベースバンド信号を遅延させて補償パラメータ算出部37に与える。なお、遅延設定値DL3は、第1の遅延時間TD_b1、又は、第2の遅延時間TD_b2と同じ値になる。
- [0047] 実施の形態1にかかる通信装置1は、上記構成により、混変調歪を補償するが、混変調歪が悪化する原因を図2及び図3を用いて説明する。まず、図2に第1の伝達経路の遅延時間TAと第2の伝達経路の遅延時間TBとの間に時間差がない場合（つまり、TA=TB）の信号位置関係を示す。この図2では、左図に歪補償演算処理回路10の入力時点（時間T=0のとき）の信号位置関係を示し、右図に増幅器31の入力時点（時間T=TAのとき）の信号位置関係を示した。実施の形態1にかかる通信装置1では、歪補償演算処理回路10が入力されるベースバンド信号について、増幅器31で発生する歪が小さくなるように第1のベースバンド信号及び第2のベースバンド信号に歪補償処理を施す。
- [0048] 第1のベースバンド信号の歪補償演算では、混変調歪を補償するため、歪補償演算処理回路10の入力時点の第1のベースバンド信号の電力値だけではなく、第1のベースバンド信号と第2のベースバンド信号の両方の電力値を基に歪補償係数を参照して、第1のベースバンド信号の信号に対する歪補償演算を行う。このときの歪補償係数は、歪補償演算処理回路10の入力時点の第1のベースバンド信号と第2のベースバンド信号の電力値を基に参照さ

れるため、歪補償演算処理回路10の入力時点の第1のベースバンド信号と第2のベースバンド信号の電力値と、増幅器31の入力時点の第1のベースバンド信号と第2のベースバンド信号の電力値は同一でなければならない。図2のように、第1の伝達経路と第2の伝達経路との遅延時間の差がない場合は、上記条件を満たしている為、正しい歪補償処理ができる。

- [0049] 一方、図3に第1の伝達経路の遅延時間TAが第2の伝達経路の遅延時間TBよりも小さい場合（つまり、 $TA < TB$ ）となった場合の信号位置関係を示す。この図3では、左図に歪補償演算処理回路10の入力時点（時間T=0のとき）の信号位置関係を示し、右図に増幅器31の入力時点（時間T=TAのとき）の信号位置関係を示した。図3に示すように、第1の伝達経路の遅延時間TAと第2の伝達経路の遅延時間TBとの間に遅延時間の差がある場合、増幅器31の入力時点における2つの送信信号の位置関係は、歪補償演算処理回路10の入力時点とは異なる位置関係となる。
- [0050] 歪補償演算処理回路10の入力時点の第1のベースバンド信号と第2のベースバンド信号の信号位置関係から参照された歪補償係数は、増幅器31の入力時点の第1のベースバンド信号と第2のベースバンド信号の信号位置関係に適した歪補償係数ではないため、正しい歪補償が行われず、特に混変調歪は補償できなくなる。
- [0051] このような送信信号間の遅延時間差は、合成対象となる複数の送信信号が、異なる周波数帯域に属する場合により顕著になる。例えば、第1の送信信号ST×1が800MHz帯の信号であって、第2の送信信号ST×2が2.6GHz帯の信号であった場合、この周波数差に応じて第1の伝達経路と第2の伝達経路とで遅延時間に差が生じる。そのため、複数の送信信号が異なる周波数帯域に属する場合、送信信号間の遅延時間の差が大きくなり、歪補償演算処理回路10で施した歪補償処理の効果が低減する問題がある。
- [0052] そこで、実施の形態1にかかる通信装置1は、図3に示すような送信信号間の遅延時間差を解消し、歪補償演算処理回路10で施した歪補償処理の効果を増幅器31の出力信号に的確に反映する。実施の形態1にかかる通信装

置 1 の動作、特に、補償パラメータ制御部 3 3 の動作について以下で説明する。

- [0053] 実施の形態 1 にかかる通信装置 1 では、遅延設定値と歪補償係数とを別々の処理により算出する。そこで、まず、実施の形態 1 にかかる通信装置 1 の遅延設定値の決定手順について説明する。図 4 に実施の形態 1 にかかる通信装置 1 における遅延設定値の決定手順を示すフローチャートを示す。
- [0054] 図 4 に示すように、通信装置 1 の補償パラメータ制御部 3 3 は、遅延設定値を決定する処理の開始に応じてバンド B 1、B 2 のベースバンド信号と、帰還信号とを取得し、取得した信号を用いて第 1 の遅延時間（例えば、遅延時間 $T D b 1$ ）及び第 2 の遅延時間（例えば、遅延時間 $T D b 2$ ）を算出する（ステップ S 1）。ここで、遅延時間 $T D b 1$ は、バンド B 1 に対応する第 1 のベースバンド信号と、帰還信号から再生された第 1 のベースバンド信号に対応する第 1 の再生ベースバンド信号 S 5 と、の遅延時間差から算出されるものである。また、遅延時間 $T D b 2$ は、バンド B 2 に対応する第 2 のベースバンド信号と、帰還信号から再生された第 2 のベースバンド信号に対応する第 2 の再生ベースバンド信号 S 5 と、の遅延時間差から算出されるものである。
- [0055] 続いて、通信装置 1 の補償パラメータ制御部 3 3 は、ステップ S 1 で算出した遅延時間 $T D b 1$ 、 $T D b 2$ を用いてバンド間の遅延時間差を示すバンド間遅延時間差 $T D w$ を算出する（ステップ S 2）。このバンド間遅延時間差 $T D w$ は、（1）式で示される。
- $$T D w = | T D b 1 - T D b 2 | \dots \quad (1)$$
- [0056] 続いて、通信装置 1 の補償パラメータ制御部 3 3 は、バンド間遅延時間差 $T D w$ がゼロであるか否かを判断する（ステップ S 3）。このステップ S 3 でバンド間遅延時間差 $T D w$ がゼロであった場合、補償パラメータ制御部 3 3 は処理を終了し、当初設定されていた遅延設定値 $D L 1$ 、 $D L 2$ をそのまま遅延調整部 1 4、2 4 の遅延設定値 $D L 1$ 、 $D L 2$ とする。
- [0057] 一方、ステップ S 3において、補償パラメータ制御部 3 3 がバンド間遅延

時間差 $T D w$ がゼロではないと判断した場合、補償パラメータ制御部 33 は、遅延時間 $T D b_1$ と遅延時間 $T D b_2$ との大小を比較する（ステップ S4）。このステップ S4において、遅延時間 $T D b_1$ が遅延時間 $T D b_2$ よりも小さいと判断された場合（ステップ S4 の YES の枝）、補償パラメータ制御部 33 は、遅延設定値 $D L_1$ の値を当初の遅延設定値 $D L_1$ とバンド間遅延時間差 $T D w$ との和により更新して、遅延調整部 14 に与える（ステップ S5）。なお、この場合においても、補償パラメータ制御部 33 は、遅延調整部 24 に当初の遅延設定値 $D L_2$ と同じ値を与える。また、このステップ S4において、遅延時間 $T D b_1$ が遅延時間 $T D b_2$ 以上であると判断された場合（ステップ S4 の NO の枝）、補償パラメータ制御部 33 は、遅延設定値 $D L_2$ の値を当初の遅延設定値 $D L_2$ とバンド間遅延時間差 $T D w$ との和により更新して、遅延調整部 24 に与える（ステップ S6）。なお、この場合においても、補償パラメータ制御部 33 は、遅延調整部 14 に当初の遅延設定値 $D L_1$ と同じ値を与える。

- [0058] 上記手順に沿って遅延設定値 $D L_1$ 、 $D L_2$ を決定することで、通信装置 1 は、第 1 の伝達経路と第 2 の伝達経路との遅延時間の差を解消できる。つまり、通信装置 1 は、歪補償演算処理回路 10 において歪補償処理を施したときと同じ位置関係で 2 つの送信信号を合成することができる。
- [0059] 次いで、実施の形態 1 にかかる通信装置 1 における歪補償係数を算出する手順について説明する。そこで、実施の形態 1 にかかる通信装置 1 における歪補償係数を算出する手順を示すフローチャートを図 5 に示す。
- [0060] なお、実施の形態 1 にかかる通信装置 1 の補償パラメータ制御部 33 は、歪補償係数 k_1 、 k_2 を算出する処理を開始する前に、予め、遅延調整部 14 に遅延設定値 $D L_1$ を、遅延調整部 24 に遅延設定値 $D L_2$ を、それぞれ与えているものとする。この遅延設定値 $D L_1$ 、 $D L_2$ は、例えば、図 4 の処理で示した遅延設定値である。
- [0061] 続いて、通信装置 1 の補償パラメータ制御部 33 は、図 4 のステップ S1 で取得した遅延時間 $T D b_1$ と $T D b_2$ のうち、値の大きい遅延時間を遅延

設定値 D L 3 として遅延調整部 3 8 に与える（ステップ S 1 1）。次いで、補償パラメータ制御部 3 3 は、バンド B 1 に対応する第 1 のベースバンド信号と、バンド B 2 に対応する第 2 のベースバンド信号と、バンド B 1 に対応する帰還信号（例えば、第 1 の再生ベースバンド信号 S 5）とを取得する（ステップ S 1 2）。そして、補償パラメータ制御部 3 3 は、取得した信号の振幅及び位相に基づき歪補償係数 k 1 を算出する（ステップ S 1 3）。次いで、補償パラメータ制御部 3 3 は、取得したバンド B 1 に対応する第 1 のベースバンド信号と、バンド B 2 に対応する第 2 のベースバンド信号からそれぞれの電力値を算出し、その電力値をアドレスとしてデータメモリ 1 2 に歪補償係数 k 1 を格納する（ステップ S 1 4）。

[0062] 続いて、通信装置 1 の補償パラメータ制御部 3 3 は、バンド B 1 に対応する第 1 のベースバンド信号と、バンド B 2 に対応する第 2 のベースバンド信号と、バンド B 2 に対応する帰還信号（例えば、第 2 の再生ベースバンド信号 S 5）とを取得する（ステップ S 1 5）。そして、補償パラメータ制御部 3 3 は、取得した信号の振幅及び位相に基づき歪補償係数 k 2 を算出する（ステップ S 1 6）。次いで、補償パラメータ制御部 3 3 は、取得したバンド B 1 に対応する第 1 のベースバンド信号と、バンド B 2 に対応する第 2 のベースバンド信号からそれぞれの電力値を算出し、その電力値をアドレスとしてデータメモリ 2 2 に歪補償係数 k 2 を格納する（ステップ S 1 7）。

[0063] 上記処理により、通信装置 1 は、歪補償係数 k 1、k 2 を算出することで、バンド間の遅延時間の差の影響を受けることなく歪補償係数 k 1、k 2 を算出する。

[0064] 上記説明より、実施の形態 1 にかかる通信装置 1 によれば、第 1 のベースバンド信号から第 1 の送信信号 S T × 1 を生成する第 1 の伝達経路上に遅延調整部 1 4 を設け、第 2 のベースバンド信号から第 2 の送信信号 S T × 2 を生成する第 2 の伝達経路上に遅延調整部 2 4 を設ける。そして、通信装置 1 は、遅延調整部 1 4、2 4 に与える遅延設定値 D L 1、D L 2 をバンド間遅延時間差 T D w を考慮した値で更新する。これにより、通信装置 1 は、歪補

償演算処理回路 10 から増幅器 31 に至る経路上のバンド間の遅延差をゼロにすることができる。

[0065] そして、実施の形態 1 にかかる通信装置 1 は、歪補償演算処理回路 10 から増幅器 31 に至る経路上のバンド間の遅延差をゼロにした状態で歪補償係数 k_1 、 k_2 を算出することで、精度の高い歪補償処理を実施することができる。

[0066] さらに、実施の形態 1 にかかる通信装置 1 は、補償パラメータ制御部 33 による遅延設定値 $D_L 1$ 、 $D_L 2$ の値を周期的或いは適宜更新することができる。これは、補償パラメータ制御部 33 が図示していないタイミング制御回路が出力するタイミング制御信号に基づき動作することができるためである。このように、遅延設定値 $D_L 1$ 、 $D_L 2$ を更新することで、通信装置 1 は、環境の変化により伝達経路間の遅延時間が変化した場合にも遅延時間の差をゼロに維持することができる。

[0067] また、実施の形態 1 にかかる通信装置 1 では、遅延調整部 14、24 を歪補償演算処理回路 10 の後段に配置した。このような配置は、合成する複数の送信信号の周波数帯域が異なる場合に特に有効である。仮に、合成する複数の送信信号が同一周波数帯域に属するような場合、2つの伝達経路間で伝達時間に差が生じないため、遅延時間の調整は不要である。しかし、上述したように、複数の送信信号の周波数帯域が異なる場合、歪補償演算処理回路 10 から増幅器 31 に至る経路における遅延時間差が歪特性に大きく影響する。そのため、通信装置 1 は、合成する複数の送信信号の周波数帯域が異なる場合に特に有効である。

[0068] 実施の形態 2

実施の形態 2 では、遅延設定値と歪補償係数とを算出する手順の別の形態について説明する。なお、実施の形態 2 における手順を実現するためのハードウェア構成は実施の形態 1 と同じであるためここでは説明を省略する。

[0069] 実施の形態 2 にかかる通信装置 1 では、増幅器 31 の出力信号の歪量が最も小さくなるように遅延設定値を算出する。そこで、図 6 に実施の形態 2 に

かかる通信装置 1 における歪み抑制方法の手順を示すフローチャートを示す。

- [0070] 図 6 に示すように、実施の形態 2 にかかる通信装置 1 の補償パラメータ制御部 3 3 は、処理の開始に応じて、遅延設定値 $D_L 1$ 、 $D_L 2$ の初期値としてゼロを設定する。また、実施の形態 2 では、遅延設定値 $D_L 1$ 、 $D_L 2$ 、歪補償係数 k_1 、 k_2 の算出処理において中間データとして遅延変数 X を用いる。この遅延変数 X は初期値がゼロである（ステップ S 2 1）。次いで、実施の形態 2 にかかる通信装置 1 の補償パラメータ制御部 3 3 は、バンド B 1、B 2 のベースバンド信号と、帰還信号とを取得し、取得した信号を用いて遅延時間 $T_{D b} 1$ 、 $T_{D b} 2$ を算出する（ステップ S 2 2）。ここで、遅延時間 $T_{D b} 1$ は、バンド B 1 に対応する第 1 のベースバンド信号と、帰還信号から再生された第 1 のベースバンド信号に対応する第 1 の再生ベースバンド信号 S 5 と、の遅延時間差から算出されるものである。また、遅延時間 $T_{D b} 2$ は、バンド B 2 に対応する第 2 のベースバンド信号と、帰還信号から再生された第 2 のベースバンド信号に対応する第 2 の再生ベースバンド信号 S 5 と、の遅延時間差から算出されるものである。
- [0071] 続いて、実施の形態 2 にかかる通信装置 1 の補償パラメータ制御部 3 3 は、ステップ S 2 2 で算出した遅延時間 $T_{D b} 1$ 、 $T_{D b} 2$ を用いてバンド間の遅延時間差を示すバンド間遅延時間差 $T_{D w}$ を算出する（ステップ S 2 3）。
- [0072] 続いて、実施の形態 2 にかかる通信装置 1 の補償パラメータ制御部 3 3 は、バンド間遅延時間差 $T_{D w}$ がゼロであるか否かを判断する（ステップ S 2 4）。このステップ S 2 4 でバンド間遅延時間差 $T_{D w}$ がゼロであった場合、補償パラメータ制御部 3 3 は処理を終了し、遅延調整部 1 4、2 4 の遅延設定値 $D_L 1$ 、 $D_L 2$ はゼロとする。また、この場合、補償パラメータ制御部 3 3 は、実施の形態 1 の図 5 で示した処理により歪補償係数 k_1 、 k_2 を算出する。
- [0073] 一方、ステップ S 2 4 において、補償パラメータ制御部 3 3 がバンド間遅

延時間差 $T D w$ がゼロではないと判断した場合、補償パラメータ制御部 33 は、歪量評価処理を実施する（ステップ S 25）。この歪量評価処理は、第 1 のベースバンド信号と第 2 のベースバンド信号のうち小さな遅延時間を有するベースバンド信号に対して、遅延設定値として遅延変数 X を設定し、遅延変数 X を増加させながら增幅器 31 の出力信号の歪量を評価し、遅延変数 X がバンド間遅延時間差 $T D w$ よりも大きくなるまで繰り返して複数の歪量 DIST [X] を取得するものである。この歪量評価処理の詳細は後述する。

[0074] 続いて、実施の形態 2 にかかる通信装置 1 は、ステップ S 25 で算出された複数の歪量 DIST [X] のうち最小となる歪量 DIST [X] が算出された時点での遅延変数 X を算出する（ステップ S 26）。

[0075] そして、実施の形態 2 にかかる通信装置 1 の補償パラメータ制御部 33 は、遅延時間 $T D b 1$ と遅延時間 $T D b 2$ との大小を比較する（ステップ S 27）。このステップ S 27において、遅延時間 $T D b 1$ が遅延時間 $T D b 2$ よりも小さいと判断された場合（ステップ S 27 の YES の枝）、補償パラメータ制御部 33 は、遅延設定値 DL 1 の値をステップ S 26 で算出された遅延変数 X の値で更新して、遅延調整部 14 に与える。なお、この場合においても、補償パラメータ制御部 33 は、遅延調整部 24 に遅延設定値 DL 2 としてゼロを与える。また、このステップ S 27において、遅延時間 $T D b 1$ が遅延時間 $T D b 2$ 以上であると判断された場合（ステップ S 27 の NO の枝）、補償パラメータ制御部 33 は、遅延設定値 DL 2 の値をステップ S 26 で算出された遅延変数 X の値で更新して、遅延調整部 24 に与える。なお、この場合においても、補償パラメータ制御部 33 は、遅延調整部 14 に遅延設定値 DL 1 としてゼロを与える。

[0076] ここで、歪量評価処理について詳細に説明する。実施の形態 2 にかかる通信装置 1 における歪量評価処理の手順を示すフローチャートを図 7 に示す。図 7 に示すように、実施の形態 2 にかかる通信装置 1 は、歪評価処理を開始したことに応じて、まず、遅延時間 $T D b 1$ と遅延時間 $T D b 2$ との大小関

係を比較する（ステップS31）。このステップS31において、遅延時間TD_b1が遅延時間TD_b2よりも小さい場合（ステップS31のYESの枝）、現時点での遅延変数Xを遅延設定値DL1として遅延調整部14に与える（ステップS32）。なお、ステップS32では、遅延設定値DL2の値の更新はされない。一方、このステップS31において、遅延時間TD_b1が遅延時間TD_b2よりも大きな値であった場合（ステップS31のNOの枝）、現時点での遅延変数Xを遅延設定値DL2として遅延調整部24に与える（ステップS33）。なお、ステップS33では遅延設定値DL1の値の更新はされない。

[0077] ステップS32、S33のいずれかが完了した後に補償パラメータ制御部33は、遅延時間TD_b1を考慮した遅延設定値DL3を遅延調整部38に設定する（ステップS34）。より具体的には、ステップS34で遅延調整部38に与えられる遅延設定値DL3は、遅延設定値DL1と遅延時間TD_b1との和に相当する値である。次いで、実施の形態2では、補償パラメータ制御部33が、バンドB1の第1のベースバンド信号と、バンドB2の第2のベースバンド信号と、バンドB1に対応する第1の再生ベースバンド信号S5と、を取得する（ステップS35）。次いで、補償パラメータ制御部33は、取得した信号の振幅及び位相より歪補償係数k1を算出して、データメモリ12の歪補償係数k1を更新する（ステップS36）。

[0078] 次いで、補償パラメータ制御部33は、遅延時間TD_b2を考慮した遅延設定値DL3を遅延調整部38に設定する（ステップS37）。より具体的には、ステップS37で遅延調整部38に与えられる遅延設定値DL3は、遅延設定値DL2と遅延時間TD_b2との和に相当する値である。次いで、実施の形態2では、補償パラメータ制御部33が、バンドB1の第1のベースバンド信号と、バンドB2の第2のベースバンド信号と、バンドB2に対応する第2の再生ベースバンド信号S5と、を取得する（ステップS38）。次いで、補償パラメータ制御部33は、取得した信号の振幅及び位相より歪補償係数k2を算出して、データメモリ22の歪補償係数k2を更新する

(ステップS 3 9)。

- [0079] 次いで、実施の形態2では、バンドB 1の歪量とバンドB 2の歪量を測定する（ステップS 4 0）。そして、増幅器3 1の出力信号の歪量D I S T [X]として、各バンドの歪量の和を算出する（ステップS 4 1）。その後、補償パラメータ制御部3 3は、遅延変数Xの値を1つ増加させる（ステップS 4 2）。そして、補償パラメータ制御部3 3は、ステップS 4 2で増加した遅延変数Xがバンド間遅延時間差T D wより大きくなるまでステップS 3 1からステップS 4 2の処理を繰り返す（ステップS 4 3）。
- [0080] 上記手順に沿って遅延設定値D L 1、D L 2を決定することで、実施の形態2にかかる通信装置1は、増幅器3 1の出力信号の歪量が最も小さくなる状態を得ることができる。また、実施の形態2にかかる通信装置1においても、図6及び図7で示した処理を定期的又は適宜実施することで環境の変化によらず最小の歪量の出力信号を維持することができる。
- [0081] また、上記実施の形態2の説明では、遅延変数Xの可変範囲を0からバンド間遅延時間差T D wとして説明したが、遅延変数Xの可変変数は、これに限られず、例えば、遅延時間T D b 1或いは遅延時間T D b 2に広げることも可能である。遅延変数Xの可変範囲については、利用状況に応じて任意に設定することができる。
- [0082] なお、実施の形態2の処理開始前に、遅延設定値D L 1、D L 2が予め設定されている場合は、ステップS 2 1の遅延設定値D L 1、D L 2のゼロ設定をしなくても良い。この場合は、処理開始前の遅延設定値D L 1、D L 2を、遅延設定値D L 1 b、D L 2 bとして記憶しておき、歪量評価処理のステップS 3 2では、遅延変数Xと遅延設定値D L 1 bとの和を遅延設定値D L 1に与えるようにし、同様に、ステップS 3 3では、遅延変数Xと遅延設定値D L 2 bとの和を遅延設定値D L 2に与えるようにし、ステップS 3 4では、遅延時間T D b 1と遅延設定値D L 1との和から遅延設定値D L 1 bを減算した値を遅延設定値D L 3に与えるようにし、同様に、ステップS 3 7では、遅延時間T D b 2と遅延設定値D L 2との和から遅延設定値D L 2

b を減算した値を遅延設定値 D L 3 に与えるようにし、遅延変数 X を変えながら歪量 D I S T [X] を算出して、ステップ S 2 6 で最小の歪量となる X を算出した後、ステップ S 2 8 にて、遅延変数 X と遅延設定値 D L 1 b との和を遅延設定値 D L 1 に与えるようにし、同様に、ステップ S 2 9 にて、遅延変数 X と遅延設定値 D L 2 b との和を遅延設定値 D L 2 に与えるようにしても良い。これにより、すでに設定されている遅延設定値をゼロとして大きく変えてしまうことで生じる歪の劣化を、最小限に抑えることができる。

[0083] 実施の形態 3

実施の形態 3 では、遅延設定値と歪補償係数とを算出する手順の別の形態について説明する。なお、実施の形態 3 における手順を実現するためのハードウェア構成は実施の形態 1 と同じであるためここでは説明を省略する。

[0084] 実施の形態 3 にかかる通信装置 1 では、増幅器 3 1 の出力信号の歪量が最も小さくなるように遅延設定値を適応的に可変する。そこで、図 8 に実施の形態 3 にかかる通信装置 1 における歪み抑制方法の手順を示すフローチャートを示す。

[0085] 図 8 に示すように、実施の形態 3 にかかる通信装置 1 の補償パラメータ制御部 3 3 は、処理の開始に応じて、遅延設定値 D L 1、D L 2 の初期値としてゼロを設定する。また、実施の形態 2 では、遅延設定値 D L 1、D L 2、歪補償係数 k 1、k 2 の算出処理において中間データとして遅延変数 X 及び増減係数 K × を用いる。この遅延変数 X は初期値がゼロであり、増減係数 K × は 1 である。また、実施の形態 3 では、初期値として前回（例えば、前処理サイクル）の歪量を、最大の値とする（ステップ S 5 1）。

[0086] 次いで、実施の形態 3 にかかる通信装置 1 の補償パラメータ制御部 3 3 は、バンド B 1、B 2 のベースバンド信号と、帰還信号とを取得し、取得した信号を用いて遅延時間 T D b 1、T D b 2 を算出する（ステップ S 5 2）。ここで、遅延時間 T D b 1 は、バンド B 1 に対応する第 1 のベースバンド信号と、帰還信号から再生された第 1 のベースバンド信号に対応する第 1 の再生ベースバンド信号 S 5 と、の遅延時間差から算出されるものである。また

、遅延時間 $T D b 2$ は、バンド B 2 に対応する第 2 のベースバンド信号と、帰還信号から再生された第 2 のベースバンド信号に対応する第 2 の再生ベースバンド信号 $S 5$ と、の遅延時間差から算出されるものである。

[0087] 続いて、実施の形態 3 にかかる通信装置 1 の補償パラメータ制御部 3 3 は、ステップ S 5 2 で算出した遅延時間 $T D b 1$ 、 $T D b 2$ を用いてバンド間の遅延時間差を示すバンド間遅延時間差 $T D w$ を算出する（ステップ S 5 3）。

[0088] 続いて、実施の形態 3 にかかる通信装置 1 の補償パラメータ制御部 3 3 は、適応的遅延設定値調整処理を実施する（ステップ S 5 4）。このステップ S 5 4 の適応的遅延設定値調整処理では、まず、第 1 のベースバンド信号と第 2 のベースバンド信号のうち小さな遅延時間有するベースバンド信号に対して、遅延設定値として遅延変数 X とバンド間遅延時間差 $T D w$ との和を設定する。そして、適応的遅延設定値調整処理では、増幅器 3 1 の出力信号の歪量を算出する歪量算出処理を行い、現処理サイクルで算出された歪量が前処理サイクルで算出された歪量よりも小さければ、遅延変数 X の増減を前処理サイクルと同じ方向に増減させ、現処理サイクルで算出された歪量が前処理サイクルで算出された歪量以上であれば、遅延変数 X の増減を前処理サイクルと逆方向に増減させる遅延変数更新処理を行う。また、適応的遅延設定値調整処理では、第 1 のベースバンド信号と第 2 のベースバンド信号のうち小さな遅延時間有するベースバンド信号の遅延設定値を、遅延変数更新処理で更新された遅延変数 X とバンド間遅延時間差 $T D w$ との和により更新して、歪量算出処理と遅延変数更新処理を繰り返し実行する。そこで、この適応的遅延設定値調整処理の処理手順のフローチャートを図 9 に示し、適応的遅延設定値調整処理についてより詳細に説明する。

[0089] 図 9 に示すように、適応的遅延設定値調整処理では、まず、補償パラメータ制御部 3 3 が遅延時間 $T D b 1$ と遅延時間 $T D b 2$ との大小関係を比較する（ステップ S 6 1）。このステップ S 6 1において、遅延時間 $T D b 1$ が遅延時間 $T D b 2$ 以下であった場合（ステップ S 6 1 の YES の枝）、現時

点での遅延変数Xとバンド間遅延時間差TDwとの和を遅延設定値DL1として遅延調整部14に与える（ステップS62）なお、ステップS62では、遅延設定値DL2の値の更新はされない。一方、このステップS61において、遅延時間TD_b1が遅延時間TD_b2よりも大きな値であった場合（ステップS61のNOの枝）、現時点での遅延変数Xとバンド間遅延時間差TDwとの和を遅延設定値DL2として遅延調整部24に与える（ステップS63）。なお、ステップS63では遅延設定値DL1の値の更新はされない。

[0090] ステップS62、S63のいずれかが完了した後に補償パラメータ制御部33は、遅延時間TD_b1を考慮した遅延設定値DL3を遅延調整部38に設定する（ステップS64）。より具体的には、ステップS64で遅延調整部38に与えられる遅延設定値DL3は、遅延設定値DL1と遅延時間TD_b1との和に相当する値である。次いで、実施の形態3では、補償パラメータ制御部33が、バンドB1の第1のベースバンド信号と、バンドB2の第2のベースバンド信号と、バンドB1に対応する第1の再生ベースバンド信号S5と、を取得する（ステップS65）。次いで、補償パラメータ制御部33は、取得した信号の振幅及び位相より歪補償係数k1を算出して、データメモリ12の歪補償係数k1を更新する（ステップS66）。

[0091] 次いで、補償パラメータ制御部33は、遅延時間TD_b2を考慮した遅延設定値DL3を遅延調整部38に設定する（ステップS67）。より具体的には、ステップS67で遅延調整部38に与えられる遅延設定値DL3は、遅延設定値DL2と遅延時間TD_b2との和に相当する値である。次いで、実施の形態3では、補償パラメータ制御部33が、バンドB1の第1のベースバンド信号と、バンドB2の第2のベースバンド信号と、バンドB2に対応する第2の再生ベースバンド信号S5と、を取得する（ステップS68）。次いで、補償パラメータ制御部33は、取得した信号の振幅及び位相より歪補償係数k2を算出して、データメモリ22の歪補償係数k2を更新する（ステップS69）。

[0092] 次いで、実施の形態3では、バンドB1の歪量とバンドB2の歪量を測定する（ステップS70）。そして、増幅器31の出力信号の歪量DIST[X]として、各バンドの歪量の和を算出する（ステップS71）。その後、補償パラメータ制御部33は、前処理サイクルの歪量と現処理サイクルの歪量（例えば、ステップS71で算出された歪量DIST[X]）の大小関係を比較する（ステップS72）。このステップS72で、現処理サイクルの歪量が前処理サイクルの歪量よりも大きいと判断された場合（ステップS72のNOの枝）、増減係数K_xの符号を反転させた上で（ステップS73）、遅延変数Xの値を増減させる（ステップS74）。一方、このステップS72で、現処理サイクルの歪量が前処理サイクルの歪量以下であると判断された場合（ステップS72のYESの枝）、増減係数K_xの符号を反転させることなく、遅延変数Xの値を増減させる（ステップS74）。そして、実施の形態3では、補償パラメータ制御部33が、現処理サイクルで算出された歪量を前処理サイクルで算出された歪量として更新し（ステップS75）、ステップS61からステップS75の処理を繰り返す。

[0093] つまり、実施の形態3にかかる通信装置1では、歪量が改善若しくは同等であれば、増減係数K_xの符号を反転させずに遅延変数Xを増減させ、歪量が悪化した場合には増減係数K_xの符号を反転させて遅延変数Xを増減させる。

[0094] 上記説明より、実施の形態3にかかる通信装置1は、歪量が改善又は悪化したことに対応して遅延変数Xを増減させることで、常に歪量が最も小さくなる遅延設定値DL1、DL2を生成することができる。これにより、実施の形態3にかかる通信装置1は、環境の変化によらず増幅器31の出力信号の歪量を最小の状態で維持することができる。

[0095] 実施の形態4

実施の形態4では、実施の形態1にかかる補償パラメータ制御部33の別の形態となる補償パラメータ制御部40を有する通信装置2について説明する。そこで、実施の形態4にかかる通信装置2のブロック図を図10に示す

。なお、実施の形態4の説明において、実施の形態1において説明した構成要素と同じ構成要素については、実施の形態1と同じ符号を付して説明を省略する。

- [0096] 図10に示すように、実施の形態4にかかる補償パラメータ制御部40は、実施の形態1にかかる補償パラメータ制御部33に第1の入力スイッチ回路41及び第2の入力スイッチ回路42を追加したものである。
- [0097] 第1の入力スイッチ回路41は、第1の期間において第1の帯域制限部（例えば、帯域制限部18）に直流電圧（例えば、接地電圧）を与えるか、増幅器31の出力信号の一部を与えるか、を切り替える。第2の入力スイッチ回路42は、第2の期間において第2の帯域制限部（例えば、帯域制限部28）に直流電圧（例えば、接地電圧）を与えるか、増幅器31の出力信号の一部を与えるか、を切り替える。第1の入力スイッチ回路41及び第2の入力スイッチ回路42の経路切り替えは、図示しないタイミング制御回路により制御される。
- [0098] そして、実施の形態4にかかる通信装置2では、補償パラメータ算出部37は、第1の期間において、第1の入力スイッチ回路41が帯域制限部18に与える信号を直流電圧（例えば、接地電圧）から増幅器31の出力信号の一部に切り替えてから再生ベースバンド信号S5が補償パラメータ算出部37に到達するまでの時間を考慮して第1の遅延時間を算出する。また、実施の形態4にかかる通信装置2では、補償パラメータ算出部37は、第2の期間において、第2の入力スイッチ回路42が帯域制限部28に与える信号を接地電圧から増幅器31の出力信号の一部に切り替えてから再生ベースバンド信号が補償パラメータ算出部37に到達するまでの時間を考慮して第2の遅延時間を算出する。
- [0099] より具体的には、補償パラメータ算出部37は、各バンドのベースバンド信号と、当該ベースバンド信号に対応する再生ベースバンド信号S5との遅延時間TD_b1、TD_b2を算出する。また、実施の形態4にかかる補償パラメータ算出部37は、第1の入力スイッチ回路41が帯域制限部18に与

える信号を接地電圧から増幅器31の出力信号の一部に切り替えてから再生ベースバンド信号S5が補償パラメータ算出部37に到達するまでの時間T_{f b 1}と、第2の入力スイッチ回路42が帯域制限部28に与える信号を接地電圧から増幅器31の出力信号の一部に切り替えてから再生ベースバンド信号S5が補償パラメータ算出部37に到達するまでの時間T_{f b 2}と、を算出する。そして、実施の形態4にかかる補償パラメータ算出部37は、バンド間遅延時間差TDwを(2)式に基づき算出する。

$$TDw = (T_{f b 1} - T_{f b 1}) - (T_{f b 2} - T_{f b 2}) \dots \quad (2)$$

[0100] ここで、補償パラメータ制御部40では、第1の入力スイッチ回路41或いは第2の入力スイッチ回路42が接地電圧を選択している期間は、補償パラメータ算出部37に信号レベルが実質的にゼロとなる信号が与えられる。そして、補償パラメータ制御部40では、第1の入力スイッチ回路41或いは第2の入力スイッチ回路42が増幅器31の出力信号の一部を選択することで、補償パラメータ算出部37に到達する信号の信号レベルが大きくなる。補償パラメータ算出部37は、到達する信号の信号レベルの上記の違いを検出することで、時間T_{f b 1}、T_{f b 2}を算出する。

[0101] そこで、実施の形態4にかかる通信装置2における遅延設定値の算出手順を示すフローチャートを図11に示して、実施の形態4にかかる通信装置2における遅延設定値の算出手順について説明する。

[0102] 図11に示すように、実施の形態4にかかる通信装置2の補償パラメータ制御部40は、遅延設定値を決定する処理の開始に応じてバンドB1、B2のベースバンド信号と、帰還信号とを取得し、取得した信号を用いて第1の遅延時間（例えば、遅延時間T_{D b 1}）及び第2の遅延時間（例えば、遅延時間T_{D b 2}）を算出する（ステップS81）。

[0103] 続いて、実施の形態4にかかる通信装置2の補償パラメータ制御部40は、スイッチ回路34をバンドB1側に接続し、第1の入力スイッチ回路41を接地電圧側に接続する（ステップS82）。次いで、補償パラメータ制御部40は、第1の入力スイッチ回路41を信号線側に切り替えて帯域制限部

18に増幅器31の出力信号の一部を与える。また、補償パラメータ制御部40は、第1の入力スイッチ回路41の接続先の切り替わりに応じて、補償パラメータ算出部37で第1の再生ベースバンド信号S5のサンプリングを開始する（ステップS83）。次いで、補償パラメータ算出部37は、バンドB1に対応する第1の再生ベースバンド信号S5が補償パラメータ算出部37に到達するまでの時間Tfb1を算出する（ステップS84）。

[0104] 続いて、実施の形態4にかかる通信装置2の補償パラメータ制御部40は、スイッチ回路34をバンドB2側に接続し、第2の入力スイッチ回路42を接地電圧側に接続する（ステップS85）。次いで、補償パラメータ制御部40は、第2の入力スイッチ回路42を信号線側に切り替えて帯域制限部28に増幅器31の出力信号の一部を与える。また、補償パラメータ制御部40は、第2の入力スイッチ回路42の接続先の切り替わりに応じて、補償パラメータ算出部37で第2の再生ベースバンド信号S5のサンプリングを開始する（ステップS86）。次いで、補償パラメータ算出部37は、バンドB2に対応する第2の再生ベースバンド信号S5が補償パラメータ算出部37に到達するまでの時間Tfb2を算出する（ステップS87）。

[0105] 続いて、通信装置2の補償パラメータ制御部40は、バンド間遅延時間差TDwを上記（2）式に基づき算出する（ステップS88）。そして、通信装置2の補償パラメータ制御部40は、バンド間遅延時間差TDwがゼロよりも小さいか否かを判断する（ステップS89）。このステップS89でバンド間遅延時間差TDwがゼロよりも小さいと判断された場合（ステップS89のYESの枝）、補償パラメータ制御部40は、遅延設定値DL1の値を当初の遅延設定値DL1とバンド間遅延時間差TDwの絶対値との和により更新して、遅延調整部14に与える（ステップS90）。なお、この場合においても、補償パラメータ制御部40は、遅延調整部24に当初の遅延設定値DL2と同じ値を与える。また、このステップS89において、バンド間遅延時間差TDwがゼロ以上であると判断された場合（ステップS89のNOの枝）、補償パラメータ制御部40は、遅延設定値DL2の値を当初の遅

延設定値 $D_L 2$ とバンド間遅延時間差 $T Dw$ の絶対値との和により更新して、遅延調整部 $2 4$ に与える（ステップ S 9 1）。なお、この場合においても、補償パラメータ制御部 $3 3$ は、遅延調整部 $1 4$ に当初の遅延設定値 $D_L 1$ と同じ値を与える。

[0106] 上記説明より、実施の形態 4 にかかる通信装置 2 は、補償パラメータ制御部 $4 0$ 内の帰還経路で生じる遅延差を考慮した精度の高い遅延時間を算出し、当該遅延時間に基づき遅延設定値を設定することで、歪補償演算処理回路 $1 0$ から増幅器 $3 1$ に至る経路上のバンド間の遅延差をゼロにし、精度の高い歪補償処理を実施することができる。また、実施の形態 4 にかかる通信装置 2 を用いることで、例えば、装置の動作環境によって、第 1 の伝達経路及び第 2 の伝達経路で生じる遅延時間と補償パラメータ制御部 $4 0$ の帰還経路で生じる遅延時間とがばらばらに変動するような場合であっても遅延時間の算出精度を高めることができる。また、周期的或いは適応的に上記処理を行うことで、実施の形態 4 にかかる通信装置 2 においても遅延設定値を適応的に可変することができる。

[0107] 実施の形態 5

実施の形態 5 では、実施の形態 1 の補償パラメータ制御部 $3 3$ の別の形態となる補償パラメータ制御部 $5 0$ を有する通信装置 3 について説明する。そこで、実施の形態 5 にかかる通信装置 3 のブロック図を図 1 2 に示す。なお、実施の形態 5 の説明において、実施の形態 1 において説明した構成要素と同じ構成要素については、実施の形態 1 と同じ符号を付して説明を省略する。

[0108] 図 1 2 に示すように、実施の形態 5 にかかる補償パラメータ制御部 $5 0$ は、実施の形態 1 にかかる補償パラメータ制御部 $3 3$ の周波数変換器を 1 つにしたものである。図 1 2 では、この周波数変換器に $5 1$ の符号を付した。周波数変換器 $5 1$ は、スイッチ回路 $3 4$ を介して帯域制限部 $1 8$ 及び帯域制限部 $2 8$ と接続される。また、実施の形態 5 では、スイッチ回路 $3 4$ は、第 1 の期間に第 1 の再生送信信号 $S 1 1$ を選択し、第 2 の期間に第 2 の再生送信

信号S21を選択して、選択した信号を再生送信信号S30として出力する。

- [0109] 周波数変換器51は、再生送信信号S30の周波数を、第1の送信信号ST_x1の周波数と第2の送信信号ST_x2の周波数との間の中間の周波数を有するローカル信号により周波数変換しIF変調信号S31を出力する。そして、補償パラメータ制御部50では、アナログデジタル変換部35において、IF変調信号S31をアナログ信号からデジタル信号に変換することで、実施の形態1のデジタル再生直交変調信号S4と同等のデジタル再生直交変調信号S4を得る。
- [0110] そこで、補償パラメータ制御部50における周波数変換について図13を参照してより詳細に説明する。図13は、実施の形態5にかかる通信装置における周波数変換を説明するための図である。
- [0111] 図13に示すように、周波数変換前の帰還信号のスペクトラムは、ローカル信号fLoの両側にそれぞれ位置する。より具体的には、バンドB1に対応する第1の再生送信信号S11のスペクトラムf1は、ローカル信号fLoのスペクトラムの低周波側（例えば、左側）に位置し、バンドB2に対応する第2の再生送信信号S21のスペクトラムf2は、ローカル信号fLoのスペクトラムの高周波側（例えば、右側）に位置する。そして、ローカル信号fLoは、第1の再生送信信号S11の周波数と第2の再生送信信号S21の周波数との和の1/2に設定される。
- [0112] このようなスペクトラムを有する第1の再生送信信号S11をローカル信号fLoを用いて周波数変換すると、図13の右図に示すように、第1の再生送信信号S11に対応するIF変調信号S31のスペクトラムfIF1は、計算上負の周波数となるため、スペクトラムが反転した状態で正の周波数に折り返る。また、第2の再生送信信号S21をローカル信号fLoを用いて周波数変換すると、図13の右図に示すように、第2の再生送信信号S21に対応するIF変調信号S31のスペクトラムfIF2は、正の周波数となる。このときのスペクトラムfIF1とスペクトラムfIF2は同じ周波

数となる。しかし、スペクトラム f_1 は、前述のとおり、周波数変換前のスペクトラム f_1 と比較すると、スペクトラムが反転した状態となっている。そこで、アナログデジタル変換部 35において第1の再生送信信号 S_{11} に対応する I F 変調信号 S_{31} の変換を行う際に、 I 信号と Q 信号とをそれぞれ Q 信号と I 信号に入れ替える。これにより、 I F 変調信号 S_{31} のスペクトラムが反転され、デジタル再生直交変調信号 S_4 のスペクトラムは、周波数変換前のスペクトラム f_1 と同じ状態になる。つまり、第1の再生ベースバンド信号と第2の再生ベースバンド信号とがスペクトラム反転していない状態で同じ周波数に変換される。

[0113] 上記説明より、実施の形態5にかかる通信装置3を用いることで、補償パラメータ制御部50における周波数変換部の個数を削減して、回路面積を削減することができる。なお、実施の形態5にかかる通信装置3では、実施の形態1と同様に遅延設定値を適応的に調節することが可能であるため、実施の形態1と同様に異なる周波数帯域に属する送信信号を合成する場合においても混変調歪を改善することが可能である。

[0114] なお、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は既に述べた実施の形態に限定されるものではなく、その要旨を逸脱しない範囲において種々の変更が可能であることはいうまでもない。

[0115] この出願は、2013年3月15日に出願された日本出願特願2013-052872を基礎とする優先権を主張し、その開示の全てをここに取り込む。

符号の説明

[0116] 1～3 通信装置

10 歪補償演算処理回路

11、21 電力計算部

12、22 データメモリ

13、23 歪補償演算部

- 14、24 遅延調整部
- 15、25 直交変調部
- 16、26 デジタルアナログ変換部
- 17、27 周波数変換部
- 18、28 帯域制限部
- 19、29、51 周波数変換部
- 30 合成部
- 31 増幅器
- 32 方向性結合器
- 33、40、50 補償パラメータ制御部
- 34 スイッチ回路
- 35 アナログデジタル変換部
- 36 直交復調部
- 37 補償パラメータ算出部
- 38 遅延調整部
- 41 第1の入力スイッチ回路
- 42 第2の入力スイッチ回路
- k1、k2 歪補償係数
- D L 1～D L 3 遅延設定値

請求の範囲

- [請求項1] 第1のベースバンド信号を伝達し、前記第1のベースバンド信号を第1の搬送波で変調した第1の送信信号を生成する第1の伝達経路と、
前記第1の伝達経路上に設けられ、前記第1のベースバンド信号を遅延させる第1の遅延調整手段と、
第2のベースバンド信号を伝達し、前記第2のベースバンド信号を第2の搬送波で変調した第2の送信信号を生成する第2の伝達経路と、
前記第2の伝達経路上に設けられ、前記第2のベースバンド信号を遅延させる第2の遅延調整手段と、
前記第1の送信信号と前記第2の送信信号とを合成して第3の送信信号を生成する合成手段と、
前記第3の送信信号を增幅して出力信号を出力する增幅手段と、
前記第1の遅延調整部及び第2の遅延調整部の前段に設けられ、前記第1の伝達経路に入力される前記第1のベースバンド信号と、前記第2の伝達経路に入力される前記第2のベースバンド信号と、に対して歪補償処理を行う歪補償手段と、
前記出力信号と、前記第1のベースバンド信号及び前記第2のベースバンド信号と、を比較して、前記第1の送信信号と前記第2の送信信号との遅延時間差を削減するように前記第1の遅延調整部及び前記第2の遅延調整部における遅延時間を設定する第1の遅延設定値及び第2の遅延設定値を生成する補償パラメータ制御手段と、
を有する通信装置。
- [請求項2] 前記補償パラメータ制御手段は、
前記出力信号を復調して第1の再生ベースバンド信号と第2の再生ベースバンド信号を生成し、
前記第1の再生ベースバンド信号と前記第1のベースバンド信号と

の遅延時間を示す第1の遅延時間を算出し、

前記第2の再生ベースバンド信号と前記第2のベースバンド信号との遅延時間を示す第2の遅延時間を算出し、

前記第1の遅延時間と前記第2の遅延時間との間の時間差を示すバンド間遅延時間差を算出し、

前記バンド間遅延時間差を前記第1のベースバンド信号と前記第2のベースバンド信号のうち小さな遅延時間を有するベースバンド信号に対応する遅延設定値に反映する請求項1に記載の通信装置。

[請求項3]

前記補償パラメータ制御手段は、

前記第1の遅延設定値及び前記第2の遅延設定値として遅延変数の初期値を設定し、

前記出力信号を復調して第1の再生ベースバンド信号と第2の再生ベースバンド信号を生成し、

前記第1の再生ベースバンド信号と前記第1のベースバンド信号との遅延時間を示す第1の遅延時間を算出し、

前記第2の再生ベースバンド信号と前記第2のベースバンド信号との遅延時間を示す第2の遅延時間を算出し、

前記第1の遅延時間と前記第2の遅延時間との間の時間差を示すバンド間遅延時間差を算出し、

前記第1の遅延時間と前記第2の遅延時間との間に差がある場合、前記第1のベースバンド信号と前記第2のベースバンド信号のうち小さな遅延時間を有するベースバンド信号に対応する遅延設定値に前記遅延変数を設定し、前記遅延変数を増加させながら前記出力信号の歪量を、前記遅延変数が前記バンド間遅延時間差よりも大きくなるまで繰り返し評価して複数の歪量を取得し、

前記複数の歪量のうち最も小さな歪量を示した時点の前記遅延変数を、前記第1のベースバンド信号と前記第2のベースバンド信号のうち小さな遅延時間を有するベースバンド信号に対応する遅延設定値に

設定する請求項 1 に記載の通信装置。

[請求項4]

前記補償パラメータ制御手段は、

前記第 1 の遅延設定値及び前記第 2 の遅延設定値として遅延変数の初期値を設定し、

前記出力信号を復調して第 1 の再生ベースバンド信号と第 2 の再生ベースバンド信号を生成し、

前記第 1 の再生ベースバンド信号と前記第 1 のベースバンド信号との遅延時間を示す第 1 の遅延時間を算出し、

前記第 2 の再生ベースバンド信号と前記第 2 のベースバンド信号との遅延時間を示す第 2 の遅延時間を算出し、

前記第 1 の遅延時間と前記第 2 の遅延時間との間の時間差を示すバンド間遅延時間差を算出し、

前記第 1 のベースバンド信号と前記第 2 のベースバンド信号のうち小さな遅延時間有するベースバンド信号に対応する遅延設定値に前記遅延変数と前記バンド間遅延時間差との和を設定し、

前記出力信号の歪量を算出する歪量算出処理を行い、

現処理サイクルで算出された歪量が前処理サイクルで算出された歪量よりも小さければ前記遅延変数の増減を前処理サイクルと同じ方向に増減させ、現処理サイクルで算出された歪量が前処理サイクルで算出された歪量以上であれば前記遅延変数の増減を前処理サイクルと逆方向に増減させる遅延変数更新処理を行い、

前記遅延変数更新処理で更新された前記遅延変数と前記バンド間遅延時間差との和により前記第 1 のベースバンド信号と前記第 2 のベースバンド信号のうち小さな遅延時間有するベースバンド信号に対応する遅延設定値を更新して、前記歪量算出処理と前記遅延変数更新処理を繰り返し実行する請求項 1 に記載の通信装置。

[請求項5]

前記補償パラメータ制御手段は、

前記出力信号に含まれる信号成分のうち前記第 1 の送信信号以外の

周波数成分を除去して第1の再生送信信号を出力する第1の帯域制限手段と、

前記出力信号に含まれる信号成分のうち前記第2の送信信号以外の周波数成分を除去して第2の再生送信信号を出力する第2の帯域制限手段と、

前記第1の再生送信信号の周波数を前記第1のベースバンド信号の周波数に変換して第1の再生直交変調信号を出力する第1の周波数変換手段と、

前記第2の再生送信信号の周波数を前記第2のベースバンド信号の周波数に変換して第2の再生直交変調信号を出力する第2の周波数変換手段と、

第1の期間に前記第1の再生直交変調信号を選択し、第2の期間に前記第2の再生直交変調信号を選択して、選択した信号を再生直交変調信号として出力するスイッチ手段と、

前記スイッチ手段から出力された再生直交変調信号をデジタル信号に変換してデジタル再生直交変調信号を出力するアナログデジタル変換手段と、

前記デジタル再生直交変調信号に対して復調処理を施して再生ベースバンド信号を出力する復調手段と、

前記第1の期間において前記再生ベースバンド信号と前記第1のベースバンド信号との遅延時間を示す第1の遅延時間を算出し、前記第2の期間において前記再生ベースバンド信号と前記第2のベースバンド信号との遅延時間を示す第2の遅延時間を算出し、前記第1の遅延時間と前記第2の遅延時間とに基づき前記第1の遅延設定値及び前記第2の遅延設定値を生成する補償パラメータ算出手段と、を有する請求項1に記載の通信装置。

[請求項6]

前記補償パラメータ制御手段は、

前記第1の期間において前記第1の帯域制限手段に直流電圧を与え

るか、前記出力信号を与えるか、を切り替える第1の入力スイッチ手段と、

前記第2の期間において前記第2の帯域制限手段に直流電圧を与えるか、前記出力信号を与えるか、を切り替える第2の入力スイッチ手段と、を更に有し、

前記補償パラメータ算出手段は、

第1の期間において、前記第1の入力スイッチ手段が前記第1の帯域制限手段に与える信号を直流電圧から前記出力信号に切り替えてから前記再生ベースバンド信号が補償パラメータ算出手段に到達するまでの時間を考慮して前記第1の遅延時間を算出し、

第2の期間において、前記第2の入力スイッチ手段が前記第2の帯域制限手段に与える信号を直流電圧から前記出力信号に切り替えてから前記再生ベースバンド信号が補償パラメータ算出手段に到達するまでの時間を考慮して前記第2の遅延時間を算出する請求項5に記載の通信装置。

[請求項7]

前記補償パラメータ制御手段は、

前記出力信号に含まれる信号成分のうち前記第1の送信信号以外の周波数成分を除去して第1の再生送信信号を出力する第1の帯域制限手段と、

前記出力信号に含まれる信号成分のうち前記第2の送信信号以外の周波数成分を除去して第2の再生送信信号を出力する第2の帯域制限手段と、

第1の期間に前記第1の再生送信信号を選択し、第2の期間に前記第2の再生送信信号を選択して、選択した信号を再生送信信号として出力するスイッチ手段と、

前記再生送信信号の周波数を前記第1の送信信号と前記第2の送信信号との間の中間の周波数を有するローカル信号により周波数変換して、IF変調信号を出力する周波数変換手段と、

前記 I F 変調信号をデジタル信号に変換してデジタル I F 変調信号を出力するアナログデジタル変換手段と、

前記デジタル I F 変調信号に対して復調処理を施して再生ベースバンド信号を出力する復調手段と、

前記第 1 の期間において前記再生ベースバンド信号と前記第 1 のベースバンド信号との遅延時間を示す第 1 の遅延時間を算出し、前記第 2 の期間において前記再生ベースバンド信号と前記第 2 のベースバンド信号との遅延時間を示す第 2 の遅延時間を算出し、前記第 1 の遅延時間と前記第 2 の遅延時間とに基づき前記第 1 の遅延設定値及び前記第 2 の遅延設定値を生成する補償パラメータ算出手段と、を有する請求項 1 に記載の通信装置。

[請求項8] 前記補償パラメータ制御手段は、前記出力信号と、前記第 1 のベースバンド信号及び前記第 2 のベースバンド信号と、を比較して前記第 1 のベースバンド信号と前記第 2 のベースバンド信号とを合成して増幅した場合に生じる歪みを補償する歪補償係数を算出し、前記歪補償手段に与え、

前記歪補償手段は、前記歪補償係数に基づき前記第 1 のベースバンド信号及び前記第 2 のベースバンド信号に対する歪補償処理を実施する請求項 1 乃至 7 のいずれか 1 項に記載の通信装置。

[請求項9] 第 1 のベースバンド信号を伝達し、前記第 1 のベースバンド信号を第 1 の搬送波で変調した第 1 の送信信号を生成する第 1 の伝達経路と、

前記第 1 の伝達経路上に設けられ、前記第 1 のベースバンド信号を遅延させる第 1 の遅延調整手段と、

第 2 のベースバンド信号を伝達し、前記第 2 のベースバンド信号を第 2 の搬送波で変調した第 2 の送信信号を生成する第 2 の伝達経路と、

前記第 2 の伝達経路上に設けられ、前記第 2 のベースバンド信号を

遅延させる第2の遅延調整手段と、

前記第1の送信信号と前記第2の送信信号とを合成して第3の送信信号を生成する合成手段と、

前記第3の送信信号を増幅して出力信号を出力する増幅手段と、

前記第1、第2の遅延調整手段の前段に設けられ、前記第1の伝達経路に入力される前記第1のベースバンド信号と、前記第2の伝達経路に入力される前記第2のベースバンド信号と、に対して歪補償処理を行う歪補償手段と、

前記第1の遅延調整手段及び前記第2の遅延調整手段の遅延時間を設定する第1の遅延設定値及び第2の遅延設定値を出力する補償パラメータ制御手段と、を有する通信装置における歪み抑制方法であって、

前記補償パラメータ制御手段において、

前記出力信号と、前記第1のベースバンド信号及び前記第2のベースバンド信号と、を比較し、

前記比較の結果に応じて、前記第1の送信信号と前記第2の送信信号との遅延時間差を削減するように前記第1の遅延設定値及び前記第2の遅延設定値を生成する歪み抑制方法。

[請求項10]

前記補償パラメータ制御手段は、

前記出力信号を復調して第1の再生ベースバンド信号と第2の再生ベースバンド信号を生成し、

前記第1の再生ベースバンド信号と前記第1のベースバンド信号との遅延時間を示す第1の遅延時間を算出し、

前記第2の再生ベースバンド信号と前記第2のベースバンド信号との遅延時間を示す第2の遅延時間を算出し、

前記第1の遅延時間と前記第2の遅延時間との間の時間差を示すバンド間遅延時間差を算出し、

前記バンド間遅延時間差を前記第1のベースバンド信号と前記第2

のベースバンド信号のうち小さな遅延時間有するベースバンド信号に対応する遅延設定値に反映する請求項9に記載の歪み抑制方法。

- [請求項11] 前記補償パラメータ制御手段は、
前記第1の遅延設定値及び前記第2の遅延設定値として遅延変数の初期値を設定し、
前記出力信号を復調して第1の再生ベースバンド信号と第2の再生ベースバンド信号を生成し、
前記第1の再生ベースバンド信号と前記第1のベースバンド信号との遅延時間を示す第1の遅延時間を算出し、
前記第2の再生ベースバンド信号と前記第2のベースバンド信号との遅延時間を示す第2の遅延時間を算出し、
前記第1の遅延時間と前記第2の遅延時間との間の時間差を示すバンド間遅延時間差を算出し、
前記第1の遅延時間と前記第2の遅延時間との間に差がある場合、
前記第1のベースバンド信号と前記第2のベースバンド信号のうち小さな遅延時間有するベースバンド信号に対応する遅延設定値に前記遅延変数を設定し、前記遅延変数を増加させながら前記出力信号の歪量を、前記遅延変数が前記バンド間遅延時間差よりも大きくなるまで繰り返し評価して複数の歪量を取得し、
前記複数の歪量のうち最も小さな歪量を示した時点の前記遅延変数を、前記第1のベースバンド信号と前記第2のベースバンド信号のうち小さな遅延時間有するベースバンド信号に対応する遅延設定値に設定する請求項9に記載の歪み抑制方法。

- [請求項12] 前記補償パラメータ制御手段は、
前記第1の遅延設定値及び前記第2の遅延設定値として遅延変数の初期値を設定し、
前記出力信号を復調して第1の再生ベースバンド信号と第2の再生ベースバンド信号を生成し、

前記第1の再生ベースバンド信号と前記第1のベースバンド信号との遅延時間を示す第1の遅延時間を算出し、

前記第2の再生ベースバンド信号と前記第2のベースバンド信号との遅延時間を示す第2の遅延時間を算出し、

前記第1の遅延時間と前記第2の遅延時間との間の時間差を示すバンド間遅延時間差を算出し、

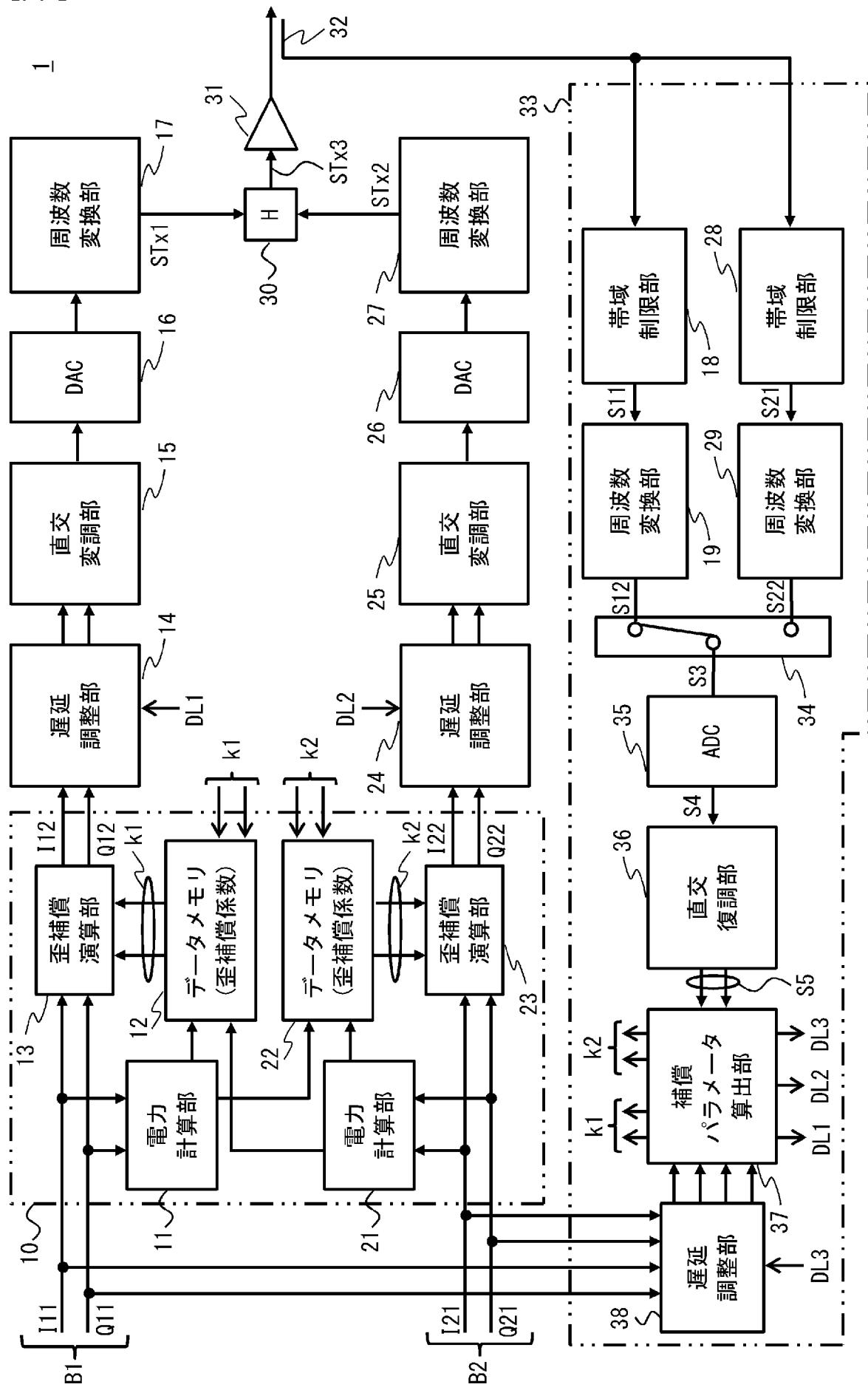
前記第1のベースバンド信号と前記第2のベースバンド信号のうち小さな遅延時間有するベースバンド信号に対応する遅延設定値に前記遅延変数と前記バンド間遅延時間差との和を設定し、

前記出力信号の歪量を算出する歪量算出処理を行い、

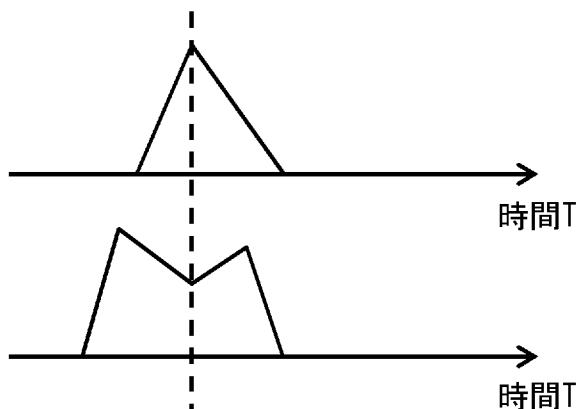
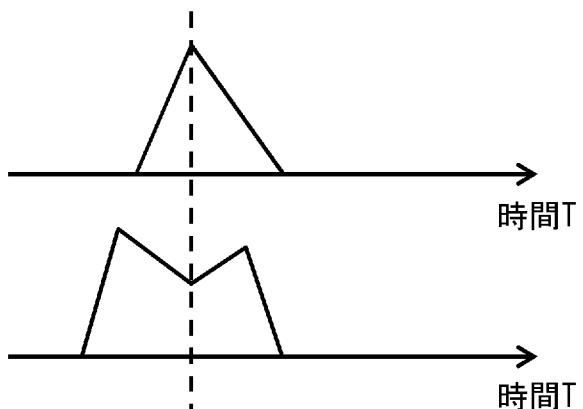
現処理サイクルで算出された歪量が前処理サイクルで算出された歪量よりも小さければ前記遅延変数の増減を前処理サイクルと同じ方向に増減させ、現処理サイクルで算出された歪量が前処理サイクルで算出された歪量以上であれば前記遅延変数の増減を前処理サイクルと逆方向に増減させる遅延変数更新処理を行い、

前記遅延変数更新処理で更新された前記遅延変数と前記バンド間遅延時間差との和により前記第1のベースバンド信号と前記第2のベースバンド信号のうち小さな遅延時間有するベースバンド信号に対応する遅延設定値を更新して、前記歪量算出処理と前記遅延変数更新処理を繰り返し実行する請求項9に記載の歪み抑制方法。

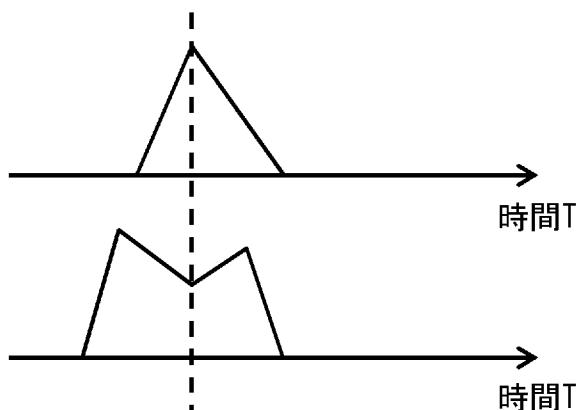
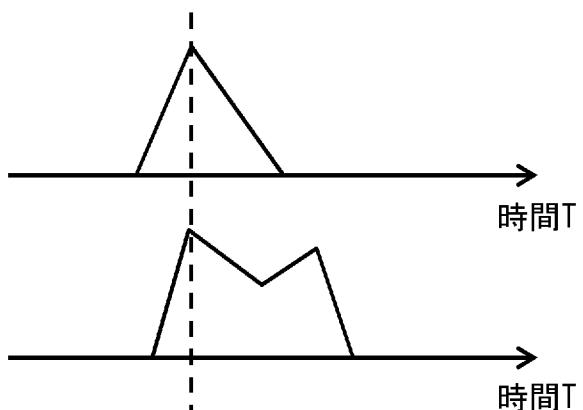
[図1]



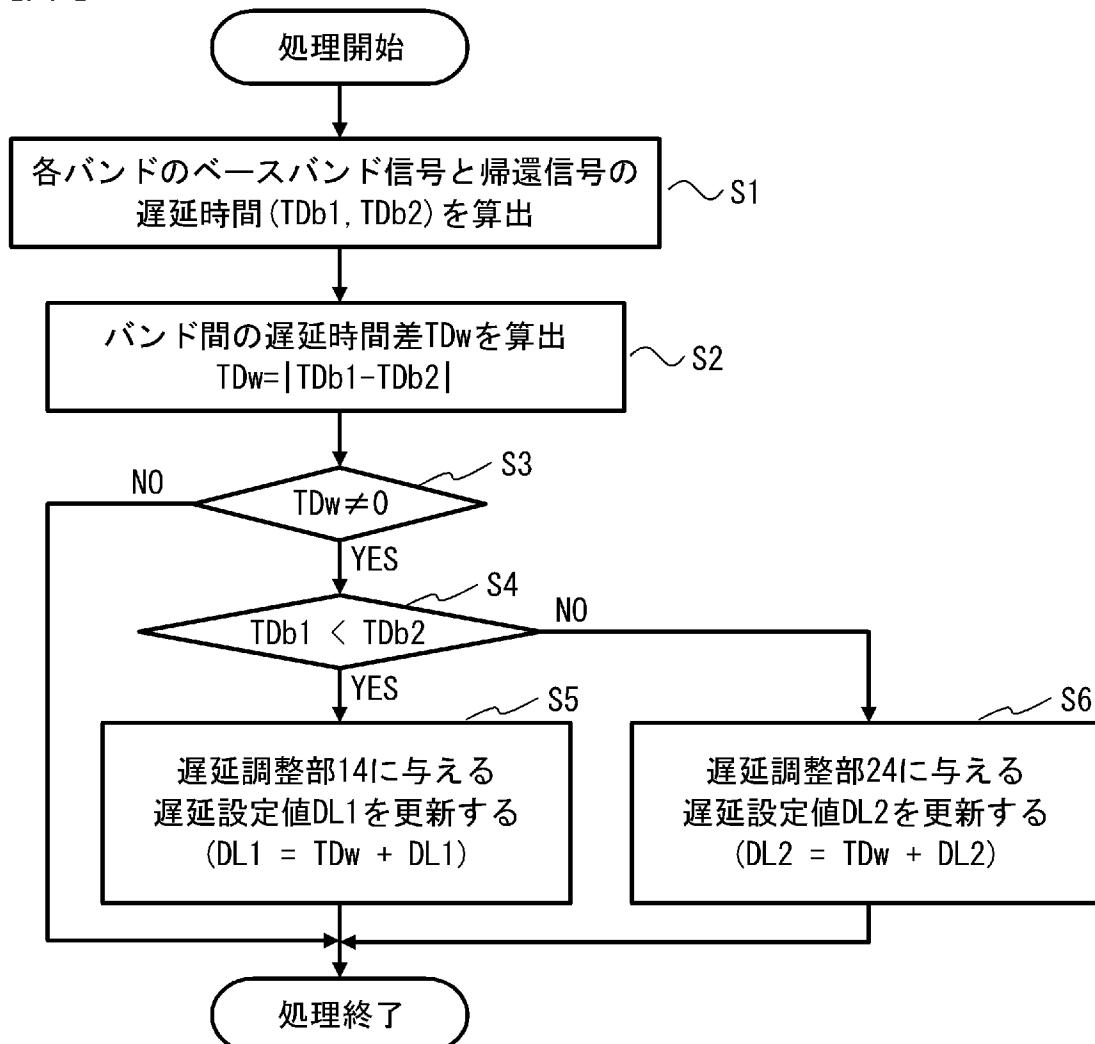
[図2]

TA=TB歪補償演算処理回路10の
入力時点の信号位置関係 ($T=0$)電力増幅器30の
入力時点の信号位置関係 ($T=TA$)

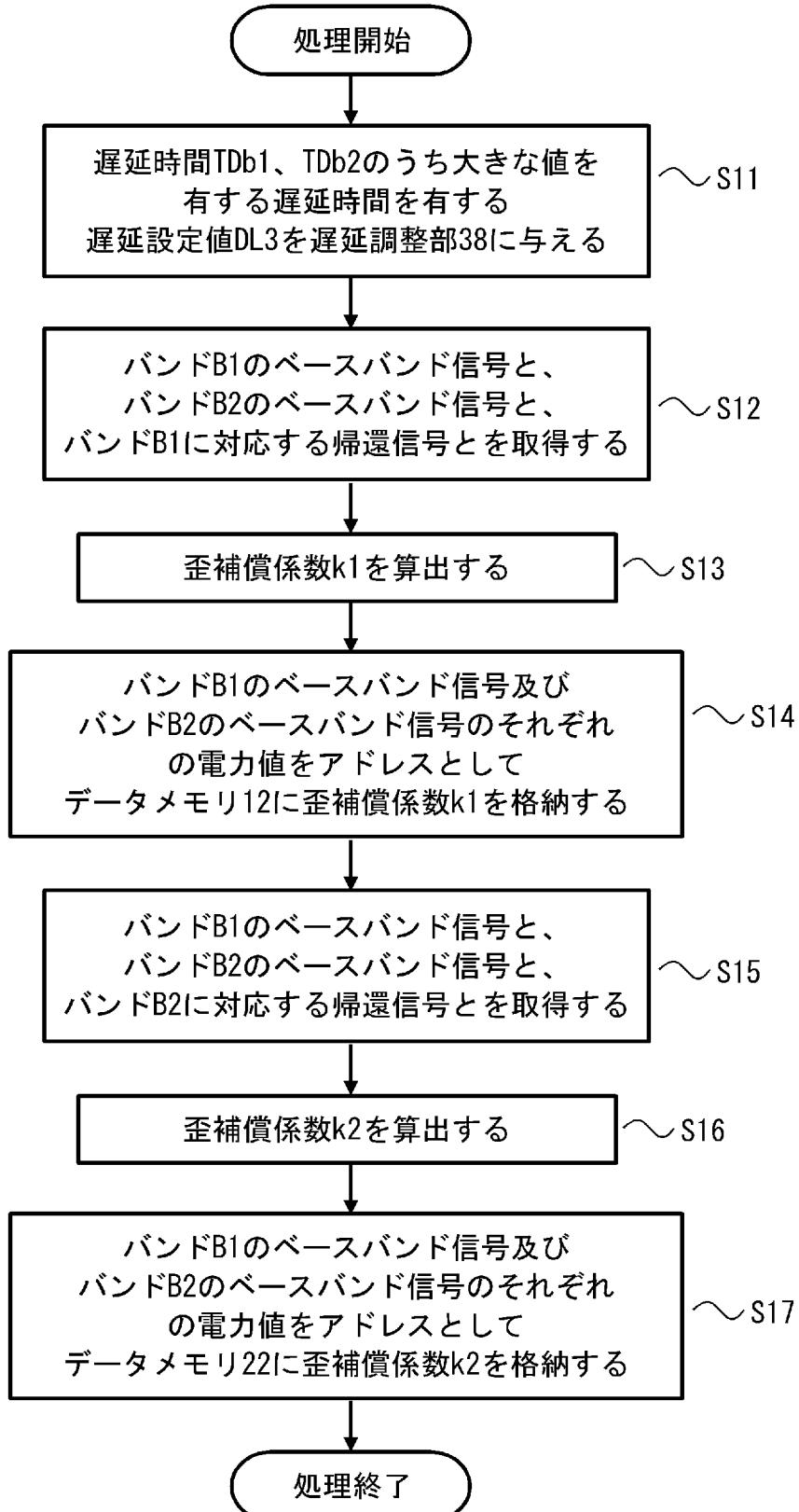
[図3]

TA < TB歪補償演算処理回路10の
入力時点の信号位置関係 ($T=0$)電力増幅器30の
入力時点の信号位置関係 ($T=TA$)

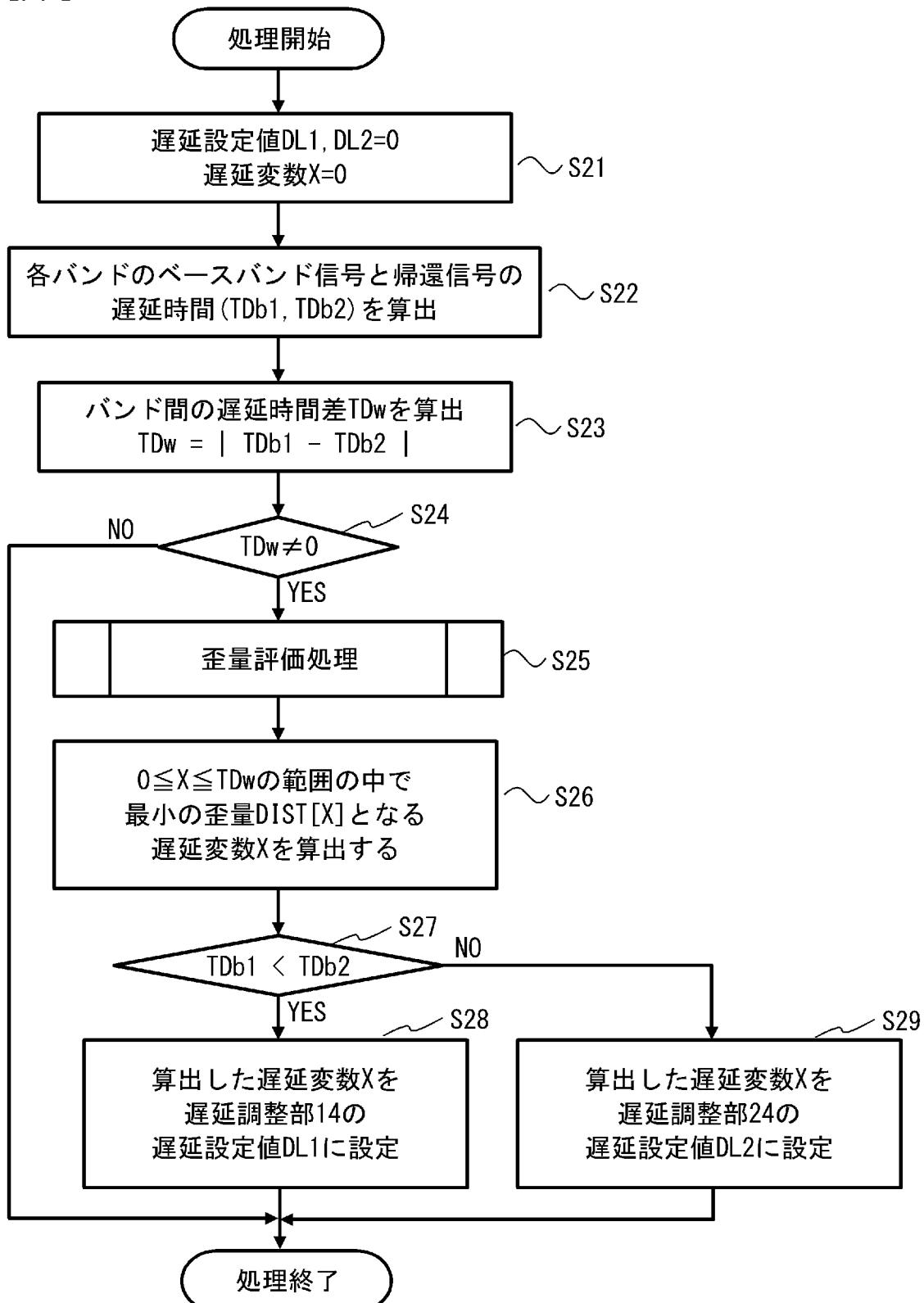
[図4]



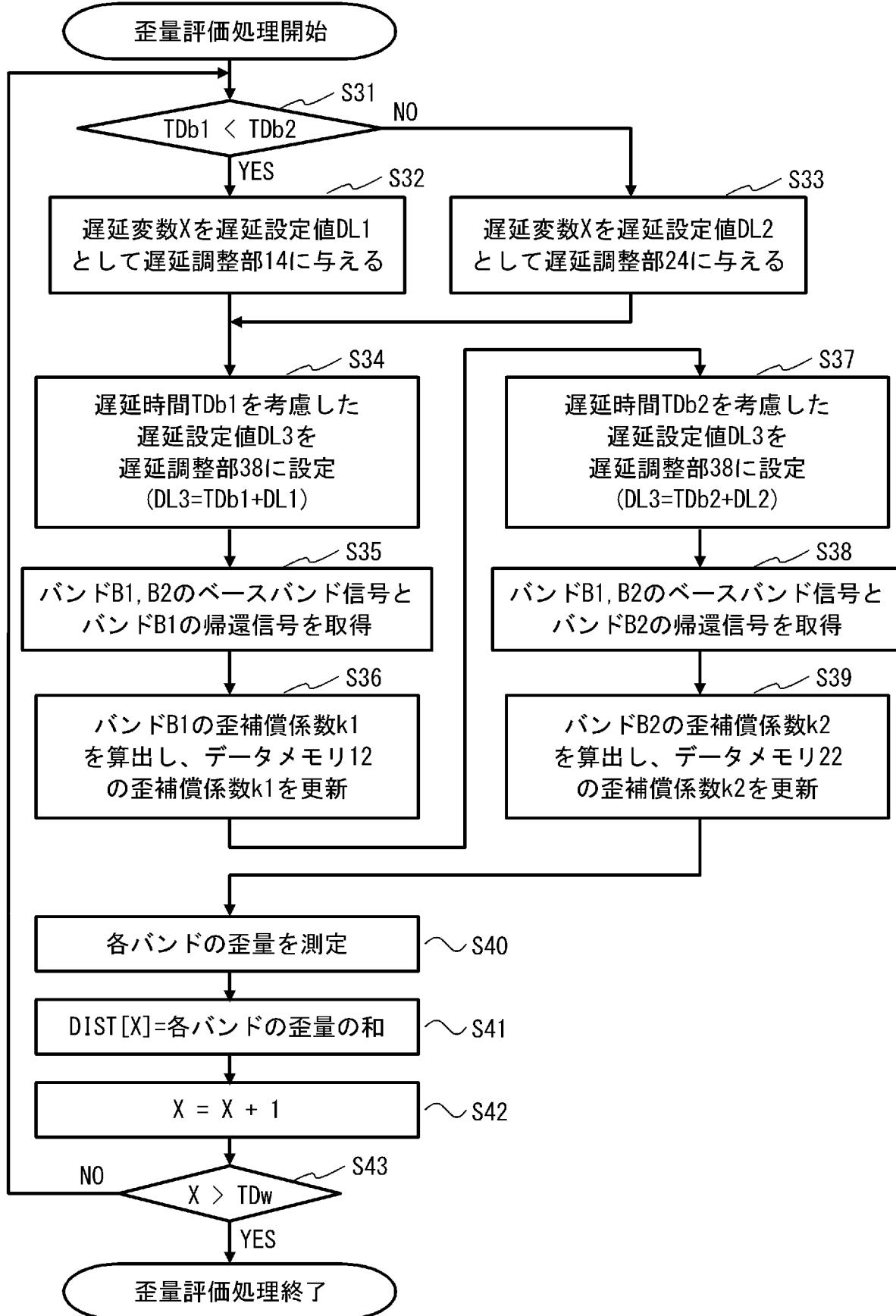
[図5]



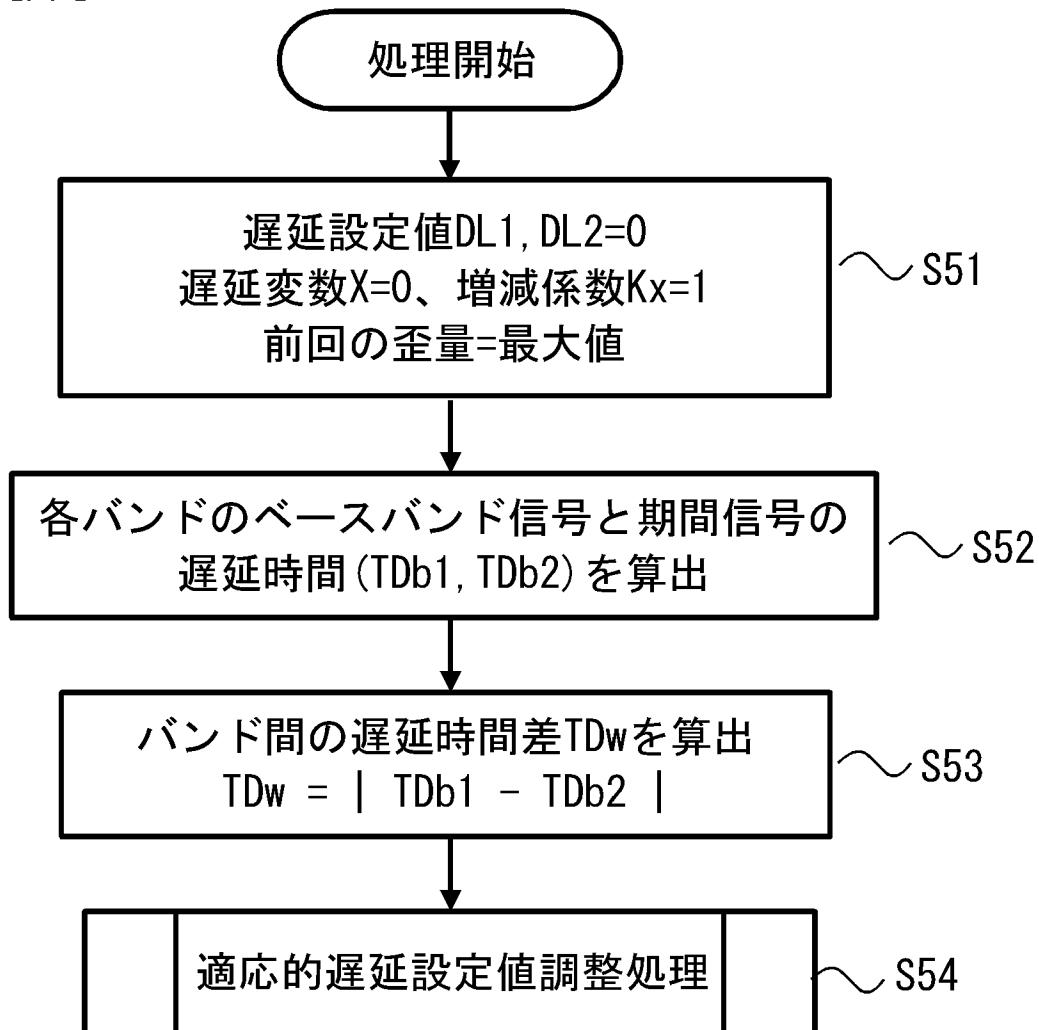
[図6]



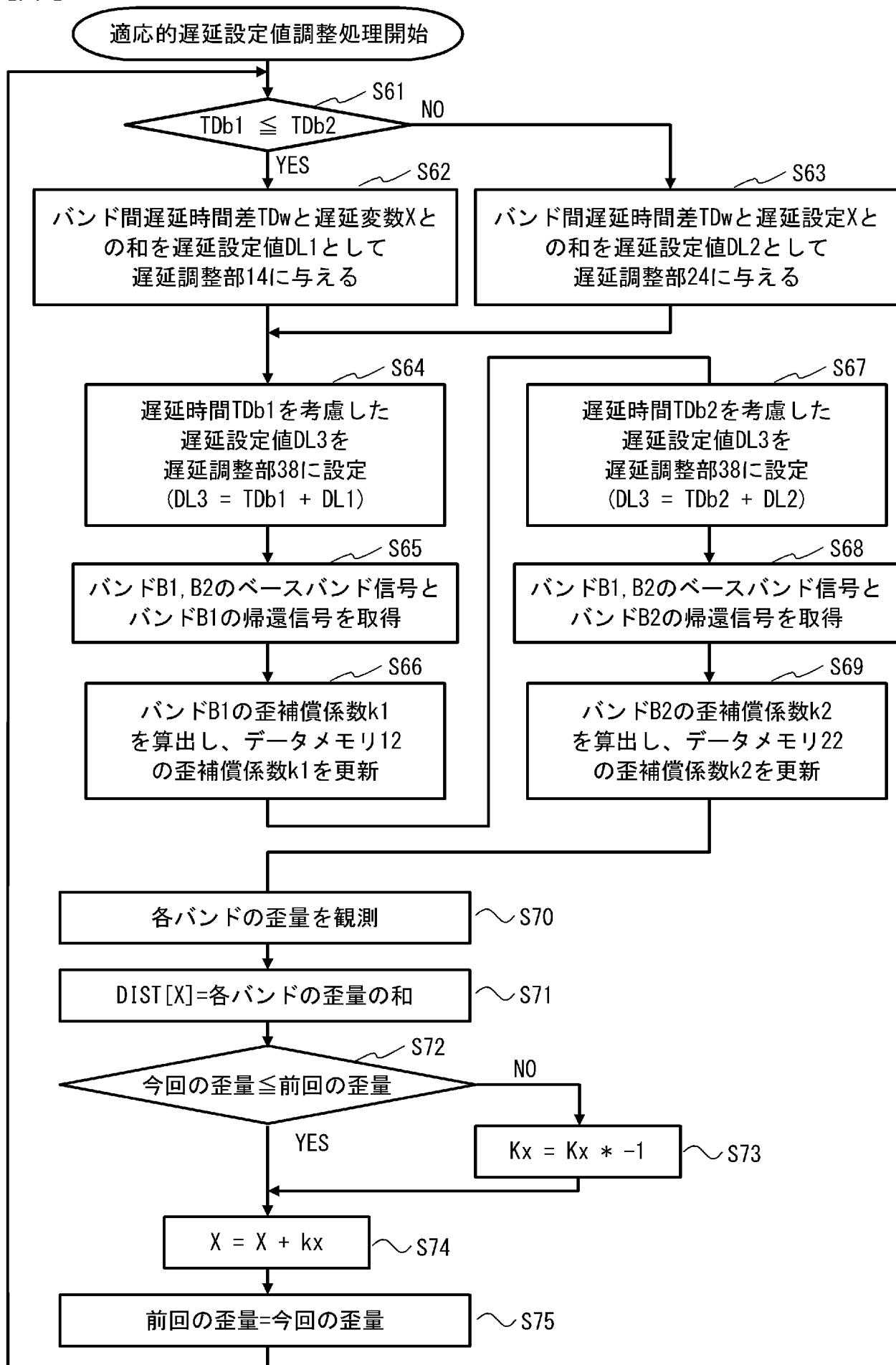
[図7]



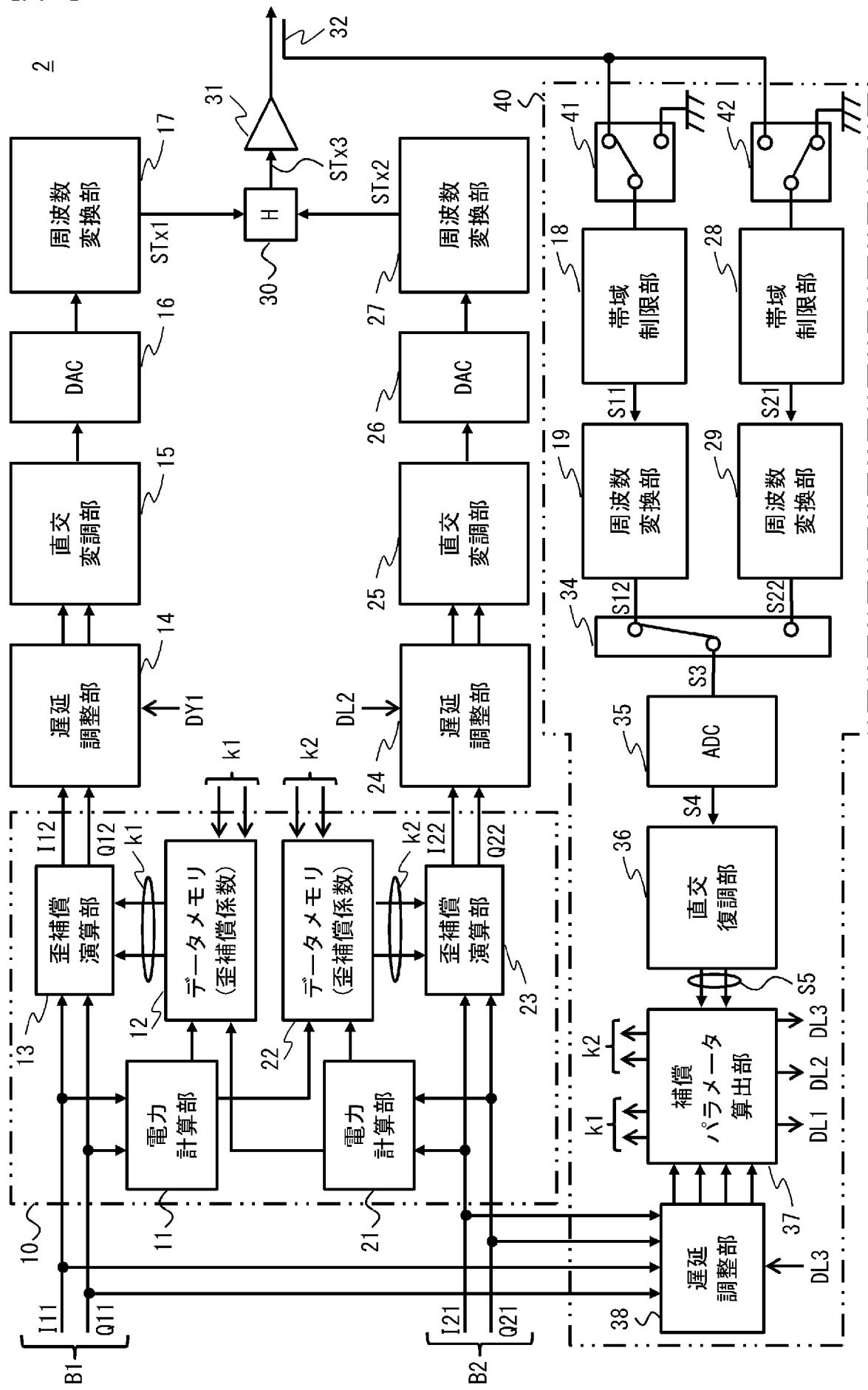
[図8]



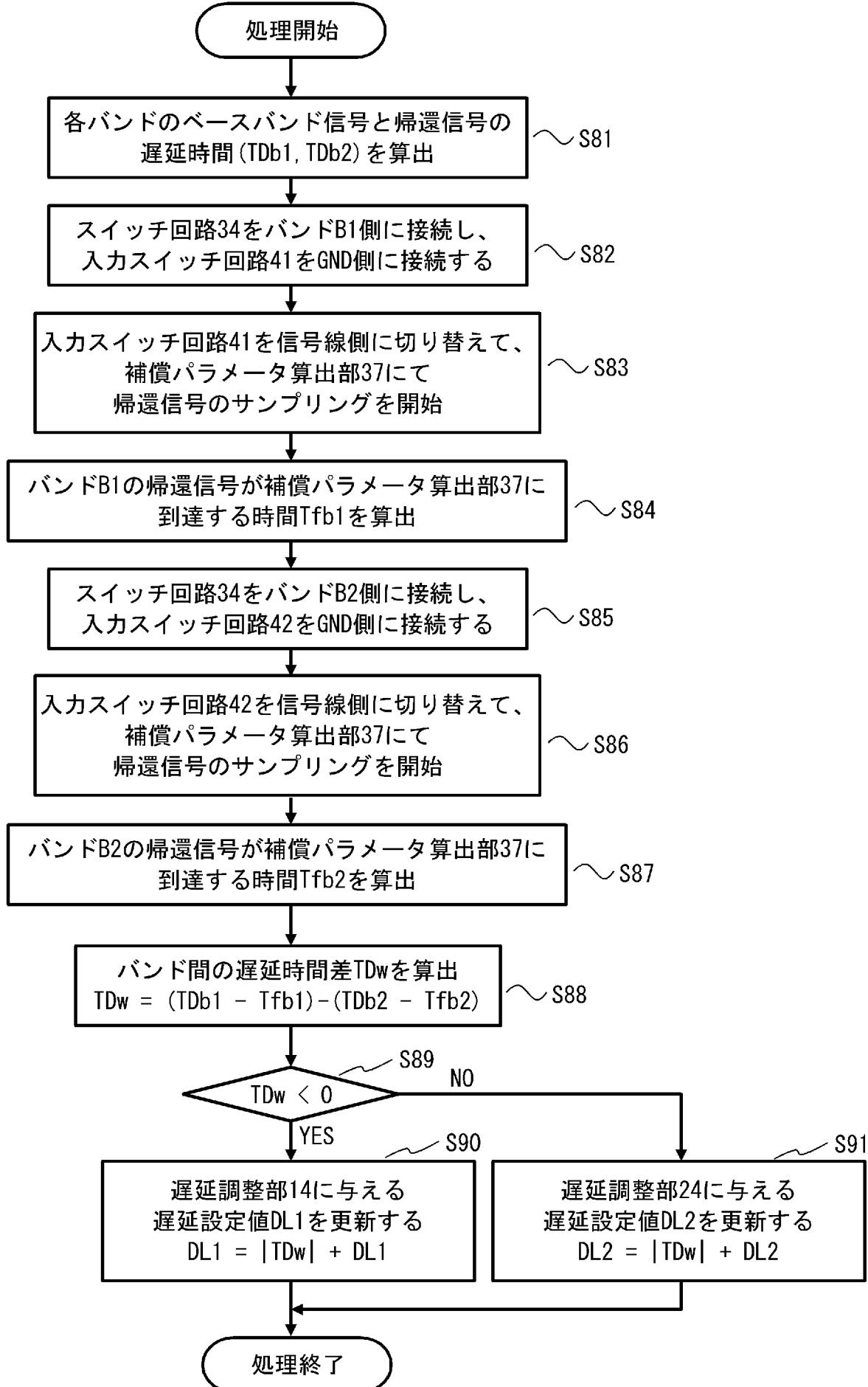
[図9]



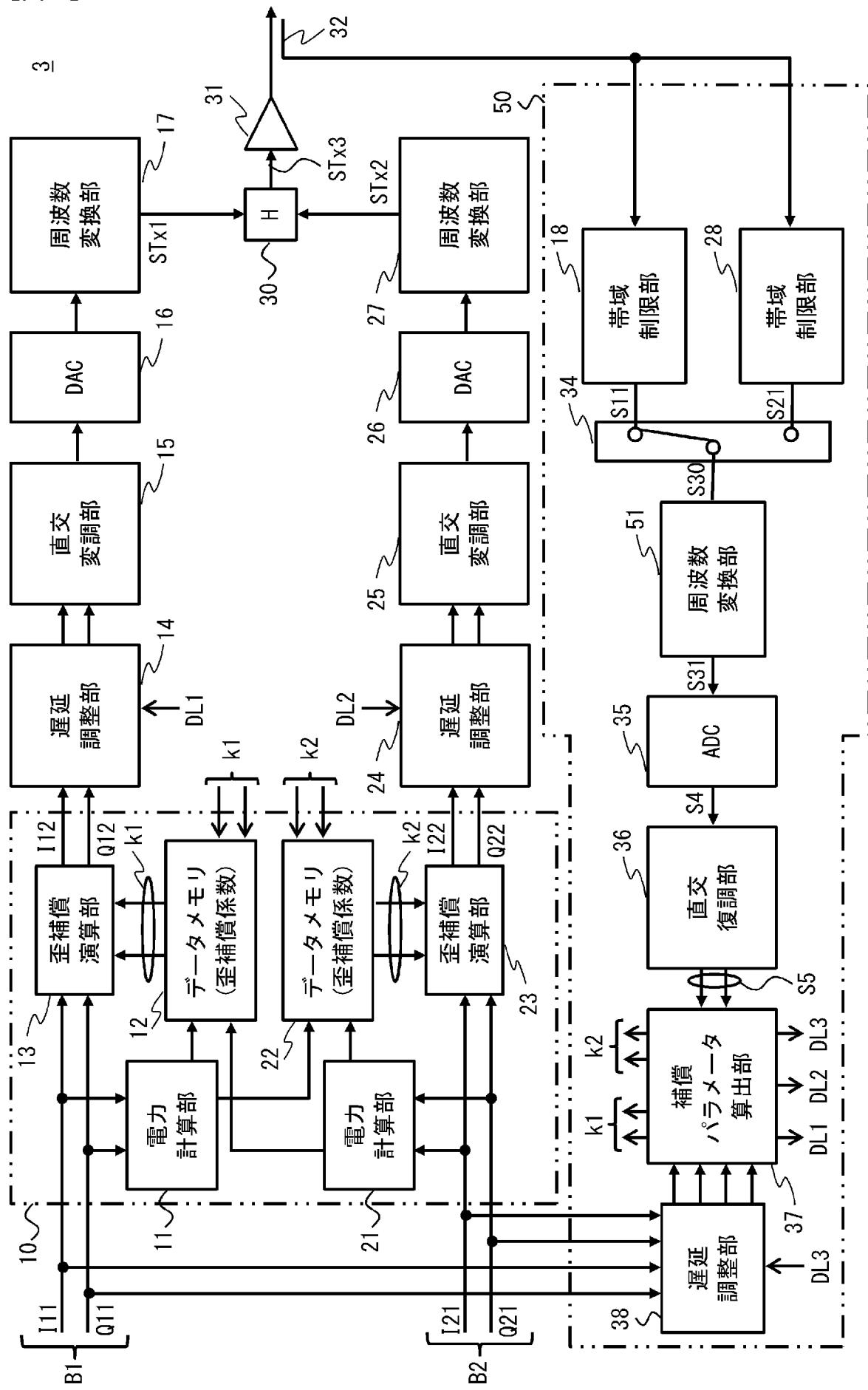
[図10]



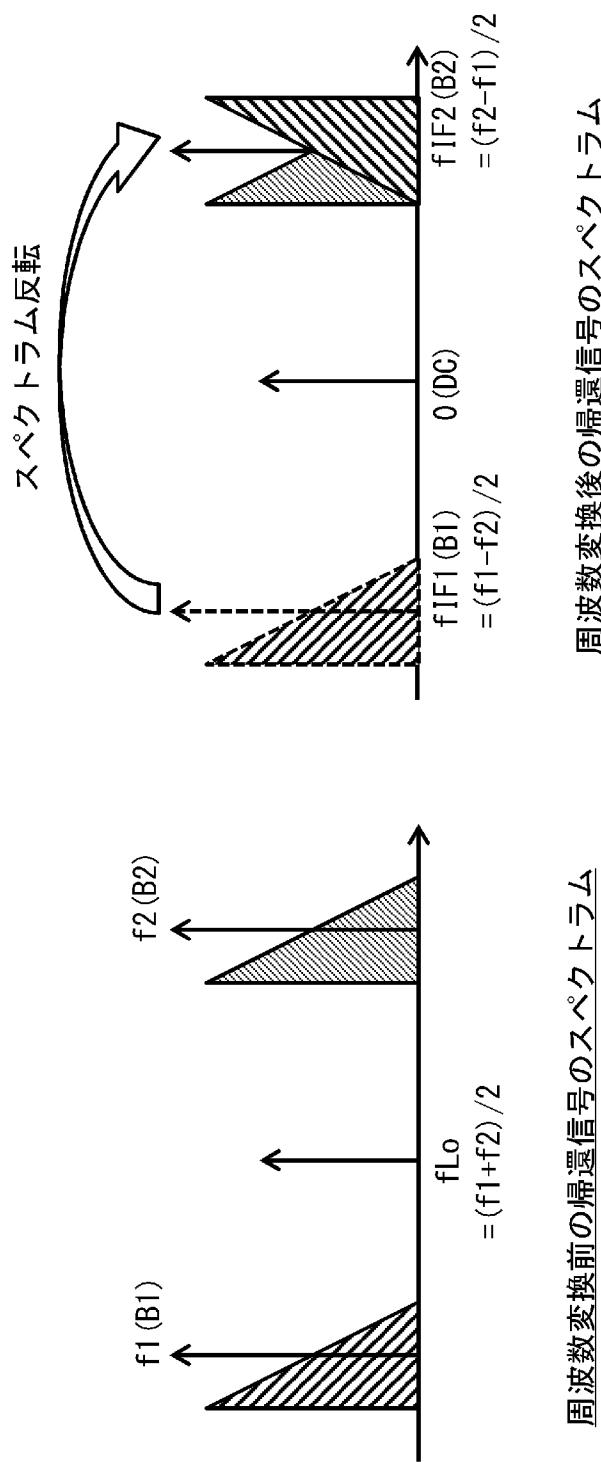
[図11]



[図12]



[図13]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/006278

A. CLASSIFICATION OF SUBJECT MATTER

H03F1/32(2006.01)i, H03F3/20(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03F1/32, H03F3/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2004-112252 A (Hitachi Kokusai Electric Inc.), 08 April 2004 (08.04.2004), paragraphs [0036] to [0051]; fig. 1 (Family: none)	1-12
A	JP 2003-78451 A (Hitachi Kokusai Electric Inc.), 14 March 2003 (14.03.2003), paragraphs [0020] to [0032]; fig. 1 & US 2003/0045247 A1	1-12
A	JP 2007-129744 A (Fujitsu Ltd.), 24 May 2007 (24.05.2007), fig. 7 (Family: none)	1-12

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

19 December, 2013 (19.12.13)

Date of mailing of the international search report

07 January, 2014 (07.01.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/006278

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-92518 A (Hitachi Kokusai Electric Inc.), 28 March 2003 (28.03.2003), paragraphs [0097] to [0099]; fig. 4 & US 2003/0053552 A1 & EP 1300941 A2 & CN 1409497 A	1-12

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H03F1/32(2006.01)i, H03F3/20(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H03F1/32, H03F3/20

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2013年
日本国実用新案登録公報	1996-2013年
日本国登録実用新案公報	1994-2013年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2004-112252 A (株式会社日立国際電気) 2004.04.08, [0036]-[0051], 図1 (ファミリーなし)	1-12
A	JP 2003-78451 A (株式会社日立国際電気) 2003.03.14, [0020]-[0032], 図1 & US 2003/0045247 A1	1-12
A	JP 2007-129744 A (富士通株式会社) 2007.05.24, 図7 (ファミリーなし)	1-12

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願目前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

19.12.2013

国際調査報告の発送日

07.01.2014

国際調査機関の名称及びあて先

日本国特許庁（ISA/JP）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

5 X 9654

▲徳▼田 賢二

電話番号 03-3581-1101 内線 3596

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2003-92518 A (株式会社日立国際電気) 2003.03.28, [0097]-[0099], 図4 & US 2003/0053552 A1 & EP 1300941 A2 & CN 1409497 A	1-12