

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-164181

(P2007-164181A)

(43) 公開日 平成19年6月28日(2007.6.28)

(51) Int. Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 612F	5C006
G02F 1/133 (2006.01)	G09G 3/20 623F	5C080
	G09G 3/20 612K	
	G09G 3/20 621M	
審査請求 未請求 請求項の数 11 O L (全 11 頁) 最終頁に続く		

(21) 出願番号 特願2006-332504 (P2006-332504)
 (22) 出願日 平成18年12月8日 (2006.12.8)
 (31) 優先権主張番号 10-2005-0121764
 (32) 優先日 平成17年12月12日 (2005.12.12)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839
 三星電子株式会社
 Samsung Electronics
 Co., Ltd.
 大韓民国京畿道水原市靈通区梅灘洞416
 110000408
 (74) 代理人 特許業務法人高橋・林アンドパートナーズ
 (72) 発明者 田 炳 吉
 大韓民国京畿道安養市萬安区安養2洞81
 7-15番地 ヨンファアイニックスアパ
 ート1101号
 Fターム(参考) 2H093 NA16 NA43 NC10 NC12 NC18
 NC34 NC35 NC49 ND37 ND60
 NH18

最終頁に続く

(54) 【発明の名称】 表示装置

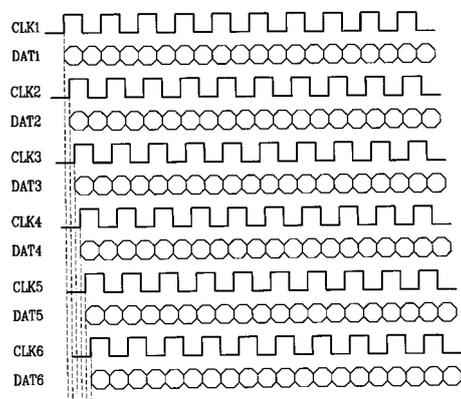
(57) 【要約】

【課題】EMI水準及び信号遅延を減らすことのできる表示装置を提供する。

【解決手段】

本発明の表示装置は、行列状に配置された複数の画素と、前記画素に接続されているデータ線と、外部からの映像データを処理して複数の制御信号及びクロック信号を生成する信号制御部と、複数の階調電圧を生成する階調電圧生成部と、前記階調電圧のうち、前記信号制御部からの映像データに該当する階調電圧を選択してデータ電圧として前記データ線に印加する複数のデータ駆動集積回路を含むデータ駆動部とを含み、前記データ駆動部は別途のクロック信号を受信する少なくとも4個のデータ駆動集積回路群を含み、前記各データ集積回路群は直列に接続されている少なくとも二つの前記データ駆動集積回路を各々含む。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

行列状に配置された複数の画素と、
前記画素に接続されているデータ線と、
外部からの映像データを処理して複数の制御信号及びクロック信号を生成する信号制御部と、
複数の階調電圧を生成する階調電圧生成部と、
前記階調電圧のうち、前記信号制御部からの映像データに該当する階調電圧を選択してデータ電圧として前記データ線に印加する複数のデータ駆動集積回路を含むデータ駆動部とを含み、
前記データ駆動部は、別途のクロック信号を受信する少なくとも 4 個のデータ駆動集積回路群を含み、
前記各データ集積回路群は直列接続されている少なくとも二つの前記データ駆動集積回路を各々含むことを特徴とする表示装置。

10

【請求項 2】

前記少なくとも 4 個のデータ集積回路群には位相が互いにずれる前記クロック信号が各々入力されることを特徴とする請求項 1 に記載の表示装置。

【請求項 3】

前記クロック信号の位相差は、隣接したクロック信号間で 30° 以内であり、最も大きい位相差を有する二つのクロック信号の位相差は 180° 以内であることを特徴とする請求項 2 に記載の表示装置。

20

【請求項 4】

前記信号制御部と前記データ駆動集積回路は、点对点方式で接続されていることを特徴とする請求項 3 に記載の表示装置。

【請求項 5】

前記データ駆動集積回路群は、前記信号制御部を中心に左右に対称構造で位置することを特徴とする請求項 4 に記載の表示装置。

【請求項 6】

前記データ駆動部は、別途のクロック信号を受信する第 1 乃至第 6 データ駆動集積回路群を含み、
前記複数のクロック信号は、前記第 1 乃至第 6 データ駆動集積回路群に入力される第 1 乃至第 6 信号を含むことを特徴とする請求項 1 に記載の表示装置。

30

【請求項 7】

前記第 1 乃至第 6 信号は、順に 30° 以内の位相差を有することを特徴とする請求項 6 に記載の表示装置。

【請求項 8】

前記第 1 信号と第 6 信号は、 180° 以内の位相差を有することを特徴とする請求項 7 に記載の表示装置。

【請求項 9】

前記第 1 乃至第 6 データ駆動集積回路群は、同じタイミングで前記データ電圧を前記データ線に印加することを特徴とする請求項 8 に記載の表示装置。

40

【請求項 10】

前記第 1 乃至第 3 データ集積回路群は信号制御部の左側に位置し、前記第 4 乃至第 6 データ集積回路群は信号制御部の右側に位置することを特徴とする請求項 9 に記載の表示装置。

【請求項 11】

前記信号制御部と前記データ駆動集積回路は、点对点方式で接続されることを特徴とする請求項 10 に記載の表示装置。

【発明の詳細な説明】

【技術分野】

50

【 0 0 0 1 】

本発明は表示装置に関する。

【 背景技術 】

【 0 0 0 2 】

最近、重くて大きな陰極線管 (C R T) の代替として有機電界発光表示装置 (O L E D) 、プラズマ表示装置 (P D P) 、液晶表示装置 (L C D) のような平板表示装置が活発に開発されている。

【 0 0 0 3 】

プラズマ表示装置は気体放電によって発生するプラズマを利用して文字や映像を表示する装置であり、有機発光表示装置は特定有機物または高分子等の電界発光を利用して文字または映像を表示する。液晶表示装置は二つの表示板の間に入っている液晶層に電場を印加し、この電場の強さを調節して液晶層を通過する光の透過率を調節することによって所望の画像を得る。

10

【 0 0 0 4 】

このような平板表示装置の中で、例えば、液晶表示装置と有機発光表示装置はスイッチング素子を含む画素と表示信号線が備えられた表示板、そして表示信号線のうち、ゲート線にゲート信号を出力して画素のスイッチング素子を導通 / 遮断させるゲート駆動部、複数の階調電圧を生成する階調電圧生成部、階調電圧のうち、映像データに該当する電圧をデータ電圧として選択して表示信号線のうち、データ線にデータ電圧を印加するデータ駆動部、そしてこれらを制御する信号制御部を含む。

20

【 0 0 0 5 】

最近では信号制御部からデータ駆動部にデータを伝達する方式として電圧駆動と電流駆動方式が利用されている。

【 0 0 0 6 】

電圧駆動方式は、例えば、2.5 V 程度の幅を有する電圧で論理値を決定してデータを伝達する。電流駆動方式はロー値に該当するデータを伝達するために $3 I$ に該当する電流を流し、ハイ値に該当するデータを伝達するためにロー値の $1 / 3$ の I に該当する電流を流して、「0」と「1」に該当する論理値を伝達することによって所望の情報を画面に表示する。

【 0 0 0 7 】

これと共に所謂ワイズバス (w i s e b u s) と呼ばれる点对点接続インターフェースを導入して消費電力減少に寄与している。

30

【 0 0 0 8 】

このとき、電流駆動方式に比べて電圧駆動方式は、TTL (t r a n s i s t o r t r a n s i s t o r l o g i c) 方式の信号を高速に伝送するため、EMI (e l e c t r o m a g n e t i c i n t e r f e r e n c e) 水準が高く、これは表示装置が大型化されるほどEMI水準がさらに高まる。また、大型化されるほど回路部品の数が多くなり、信号制御部で伝えられる信号の遅延が増加するという問題が生じる。

【 発明の開示 】

【 発明が解決しようとする課題 】

40

【 0 0 0 9 】

本発明が目的とする技術的課題は、EMI水準及び信号遅延を低減できる表示装置を提供することである。

【 課題を解決するための手段 】

【 0 0 1 0 】

本発明の実施形態1の表示装置は、行列状に配置された複数の画素と、前記画素に接続されているデータ線と、外部からの映像データを処理して複数の制御信号及びクロック信号を生成する信号制御部と、複数の階調電圧を生成する階調電圧生成部と、前記階調電圧のうち、前記信号制御部からの映像データに該当する階調電圧を選択してデータ電圧として前記データ線に印加する複数のデータ駆動集積回路を含むデータ駆動部とを含み、前記デ

50

ータ駆動部は別途のクロック信号を受信する少なくとも4個、好ましくは6個以上のデータ駆動集積回路群を含み、前記各データ集積回路群は直列接続されている少なくとも二つの前記データ駆動集積回路を各々含むことを特徴とする。

【0011】

このとき、少なくとも4個のデータ集積回路群には位相が互いにずれる前記クロック信号が各々入力できる。

【0012】

このとき、前記クロック信号の位相差は隣接したクロック信号間で 30° 以内、最も大きい位相差を有する二つのクロック信号の位相差は 180° 以内であることが望ましい。

【0013】

また、前記信号制御部と前記データ駆動集積回路という点对点 (point to point) 方式で接続できる。

【0014】

前記データ駆動集積回路群は前記信号制御部を中心に左右に対称構造で位置できる。

【0015】

一方、前記複数のクロック信号は、第1乃至第6データ駆動集積回路群に入力される第1乃至第6信号を含むことができる。このとき、前記第1乃至第6信号は、順に 30° 以内位相差を有し、前記第1信号と第6信号は 180° 以内の位相差を有することが望ましい。

【0016】

また、前記第1乃至第6データ駆動集積回路群は、同じタイミングで前記データ電圧を前記データ線に印加できる。

【0017】

また、前記第1乃至第3データ集積回路群は信号制御部の左側に位置し、前記第4乃至第6データ集積回路群は信号制御部の右側に位置することが望ましい。

【0018】

ここで、前記信号制御部と前記データ駆動集積回路は、点对点方式で接続される。

【発明の効果】

【0019】

このように、データ集積回路群 (BLK1-BLK6) 別に別途のクロック信号 (CLK1-CLK6) を受信して信号の遅延を減らす一方、このクロック信号等の位相差を設けることによって、従来の位相差がないものと比べて高調波成分を減らし、EMIを減らすことができる。別途のクロック信号は4以上であれば高調波成分を減らすことができるが、6以上あり、各々 30° 以下の位相差であれば、より適切かつ実効的に高調波成分を減らすことができる。

【発明を実施するための最良の形態】

【0020】

以下、添付図を参照して本発明の実施形態について本発明の属する技術分野における通常の知識を有する者が容易に実施できるように詳細に説明する。

【0021】

図面から多様な層及び領域を明確に表現するために厚さを拡大して示した。明細書全体にわたって類似する部分については同一図面符号を付けた。層、膜、領域、板などの部分が他の部分の「上」にあると表現される場合、これは他の部分に接する場合だけでなく、その中間に他の部分がある場合も含む。一方、ある部分が他の部分の「直上」にあるとする時には中間に他の部分がないことを意味する。

【0022】

以下、図1乃至図5を参照して本発明の実施形態1による表示装置について詳細に説明する。具体例として液晶表示装置を用いて説明する。

【0023】

図1は本発明の実施形態1による液晶表示装置のブロック図であり、図2は本発明の実施

10

20

30

40

50

形態 1 による液晶表示装置の一つの画素に対する等価回路図である。図 3 は本発明の実施形態 1 による液晶表示装置の概略図であり、図 4 は図 3 に示した液晶表示装置の一部を拡大した拡大図であり、図 5 は本発明の実施形態 1 による液晶表示装置のクロック信号とデータの波形を示した図である。

【0024】

図 1 に示したように、本発明の実施形態 1 による液晶表示装置は液晶表示板組立体 300 及びこれと接続されたゲート駆動部 400 及びデータ駆動部 500、データ駆動部 500 に接続された階調電圧生成部 800、そしてこれらを制御する信号制御部 600 を含む。

【0025】

液晶表示板組立体 300 は、等価回路から見ると、複数の信号線 ($G_1 - G_n$ 、 $D_1 - D_m$) とこれに接続されて行列状に配列された複数の画素 (PX) を含む。一方、図 2 に示した構造から、液晶表示板組立体 300 は互いに対向する下部及び上部表示板 100、200 とその間に入っている液晶層 3 を含む。

10

【0026】

信号線 ($G_1 - G_n$ 、 $D_1 - D_m$) は、ゲート信号 (「走査信号」とも言う) を伝達する複数のゲート線 ($G_1 - G_n$) とデータ信号を伝達する複数のデータ線 ($D_1 - D_m$) を含む。ゲート線 ($G_1 - G_n$) は行方向に延びて互いに略平行に形成され、データ線 ($D_1 - D_m$) は列方向に延びて互いに略平行に形成されている。

【0027】

各画素 (PX)、例えば、 i 番目 ($i=1, 2, n$) のゲート線 (G_i) と j 番目 ($j=1, 2, m$) のデータ線 (D_j) に接続された画素 (PX) は、信号線 ($G_i D_j$) に接続されたスイッチング素子 (Q) とこれに接続された液晶キャパシタ (Clc) 及び蓄積キャパシタ (Cst) を含む。蓄積キャパシタ (Cst) は不要であれば省略できる。

20

【0028】

スイッチング素子 (Q) は、下部表示板 100 に備えられている薄膜トランジスタなどの三端子素子であって、その制御端子はゲート線 (G_i) と接続されており、入力端子はデータ線 (D_j) と接続されており、出力端子は液晶キャパシタ (Clc) 及び蓄積キャパシタ (Cst) と接続されている。

【0029】

液晶キャパシタ (Clc) は、下部表示板 100 の画素電極 191 と上部表示板 200 の共通電極 270 を二つの端子とし、二つの電極 191、270 の間の液晶層 3 は誘電体として機能する。画素電極 191 はスイッチング素子 (Q) と接続され、共通電極 270 は上部表示板 200 の前面に形成されて共通電圧 ($Vcom$) を印加される。図 2 とは異なり、共通電極 270 が下部表示板 100 に備えられる場合もあり、このときには二つの電極 191、270 のうち、少なくとも一つが線状または棒状に形成される。

30

【0030】

液晶キャパシタ (Clc) の補助的役割を果たす蓄積キャパシタ (Cst) は、下部表示板 100 に備えられた別途の信号線 (図示せず) と画素電極 191 が絶縁体を間に置いて重なって形成され、この別途の信号線には共通電圧 ($Vcom$) などの決められた電圧が印加される。しかし、蓄積キャパシタ (Cst) は画素電極 191 が絶縁体を媒介として真上の前段ゲート線と重なって形成される。

40

【0031】

一方、色表示を実現するためには、各画素 (PX) が基本色のうち、一つを固有表示したり (空間分割)、各画素 (PX) が時間によって交互に基本色を表示するように (時間分割) して、これら基本色の空間的、時間的合計により所望の色相が認識されるようにする。基本色の例としては、赤色、緑色、青色など三原色がある。図 2 は空間分割の一例であり、各画素 (PX) が画素電極 191 に対応する上部表示板 200 の領域に基本色のうち、一つを示す色フィルター 230 を備えることを示している。図 2 とは異なって、色フィルター 230 は下部表示板 100 の画素電極 191 上または下に形成できる。

【0032】

50

液晶表示板組立体300の外側面には光を偏光させる少なくとも一つの偏光フィルム（図示せず）が付されている。

【0033】

再び図1及び図3を参照すると、階調電圧生成部800は印刷回路基板550上に装着されており、画素（PX）の透過率と関連する二組の階調電圧集合（または基準階調電圧集合）を生成する。二組のうちの一組は共通電圧（Vcom）に対して正の値を有し、他の一組は負の値を有する。

【0034】

ゲート駆動部400は液晶表示板組立体300のゲート線（ $G_1 - G_n$ ）と接続されてゲートオン電圧（Von）とゲートオフ電圧（Voff）の組み合わせで構成されたゲート信号をゲート線（ $G_1 - G_n$ ）に印加する。

10

【0035】

データ駆動部500は、液晶表示板組立体300のデータ線（ $D_1 - D_m$ ）に接続されており、階調電圧生成部800からの階調電圧を選択してこれをデータ信号としてデータ線（ $D_1 - D_m$ ）に印加する。しかし、階調電圧生成部800が全ての階調に対する電圧を全て提供するわけではなく、決められた数の基準階調電圧のみを提供する場合に、データ駆動部500は基準階調電圧を分圧して全体階調に対する階調電圧を生成し、この中からデータ信号を選択する。

【0036】

また、データ駆動部500は複数のデータ駆動集積回路540を含み、各データ駆動集積回路540は可撓性印刷回路膜511上に装着され、信号制御部600と点对点方式で接続されて該当する映像データ（DAT1-DAT6）を印加する。データ駆動集積回路540は信号制御部600を基準に六個の集積回路が配置され、右側にも六個の集積回路が配置されて左右対称の構造になる。

20

【0037】

一組のデータ駆動集積回路540は、一つの群をなして全て六個の群（BLK1-BLK6）が配置されて、各群（BLK1-BLK6）は信号線（CDL）を通して信号制御部600から映像データ（DAT1-DAT6）とクロック信号（CLK1-CLK6）を各々受信して、各群（BLK1-BLK6）は互いに電氣的に分離されている。

【0038】

このとき、例えば、図4に示した左側のデータ集積回路群（BLK1-BLK3）を見ると、第1データ集積回路群（BLK1）は信号線（CDL）を通してクロック信号（CLK1）とデータ（DAT1）を受信し、第2データ集積回路群（BLK2）はクロック信号（CLK2）とデータ（DAT2）を、第3データ集積回路群はクロック信号（CLK3）とデータ（DAT3）を受信する。各データ集積回路群（BLK1-BLK3）に属するデータ集積回路（540a-540f）はクロック信号（CLK1-CLK3）を共有し、データ（DAT1-DAT3）だけ別途に受信する。つまり、例えば、集積回路群（BLK1）に属する二つのデータ集積回路540a、540bはクロック信号（CLK1）を共有し、データ集積回路540aはデータ（DATa）を、データ集積回路540bはデータ（DATb）を受信する。

30

40

【0039】

信号制御部600はゲート駆動部400及びデータ駆動部500などを制御する。

【0040】

このような液晶表示装置の動作について詳細に説明する。

【0041】

信号制御部600は外部のグラフィック制御機（図示せず）から入力映像信号（R、G、B）及びその表示を制御する入力制御信号を受信する。入力制御信号の例としては、垂直同期信号（Vsync）と水平同期信号（Hsync）、メインクロック（MCLK）、デジタル入出力信号（DIO）などがある。

【0042】

50

信号制御部 600 は、入力映像信号 (R、G、B) と入力制御信号に基づいて入力映像信号 (R、G、B) を液晶表示板組立体 300 の動作条件に合わせて適切に処理してゲート制御信号 (CONT1) 及びデータ制御信号 (CONT2) など生成した後、ゲート制御信号 (CONT1) をゲート駆動部 400 に送信し、データ制御信号 (CONT2) と処理した映像信号 (DAT) をデータ駆動部 500 に送信する。

【0043】

このとき、処理された映像信号 (DAT) は図 4 及び図 5 に示したように、映像信号 (DAT1-DAT6) に分れてデータ駆動集積回路群 (BLK1-BLK6) に各々入力される。このとき、各映像信号 (DAT1-DAT6) は前記点对点方式で各データ駆動集積回路 540 に伝達されるのでデータ (DAT1-DAT6) をシフトさせるためのキャリア信号を要しない。例えば、第 1 データ駆動集積回路群 (BLK1) のデータ集積回路 540 b にまずデータを入力してからデータ駆動集積回路 540 a にデータを印加するのではなく、最初からデータ駆動集積回路 540 各々に入力されるデータ (DATA、DAT b) を生成して送信する。

10

【0044】

また、信号制御部 600 は図 5 で示したように、データ駆動集積回路群 (BLK1-BLK6) に入力されるクロック信号 (CLK1-CLK6) の位相を互いに異ならせて高調波成分を減らすことによって、位相が同じクロック信号に比べてEMIを減らすことができる。このようなクロック信号 (CLK1-CLK6) の位相差は隣接したクロック信号間で 30° 以内であり、最も大きい位相差を有する二つのクロック信号 (CLK1、CLK6) の位相差は 180° 以内であるのが望ましい。

20

【0045】

ゲート制御信号 (CONT1) は走査開始を指示する走査開始信号 (STV) とゲートオン電圧 (Von) の出力周期を制御する少なくとも一つのクロック信号を含む。ゲート制御信号 (CONT1) はまた、ゲートオン電圧 (Von) の持続時間を限定する出力イネーブル信号 (OE) をさらに含むことができる。

【0046】

データ制御信号 (CONT2) は一行の画素 (PX) に対する映像データの伝送開始を知らせる水平同期開始信号 (STH) と、データ線 (D_1 - D_m) にデータ信号を印加することを指示するロード信号 (LOAD) 及びデータクロック信号 (CLK1-CLK6) を含む。データ制御信号 (CONT2) はまた、共通電圧 (Vcom) に対するデータ信号の電圧極性 (以下、「共通電圧に対するデータ信号の電圧極性」を略して「データ信号の極性」という) を反転させる反転信号 (RVS) をさらに含むことができる。

30

【0047】

信号制御部 600 からのデータ制御信号 (CONT2) によって、データ駆動集積回路 540 は一行の画素 (PX) に対するデジタル映像信号 (DAT1-DAT6) を各々受信して、各デジタル映像信号 (DAT1-DAT6) に対応する階調電圧を選択することによって、デジタル映像信号 (DAT1-DAT6) をアナログデータ信号に変換した後、これを当該データ線 (D_1 - D_m) に印加する。また、クロック信号 (CLK1-CLK5) を受信するデータ駆動集積回路群 (BLK1-BLK5) は、最も位相が遅いクロック信号 (CLK6) を受信するデータ駆動集積回路群 (BLK6) にデータ (DAT6) が入力されることを待って、アナログデータ信号を出力して全てのデータ駆動集積回路 540 が同時にアナログデータ信号を出力するようにする。

40

【0048】

ゲート駆動部 400 は、信号制御部 600 からのゲート制御信号 (CONT1) によってゲートオン電圧 (Von) をゲート線 (G_1 - G_n) に印加し、このゲート線 (G_1 - G_n) に接続されたスイッチング素子 (Q) を導通させる。以下、データ線 (D_1 - D_m) に印加されたデータ信号が導通したスイッチング素子 (Q) を通して当該画素 (PX) に印加される。

【0049】

50

画素 (P X) に印加されたデータ信号の電圧と共通電圧 (V c o m) の差は、液晶キャパシタ (C l c) の充電電圧、つまり、画素電圧として現れる。液晶分子は画素電圧の大きさによってその配列を変え、そのために液晶層 3 を通過する光の偏光が変化する。このような偏光の変化は表示板組立体 3 0 0 に付けられた偏光フィルムによって光の透過率変化として現れる。

【 0 0 5 0 】

1 水平周期 [「 1 H 」 と呼ばれ、水平同期信号 (H s y n c) の一周期と同一である。] を単位とし、このような過程を繰り返すことによって、全てのゲート線 (G ₁ - G _n) に対して順次にゲートオン電圧 (V o n) を印加し、全ての画素 (P X) にデータ信号を印加して 1 フレームの映像を表示する。

10

【 0 0 5 1 】

1 フレームが終わると、次のフレームが始まって各画素 (P X) に印加されるデータ信号の極性が直前のフレームでの極性と反対になるようにデータ駆動部 5 0 0 に印加される反転信号 (R V S) の状態が制御される (「 フレーム反転 」) 。このとき、 1 フレームの中でも反転信号 (R V S) の特性によって一つのデータ線を通して流れるデータ信号の極性が変わったり (例 : 行反転、点反転) 、一つの画素行に印加されるデータ信号の極性も互いに異なってもよい (例 : 列反転、点反転) 。

【 0 0 5 2 】

以上で本発明の望ましい実施形態について詳細に説明したが、本発明の権利範囲はこれに限定されることなく、特許請求の範囲で定義している本発明の基本概念を利用した当業者の多様な変形及び改良形態も本発明の権利範囲に属する。

20

【 図面の簡単な説明 】

【 0 0 5 3 】

【 図 1 】 本発明の実施形態 1 による液晶表示装置のブロック図である。

【 図 2 】 本発明の実施形態 1 による液晶表示装置の一つの画素に対する等価回路図である。

【 図 3 】 本発明の実施形態 1 による液晶表示装置の概略図である。

【 図 4 】 図 3 に示した液晶表示装置の一部を拡大して示した拡大図である。

【 図 5 】 本発明の実施形態 1 による液晶表示装置のクロック信号とデータの波形を示した図である。

30

【 符号の説明 】

【 0 0 5 4 】

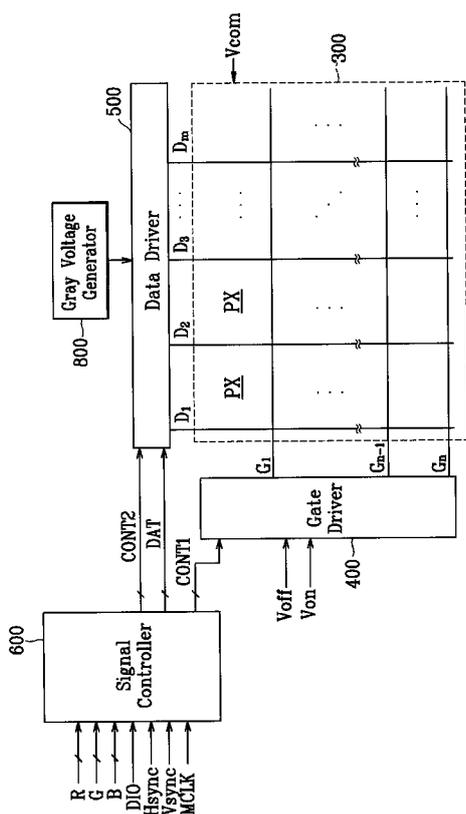
3	液晶層
1 0 0	下部表示板
1 9 1	画素電極
2 0 0	上部表示板
2 3 0	色フィルター
2 7 0	共通電極
3 0 0	液晶表示板組立体
4 0 0	ゲート駆動部
5 0 0	データ駆動部
5 4 0	データ駆動集積回路
6 0 0	信号制御部
8 0 0	階調電圧生成部
D I O	デジタル入出力信号
R、G、B	入力映像データ
M C L K	メインクロック
H s y n c	水平同期信号
C L K 1 - C L K 6	クロック信号
V s y n c	垂直同期信号

40

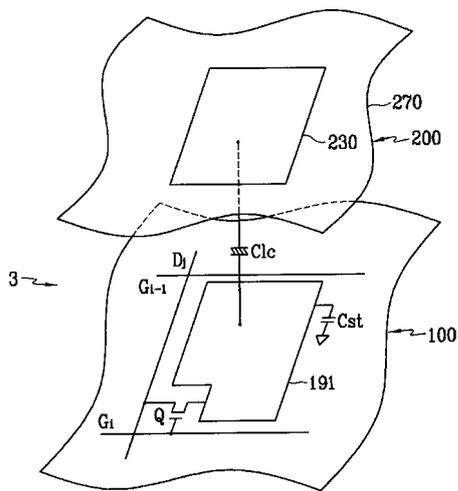
50

- CONT 1 ゲート制御信号
- CONT 2 データ制御信号
- DAT、DAT 1-DAT 6 デジタル映像信号
- Clc 液晶キャパシタ
- Cst 蓄積キャパシタ
- Q スイッチング素子

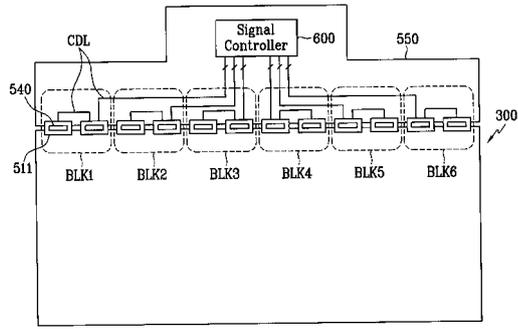
【図1】



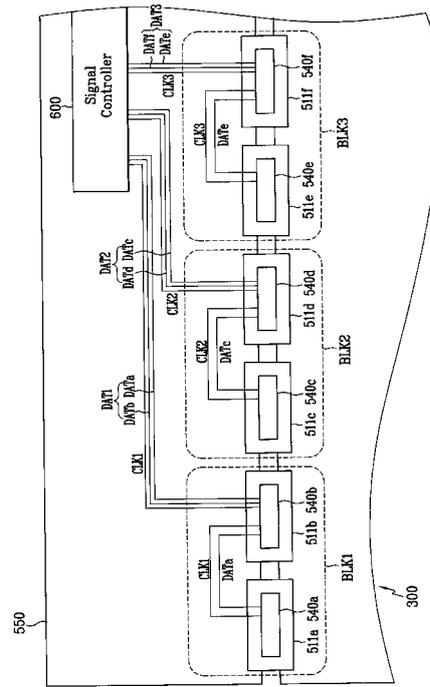
【図2】



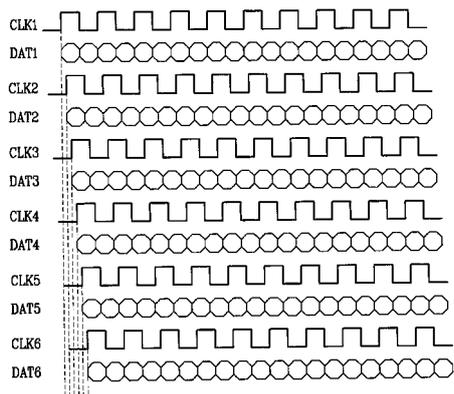
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

(51) Int.Cl.

F I

テーマコード(参考)

G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/20	6 2 3 D
G 0 9 G	3/20	6 2 3 V
G 0 9 G	3/20	6 1 1 C
G 0 9 G	3/20	6 1 1 J
G 0 9 G	3/20	6 4 1 C
G 0 2 F	1/133	5 0 5

Fターム(参考) 5C006 AA16 AA22 AC27 AF43 AF51 AF72 AF83 BB16 BC02 BC03
BC12 BC24 BF43 FA16 FA32 FA37 GA03
5C080 AA10 BB06 CC03 DD12 DD25 EE29 FF11 FF13 JJ02 JJ04
JJ06