

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2019年10月3日(03.10.2019)



(10) 国際公開番号

**WO 2019/188116 A1**

(51) 国際特許分類:

*H05B 33/10* (2006.01) *H01L 51/50* (2006.01)  
*G09F 9/00* (2006.01) *H05B 33/02* (2006.01)  
*G09F 9/30* (2006.01) *H05B 33/04* (2006.01)  
*H01L 27/32* (2006.01)

区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内Tokyo (JP).

(21) 国際出願番号: PCT/JP2019/009309

(22) 国際出願日: 2019年3月8日(08.03.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:  
特願 2018-068912 2018年3月30日(30.03.2018) JP

(71) 出願人: 株式会社ジャパンディスプレイ (**JAPAN DISPLAY INC.**) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).

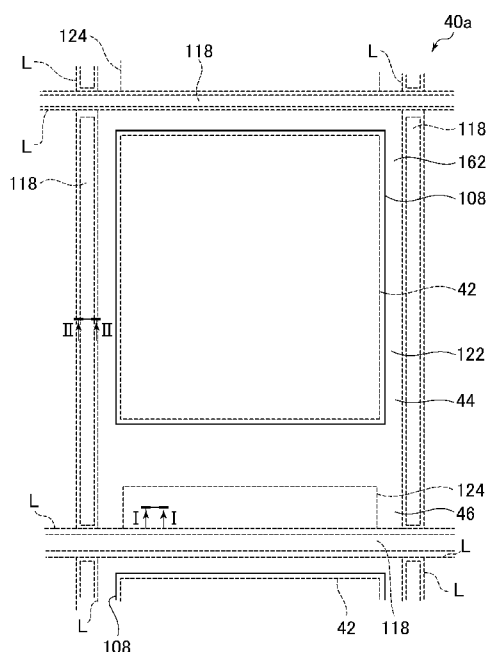
(72) 発明者: 炭田 祉朗(**SUMITA, Shiro**); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内Tokyo (JP). 大原 宏樹(**OHARA, Hiroki**); 〒1050003 東京都港

(74) 代理人: 特許業務法人はるか国際特許事務所 (**HARUKA PATENT & TRADEMARK ATTORNEYS**); 〒1020085 東京都千代田区六番町3六番町SKビル5階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(54) **Title:** ORGANIC EL DISPLAY DEVICE AND METHOD FOR PRODUCING ORGANIC EL DISPLAY DEVICE

(54) 発明の名称: 有機EL表示装置および有機EL表示装置の製造方法



(57) **Abstract:** The present invention minimizes defects resulting from etching in a method for producing an organic EL display device. This method for producing an organic EL display device includes the following in this order: an inorganic insulating material film is formed so as to cover a substrate on which a display area provided with a plurality of pixels and a component mounting area on which components are mounted are positioned, said substrate being provided with a non-energized metal layer and wiring arranged from the display area to the component mounting area; a protective layer is formed on the inorganic insulating material film positioned on the display area; and the inorganic insulating material film in an area not covered by the protective layer is removed by dry etching and part of the wiring is exposed. When exposing the wiring, at least part of the metal layer is also exposed.



(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

---

(57) 要約: 有機EL表示装置の製造方法において、エッチングによる不具合を抑制する。有機EL表示装置の製造方法であって、複数の画素を備える表示領域と部品が実装される部品実装領域とが位置し、前記表示領域から前記部品実装領域にわたって配置される配線と通電されない金属層とが設けられた基材を覆うように無機絶縁材料膜を形成すること、前記表示領域に位置する無機絶縁材料膜上に保護層を形成すること、前記保護層で覆われていない領域の無機絶縁材料膜をドライエッチングにより除去して前記配線の一部を露出させること、をこの順で含み、前記配線を露出させる際に、前記金属層の少なくとも一部も露出させる。



## 明 細 書

発明の名称：

有機ＥＬ表示装置および有機ＥＬ表示装置の製造方法

### 技術分野

[0001] 本発明は、有機ＥＬ表示装置および有機ＥＬ表示装置の製造方法に関する。

### 背景技術

[0002] 近年、有機発光ダイオード（ＯＬＥＤ：Organic Light Emitting Diode）と呼ばれる自発光体を用いた画像表示装置（以下、「有機ＥＬ（Electro-luminescent）表示装置」という。）が実用化されている。有機ＥＬ表示装置は、例えば、液晶表示装置と比較して、自発光体を用いているため、視認性、応答速度の点で優れているだけでなく、バックライトのような照明装置を要しないため、薄型化が可能となっている。

[0003] 有機ＥＬ表示装置は、基材上に薄膜トランジスタ（ＴＦＴ）や有機発光ダイオード（ＯＬＥＤ）などが形成された表示パネルを備える。このような有機ＥＬ表示装置において、発光素子を水分等から保護するため、発光素子含む表示領域を封止する方法が採用されている。封止方法としては、例えば、下記特許文献１に開示されるように、無機材料膜と樹脂材料層とを組み合わせる方法が用いられている。

### 先行技術文献

#### 特許文献

[0004] 特許文献１：特開２０１５－１７６７１７号公報

### 発明の概要

#### 発明が解決しようとする課題

[0005] 上記無機材料膜は、通常、化学気相成長（ＣＶＤ）法等により成膜される。製造工程において、一旦、広範囲に無機材料膜を成膜してから、所定の領域に形成された無機材料膜をエッチングにより除去することがある。しかし



、エッチングにより、無機材料膜の下側に隣接する層まで消失する場合がある。

[0006] 本発明は、上記に鑑み、エッチングによる不具合が抑制された有機ＥＬ表示装置の提供を目的とする。

### 課題を解決するための手段

[0007] 本発明の１つの局面によれば、表示装置の製造方法が提供される。本発明に係る表示装置の製造方法は、複数の画素を備える表示領域と部品が実装される部品実装領域とが位置し、前記表示領域から前記部品実装領域にわたって配置される配線と通電されない金属層とが設けられた基材を覆うように無機絶縁材料膜を形成すること、前記表示領域に位置する無機絶縁材料膜上に保護層を形成すること、前記保護層で覆われていない領域の無機絶縁材料膜をドライエッチングにより除去して前記配線の一部を露出させること、をこの順で含み、前記配線を露出させる際に、前記金属層の少なくとも一部も露出させる。

[0008] 本発明の別の局面によれば、表示装置が提供される。本発明に係る表示装置は、複数の画素を備える表示領域と、部品が実装される部品実装領域とを有する基材と、前記基材の前記表示領域を覆い、無機絶縁材料で形成された封止膜と、前記基材の前記表示領域から前記部品実装領域にわたって配置される配線と、前記基材に形成され、通電されない金属層と、を有し、前記配線および前記金属層は、それぞれ、前記封止膜に覆われていない部分を有している。

### 図面の簡単な説明

[0009] [図1]本発明の１つの実施形態に係る有機ＥＬ表示装置の概略の構成を示す模式図である。

[図2]図１に示す有機ＥＬ表示装置の表示パネルの一例を示す模式的な平面図である。

[図3]図２のIII－III断面の一例を示す図である。

[図4A]本発明の１つの実施形態における有機ＥＬ表示装置の製造方法につい



て説明するための図である。

[図4B]図4 AのI-I断面の一例を示す図である。

[図4C]図4 AのII-II断面の一例を示す図である。

[図5A]図4 に続く図である。

[図5B]図5 AのI-I断面の一例を示す図である。

[図5C]図5 AのII-II断面の一例を示す図である。

[図6A]金属層を設けない場合のプラズマ発光強度の変化（E P D波形）を示すグラフである。

[図6B]金属層を設けた場合のプラズマ発光強度の変化（E P D波形）を示すグラフである。

[図7]図1 に示す有機E L表示装置の表示パネルの変形例を示す模式的な平面図である。

[図8A]図7 の破線で囲んだ領域Aの一例の拡大平面図である。

[図8B]図7 の破線で囲んだ領域Aの別の例の拡大平面図である。

### 発明を実施するための形態

[0010] 以下、本発明の実施形態について、図面を参照しつつ説明する。なお、開示はあくまで一例に過ぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は、説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に評される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して詳細な説明を適宜省略することがある。

[0011] さらに、本発明の詳細な説明において、ある構成物と他の構成物の位置関係を規定する際、「上に」「下に」とは、ある構成物の直上あるいは直下に位置する場合のみでなく、特に断りの無い限りは、間にさらに他の構成物を介在する場合を含むものとする。

[0012] 図1 は、本発明の1つの実施形態に係る表示装置の概略の構成を、有機E



Ｌ表示装置を例にして示す模式図である。有機ＥＬ表示装置２は、画像を表示する画素アレイ部４と、画素アレイ部４を駆動する駆動部とを備える。有機ＥＬ表示装置２は、基材として樹脂フィルムを用いたフレキシブルディスプレイであり、この樹脂フィルムで構成された基材の上に薄膜トランジスタ（ＴＦＴ）や有機発光ダイオード（ＯＬＥＤ）などの積層構造が形成される。なお、図１に示した概略図は一例であって、本実施形態はこれに限定されるものではない。

- [0013] 画素アレイ部４には、画素に対応してＯＬＥＤ６および画素回路８がマトリクス状に配置される。画素回路８は複数のＴＦＴ１０、１２やキャパシタ１４で構成される。
- [0014] 上記駆動部は、走査線駆動回路２０、映像線駆動回路２２、駆動電源回路２４および制御装置２６を含み、画素回路８を駆動しＯＬＥＤ６の発光を制御する。
- [0015] 走査線駆動回路２０は、画素の水平方向の並び（画素行）ごとに設けられた走査信号線２８に接続されている。走査線駆動回路２０は、制御装置２６から入力されるタイミング信号に応じて走査信号線２８を順番に選択し、選択した走査信号線２８に、点灯ＴＦＴ１０をオンする電圧を印加する。
- [0016] 映像線駆動回路２２は、画素の垂直方向の並び（画素列）ごとに設けられた映像信号線３０に接続されている。映像線駆動回路２２は、制御装置２６から映像信号を入力され、走査線駆動回路２０による走査信号線２８の選択に合わせて、選択された画素行の映像信号に応じた電圧を各映像信号線３０に出力する。当該電圧は、選択された画素行にて点灯ＴＦＴ１０を介してキャパシタ１４に書き込まれる。駆動ＴＦＴ１２は、書き込まれた電圧に応じた電流をＯＬＥＤ６に供給し、これにより、選択された走査信号線２８に対応する画素のＯＬＥＤ６が発光する。
- [0017] 駆動電源回路２４は、画素列ごとに設けられた駆動電源線３２に接続され、駆動電源線３２および選択された画素行の駆動ＴＦＴ１２を介してＯＬＥＤ６に電流を供給する。



- [0018] ここで、OLED 6の下部電極は、駆動TFT 12に接続される。一方、各OLED 6の上部電極は、全画素のOLED 6に共通の電極で構成される。下部電極を陽極（アノード）として構成する場合は、高電位が入力され、上部電極は陰極（カソード）となって低電位が入力される。下部電極を陰極（カソード）として構成する場合は、低電位が入力され、上部電極は陽極（アノード）となって高電位が入力される。
- [0019] 図2は、図1に示す有機EL表示装置の表示パネルの一例を示す模式的な平面図である。表示パネル40の表示領域42に、図1に示した画素アレイ部4が設けられ、上述したように画素アレイ部4にはOLED 6が配列される。上述したようにOLED 6を構成する上部電極は、各画素に共通に形成され、表示領域42全体を覆う。
- [0020] 矩形である表示パネル40の一辺には、部品実装領域46が設けられ、表示領域42につながる配線が配置される。部品実装領域46には、駆動部を構成するドライバIC 48が搭載されたり、フレキシブルプリント基板（FPC）50が接続されたりする。FPC 50は、制御装置26やその他の回路20、22、24等に接続されたり、その上にICを搭載されたりする。
- [0021] 図3は、図2のIII-III断面の一例を示す図である。図3では、断面構造を見易くするため、一部の層のハッチングを省略している。
- [0022] 表示パネル40は、例えば、可撓性を有する基材70の上に、TFT 72などが形成された回路層74、OLED 6およびOLED 6を封止する封止層106などが積層された構造を有する。可撓性を有する基材70は、例えば、ポリイミド系樹脂などの樹脂を含む樹脂膜で構成される。基材70の厚みは、例えば、 $10\mu\text{m}$ ～ $20\mu\text{m}$ である。本実施形態においては、画素アレイ部4はトップエミッション型であり、OLED 6で生じた光は、基材70側とは反対側（図3において上向き）に出射される。なお、有機EL表示装置2におけるカラー化方式をカラーフィルタ方式とする場合には、例えば、表示パネル40において封止層106の基材70側とは反対側（上側）に、または、対向基板側にカラーフィルタが配置される。このカラーフィルタ



に、O L E D 6 にて生成した白色光を通すことで、例えば、赤（R）、緑（G）、青（B）の光を作る。

[0023] 表示領域 4 2 の回路層 7 4 には、上述した画素回路 8、走査信号線 2 8、映像信号線 3 0、駆動電源線 3 2 などが形成される。駆動部の少なくとも一部分は、基材 7 0 上に回路層 7 4 として表示領域 4 2 に隣接する領域に形成することができる。駆動部を構成するドライバ I C 4 8 や F P C 5 0 の端子は、部品実装領域 4 6 にて、回路層 7 4 の配線 1 1 6 に、電氣的に接続される。

[0024] 図 3 に示すように、基材 7 0 上には、無機絶縁材料で形成された下地層 8 0 が配置されている。無機絶縁材料としては、例えば、窒化シリコン（S i N<sub>y</sub>）、酸化シリコン（S i O<sub>x</sub>）およびこれらの複合体が用いられる。

[0025] 表示領域 4 2 においては、下地層 8 0 を介して、基材 7 0 上には、トップゲート型の T F T 7 2 のチャネル部およびソース・ドレイン部となる半導体領域 8 2 が形成されている。半導体領域 8 2 は、例えば、ポリシリコン（p - S i）で形成される。半導体領域 8 2 は、例えば、基材 7 0 上に半導体層（p - S i 膜）を設け、この半導体層をパターニングし、回路層 7 4 で用いる箇所を選択的に残すことにより形成される。

[0026] T F T 7 2 のチャネル部の上には、ゲート絶縁膜 8 4 を介してゲート電極 8 6 が配置されている。ゲート絶縁膜 8 4 は、代表的には、T E O S で形成される。ゲート電極 8 6 は、例えば、スパッタリング等で形成した金属膜をパターニングして形成される。ゲート電極 8 6 上には、ゲート電極 8 6 を覆うように層間絶縁層 8 8 が配置されている。層間絶縁層 8 8 は、例えば、上記無機絶縁材料で形成される。T F T 7 2 のソース・ドレイン部となる半導体領域 8 2（p - S i）には、イオン注入により不純物が導入され、さらにそれらに電氣的に接続されたソース電極 9 0 a およびドレイン電極 9 0 b が形成され、T F T 7 2 が構成される。

[0027] T F T 7 2 上には、層間絶縁膜 9 2 が配置されている。層間絶縁膜 9 2 の表面には、配線 9 4 が配置される。配線 9 4 は、例えば、スパッタリング等



で形成した金属膜をパターニングすることにより形成される。配線 94 を形成する金属膜と、ゲート電極 86、ソース電極 90a およびドレイン電極 90b の形成に用いた金属膜とで、例えば、配線 116 および図 1 に示した走査信号線 28、映像信号線 30、駆動電源線 32 を多層配線構造で形成することができる。この上に、平坦化膜 96 およびパッシベーション膜 98 が形成され、表示領域 42 において、パッシベーション膜 98 上に OLED 6 が形成されている。平坦化膜 96 は、例えば、樹脂材料等の有機絶縁材料で形成される。パッシベーション膜 98 は、例えば、 $\text{SiN}_y$  等の無機絶縁材料で形成される。

[0028] OLED 6 は、下部電極 100、有機材料層 102 および上部電極 104 を含む。有機材料層 102 は、具体的には、正孔輸送層、発光層、電子輸送層等を含む。OLED 6 は、代表的には、下部電極 100、有機材料層 102 および上部電極 104 を基材 70 側からこの順に積層して形成される。本実施形態では、下部電極 100 が OLED 6 の陽極（アノード）であり、上部電極 104 が陰極（カソード）である。

[0029] 図 3 に示す TFT 72 が、 $n$ チャネルを有した駆動 TFT 12 であるとする、下部電極 100 は、TFT 72 のソース電極 90a に接続される。具体的には、上述した平坦化膜 96 の形成後、下部電極 100 を TFT 72 に接続するためのコンタクトホール 110 が形成され、例えば、平坦化膜 96 表面およびコンタクトホール 110 内に形成した導電体部をパターニングすることにより、TFT 72 に接続された下部電極 100 が画素ごとに形成される。下部電極 100 は、例えば、ITO (Indium Tin Oxide)、IZO (Indium Zinc Oxide) 等の透過性導電材料、Ag、Al 等の金属で形成される。

[0030] 上記構造上には、画素を分離するリブ 112 が配置されている。例えば、下部電極 100 の形成後、画素境界にリブ 112 を形成し、リブ 112 で囲まれた画素の有効領域（下部電極 100 の露出する領域）に、有機材料層 102 および上部電極 104 が積層される。リブ 112 は、樹脂材料等の有機



絶縁材料で形成される。上部電極 104 は、例えば、ITO、IZO等の透過性導電材料やMgとAgの極薄合金で構成される。

[0031] 上部電極 104 上には、表示領域 42 全体を覆うように封止層 106 が配置されている。封止層 106 は、第1封止膜 161、封止平坦化膜 160 および第2封止膜 162 をこの順で含む積層構造を有している。第1封止膜 161 および第2封止膜 162 は、無機材料（例えば、上記無機絶縁材料）で形成される。具体的には、化学気相成長（CVD）法によりSiN<sub>y</sub>膜を成膜することにより形成される。封止平坦化膜 160 は、有機材料（例えば、アクリル系樹脂等の樹脂材料）で形成される。具体的には、インクジェット方式による樹脂組成物の塗布により形成される。封止層 106 の周縁には封止平坦化膜 160 は形成されておらず、表示領域 42 を囲む額縁領域 44 において、第1封止膜 161 と第2封止膜 162 とが接している。封止平坦化膜 160 はその上面および端部が第2封止膜で覆われている。一方、部品実装領域 46 には、部品が接続されるため、封止層 106 は配置されていない。

[0032] 封止層 106 上には、表示領域 42 全体を覆うように保護層 108 が配置されている。保護層 108 は、例えば、有機材料（例えば、アクリル系樹脂等の樹脂材料）で形成される。具体的には、感光性樹脂組成物を用いたパターン形成、インクジェット方式による樹脂組成物の塗布により形成する。表示領域 42 を囲む額縁領域 44 において、封止層 106 の端部（第1封止膜 161 および第2封止膜 162 の端部）は、保護層 108 の外縁の位置で切断されている。具体的には、平面視で、保護層 108 の端部と第1封止膜 161 および第2封止膜 162 の端部とが揃っている。保護層 108 は、例えば、表示パネル 40 の製造工程において、成膜された無機絶縁材料膜（第1封止膜 161 および第2封止膜 162）の所定の領域（配線 116 上の所定の領域）をエッチングにより除去する際のマスクとして用いられる。本実施形態では、保護層 108 は、除去せずにそのまま製品（表示パネル 40）に残っているが、エッチング後に、保護層 108 を除去してもよい。

[0033] 図示しないが、例えば、表示パネル 40 の表面の機械的な強度を確保する



ため、保護層１０８上には接着層を介して表面フィルムが配置される。一方、部品実装領域４６には、部品が接続されるため、通常、表面フィルムは配置されない。なお、表面フィルムを上記エッチングの際のマスクとして用いてもよい。

[0034] 表示パネル４０は、図３に示すように、基材７０を平面状に保って製造され得るが、例えば、有機ＥＬ表示装置２の筐体に格納される際には、表示領域４２の外側に曲げ領域１２０を設けて、部品実装領域４６を表示領域４２の裏側に配置させる。具体的には、部品実装領域４６と表示領域４２との間で表示パネル４０を湾曲させて、部品を表示領域４２の裏側に折り返した状態とする。

[0035] 曲げ領域１２０においては、無機絶縁材料で形成される層（例えば、下地層８０、層間絶縁層８８、層間絶縁膜９２、パッシベーション膜９８）の少なくとも一部を、省略または薄膜化することが好ましい。無機絶縁材料で形成される層は、曲げにより破損しやすい傾向にあるからである。図示例では、曲げ領域１２０において、下地層８０上に配線１１６が配置され、配線１１６は樹脂層７６で覆われている。

[0036] 図４および図５は、本発明の１つの実施形態における有機ＥＬ表示装置の製造方法について説明するための図であり、図５は図４に続く図である。

[0037] 図４Ａは封止層１０６（封止膜１６１，１６２）をエッチングする前で、切断される前の状態（表示パネル中間体）の一部を示す平面図であり、図４Ｂは図４ＡのⅠ－Ⅰ断面の一例を示す図であり、図４Ｃは図４ＡのⅡ－Ⅱ断面の一例を示す図である。具体的には、図４に示す破線Ｌに沿って表示パネル中間体４０ａはカット（切断）され、部品が実装され、図２に示す表示パネル４０が得られる。具体的には、カット（切断）により、個々の表示パネル４０（個片）に分割される。

[0038] 表示パネル中間体４０ａの表面全体は封止膜１６１，１６２で覆われ、封止膜１６１，１６２上に保護層１０８が配置されている。保護層１０８は、表示領域４２およびその周辺領域を覆うように配置され、封止膜１６１，１



62の保護層108と重ならない部分（周辺部122）の除去に利用される。部品実装領域46には引出電極領域124が形成されている。図4Bに示すように、引出電極領域124では、下地層80上に配置された配線116が、封止膜161に直接覆われて封止膜161と接している。図示例では、樹脂層76で、配線116の周縁が上面から側面にかけて覆われており、封止膜161、162からエッジが露出するのを防止している。

[0039] 配線（引出電極）116は、単層体であってもよいし、複数の層を含む積層体であってもよいが、図4Bに示す例では、複数の層を含む積層構造を有している。具体的には、電極層116bと、電極層116bの両側（厚み方向）に配置された表面保護層116a、116cとを有している。表面保護層116a、116cは、例えば、電極層116bの腐食を防止する役割を担う。電極層116bの厚みは、例えば、200nm～800nmである。表面保護層116a、116cの厚みは、例えば、10nm～100nmである。電極層116bは、例えば、Al等の金属で形成される。表面保護層116a、116cは、例えば、Ti、Mo等の金属で形成される。配線116の具体例としては、Ti/Al/Tiの積層体、Mo/Al/Moの積層体が挙げられる。

[0040] 表示パネル中間体40aには、カットラインLに囲まれる領域（例えば、製品には残らず廃棄される領域）に、金属層118（通電されないダミー配線）が設けられている。金属層118は、引出電極領域124を囲むように配置されている。囲むように配置することにより、後述の配線116の消失を効果的に抑制し得る。同様の観点から、金属層118は、引出電極領域124近傍に配置されることが好ましい。金属層118は、下地層80上に配置され、その表面は封止膜161に直接覆われて封止膜161と接している。図示例では、樹脂層76で、金属層118の周縁が上面から側面にかけて覆われており、封止膜161、162からエッジが露出するのを防止している。

[0041] 金属層118は、任意の適切な金属を含み得る。また、金属層118は、



単層体であってもよいし、複数の層を含む積層体であってもよい。図4Cに示す例では、金属層118は、金属を含む単層体（例えば、配線（引出電極）116の表面保護層116cと同様の構成）とされている。別の実施形態では、製造効率の観点から（金属含有層を一括してパターン形成する場合が多いので）、金属層118は、図4Bに示す配線（引出電極）116と同様の構成とされる。

[0042] 図5Aは、封止膜161、162の周辺部122を除去した後の状態を示す平面図であり、図5Bは図5AのI-I断面の一例を示す図であり、図5Cは図5AのII-II断面の一例を示す図である。周辺部122の除去は、保護層108をマスクとして、エッチング（例えば、ドライエッチング）により行われ、2層の封止膜161、162は、図3に示すように、保護層108の外縁の位置で切断される。

[0043] 封止膜161、162の周辺部122の除去（端子出し）により、引出電極領域124において、配線116表面は露出し、金属層118表面も露出している。封止膜161、162の周辺部122に覆われた金属層118を設けることにより、図5Bに示すように、隣接する配線116を消失させることなく、封止膜161、162の周辺部122を良好に除去し得る。具体的には、エッチングにより無機絶縁材料膜である周辺部122の除去が進むと下層の配線116もエッチングされ始めるが、金属層118を存在させることにより、金属を含む層の面積が増えて、金属で形成される配線116の消失を遅らせる（エッチングレートを低くする）ことができる。その結果、周辺部122の除去を十分に行いながら、配線116の消失を抑制し得る。図示するように、配線116が電極層116bの表面を保護する表面保護層116cを有する場合は、厚みの薄い表面保護層116cが完全に消失することを防止することができる。エッチングの条件にもよるが、例えば、金属層118の面積／周辺部122の表面積（エッチング前）が1／50以上に設定することが好ましい。なお、エッチングレートは、エッチング対象物の存在領域が大きくなる程、単位面積当たりの反応種（イオン、ガス、ラジカル



等)が少なくなつて、エッチングによる生成物の除去が滞ることにより、下がり得ると考えられる。

[0044] 1つの実施形態においては、金属層118(例えば、金属層118の最表面層)に、配線116(配線116の最表面層116c)に含まれる金属が含まれる。具体例としては、配線(引出電極)116の表面保護層116cと同様の構成とされ、ダミー表面保護層とされる。このような構成によれば、配線116のエッチングの進行状況をモニターすることができる。例えば、エッチング時のガスのプラズマ発光スペクトルの強度変化を測定することによりモニターすることができる。図6Aに、金属層118を設けずにエッチングした場合のプラズマ発光強度の変化(EPD波形)を示すが、周辺部122(SiN<sub>y</sub>膜)に起因するプラズマ発光しか検知されず、配線116(Tiを含有する表面保護層)に起因するプラズマ発光は検知できない。これは、周辺部122に対して配線116(引出電極)の面積が小さ過ぎることが要因であると考えられる。一方、図4Aおよび図4Cに示すように、金属層(Ti含有層)118を設けてエッチングした場合のプラズマ発光強度の変化(EPD波形)は、図6Bに示すとおり、配線116および金属層118に起因すると考えられるプラズマ発光が検知される。例えば、図6BのタイミングTにおいてエッチングを終了させれば、周辺部122の除去を十分に行いながら、配線116の消失を十分に抑制し得る。なお、周辺部122の除去(エッチング)は、パネル面内のバラツキを考慮して、過剰に行うことが望まれる。

[0045] 図7は、図1に示す有機EL表示装置の表示パネルの変形例を示す模式的な平面図であり、図8Aは、図7の破線で囲んだ領域Aの一例の拡大平面図であり、図8Bは、図7の破線で囲んだ領域Aの別の例の拡大平面図である。本変形例では、金属層118(通電されないダミー配線)が切断により除去されずに、製品(表示パネル40)に残っている点が、上記実施形態と異なる。本変形例では、表示パネル40を曲げた際の曲げ(変形応力)に対応させ得るため、曲げ領域120において、金属層118は、屈曲形状を有し



ている。屈曲形状は、例えば、図 8 A に示すような波形形状や、図 8 B に示すような格子・メッシュ型などが採用される。なお、曲げ領域 1 2 0 において、配線 1 1 6 も屈曲形状を有し得る。

[0046] 本発明は、上記実施形態に限定されるものではなく、種々の変形が可能である。例えば、上記実施形態で示した構成と実質的に同一の構成、同一の作用効果を奏する構成または同一の目的を達成することができる構成で置き換えることができる。

[0047] 本発明の思想の範疇において、当業者であれば、各種の変更例および修正例に想到し得るものであり、それら変更例および修正例についても本発明の範囲に属するものと了解される。例えば、前述の各実施形態に対して、当業者が適宜、構成要素の追加、削除もしくは設計変更を行ったもの、または、工程の追加、省略もしくは条件変更を行ったものも、本発明の要旨を備えている限り、本発明の範囲に含まれる。



## 請求の範囲

- [請求項1] 複数の画素を備える表示領域と部品が実装される部品実装領域とが位置し、前記表示領域から前記部品実装領域にわたって配置される配線と通電されない金属層とが設けられた基材を覆うように無機絶縁材料膜を形成すること、
- 前記表示領域に位置する無機絶縁材料膜上に保護層を形成すること、
- 、
- 前記保護層で覆われていない領域の無機絶縁材料膜をドライエッチングにより除去して前記配線の一部を露出させること、をこの順で含み、
- 前記配線を露出させる際に、前記金属層の少なくとも一部も露出させる、
- 有機EL表示装置の製造方法。
- [請求項2] 前記エッチングによる前記無機絶縁材料膜の除去後、前記基材の前記金属層が設けられている領域を切断により除去すること、をさらに含む、請求項1に記載の製造方法。
- [請求項3] 前記金属層は前記配線に含まれる金属を含む、請求項1に記載の製造方法。
- [請求項4] 前記配線は、電極層と前記電極層を保護する表面保護層とを有し、前記金属層は前記表面保護層に含まれる金属を含む、請求項3に記載の製造方法。
- [請求項5] 前記表面保護層の厚みが10nm～100nmである、請求項4に記載の製造方法。
- [請求項6] 前記配線のエッチングの進行状況をモニターする、請求項3に記載の製造方法。
- [請求項7] 前記金属層は、前記配線を露出させる領域を囲むように設けられている、請求項1に記載の製造方法。
- [請求項8] 複数の画素を備える表示領域と、部品が実装される部品実装領域と



を有する基材と、

前記基材の前記表示領域を覆い、無機絶縁材料で形成された封止膜と、

前記基材の前記表示領域から前記部品実装領域にわたって配置された配線と、

前記基材に形成され、通電されない金属層と、を有し、

前記配線および前記金属層は、それぞれ、前記封止膜に覆われていない部分を有している、

有機EL表示装置。

[請求項9] 前記基材は可撓性を有し、前記表示領域と前記表示領域との間に曲げ領域を含み、

前記曲げ領域に位置する前記金属層は屈曲形状を有する、請求項8に記載の有機EL表示装置。

[請求項10] 前記金属層は前記配線に含まれる金属を含む、請求項8に記載の有機EL表示装置。

[請求項11] 前記配線は、電極層と前記電極層を保護する表面保護層とを有し、  
前記金属層は前記表面保護層に含まれる金属を含む、請求項10に記載の有機EL表示装置。

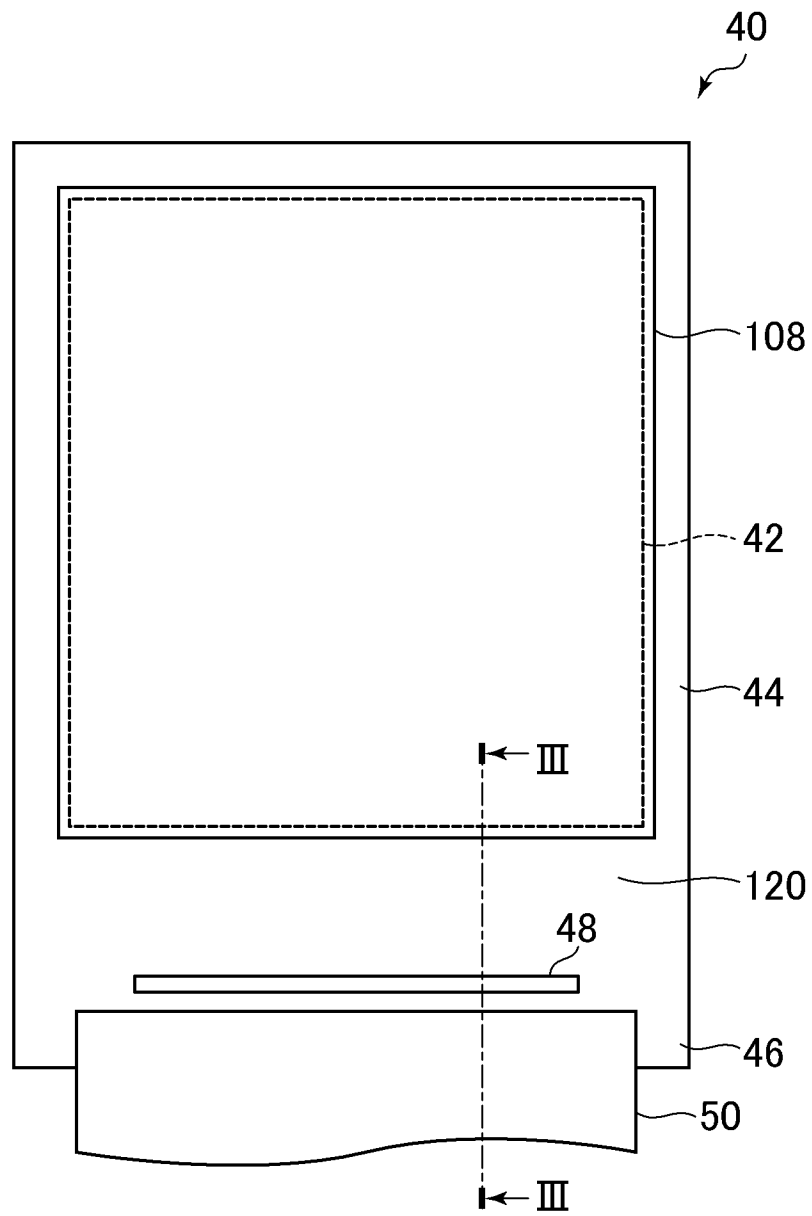
[請求項12] 前記表面保護層の厚みが10nm～100nmである、請求項11に記載の有機EL表示装置。



Figure 1 is a block diagram of a semiconductor device 2. The device 2 includes a control device 26, a row address decoder 20, a column address decoder 22, a row driver circuit 28, a column driver circuit 32, and a pixel array 4. The control device 26 is connected to the row address decoder 20 and the column address decoder 22. The row address decoder 20 is connected to the row driver circuit 28, which drives a row of pixels 4. The column address decoder 22 is connected to the column driver circuit 32, which drives a column of pixels 4. A detailed view of a pixel 4 shows a switching circuit 10 with a PMOS transistor 8 and an NMOS transistor 6, controlled by gate lines 12 and 14. The pixel 4 is connected to a data line 30 and a source line 32.

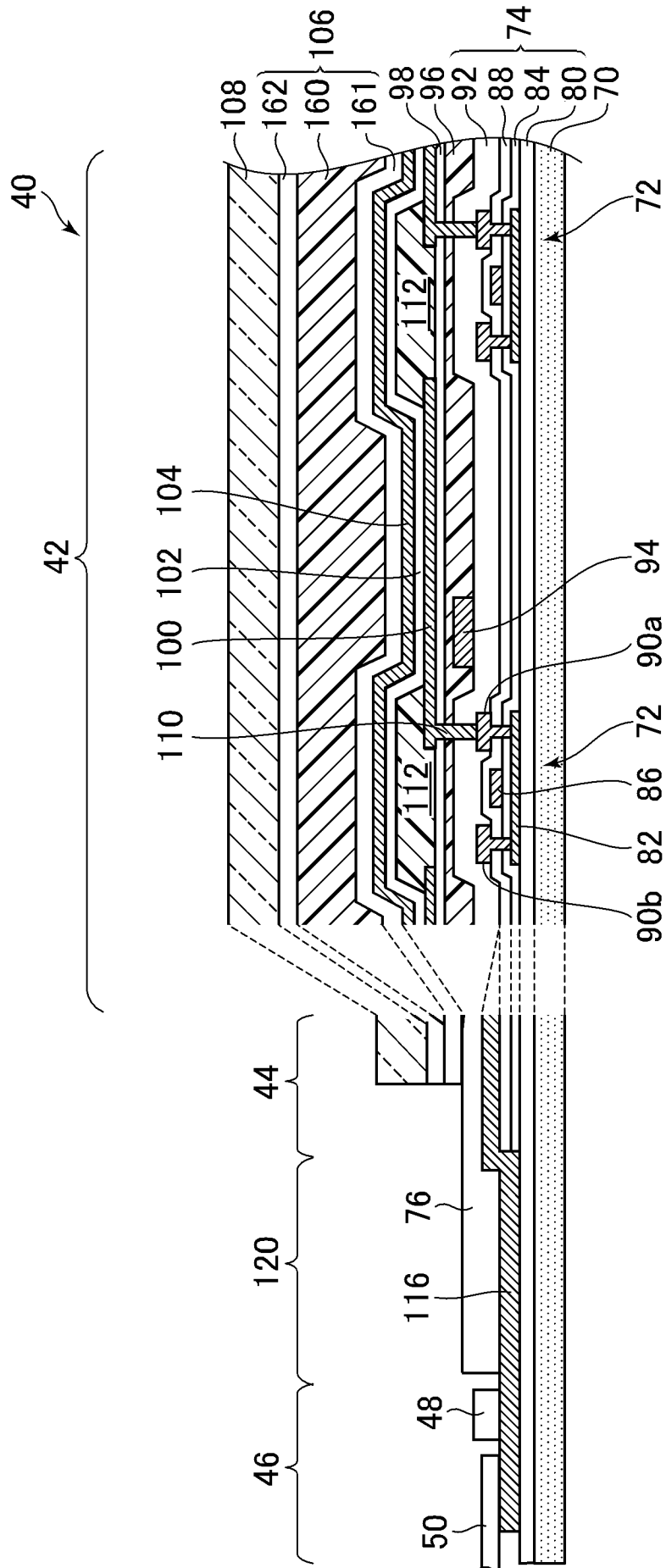


[図2]





[図3]

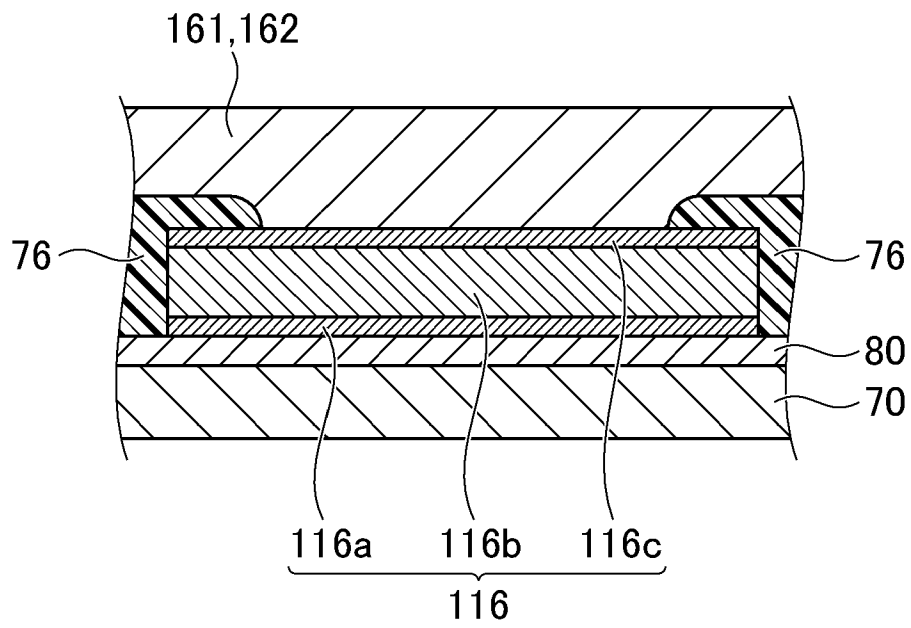




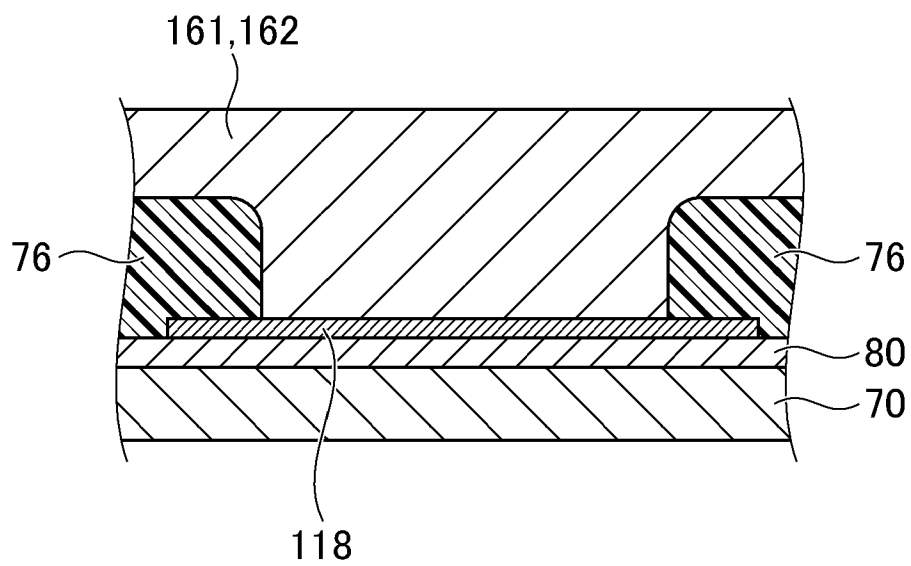




[図4B]

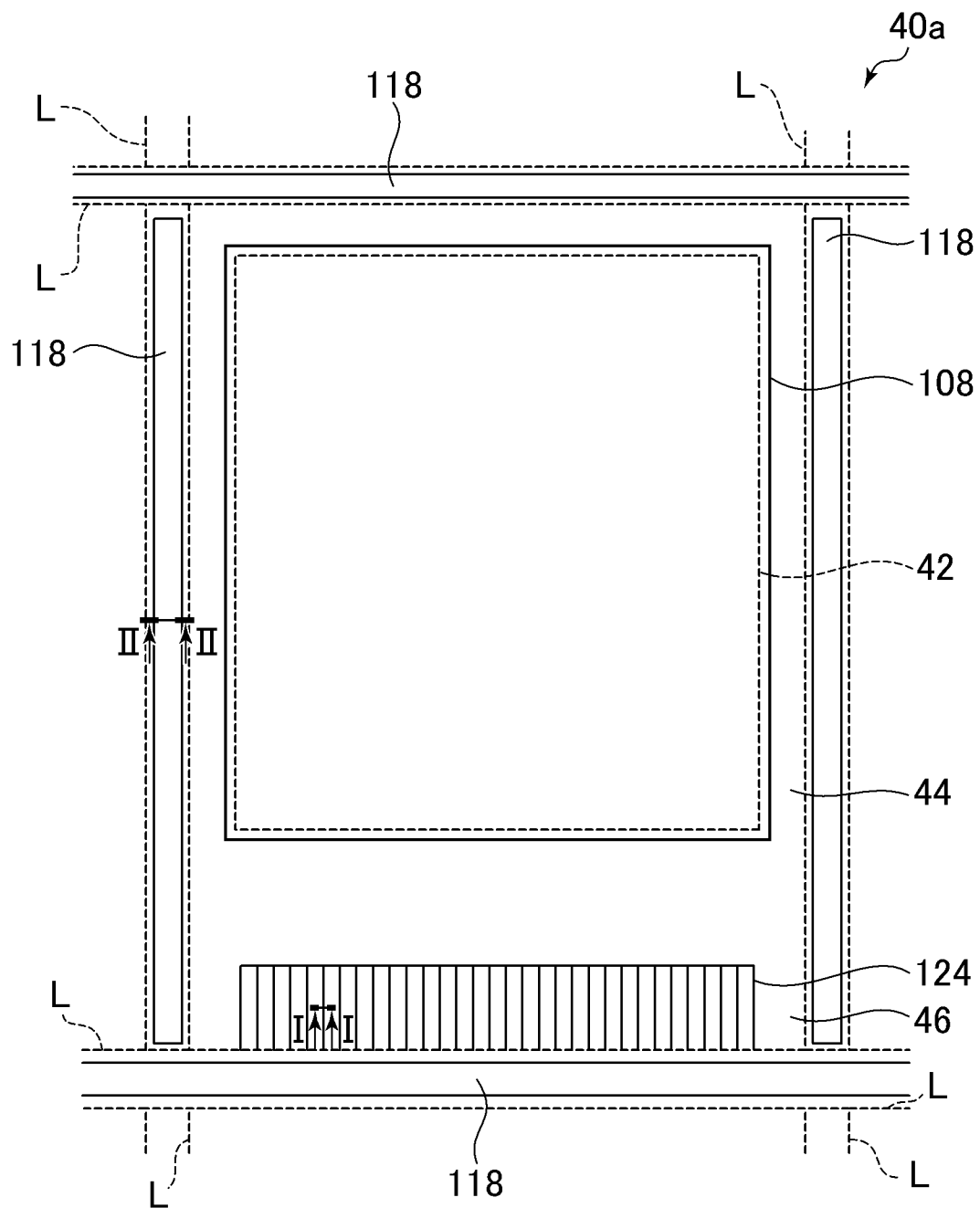


[図4C]



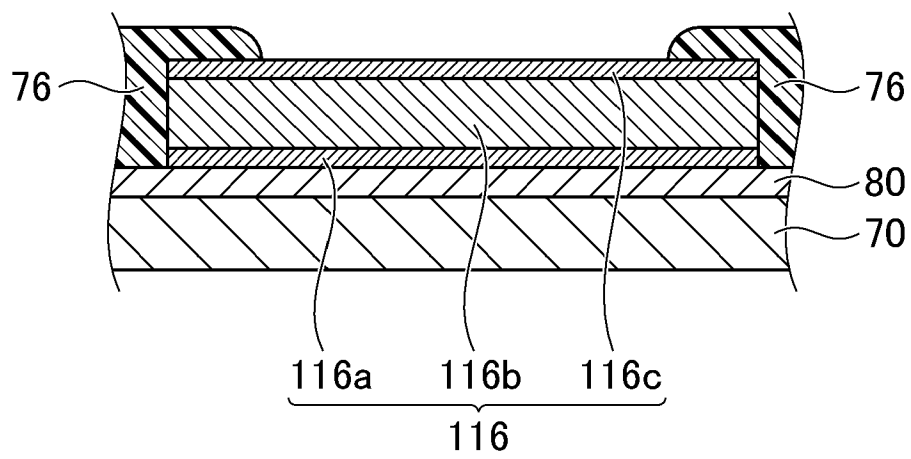


[図5A]

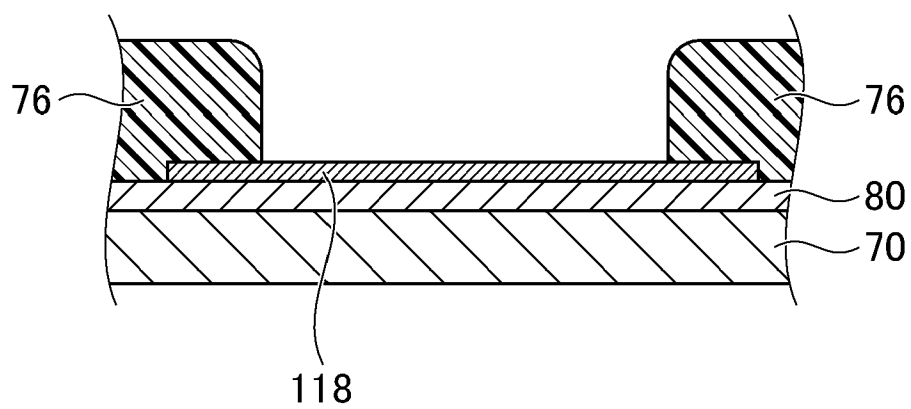




[図5B]

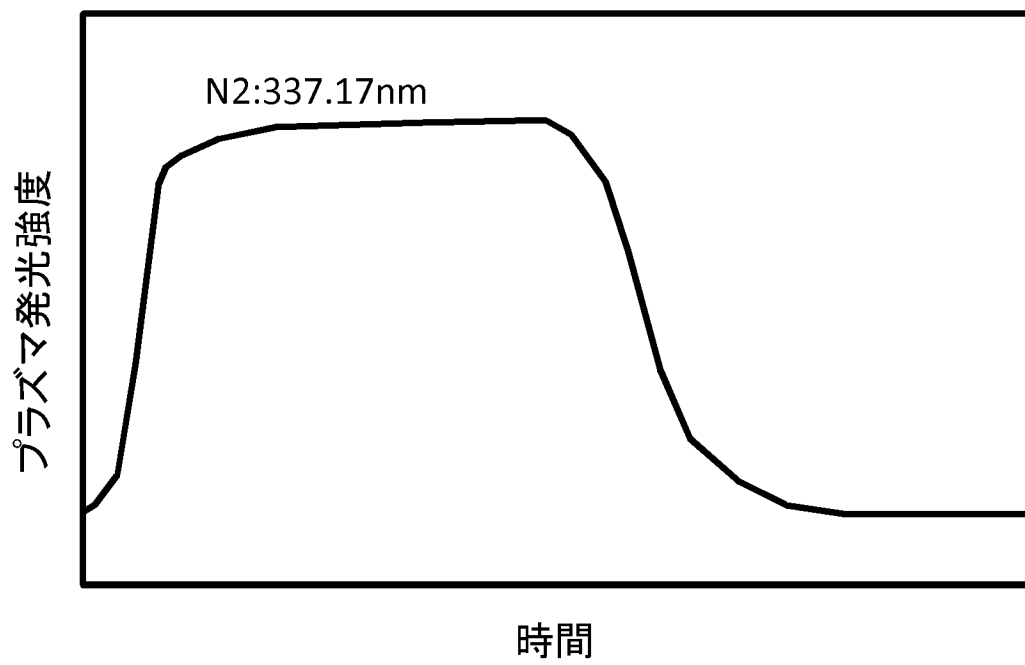


[図5C]



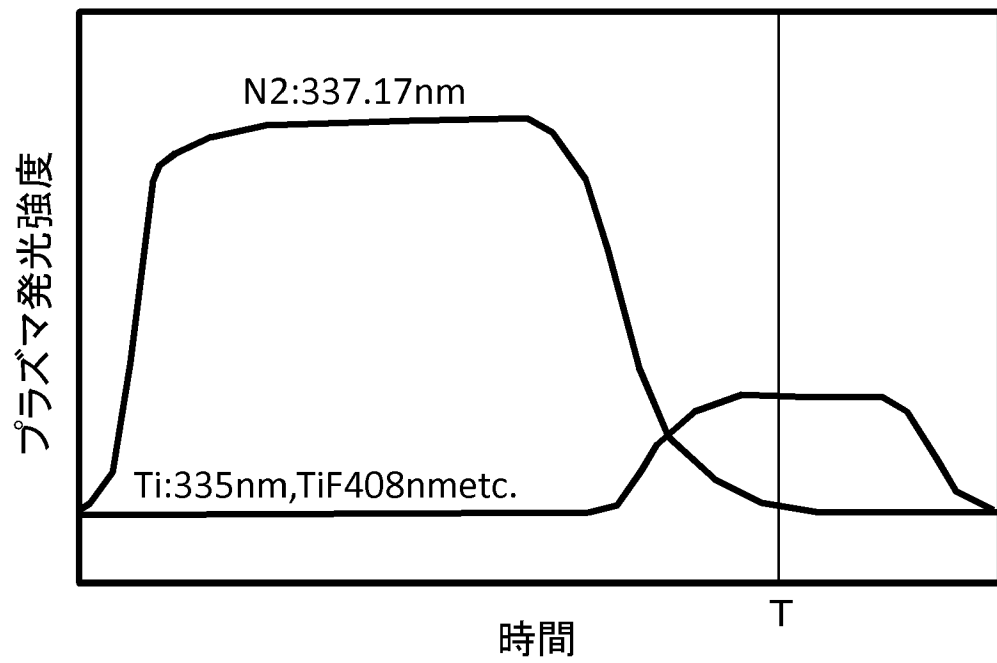


[図6A]



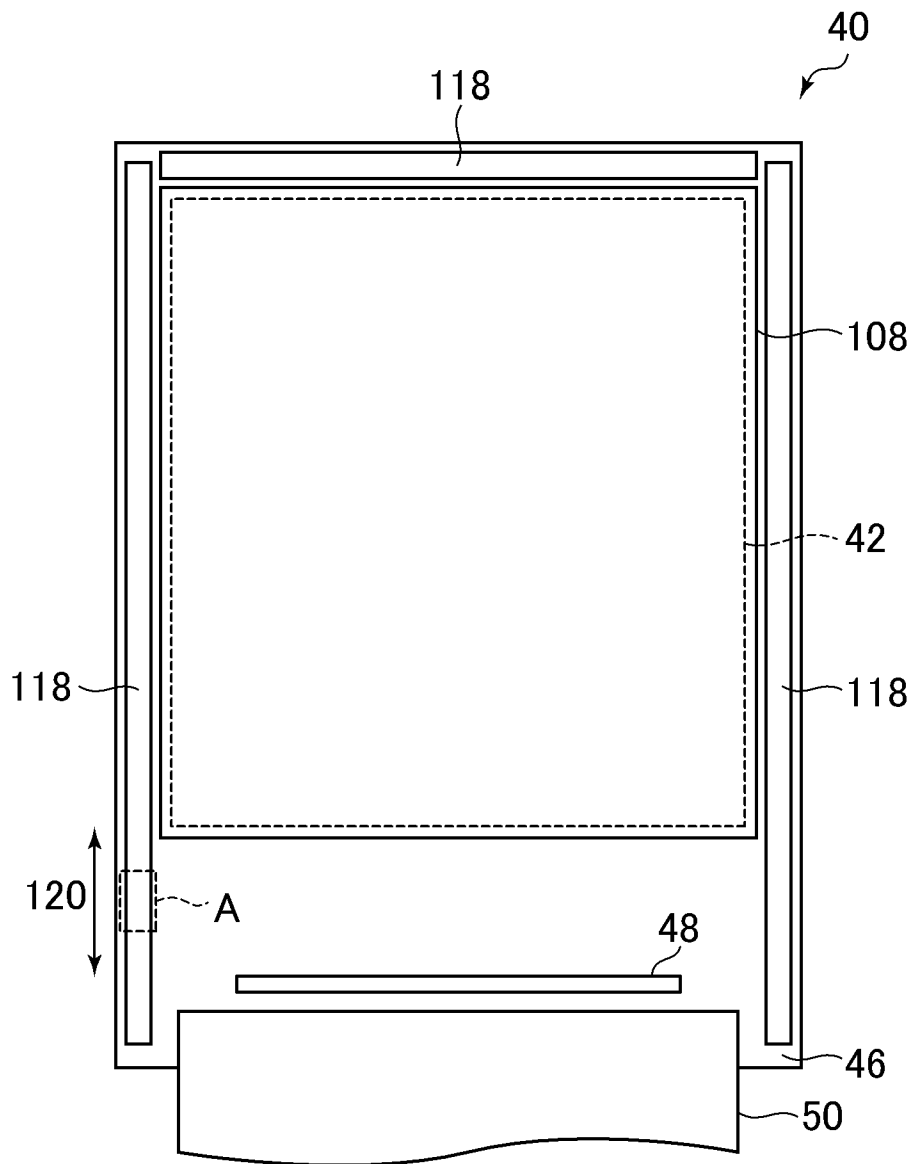


[図6B]



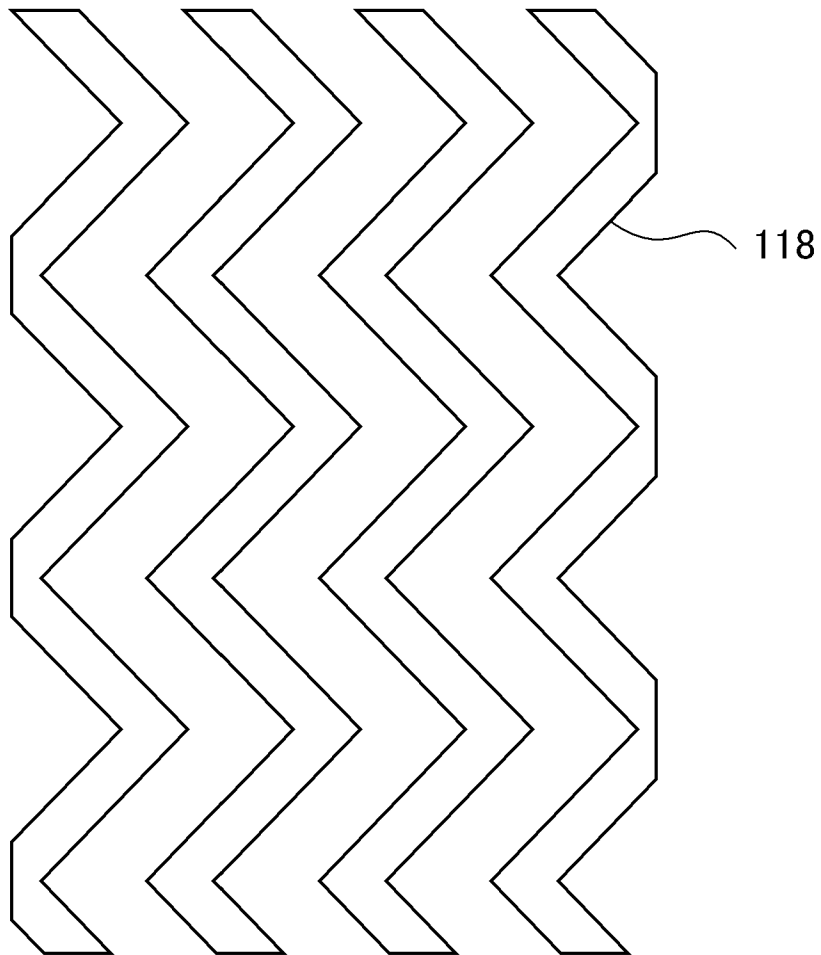


[図7]



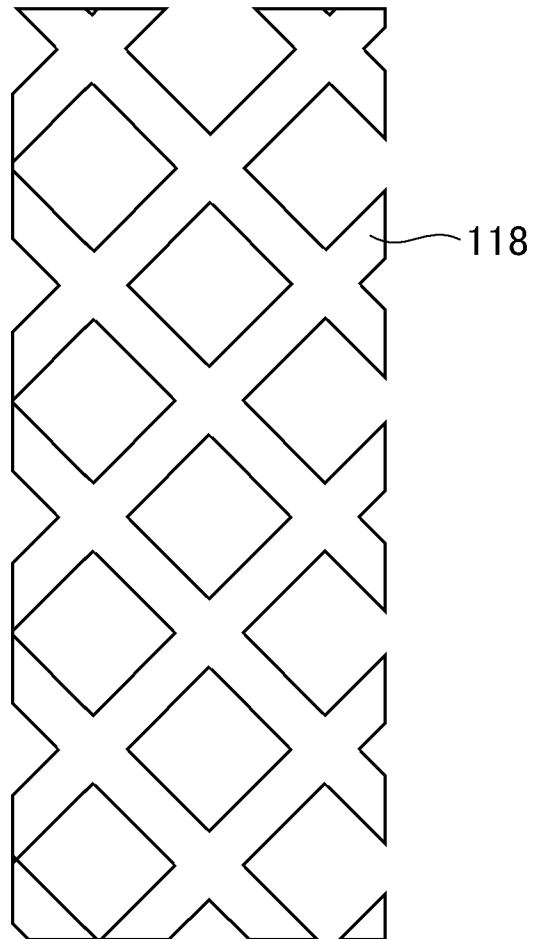


[図8A]





[図8B]





# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/009309

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H05B33/10 (2006.01) i, G09F9/00 (2006.01) i, G09F9/30 (2006.01) i, H01L27/32 (2006.01) i, H01L51/50 (2006.01) i, H05B33/02 (2006.01) i, H05B33/04 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H05B33/10, G09F9/00, G09F9/30, H01L27/32, H01L51/50, H05B33/02, H05B33/04

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2015-148795 A (PANASONIC CORPORATION) 20 August 2015, paragraphs [0023]-[0028], [0035], [0045]-[0056], [0072]-[0077], fig. 1, 2, 4A, 4B	8, 10
Y	& US 2015/0194626 A1, paragraphs [0048]-[0057], [0067], [0068], [0085]-[0105], [0129]-[0136], fig. 1, 2, 4A, 4B	1, 3-7, 9, 11-12
A		2
Y	US 2017/0352717 A1 (SAMSUNG DISPLAY CO., LTD.) 07 December 2017, paragraphs [0045], [0091]-[0094], fig. 1-4	9
	& KR 10-2017-0137259 A & CN 107464818 A & TW 201810645 A	

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 22.05.2019	Date of mailing of the international search report 04.06.2019
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer  Telephone No.



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/009309

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2017/0317299 A1 (SAMSUNG DISPLAY CO., LTD.) 02 November 2017, paragraphs [0088], [0090], [0091], fig. 1-6B & KR 10-2017-0124156 A	9
Y	JP 2016-224468 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 28 December 2016, paragraphs [0194], [0195] & US 2004/0080474 A1, paragraphs [0209], [0210] & JP 2003-223138 A	4-5, 11-12
Y	JP 2016-122193 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 07 July 2016, paragraphs [0166], [0167] & US 2003/0090481 A1, paragraphs [0324], [0325] & JP 2003-216110 A & EP 1310937 A1	4-5, 11-12
Y A	JP 2017-157313 A (JAPAN DISPLAY INC.) 07 September 2017, paragraphs [0012]-[0031], fig. 1-7 & US 2017/0250369 A1, paragraphs [0022]-[0041], fig. 1-7 & CN 107134540 A & KR 10-2017-0101802 A	1, 3-8, 10-12 2, 9
Y	JP 2004-355918 A (SONY CORPORATION) 16 December 2004, paragraphs [0023], [0030], [0061], fig. 9 & US 2005/0001963 A1, paragraphs [0047], [0054], [0085], fig. 9A, 9B & TW 200509747 A & CN 1575063 A & KR 10-2004-0103339 A	6
Y	JP 2010-123932 A (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 03 June 2010, paragraphs [0068]-[0075], fig. 1 & US 2010/0102315 A1, paragraphs [0098]-[0105], fig. 1A-1E & KR 10-2010-0045920 A & CN 101728278 A & TW 201034086 A	6
Y	JP 2005-209767 A (TOHOKU PIONEER CORPORATION) 04 August 2005, paragraphs [0002], [0003], [0015], fig. 1, 3 & KR 10-2005-0076689 A & CN 1645985 A & TW 200526094 A	1, 3-6, 8, 10-12
Y	JP 2000-031202 A (TOSHIBA ELECTRONIC ENG) 28 January 2000, paragraphs [0024], [0025], fig. 10-12 (Family: none)	1, 3-6, 8, 10-12



## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H05B33/10(2006.01)i, G09F9/00(2006.01)i, G09F9/30(2006.01)i, H01L27/32(2006.01)i,  
H01L51/50(2006.01)i, H05B33/02(2006.01)i, H05B33/04(2006.01)i

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H05B33/10, G09F9/00, G09F9/30, H01L27/32, H01L51/50, H05B33/02, H05B33/04

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2015-148795 A (パナソニック株式会社) 2015.08.20, 段落[0023]-[0028]、[0035]、[0045]-[0056]、[0072]-[0077]、	8, 10
Y	[図1]-[図2]、[図4A]-[図4B]	1, 3-7, 9,
A	& US 2015/0194626 A1, 段落[0048]-[0057]、[0067]-[0068]、 [0085]-[0105]、[0129]-[0136]、図1-2、図4A-4B	11-12 2
Y	US 2017/0352717 A1 (SAMSUNG DISPLAY CO., LTD.) 2017.12.07, 段落[0045]、[0091]-[0094]、図1-4 & KR 10-2017-0137259 A & CN 107464818 A & TW 201810645 A	9

☑ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」同一パテントファミリー文献

国際調査を完了した日

22.05.2019

国際調査報告の発送日

04.06.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

三笠 雄司

20

1169

電話番号 03-3581-1101 内線 3271



C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	US 2017/0317299 A1 (SAMSUNG DISPLAY CO., LTD.) 2017. 11. 02, 段落[0088]、[0090]-[0091]、図 1-6B & KR 10-2017-0124156 A	9
Y	JP 2016-224468 A (株式会社半導体エネルギー研究所) 2016. 12. 28, 段落[0194]-[0195] & US 2004/0080474 A1, 段落[0209]-[0210] & JP 2003-223138 A	4-5, 11-12
Y	JP 2016-122193 A (株式会社半導体エネルギー研究所) 2016. 07. 07, 段落[0166]-[0167] & US 2003/0090481 A1, 段落[0324]-[0325] & JP 2003-216110 A & EP 1310937 A1	4-5, 11-12
Y	JP 2017-157313 A (株式会社ジャパンディスプレイ) 2017. 09. 07, 段落[0012]-[0031]、[図 1]-[図 7]	1, 3-8, 10-12
A	& US 2017/0250369 A1, 段落[0022]-[0041]、図 1-7 & CN 107134540 A & KR 10-2017-0101802 A	2, 9
Y	JP 2004-355918 A (ソニー株式会社) 2004. 12. 16, 段落[0023]、[0030]、[0061]、[図 9] & US 2005/0001963 A1, 段落[0047]、[0054]、[0085]、図 9A-9B & TW 200509747 A & CN 1575063 A & KR 10-2004-0103339 A	6
Y	JP 2010-123932 A (株式会社半導体エネルギー研究所) 2010. 06. 03, 段落[0068]-[0075]、[図 1] & US 2010/0102315 A1, 段落[0098]-[0105]、図 1A-1E & KR 10-2010-0045920 A & CN 101728278 A & TW 201034086 A	6
Y	JP 2005-209767 A (東北パイオニア株式会社) 2005. 08. 04, 段落[0002]-[0003]、[0015]、[図 1]、[図 3] & KR 10-2005-0076689 A & CN 1645985 A & TW 200526094 A	1, 3-6, 8, 10-12
Y	JP 2000-031202 A (東芝電子エンジニアリング株式会社) 2000. 01. 28, 段落[0024]-[0025]、[図 10]-[図 12] (ファミリーなし)	1, 3-6, 8, 10-12