



(12)实用新型专利

(10)授权公告号 CN 211128157 U

(45)授权公告日 2020.07.28

(21)申请号 201922178761.7

(22)申请日 2019.12.06

(73)专利权人 科大讯飞股份有限公司

地址 230088 安徽省合肥市高新开发区望江西路666号

(72)发明人 赵亚非 李清 谢信珍 王双双

(74)专利代理机构 北京路浩知识产权代理有限公司 11002

代理人 郑朝然

(51)Int.Cl.

H04R 3/00(2006.01)

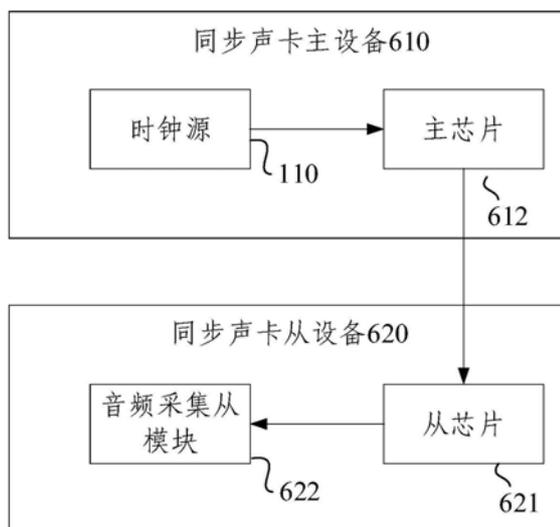
权利要求书2页 说明书9页 附图6页

(54)实用新型名称

拾音系统

(57)摘要

本实用新型提供一种拾音系统,所述拾音系统包括:同步声卡主设备,所述同步声卡主设备包括:时钟源和主芯片,所述主芯片与所述时钟源电连接;同步声卡从设备,所述同步声卡从设备包括:从芯片和音频采集从模块,所述音频采集从模块与从芯片电连接;其中所述从芯片与所述主芯片电连接。本实用新型实施例的拾音系统,通过时钟采集的连接关系,可以实现多个拾音设备之间的同步采集拾音。



1. 一种拾音系统,其特征在于,包括:

同步声卡主设备,所述同步声卡主设备包括:时钟源和主芯片,所述主芯片与所述时钟源电连接;

同步声卡从设备,所述同步声卡从设备包括:从芯片和音频采集从模块,所述音频采集从模块与从芯片电连接;

其中所述从芯片与所述主芯片电连接。

2. 根据权利要求1所述的拾音系统,其特征在于,还包括:交换机,所述同步声卡主设备为网络声卡主设备,所述同步声卡从设备为网络声卡从设备,所述主芯片为网络物理层主芯片,所述从芯片为网络物理层从芯片,所述网络声卡从设备至少为一个,每个所述网络物理层从芯片均通过所述交换机与所述网络物理层主芯片电连接,所述网络声卡主设备还包括与所述时钟源电连接的音频采集主模块。

3. 根据权利要求2所述的拾音系统,其特征在于,所述网络声卡主设备还包括:

与所述时钟源电连接的锁相环主芯片,所述网络物理层主芯片通过所述锁相环主芯片与所述时钟源电连接;

与所述锁相环主芯片及所述网络物理层主芯片电连接的主控主芯片;

与所述锁相环主芯片电连接的现场可编程门阵列主芯片,所述音频采集主模块与所述现场可编程门阵列主芯片电连接。

4. 根据权利要求2所述的拾音系统,其特征在于,所述网络声卡从设备还包括:

与所述网络物理层从芯片电连接的锁相环从芯片;

与所述锁相环从芯片及所述网络物理层从芯片电连接的主控从芯片;

与所述锁相环从芯片电连接的现场可编程门阵列从芯片,所述音频采集从模块与所述现场可编程门阵列从芯片电连接。

5. 根据权利要求2-4中任一项所述的拾音系统,其特征在于,所述音频采集主模块和所述音频采集从模块各自包括:子主声卡和至少一个子从声卡,每个所述子从声卡对应多个麦克风通道,所述子主声卡和所述至少一个子从声卡顺次串联,所述音频采集主模块的子主声卡与所述时钟源电连接,所述音频采集从模块的子主声卡与所述网络物理层从芯片电连接。

6. 根据权利要求5所述的拾音系统,其特征在于,所述子主声卡包括收发主芯片,所述音频采集主模块的收发主芯片与所述时钟源电连接,所述音频采集从模块的收发主芯片与所述网络物理层从芯片电连接;

所述子从声卡包括收发从芯片和编解码器,所述编解码器的输出端与所述收发从芯片电连接,所述编解码器具有所述多个麦克风通道,所述收发主芯片和所述收发从芯片顺次串联。

7. 根据权利要求6所述的拾音系统,其特征在于,所述收发主芯片和所述收发从芯片均为A<sup>2</sup>B收发芯片,所述收发主芯片和所述收发从芯片通过集成电路内置音频总线串联。

8. 根据权利要求1所述的拾音系统,其特征在于,所述同步声卡主设备为子主声卡,所述同步声卡从设备为子从声卡,所述子主声卡至少为一个,所述主芯片为收发主芯片,所述从芯片为收发从芯片,所述收发主芯片和所述收发从芯片顺次串联。

9. 根据权利要求8所述的拾音系统,其特征在于,所述子主声卡还包括:

与所述时钟源电连接的锁相环芯片；

与所述锁相环芯片电连接的现场可编程门阵列芯片，所述收发主芯片与所述现场可编程门阵列芯片电连接。

10. 根据权利要求8或9所述的拾音系统，其特征在于，所述收发主芯片和所述收发从芯片均为A<sup>2</sup>B收发芯片，所述收发主芯片和所述收发从芯片通过集成电路内置音频总线串联。

## 拾音系统

### 技术领域

[0001] 本实用新型涉及音频采集领域,更具体地,涉及一种拾音系统。

### 背景技术

[0002] 在对大型的会议室进行会议语音采集时,由于麦克风数量众多,需要更多的线缆来连接每个麦克风,导致部署起来耗时、耗力,甚至需要布置多个声卡;对于多个会议室开会的场景(比如异地远程会议、本地多会议室联合开会),通常需要布置多个声卡,更难以协调。

[0003] 上述大型会议场景或多会议室场景中,一方面难以部署多个麦克风,另一方面,难以将这些麦克风关联起来,无法实现同步,或同步的是“假同步”,即经过处理给人带来同步的效果。

[0004] 现有技术中,各个麦克风或者声卡采集的音频由于并非同步采集,这样难以选择性地对音频进行单路输出、混音输出。如果要将多路麦克风采集的音频信息难以进行角色分离,比如需要将音频与视频结合起来输出,将音频转写成文字显示出来,就更难以实现了。

### 实用新型内容

[0005] 本实用新型实施例提供一种克服上述问题或者至少部分地解决上述问题的拾音系统。

[0006] 本实用新型实施例提供一种拾音系统,包括:同步声卡主设备,所述同步声卡主设备包括:时钟源和主芯片,所述主芯片与所述时钟源电连接;同步声卡从设备,所述同步声卡从设备包括:从芯片和音频采集从模块,所述音频采集从模块与从芯片电连接;其中所述从芯片与所述主芯片电连接。

[0007] 根据本实用新型实施例的拾音系统,还包括:交换机,所述同步声卡主设备为网络声卡主设备,所述同步声卡从设备为网络声卡从设备,所述主芯片为网络物理层主芯片,所述从芯片为网络物理层从芯片,所述网络声卡从设备至少为一个,每个所述网络物理层从芯片均通过所述交换机与所述网络物理层主芯片电连接,所述网络声卡主设备还包括与所述时钟源电连接的音频采集主模块。

[0008] 根据本实用新型实施例的拾音系统,所述网络声卡主设备还包括:与所述时钟源电连接的锁相环主芯片,所述网络物理层主芯片通过所述锁相环主芯片与所述时钟源电连接;与所述锁相环主芯片及所述网络物理层主芯片电连接的主控主芯片;与所述锁相环主芯片电连接的现场可编程门阵列主芯片,所述音频采集主模块与所述现场可编程门阵列主芯片电连接。

[0009] 根据本实用新型实施例的拾音系统,所述网络声卡从设备还包括:与所述网络物理层从芯片电连接的锁相环从芯片;与所述锁相环从芯片及所述网络物理层从芯片电连接的主控从芯片;与所述锁相环从芯片电连接的现场可编程门阵列从芯片,所述音频采集从

模块与所述现场可编程门阵列从芯片电连接。

[0010] 根据本实用新型实施例的拾音系统,所述音频采集主模块和所述音频采集从模块各自包括:子主声卡和至少一个子从声卡,每个所述子从声卡对应多个麦克风通道,所述子主声卡和所述至少一个子从声卡顺次串联,所述音频采集主模块的子主声卡与所述时钟源电连接,所述音频采集从模块的子主声卡与所述网络物理层从芯片电连接。

[0011] 根据本实用新型实施例的拾音系统,所述子主声卡包括收发主芯片,所述音频采集主模块的收发主芯片与所述时钟源电连接,所述音频采集从模块的收发主芯片与所述网络物理层从芯片电连接;所述子从声卡包括收发从芯片和编解码器,所述编解码器的输出端与所述收发从芯片电连接,所述编解码器具有所述多个麦克风通道,所述收发主芯片和所述收发从芯片顺次串联。

[0012] 根据本实用新型实施例的拾音系统,所述收发主芯片和所述收发从芯片均为A<sup>2</sup>B收发芯片,所述收发主芯片和所述收发从芯片通过集成电路内置音频总线串联。

[0013] 根据本实用新型实施例的拾音系统,所述同步声卡主设备为子主声卡,所述同步声卡从设备为子从声卡,所述子主声卡至少为一个,所述主芯片为收发主芯片,所述从芯片为收发从芯片,所述收发主芯片和所述收发从芯片顺次串联。

[0014] 根据本实用新型实施例的拾音系统,根据本实用新型实施例的拾音系统,还包括:与所述时钟源电连接的锁相环芯片;与所述锁相环芯片电连接的现场可编程门阵列芯片,所述收发主芯片与所述现场可编程门阵列芯片电连接。

[0015] 根据本实用新型实施例的拾音系统,所述收发主芯片和所述收发从芯片均为A<sup>2</sup>B收发芯片,所述收发主芯片和所述收发从芯片通过集成电路内置音频总线串联。

[0016] 本实用新型实施例的拾音系统,通过时钟采集的连接关系,可以实现多个拾音设备之间的同步采集拾音。

## 附图说明

[0017] 为了更清楚地说明本实用新型实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作一简单地介绍,显而易见地,下面描述中的附图是本实用新型的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0018] 图1为本实用新型实施例的拾音系统的结构示意图;

[0019] 图2为本实用新型一种实施例的拾音系统的结构示意图;

[0020] 图3为本实用新型另一种实施例的拾音系统的结构示意图;

[0021] 图4为本实用新型又一种实施例的拾音系统的结构示意图;

[0022] 图5为本实用新型再一种实施例的拾音系统应用于应用场景的结构示意图;

[0023] 图6为本实用新型再一种实施例的拾音系统的结构示意图。

## 具体实施方式

[0024] 为使本实用新型实施例的目的、技术方案和优点更加清楚,下面将结合本实用新型实施例中的附图,对本实用新型实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本实用新型一部分实施例,而不是全部的实施例。基于本实用新型中的实施

例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本实用新型保护的范围。

[0025] 下面参考图1-图6描述本实用新型实施例的拾音系统。

[0026] 如图1所示,本实用新型实施例的拾音系统包括:同步声卡主设备610和同步声卡从设备620。

[0027] 其中,同步声卡主设备610包括:时钟源110和主芯片612,主芯片612与时钟源110电连接。时钟源110用于生成原始时钟,并向主芯片612提供原始时钟。在实际的执行中,时钟源110可以包括晶振。

[0028] 同步声卡从设备620包括:从芯片621和音频采集从模块230,音频采集从模块230与从芯片621电连接,音频采集从模块230用于采集音频信息,从芯片621与主芯片612电连接。同步声卡从设备620至少为一个。

[0029] 需要说明的是,时钟源110和主芯片612之间的电连接可以是通过线缆直接连接,或者通过线缆间接连接,或者通过无线传输的方式连接,从芯片621与主芯片612之间的电连接可以是通过线缆直接连接,或者通过线缆间接连接,或者通过无线传输的方式连接。

[0030] 这样,时钟源110向主芯片612提供原始时钟,从芯片621通过主芯片612获取分频的参考时钟,这样音频采集从模块230的参考时钟也来源于同步声卡主设备610的时钟源110。

[0031] 同步声卡主设备610与同步声卡从设备620使用的是同一个时钟源110生成的时钟,这可以使得同步声卡主设备610与同步声卡从设备620的时钟频率一致,避免出现数据长时间采集情况下,采样数据不一样多的情况。由此可以实现同步采集拾音。

[0032] 对于音频采集从模块230具有多个麦克风通道的情况,音频采集从模块230的多个麦克风通道连接多个麦克风440后,可以将音频信号传递给从芯片621,或者同步声卡从设备620为多个的情况,由于每个麦克风通道对应的从芯片621的参考时钟均来源于同步声卡主设备610的时钟源110,这样对于各个麦克风440可实现频率和相位完全同步的采集,为阵列的处理打下良好的基础。

[0033] 根据本实用新型实施例的拾音系统,通过时钟采集的连接关系,可以实现多个拾音设备之间的同步采集拾音。

[0034] 下面参考图2和图3描述本实用新型一些实施例的拾音系统。

[0035] 如图2和图3所示,在该实施例中,拾音系统还包括:交换机300,同步声卡主设备610为网络声卡主设备100,同步声卡从设备620为网络声卡从设备,主芯片612为网络物理层主芯片123,从芯片621为网络物理层从芯片223,网络声卡从设备至少为一个,每个网络物理层从芯片223均通过交换机300与网络物理层主芯片123电连接。

[0036] 也就是说,该实施例的拾音系统采用星型拓扑结构,网络声卡主设备100的时钟源110用于生成原始时钟,并向网络物理层主芯片123提供原始时钟。在实际的执行中,时钟源110可以包括晶振。

[0037] 网络声卡主设备100还包括音频采集主模块130,音频采集主模块130与时钟源110电连接,音频采集主模块130用于采集音频,这样网络声卡主设备100和网络声卡从设备均可以采集音频,且实现同步采集。

[0038] 交换机300用于扩展连接更多的网络声卡从设备,使其可以有更多的网络声卡从

设备进行同步采集语音。

[0039] 网络声卡从设备的时钟来源于网络,网络声卡主设备100与网络声卡从设备使用的是同一个时钟源110(晶振)生成的时钟,这可以使得网络声卡主设备100与网络声卡从设备的时钟频率一致,避免出现数据长时间采集情况下,采样数据不一样多的情况。由此可以得知两个设备采集相同数据量的音频,实现同步采集拾音。

[0040] 该方案可以用于多个会议室(比如异地会议室)的同步采集,也可以用于超大型会议室的同步采集、

[0041] 如图2所示,网络声卡主设备100还可以包括:锁相环主芯片121(PLL,Phase Locked Loop)、主控主芯片124和现场可编程门阵列主芯片122(FPGA,Field Programmable Gate Array)。

[0042] 其中,锁相环主芯片121与时钟源110电连接,网络物理层主芯片123通过锁相环主芯片121与时钟源110电连接;主控主芯片124与锁相环主芯片121电连接,主控主芯片124与网络物理层主芯片123电连接;现场可编程门阵列主芯片122与锁相环主芯片121电连接,音频采集主模块130与现场可编程门阵列主芯片122电连接。

[0043] 网络声卡主设备100中,最原始时钟由时钟源110(晶振)产生,经过锁相环主芯片121生成24.575MHz时钟用于音频采集主模块130(本地采集设备)的时钟,生成125M通过网络物理层主芯片123,传输到网络声卡从设备中,用于网络声卡从设备的参考时钟。

[0044] 如图2所示,网络声卡从设备还可以包括:锁相环从芯片221(PLL,Phase Locked Loop)、主控从芯片224和现场可编程门阵列从芯片222(FPGA,Field Programmable Gate Array)。

[0045] 其中,锁相环从芯片221与网络物理层从芯片223电连接;主控从芯片224与锁相环从芯片221电连接,主控从芯片224与网络物理层从芯片223电连接;现场可编程门阵列从芯片222与锁相环从芯片221电连接,音频采集从模块230与现场可编程门阵列从芯片222电连接。

[0046] 网络声卡从设备的时钟来源于网络,通过网络物理层从芯片223,将网络中的时钟解析成125MHz的时钟作为锁相环从芯片221电的输入,然后经过分频,产生24.576MHz的频率用于音频采集从模块230采集音频的时钟。需要说明的是,由于音频时钟一般是24.576MHz,因此这里做了分频。

[0047] 上述实施例的多声卡同步采集可通过网络的IEEE1588协议,将网络声卡主设备100的时钟,通过网线传输到网络声卡从设备中,实现两个声卡的同步采集。同时两个声卡设备之间可以通过通信来确认主设备与从设备的表决,决定主从关系。当需要更多的麦克风通道同步采集时,则可以使用交换机300连接更多声卡设备。

[0048] 如图3所示,音频采集主模块130和音频采集从模块230各自包括:子主声卡410和至少一个子从声卡420,每个子从声卡420对应多个麦克风通道,子主声卡410和至少一个子从声卡420顺次串联。

[0049] 如图3所示,子从声卡420为多个,子主声卡410和多个子从声卡420顺次串联,即多个子从声卡420串联后,位于端部的一个子从声卡420再与子主声卡410连接。比如子主声卡410与第一个子从声卡420电连接,第一个子从声卡420再和第二个子从声卡420电连接,第二个子从声卡420再和第三个子从声卡420电连接……

[0050] 可以理解的是,由于每个子从声卡420均可以采集多路音频信号,比如每个子从声卡420对应N个麦克风通道,同步声卡包括M个子从声卡420,那么该同步声卡可以采集M\*N路音频信号,这样该用于标定麦克风440阵列阵元坐标的设备可以同时测量M\*N个麦克风440的坐标,比如M=4,N=4时,该音频采集主模块130或音频采集从模块230可以同时采集16个麦克风440的信号。

[0051] 音频采集主模块130的子主声卡410与时钟源110电连接,音频采集从模块230的子主声卡410与网络物理层从芯片223电连接。

[0052] 各个子主声卡410、各个子从声卡420使用的是同一个时钟源110(晶振)生成的时钟,这可以使得各个子主声卡410、各个子从声卡420的时钟频率一致,由此可以实现同步采集拾音。

[0053] 如图3所示,子主声卡410包括收发主芯片411,音频采集主模块130的收发主芯片411与时钟源110电连接,音频采集从模块230的收发主芯片411与网络物理层从芯片223电连接。

[0054] 音频采集主模块130的子主声卡410的时钟来源是经过锁相环主芯片121分频得出24.576MHz的音频作为现场可编程门阵列主芯片122的采样参考时钟,生成出48KHz采样的时钟,用于收发主芯片411的系统参考时钟,然后经过收发主芯片411的内部的PLL得到集成电路内置音频总线430时钟49.152MHz,用于传输数据和作为子从声卡420的参考时钟。

[0055] 子从声卡420包括收发从芯片421和编解码器424,编解码器424的输出端与收发从芯片421电连接,编解码器424具有多个麦克风通道,收发主芯片411和收发从芯片421顺次串联,该编解码器424可以为音频编解码器。

[0056] 子从声卡420从集成电路内置音频总线430上分频得到48KHz的采样时钟,用于编解码器424的采样时钟,来采集音频数据。子从声卡420输出的48KHz采样时钟,经过配置可以实现与子主声卡410备输入的48KHz相位同步,实现同频率,同相位的采样时钟。经过软件配置,可以进行相位的纠正,实现相位的对齐,实现同相位。

[0057] 从上述描述可知,上述时钟同步,可实现频率和相位完全同步的采集,为阵列的处理打下良好的基础。

[0058] 上述收发主芯片411和收发从芯片421可以均为A<sup>2</sup>B收发芯片,收发主芯片411和收发从芯片421通过集成电路内置音频总线430串联。

[0059] 当然,收发主芯片411和收发从芯片421还可以为其他类型的可以传输或汇集音频信号的收发芯片。

[0060] 上述实施例的多声卡同步采集可通过网络的IEEE1588协议,将网络声卡主设备100的时钟,通过网线传输到网络声卡从设备中,实现两个声卡的同步采集。同时两个声卡设备之间可以通过通信来确认主设备与从设备的表决,决定主从关系。当需要更多的麦克风通道同步采集时,则可以使用交换机300连接更多声卡设备。

[0061] 下面参考图6描述本实用新型一个实施例的拾音系统。

[0062] 图6中各个结构的含义为:

[0063] 1、MIC\*4:四个模拟麦克风输入,即四个MIC\_IN接口。

[0064] 2、Codec:编解码器(音频编码芯片),主要是将麦克模拟信号,编码成数字信号。可将模拟信号转换成I2S(TDM4)的数字信号发送出去,其转换速率为48KHz;

[0065] 3、AD2428 Salve#:收发从芯片,每个从节点的同步数据传输节点芯片,可将Codec采集到的I2S (TDM4)的数字信号,转换成A<sup>2</sup>B总线信号(LVDS信号),放到A<sup>2</sup>B总线上以49.152MHz速率传输到AD2428 Master。

[0066] 4、AD2428 Master:收发主芯片,将每个从节点放到A<sup>2</sup>B总线上的数据进行解析,输出成I2S (TDM16)的数字信号发送到FPGA上。

[0067] 5、FPGA:现场可编程门阵列主芯片,FPGA主要是将同步时钟发送到AD2428 Master上,以同步时钟的速度进行采集数据。同时将以同步时钟采集到的数据发送到主控芯片进行处理。其同步时钟来源与PLL。

[0068] 6、PLL:锁相环芯片,主要是将同步时钟进行分频,网络主设备的同步时钟的来源是25MHz的晶振,网络从设备的同步时钟的来源是网络上的125MHz的时钟。其同步时钟源的选择由主控芯片通过I2C配置来进行选择,最终输出的时钟,是其中一个同步时钟分频出来的24.576MHz的时钟。

[0069] 7、主控芯片:

[0070] (1) 主控芯片通过I2C配置AD2428主节点芯片,也可通过A<sup>2</sup>B总线,可将主控芯片的配置传输到从节点上,然后去配置AD2428从节点芯片和从节点的Codec芯片,配置其相应的寄存器,实现相应的功能。

[0071] (2) 主控芯片通过I2C配置PLL芯片,实现同步时钟的选择,选择同步时钟是来自网络的125MHz时钟,还是来自晶振的25MHz时钟。

[0072] (3) 接收FPGA采集到的音频数据,进行相应的处理。

[0073] (4) 与其他设备进行通信,确认网络主从关系;可将处理后的数据发送到服务器进行处理等一些网络通信。

[0074] 8、晶振25MHz:时钟源,网络主节点的同步时钟源。

[0075] 9、Ethernet Physical:网络物理芯片,将主控芯片传输的网络信号转换成网线上传输的模拟信号;网络主设备,将PLL输出的125MHz的同步时钟发送到网络上;网络从设备,将网络上的125MHz的同步时钟解析出来发送的PLL上。支持IEEE1588协议的网路物理芯片,才可以实现时钟同步传输。

[0076] 10、POE电源分离模块:本案使用网线进行供电和数据传输,POE电源分离模块可将网络与48V供电分离开来。

[0077] 11、5V电源:POE电源分离模块分出来的48V电源进行转换成5V电源,可用于整个设备的供电。

[0078] 12、POE交换机:POE交换机用于供电和网络数据交换作用,因包含时钟同步功能,则此交换机需支持IEEE1588协议。

[0079] 13、LAN/WAN:局域网,广域网缩写。

[0080] 14、PC/服务器:将采集处理后的数据进行服务,如转写等功能。

[0081] 图6所示的实施例中时钟同步的方式与图3所示的实施例中时钟同步的方式相同,图6示出了音频数据的传输通道。具体地,麦克风440 (MIC\*4)采集到模拟音频数据,发送给编解码器424 (CODEC),编解码器424将模拟音频数据转换为数字音频数据后传输给对应的收发从芯片421 (AD2428 Salve#),收发从芯片421再将该数字音频数据通过A<sup>2</sup>B音频总线传输给收发主芯片411 (AD2428 Master),收发主芯片411将该数字音频数据传输给FPGA,FPGA

将该数字音频数据传输给对应的主控芯片(主控主芯片124或主控从芯片224),主控芯片将该数字音频数据传输给对应的网络物理层芯片(网络物理层主芯片123或网络物理层从芯片223),网络物理层芯片将该数字音频数据传输给交换机,再通过网线发送给服务器。

[0082] 下面参考图4和图5描述本实用新型一些实施例的拾音系统。

[0083] 在该实施例中,同步声卡主设备610为子主声卡410,同步声卡从设备620为子从声卡420,子主声卡410至少为一个,主芯片612为收发主芯片411,从芯片621为收发从芯片421,收发主芯片411和收发从芯片421顺次串联。

[0084] 如图4所示,子从声卡420为多个,子主声卡410的收发主芯片411和多个子从声卡420的收发从芯片421顺次串联,即多个收发从芯片421串联后,位于端部的一个收发从芯片421再与收发主芯片411连接。比如子主声卡410的收发主芯片411与第一个子从声卡420的收发从芯片421电连接,第一个子从声卡420的收发从芯片421再和第二个子从声卡420的收发从芯片421电连接,第二个子从声卡420的收发从芯片421再和第三个子从声卡420的收发从芯片421电连接……

[0085] 收发主芯片411具有总线输出主接口413,收发从芯片421具有总线输入从接口422和总线输出从接口423,第一个收发从芯片421的总线输入从接口422与总线输出主接口413电连接,第一个收发从芯片421的总线输出从接口423与第二个收发从芯片421的总线输入从接口422电连接……

[0086] 可以理解的是,由于每个子从声卡420均可以采集多路音频信号,比如每个子从声卡420对应N个麦克风通道,同步声卡包括M个子从声卡420,那么该同步声卡可以采集M\*N路音频信号,这样该用于标定麦克风440阵列阵元坐标的设备可以同时测量M\*N个麦克风440的坐标,比如如图5所示,M=4,N=4时,该音子从声卡420可以同时采集16个麦克风440的信号。

[0087] 如图4所示,子主声卡410还包括:锁相环芯片(PLL,Phase Locked Loop)和现场可编程门阵列芯片(FPGA,Field Programmable Gate Array)。

[0088] 锁相环芯片与时钟源110电连接;现场可编程门阵列芯片与锁相环芯片电连接,收发主芯片411与现场可编程门阵列芯片电连接。

[0089] 子主声卡410的时钟来源是经过锁相环芯片分频得来,而锁相环芯片的时钟可以来源于网络同步时钟125MHz或者晶振时钟25MHz。经过锁相环芯片分频得出24.576MHz的音频作为现场可编程门阵列主芯片122的采样参考时钟,生成出48KHz采样的时钟,用于收发主芯片411的系统参考时钟,然后经过收发主芯片411的内部的PLL得到集成电路内置音频总线430时钟49.152MHz,用于传输数据和作为从设备的参考时钟。

[0090] 子从声卡420从集成电路内置音频总线430上分频得到48KHz的采样时钟,用于编解码器424的采样时钟,来采集音频数据。子从声卡420输出的48KHz采样时钟,经过配置可以实现与子主声卡410备输入的48KHz相位同步,实现同频率,同相位的采样时钟。经过软件配置,可以进行相位的纠正,实现相位的对齐,实现同相位。

[0091] 收发主芯片411和收发从芯片421均为A<sup>2</sup>B收发芯片,收发主芯片411和收发从芯片421通过集成电路内置音频总线430串联。

[0092] 当然,收发主芯片411和收发从芯片421还可以为其他类型的可以传输或汇集音频信号的收发芯片。

[0093] 如图5所示,在一个小型会议桌部署该实施例的拾音系统。该拾音系统包括1个子主声卡410、4个子从声卡420和16个麦克风440组成,通过集成电路内置音频总线430将各个声卡手拉手串联起来。

[0094] 从图5中可以看出,16个麦克风440采集到的数据是由集成电路内置音频总线430串联起来的,两个声卡之间只需一根总线即可将多个通道的音频数据进行传输,最终汇聚16个通道的音频传输到主控芯片510上进行处理并输出到会议服务器520。

[0095] 各个子从声卡420的体积相对较小,可将子从声卡420放置在会议桌的某个角落,距离麦克风440近的位置,方便将麦克风440连接到子从声卡420上。

[0096] 各个子从声卡420和子主声卡410的通道之间使用的是A<sup>2</sup>B时钟同步,使用A<sup>2</sup>B技术,通过A<sup>2</sup>B总线将时钟同步到各个编解码器424上,然后对麦克风440音频进行同步采集。

[0097] 在实际的执行中,可以根据会议场景的大小,选取上述各个实施例中的一个或多个进行裁剪或组合使用,减少不必要的浪费,当会议场景小时,则可以使用单个声卡设备即可,当会议场景过大时,可使用多个声卡进行级联,来组成一个大的拾音系统。

[0098] 本案的各个设备或声卡使用的是网络连接,各个小节点使用的是使用双绞线连接,一般是两根或加上两根电源线进行连接,部署时小型会议室,1到16座,只需一根线环绕会议桌即可,中型会议室,17到32座需要两根线,32到48座只需3根线即可。各个节点设备体积较小,只需将其节点设备部署在会议桌的某个角落即可。

[0099] 在中小型会议场景下,使用A<sup>2</sup>B时钟同步,可实现多路麦克风440采集的采样点对齐同步,使得麦克风440的关联度提高,角色分离度提高。

[0100] 综上所述,本实用新型实施例的是拾音系统,至少有如下优势:

[0101] 1、传输距离远

[0102] 两个设备或声卡之间,使用网络传输音频,可使得音频传输更远。单个声卡使用A<sup>2</sup>B总线传输,两个节点之间可达15米,满足一般大型的会议场景的部署。

[0103] 2、部署方便

[0104] 该案使用A<sup>2</sup>B总线传输,一般需要两根双绞线传输数据,加上两根电源线用于供电。数据线加上电源线组成一根线缆可以传输16通道的音频到主设备上。

[0105] 3、高采样率、高采样位数

[0106] 该设备采用48KHz的采样率,32bit的位深度,能够清晰的描述语音信息,能够对放音和转写等处理提供良好的音频基础。采样率及位深度是通过专有的ADC芯片生成的。

[0107] 4、可实现多路采集

[0108] 一个网络声卡设备可以连接三组A<sup>2</sup>B设备,一组A<sup>2</sup>B设备有16个通道,既一个网络声卡设备可以连接48路音频,满足大型的会议场景的语音拾取。

[0109] 5、可实现多路采样频率相位对齐

[0110] 该案使用的是A<sup>2</sup>B技术,可以通过A<sup>2</sup>B总线配置,实现各个从设备的麦克风440采样频率的相位对齐,提高各个麦克风440之间的相关性,提高角色分离的程度。

[0111] 6、可实现多网络声卡设备同步采集

[0112] 在需要多个声卡时,需要使得各个声卡进行同步采集,防止在长时间采集情况下,两个声卡的声音出现时间上的偏差情况。

[0113] 7、动态修改数字增益值

[0114] 本案的各个麦克风440增益使用数字调解,各个通道可以分别进行增益调解,调解范围较广,可达到36dB的增益调解范围。而且各个通道的增益调解一致性高,分辨率可达0.5dB等优点。通过软件配置的方式,可以实现精度高,一致性高的目的。

[0115] 8、体积小、轻便

[0116] 本实用新型实施例的声卡体积较小,无需安装在机柜中,只需将设备安装在会议室的某个角落即可,不占用机柜资源。

[0117] 以上所描述的装置实施例仅仅是示意性的,其中所述作为分离部件说明的单元可以是或者也可以不是物理上分开的,作为单元显示的部件可以是或者也可以不是物理单元,即可以位于一个地方,或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部模块来实现本实施例方案的目的。本领域普通技术人员在不付出创造性的劳动的情况下,即可以理解并实施。

[0118] 通过以上的实施方式的描述,本领域的技术人员可以清楚地了解到各实施方式可借助软件加必需的通用硬件平台的方式来实现,当然也可以通过硬件。基于这样的理解,上述技术方案本质上或者说对现有技术做出贡献的部分可以以软件产品的形式体现出来,该计算机软件产品可以存储在计算机可读存储介质中,如ROM/RAM、磁碟、光盘等,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备等)执行各个实施例或者实施例的某些部分所述的方法。

[0119] 最后应说明的是:以上实施例仅用以说明本实用新型的技术方案,而非对其限制;尽管参照前述实施例对本实用新型进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本实用新型各实施例技术方案的精神和范围。

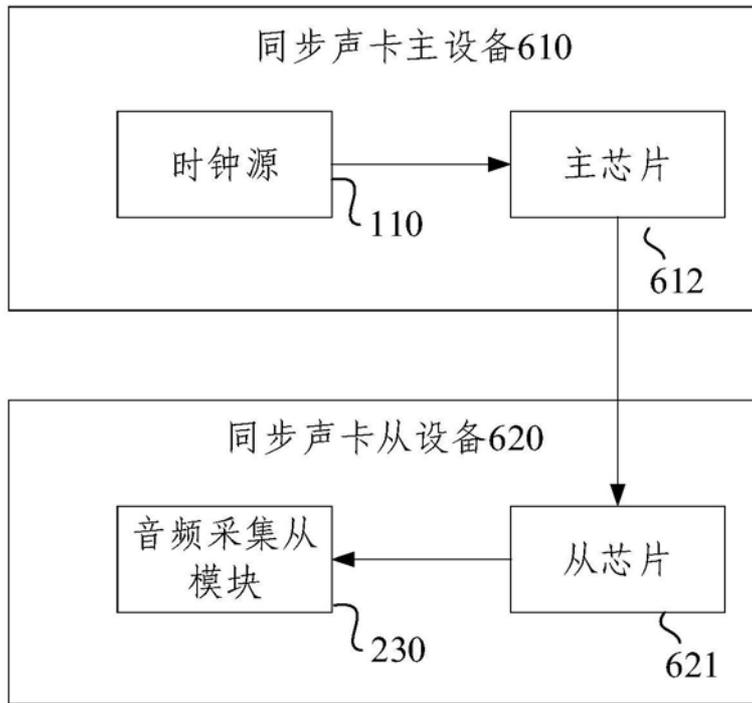


图1

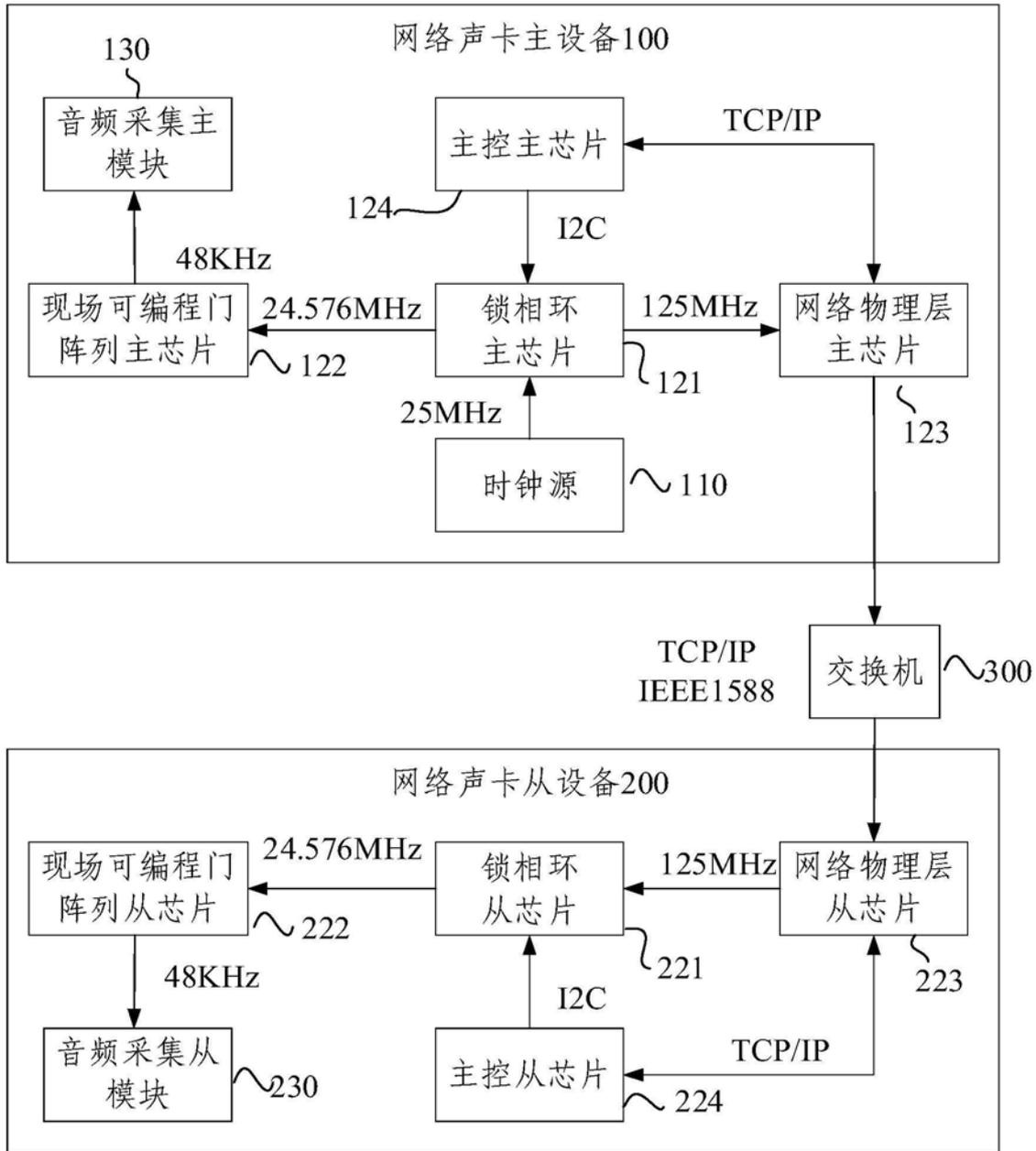


图2

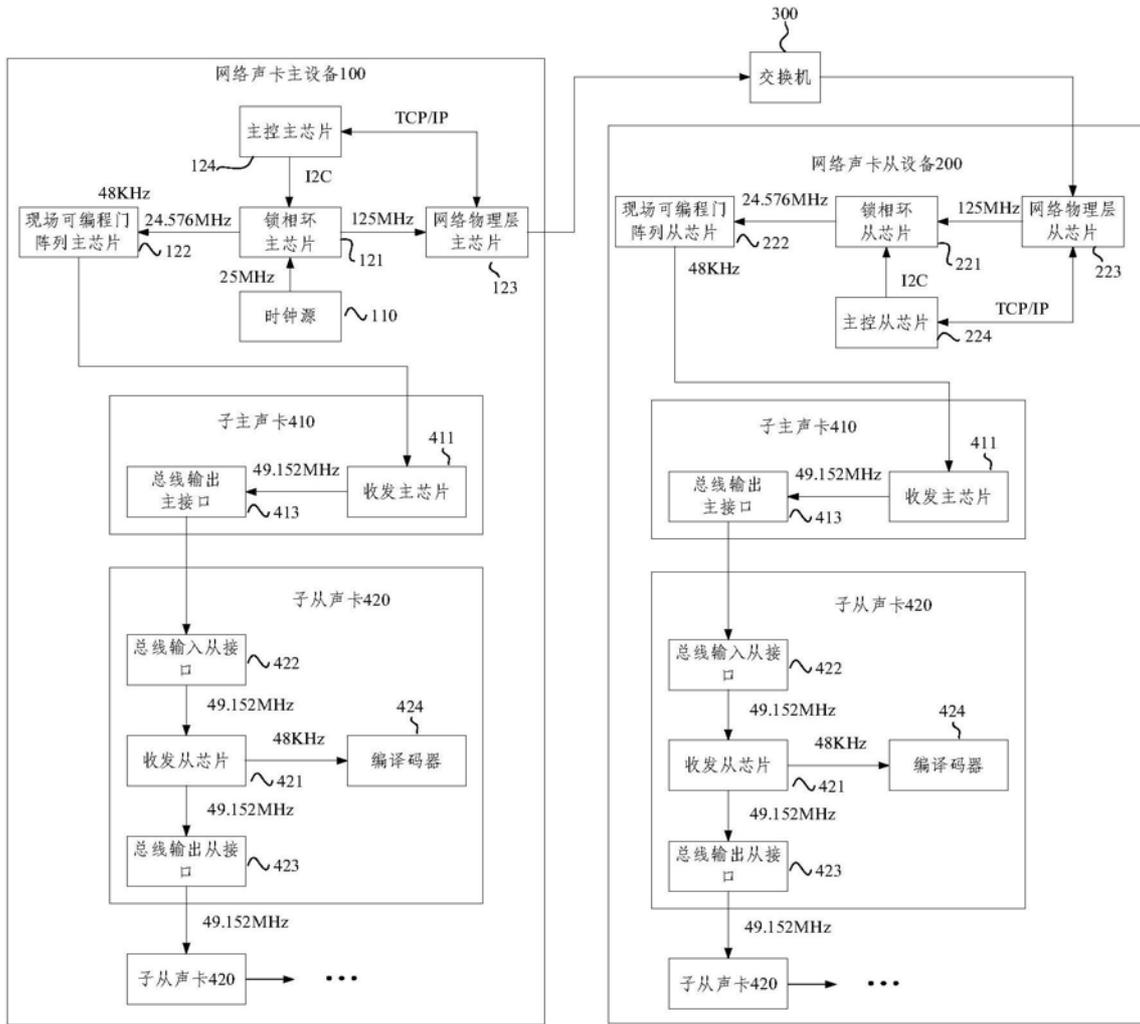


图3

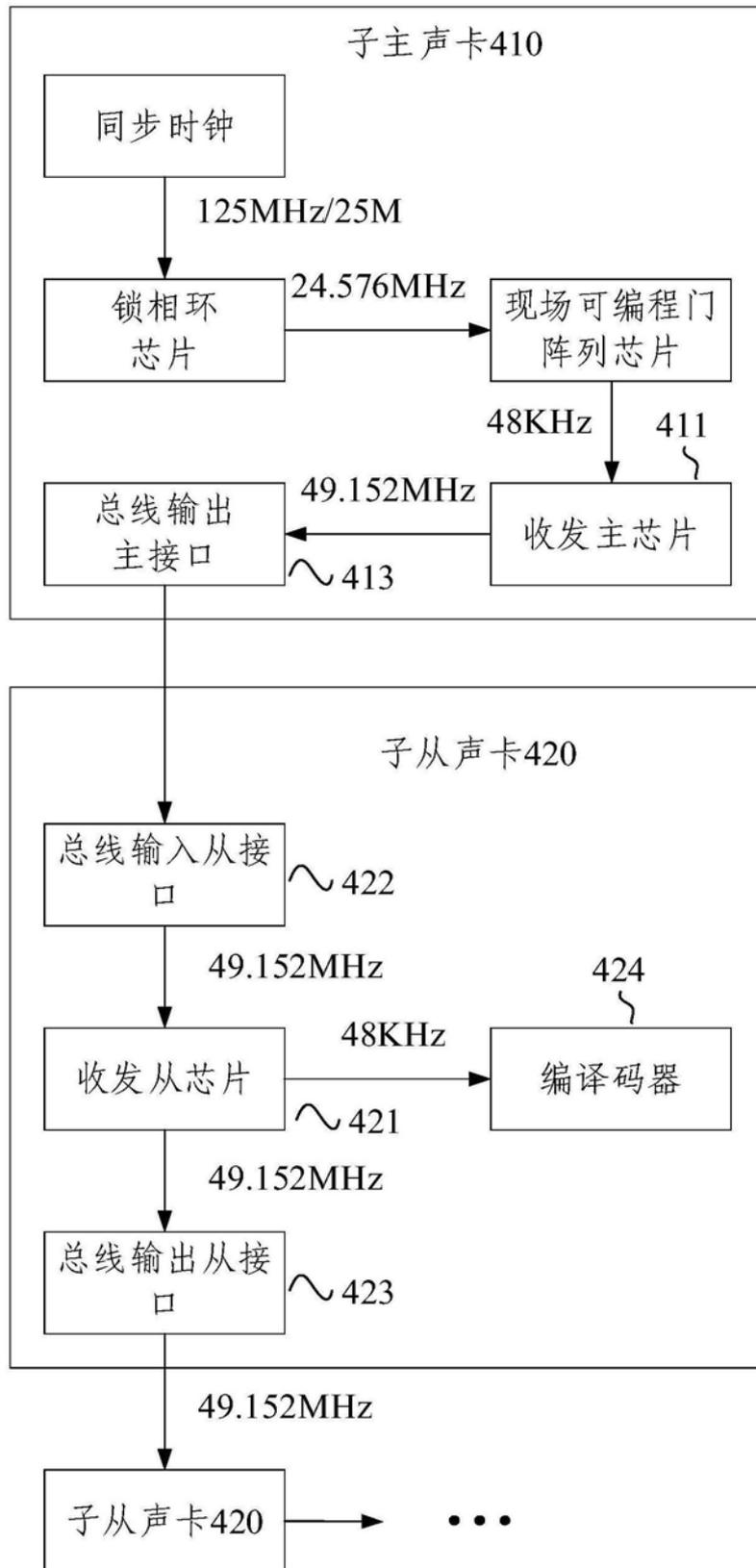


图4

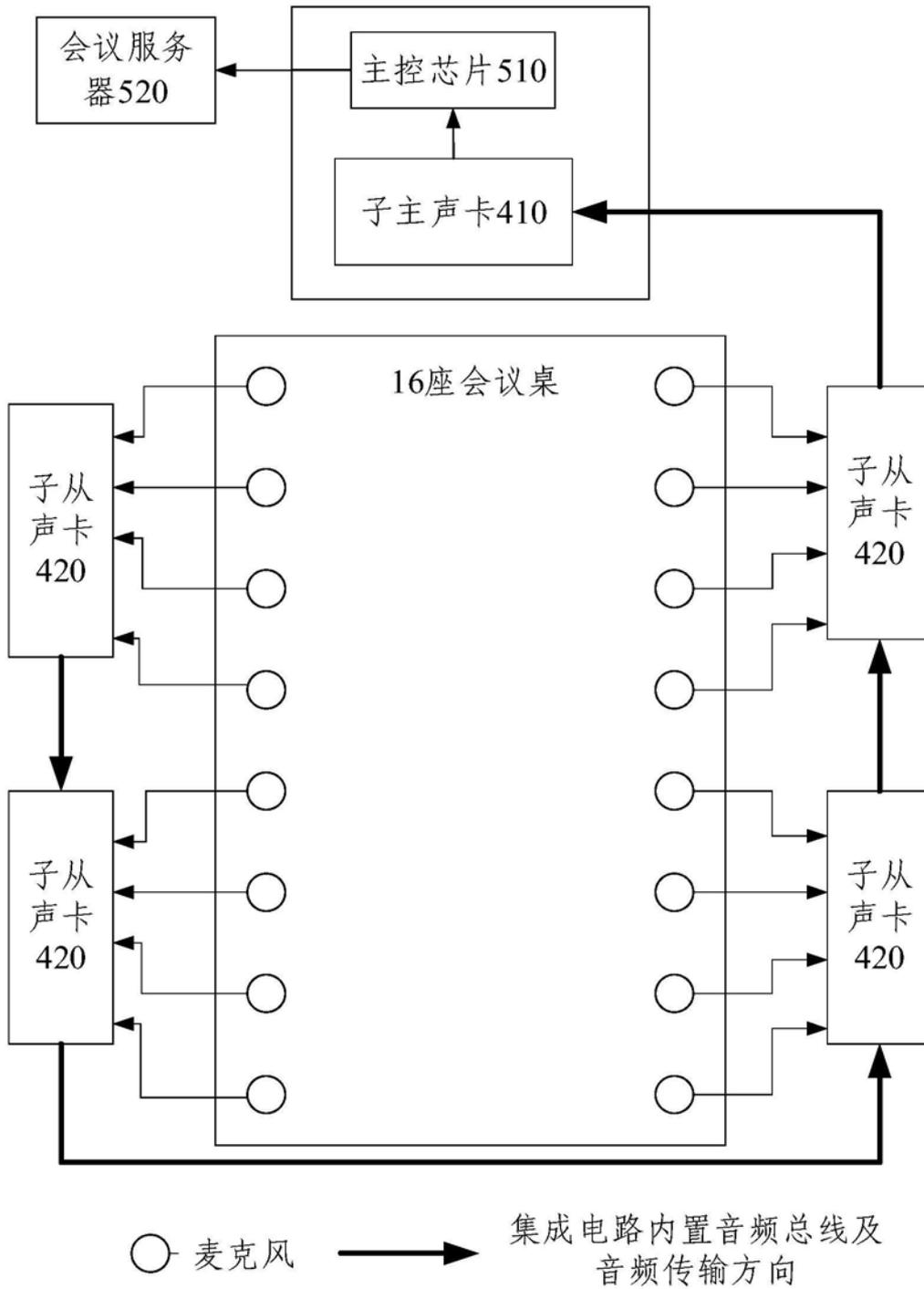


图5

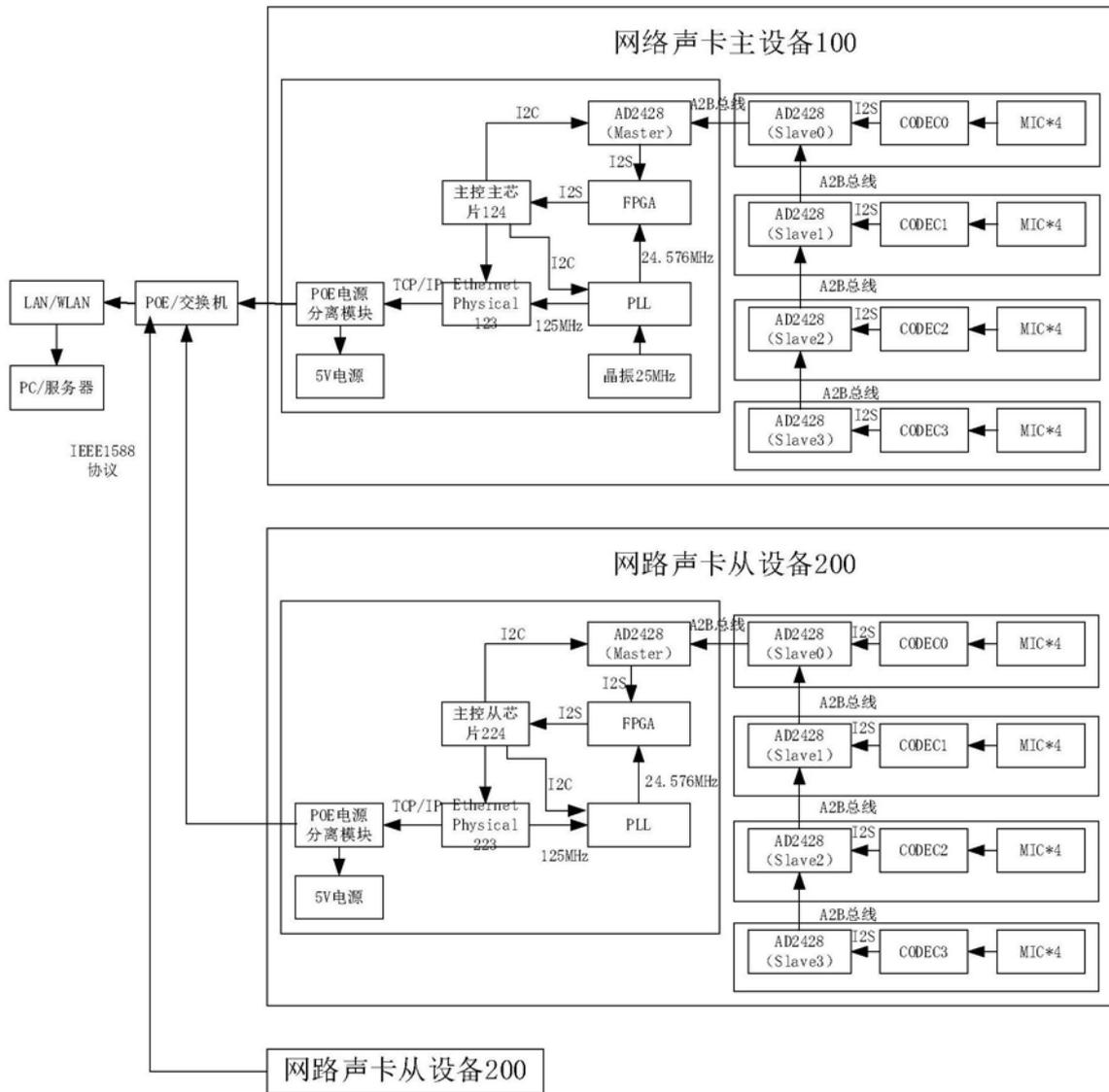


图6