(19) **日本国特許庁(JP)**

(12) 特 許 公 報(B2)

(11)特許番号

特許第5130763号 (P5130763)

(45) 発行日 平成25年1月30日(2013.1.30)

(24) 登録日 平成24年11月16日(2012.11.16)

(51) Int.Cl.			FI			
G09F	9/30	(2006.01)	GO9F	9/30	338	
G02F	1/1368	(2006.01)	GO2F	1/1368		
HO1L	21/336	(2006.01)	GO9F	9/30	349C	
HO1L	29/786	(2006.01)	HO1L	29/78	612Z	
G02F	1/1335	(2006.01)	GO2F	1/1335	500	
						護求頂の数に

請求項の数 6 (全 21 頁)

(21) 出願番号 特願2007-80858 (P2007-80858) (22) 出願日 平成19年3月27日 (2007.3.27) (65) 公開番号 特開2008-241974 (P2008-241974A) 平成20年10月9日 (2008.10.9) 審查請求日 平成21年12月17日 (2009.12.17)

||(73)特許権者 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

||(74)代理人 100095728

弁理士 上柳 雅誉

||(74)代理人 100107076

弁理士 藤綱 英吉

(74)代理人 100127661

弁理士 宮坂 一彦

(72) 発明者 山田 寛子

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

審査官 山口 敦司

最終頁に続く

(54) 【発明の名称】電気光学装置及び電子機器

(57)【特許請求の範囲】

【請求項1】

画像表示領域と、

前記画像表示領域の周囲に設けられたダミー画素領域とを備え、

前記画像表示領域及び前記ダミー画素領域に設けられた遮光性を有する走査線及び容量 線と、

前記ダミー画素領域に、隣り合う前記走査線間に島状に形成された第1の遮光膜と、 前記走査線及び前記容量線と重なるように設けられた第2の遮光膜と、

前記容量線と同一層に、前記容量線と離間して設けられた第3の遮光膜とを有し、

前記第2の遮光膜は、前記走査線と前記第1の遮光膜との間及び前記容量線と前記第3の遮光膜との間を覆うように設けられており、

前記第3の遮光膜は、前記第1の遮光膜と前記走査線と隣り合う走査線との間及び隣り合う前記第2の遮光膜間を覆うように設けられていることを特徴とする電気光学装置。

【請求項2】

前記画像表示領域に、前記容量線と対向配置された下部容量電極を有する蓄積容量を備え、

前記ダミー画素領域において、前記第2の遮光膜は、前記下部容量電極と同一層に、前 記容量線の延在方向と交差する方向において前記下部容量電極よりも幅広に形成されてい ることを特徴とする請求項1に記載の電気光学装置。

【請求項3】

20

データ線に電気的に接続されたダミートランジスタを備え、

前記ダミートランジスタの半導体層は、前記データ線の延在方向に延在すると共に、当該データ線と重なるように設けられることを特徴とする請求項1又は2に記載の電気光学装置。

【請求項4】

前記第1の遮光膜は、高融点金属材料からなり、前記第2及び第3の遮光膜は、前記第 1の遮光膜よりも反射率の大きい金属材料からなることを特徴とする請求項<u>1から3のい</u>ずれか一項に記載の電気光学装置。

【請求項5】

前記第1の遮光膜は、前記走査線と同一材料からなり、前記第2及び第3の遮光膜は、前記ダミートランジスタに電気的に接続された蓄積容量の電極と同一材料からなることを 特徴とする請求項1から4のいずれか一項に記載の電気光学装置。

【請求項6】

請求項1から5のいずれか一項に記載の電気光学装置を具備してなることを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、例えば液晶装置等の電気光学装置、該電気光学装置を備えて構成される電子機器の技術分野に関する。

【背景技術】

[0002]

この種の電気光学装置においては、基板上に、複数の画素が配列されてなる画素領域と、画素領域の周囲を占めるダミー画素領域とが設けられる。画素領域には表示画像を有効に表示する複数の画素部が形成され、ダミー画素領域には画素部と概ね同一の構成を夫々有する複数のダミー画素部が形成される。ダミー画素部は、画素領域の上下左右の端或いは縁及びその付近に対して、例えば、電気光学装置の一対の基板のうち一方の側の内蔵遮光膜、これに加えて若しくは代えて他方の基板の側の額縁遮光膜により、基板上で平面的に見て覆われるように配置される。電気光学装置の駆動時には、画素領域では画素部において有効に画像表示が行われると共に、例えば、ダミー画素領域ではダミー画素部によって、画素領域における表示画像を黒く縁取るように黒色のベタ状の画像が表示される。

[0003]

ここに、電気光学装置をプロジェクタのライトバルブとして使用する場合、画素領域及びダミー画素領域には、光源から、比較的強度の大きい投射光が照射される。ダミー画素領域には、これを覆う額縁遮光膜等の脇から基板に対して斜めに進行してくる斜めの光が浸入する。また、電気光学装置の基板の裏面からの反射光や、複数の電気光学装置をライトバルブとして組合せて利用する場合における他の電気光学系から出射されて結合光学系を突き抜けてくる光などの"戻り光"中の基板に対して斜めの成分も、ダミー画素領域に侵入する。

[0004]

特許文献1には、このようにダミー画素領域に浸入する斜めの光などを、ダミー画素遮光膜によって遮ることにより、このような表示に寄与しない光が、画素領域から出射される光に紛れ込むことにより、表示画像の縁付近における画質が劣化するのを防止する技術が開示されている。ダミー画素遮光膜は、ダミー画素部に対して設けられる冗長配線と同層において同一膜により、開口領域に設けられる。

[0005]

【特許文献 1 】特開 2 0 0 5 - 7 7 6 3 6 号公報

【発明の開示】

【発明が解決しようとする課題】

[0006]

20

10

30

しかしながら、上述したような先行技術の構成によれば、ダミー画素遮光膜は、これと同一層からなる配線とは電気的に分離した状態で、必然的に互いに分離されたパターン形状で作成される。従って、ダミー画素遮光膜の周囲では、この配線との間で隙間が生じ、この隙間から、上述したような斜め光が透過してしまう。或いはダミー画素部における透過光が隙間を透過した後、そのうちの一部が画素領域に対して斜めに進行することで、画素領域の縁付近において、ダミー画素領域からの光漏れが生じるおそれがある。更に、ダミー画素領域に侵入した光が、ダミー画素遮光膜において再反射され、結局は画素領域から出射される光に紛れ込む事態も生じ得る。

[0007]

その結果、有効に表示画像の縁付近の画質の劣化を防止することが困難となる不具合が 生じる。また、ダミー画素領域に光が多量に浸入すると、ダミー画素部のトランジスタが 光リークにより誤動作するという問題点も更に生じる。

[00008]

本発明は、例えば上述の問題点に鑑みなされたものであり、ダミー画素部のトランジスタの誤動作を防止しつつ、表示画像の縁付近においても高品位である画像をより確実に表示可能である電気光学装置及びこれを備えた各種電子機器を提供することを課題とする。

【課題を解決するための手段】

[0009]

本発明に係る電気光学装置は上記課題を解決するために、

画像表示領域の周囲に設けられたダミー画素領域とを備え、前記画像表示領域及び前記ダミー画素領域に設けられた遮光性を有する走査線及び容量線と、前記ダミー画素領域に、隣り合う前記走査線間に島状に形成された第1の遮光膜と、前記幸量線と耐記容量線と重なるように設けられた第2の遮光膜と、前記容量線と同一層に、前記容量線と離間して設けられた第3の遮光膜とを有し、前記第2の遮光膜は、前記走査線と前記第1の遮光膜との間及び前記容量線と前記第3の遮光膜との間を覆うように設けられており、前記第3の遮光膜は、前記第1の遮光膜と前記走査線と隣り合う走査線との間及び隣り合う前記第2の遮光膜間を覆うように設けられていることを特徴とする。

また、前記画像表示領域に、前記容量線と対向配置された下部容量電極を有する蓄積容量を備え、前記ダミー画素領域において、前記第2の遮光膜は、前記下部容量電極と同一層に、前記容量線の延在方向と交差する方向において前記下部容量電極よりも幅広に形成されていることを特徴とする。

また、<u>データ線</u>に電気的に接続されたダミートランジスタを備え、前記ダミートランジスタの半導体層は、前記データ線の延在方向に延在すると共に、当該データ線と重なるように設けられることを特徴とする。

また、前記第1の遮光膜は、高融点金属材料からなり、前記第2及び第3の遮光膜は、前記第1の遮光膜よりも反射率の大きい金属材料からなることを特徴とする。

前記第1の遮光膜は、前記走査線と同一材料からなり、前記第2及び第3の遮光膜は、前記ダミートランジスタに電気的に接続された蓄積容量の電極と同一材料からなることを 特徴とする。

[0010]

本発明の電気光学装置では、その動作時には、例えばデータ線、走査線等の配線を介して、画素スイッチング用TFT、薄膜ダイオード(以下適宜"TFD"と称す)等により構成されるトランジスタに、画像信号、走査信号等が供給される。そして、画像信号がトランジスタから選択的に画素電極に供給され、各画素部が駆動される。これにより、複数の画素部がマトリクス状に平面配列された画素領域において、アクティブマトリクス駆動による画像表示が可能となる。

[0011]

ここに、本発明では、画素領域の周囲において、例えばデータ線等に対する画像信号等の書き込み始めに位置し、かかる配線の電位が安定し難い部分や、製造時に配向膜に対す

10

20

30

40

るラビング処理の削りカスが除去され難く残存し易い部分等には、ダミー画素領域が配置 され、ダミー画素部が画素部を模擬して形成される。

[0012]

より具体的には、各ダミー画素部は、好ましくは画素部の構成を模擬し、その動作が画素部の動作を模擬するように形成される。よって、ダミートランジスタは、ダミー画素毎に設けられており、画素部におけるトランジスタの動作を模擬し、選択的に画像信号等の供給を行うことで、画素領域内と同様に、ダミー画素領域においても、ダミー画素部をアクティブマトリクス駆動することが可能となる。

[0013]

よって、画素領域の周囲における上述したような、安定した動作が行い難い部分には、 ダミー画素部が配置されて駆動されることで、該画素領域ではその隅々まで良好な画像表 示を行うことが可能となる。

[0014]

本発明の電気光学装置では、各ダミー画素部において二層以上の遮光膜が形成される。 二層以上の遮光膜は、ダミートランジスタの半導体層のうち少なくともチャネル領域を平 面的に見て覆うように形成される。二層以上の遮光膜は、好ましくは互いに少なくとも部 分的に重なり合って形成されると共に、ダミー画素部において、一の遮光膜の配置されて いない領域を他の遮光膜が覆うように形成される。このような二層以上の遮光膜は、少な くともその一部において、複数のダミー画素に跨って設けられてもよいし、或いはダミー 画素毎に設けられてもよい。よって、先行技術における一層のダミー画素遮光膜の構成と 比較して、より広い領域を二層以上の遮光膜によって、より確実に覆うと共に、一の遮光 膜を通過した光や一の遮光膜において反射された光を他の遮光膜によって遮光することが できる。

[0015]

従って、電気光学装置の外部から照射される光のうち、基板に対して斜めに進行して、額縁状の遮光膜の脇からダミー画素領域に侵入する光や、ダミー画素部を透過した光のうち斜めに画素領域に向かって進行する光などが、二層以上の遮光膜の上層側から浸入した場合には、このような光及びその光に起因して発生する内部反射光或いは多重反射光を、二層以上の遮光膜によって、より確実に遮光することが可能となる。

[0016]

一方、電気光学装置に対して外部から光が照射される側と反対側から浸入する戻り光が、二層以上の遮光膜の下層側から浸入した場合には、このような光及びその光に起因して発生する内部反射光或いは多重反射光を、二層以上の遮光膜によって、より確実に遮光することが可能となる。

[0017]

以上の結果、ダミー画素部のトランジスタの誤動作を防止することができ、適格に動作するダミー画素部の存在によって、表示画像の縁付近においてもより確実に高品位な画像表示を行うことが可能となる。

[0018]

本発明の電気光学装置の他の態様では、前記二層以上の遮光膜は、前記画素部の開口領域を模擬する前記ダミー画素部の開口領域の少なくとも一部を覆うように形成されている

[0019]

この態様では、二層以上の遮光膜は、ダミー画素部の開口領域の少なくとも一部を覆うように形成される。ここに、本発明に係る「ダミー画素部の開口領域」とは、画素部において表示に実際に寄与する光が透過又は反射される、画素部の開口領域を、模擬する領域を意味する。即ち、ダミー画素の開口領域は、仮に本願独自の構成である二層以上の遮光膜が存在しなければ、画素部の開口領域と同様に光が透過又は反射可能な領域であり、実際には二層以上の遮光膜により部分的に又は完全に覆われ得る領域である。

[0020]

40

30

10

20

尚、ダミー画素領域は、例えば、電気光学装置の一対の基板の少なくとも一方側に形成される遮光膜によって、画素領域の周囲に額縁状に覆われた領域に位置する。よって、この場合、電気光学装置の外部から照射される光が、ダミー画素部には、額縁状の遮光膜によって遮られて入射し難い構成となっている。

[0021]

従って、各ダミー画素部の開口領域においても、二層以上の遮光膜によって、それよりも上層側又は下層側から浸入する光をより確実に遮光することができ、画素領域に対して進行するダミー画素部からの光の量を減少させることが可能となり、ダミー画素領域からの光漏れを抑止すると共に、再反射され画素領域に進行する光の量も減少させることも可能となる。

[0022]

以上の結果、ダミー画素部のトランジスタの誤動作を防止しつつ、表示画像の縁付近に おいてもより確実に高品位な画像表示を行うことが可能となる。

[0023]

本発明の電気光学装置の他の態様では、前記二層以上の遮光膜は、前記基板上で平面的に見て相互に重なっていることで、前記少なくともチャネル領域を冗長的に遮光する。

[0024]

この態様によれば、ダミー画素部において、二層以上の遮光膜は、好ましくは互いに少なくとも部分的に重なり合って形成され、一の遮光膜の配置されていない領域を他の遮光膜が覆うように形成される。よって、ダミー画素部において、より広い領域を二層以上の遮光膜によって覆うと共に、一の遮光膜を通過した光や一の遮光膜において反射された光を他の遮光膜によって遮光することができる。

[0025]

従って、この態様では、ダミートランジスタの半導体層に対して、少なくともチャネル領域に対して、それよりも上層側又は下層側から浸入する光をより確実に遮光できる。更にダミー画素部の開口領域においても、二層以上の遮光膜によって、それよりも上層側又は下層側から浸入する光をより確実に遮光することも可能となる。

[0026]

本発明の電気光学装置の他の態様では、前記二層以上の遮光膜は、前記画素部及び前記ダミー画素部に係る回路部分の少なくとも一部を構成する導電膜と同一層の導電性の遮光膜を含む。

[0027]

この態様によれば、画素部又はダミー画素部の回路部分を作成する機会と同一機会に、 二層以上の遮光膜のうち少なくとも一の遮光膜を少なくとも部分的に、導電性材料により 形成することができる。よって、電気光学装置の製造プロセスにおいてダミー画素部を容 易に形成することが可能となる。

[0028]

また、画素部又はダミー画素部の回路部分を構成する導電膜のうち、比較的遮光性能の高い膜により、二層以上の遮光膜のうち少なくとも一の遮光膜を少なくとも部分的に形成することにより、ダミートランジスタの半導体層のうち少なくともチャネル領域における遮光性を向上させることができる。

[0029]

本発明の電気光学装置の他の態様では、前記二層以上の遮光膜のうち少なくとも一の遮 光膜は、前記ダミー画素部に係る回路部分の一部をなすと共に、共に、所定幅の間隙を隔 ててレイアウトされた配線又は電極を兼ねており、前記二層以上の遮光膜のうち他の遮光 膜は、前記基板上で平面的に見て前記間隙を覆うように形成されている。

[0030]

この態様によれば、ダミー画素部の回路部分を作成する機会と同一機会に、二層以上の 遮光膜のうち少なくとも一の遮光膜を、少なくとも部分的に導電性材料により形成するこ とができる。また、一の遮光膜は、ダミー画素部に係る回路部分の一部をなすと共に、所 10

20

30

40

定幅の間隙を隔ててレイアウトされた配線又は電極を構成する。ここにいう「所定幅」とは、製造誤差等でショートが発生しない程度の幅をいう。

[0031]

そして、二層以上の遮光膜のうち他の遮光膜は、一の遮光膜によって形成された上記の間隔を平面的に見て覆うように形成される。従って、一の遮光膜による上記の間隔を介して、一の遮光膜より上層側又は下層側に抜けて出射される光の量を少なくするために、この間隔を小さくしなくても、このように一の遮光膜を抜けた光を他の遮光膜によって遮光することが可能となる。よって、この態様では、ダミー画素部の回路部分のうち一部がショートするのを防止することができる。従って、電気光学装置の製造プロセスにおいて、容易にダミー画素部を形成すると共に歩留りを向上させることが可能となる。

[0032]

本発明の電気光学装置の他の態様では、前記二層以上の遮光膜は、前記少なくともチャネル領域を前記基板上で上層側から遮光する一の遮光膜と、該一の遮光膜の上層側又は下層側に積層されており、前記少なくともチャネル領域を上層側から遮光する他の遮光膜とを含む。

[0033]

この態様によれば、二層以上の遮光膜により、半導体層のうち少なくともチャネル領域に対して、チャネル領域よりも上層側から侵入する光を、ダミー画素部においてより広い領域で遮光すると共に、一の遮光膜によって、それよりも上層側の他の遮光膜を通過した光を遮光すると共に、一の遮光膜において反射された光を他の遮光膜によって遮光することが可能となる。或いは、チャネル領域よりも上層側から侵入する光について、一の遮光膜を通過した光を、それよりも下層側の他の遮光膜によって遮光すると共に、一の遮光膜によって他の遮光膜において反射された光を遮光することが可能となる。

[0034]

よって、チャネル領域より上層側から浸入する光に対する遮光性を強化することができる。

[0035]

本発明の電気光学装置の他の態様では、前記二層以上の遮光膜は、前記少なくともチャネル領域を前記基板上で下層側から遮光する一の遮光膜と、前記少なくともチャネル領域を上層側から遮光する他の遮光膜とを含む。

[0036]

この態様によれば、二層以上の遮光膜のうち一の遮光膜によって、半導体層のうち少なくともチャネル領域に対してそれよりも下層側から侵入する光を遮光することが可能となる。また、二層以上の遮光膜のうち他の遮光膜によって、半導体層のうち少なくともチャネル領域に対してそれよりも上層側から侵入する光を遮光することが可能となる。よって、二層以上の遮光膜によって、半導体層のうち少なくともチャネル領域に対して上層側又は下層側から浸入する光に対する遮光性をより強化することができる。

[0037]

本発明の電気光学装置の他の態様では、前記二層以上の遮光膜のうち少なくとも一の遮光膜は金属膜を含む。

[0038]

この態様によれば、二層以上の遮光膜のうち少なくとも一の遮光膜を、比較的反射率の高いアルミニウム (Al)等の金属材料により形成することで、遮光性をより向上させることができる。

[0039]

本発明の電気光学装置の他の態様では、前記画素部において、前記二層以上の遮光膜のうち少なくとも一の遮光膜と同一層からなり、前記トランジスタが有する半導体層のうち少なくともチャネル領域を遮光する、少なくとも一層の遮光膜を更に備える。

[0040]

この態様によれば、二層以上の遮光膜のうち少なくとも一の遮光膜を、画素部における

10

20

30

40

少なくとも一層の遮光膜と同一機会に作成することができる。この際、少なくとも一層の遮光膜に対応する、二層層以上の遮光膜のうち少なくとも一の遮光膜を、少なくともチャネル領域を覆うように形成する。よって、画素部の少なくとも一層の遮光膜に対応させて、二層以上の遮光膜のうち少なくとも一の遮光膜を形成し、ダミー画素部を、画素部の構成を模擬し、二層以上の遮光膜を除いて他の構成については画素部と概ね同様に構成することが可能となる。よって、製造プロセスにおいてより容易にダミー画素部を形成し、且つダミー画素部の性能を画素部と同程度として、より信頼性の高い電気光学装置を製造することが可能となる。

[0041]

画素部において少なくとも一層の遮光膜を更に備える態様では、前記画素部は、前記トランジスタ及び前記画素電極に電気的に接続された蓄積容量を含み、前記少なくとも一層の遮光膜は、前記蓄積容量の電極を構成すると共に、前記ダミー画素部は、前記蓄積容量を模擬するダミー蓄積容量を含み、前記二層以上の遮光膜のうち前記少なくとも一の遮光膜は、前記ダミー蓄積容量の電極を構成するように構成してもよい。

[0042]

このように構成すれば、蓄積容量の作成と同一機会にダミー画素部において二層以上の 遮光膜のうち少なくとも一の遮光膜を作成することが可能となる。ここに、画素部におい て蓄積容量は一対の電極間に誘電体膜を挟持してなり、少なくとも一層の遮光膜は一対の 電極のうち少なくとも一方を構成する。そして、ダミー画素部において、蓄積容量を模擬 するダミー蓄積容量の一対の電極のうち少なくとも一方を、二層以上の遮光膜のうち少な くとも一の遮光膜として、少なくともチャネル領域を覆うように形成する。

[0043]

よって、ダミー画素部においてダミー蓄積容量の少なくとも一方の電極のレイアウトを、画素部の蓄積容量の電極と比較して変更することで、二層以上の遮光膜のうち少なくとも一の遮光膜として形成することで、容易にダミー蓄積容量を形成することが可能となる

[0044]

本発明の電子機器は上記課題を解決するために、上述した本発明の電気光学装置を具備してなる。

[0045]

本発明の電子機器によれば、上述した本発明の電気光学装置を具備してなるので、概ね全体に亘って高品質な表示画像を表示することが可能な、投射型表示装置、携帯電話、電子手帳、ワードプロセッサ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、ワークステーション、テレビ電話、POS端末、タッチパネルなどの各種電子機器を実現できる。また、本発明に係る電子機器として、例えば電子ペーパなどの電気泳動装置等も実現することが可能である。

[0046]

本発明の作用及び他の利得は次に説明する実施するための最良の形態から明らかにされる。

【発明を実施するための最良の形態】

[0047]

以下では、本発明の実施形態について図を参照しつつ説明する。以下の実施形態では、 夫々、本発明の電気光学装置の一例である駆動回路内蔵型のTFTアクティブマトリクス 駆動方式の液晶装置を例にとる。

[0048]

まず、本実施形態における液晶装置の全体構成について、図1及び図2を参照して説明する。ここに、図1は、TFTアレイ基板をその上に形成された各構成要素と共に、対向基板の側から見た液晶装置の概略的な平面図であり、図2は、図1のH-H'断面図である。

[0049]

10

20

30

図1及び図2において、液晶装置は、対向配置されたTFTアレイ基板10と対向基板20とから構成されている。TFTアレイ基板10は、例えば石英基板、ガラス基板、シリコン基板等の透明基板である。また、対向基板20も、TFTアレイ基板10と対ましくは同様の透明基板により構成される。TFTアレイ基板10と対向基板20との間には液晶層50が封入されており、TFTアレイ基板10と対向基板20とは、本発明に係る「画素領域」の一例である画像表示領域10aの周囲に位置するシール領域に設けられたシール材52により相互に接着されている。

[0050]

シール材 5 2 は、両基板を貼り合わせるための、例えば紫外線硬化樹脂、熱硬化樹脂等からなり、製造プロセスにおいてTFTアレイ基板 1 0 上に塗布された後、紫外線照射、加熱等により硬化させられたものである。また、例えばシール材 5 2 中には、TFTアレイ基板 1 0 と対向基板 2 0 との間隔(基板間ギャップ)を所定値とするためのグラスファイバ或いはガラスビーズ等のギャップ材 5 6 が散布されている。本実施形態に係る液晶装置は、プロジェクタのライトバルブ用として小型で拡大表示を行うのに適している。

[0051]

シール材 5 2 が配置されたシール領域の内側に並行して、画像表示領域 1 0 a の額縁領域を規定する遮光性の額縁遮光膜 5 3 が、対向基板 2 0 側に設けられている。但し、このような額縁遮光膜 5 3 の一部又は全部は、TFTアレイ基板 1 0 側に内蔵遮光膜として設けられてもよい。

[0052]

TFTアレイ基板10上における、画像表示領域10aの周辺に位置する周辺領域には、データ線駆動回路101及びサンプリング回路7、走査線駆動回路104、外部回路接続端子102が夫々形成される。

[0053]

TFTアレイ基板 1 0 上における周辺領域において、シール領域より外周側に、データ線駆動回路 1 0 1 及び外部回路接続端子 1 0 2 が、TFTアレイ基板 1 0 の一辺に沿って設けられている。また、TFTアレイ基板 1 0 上の周辺領域のうちシール領域より内側に位置する領域には、TFTアレイ基板 1 0 の一辺に沿う画像表示領域 1 0 a の一辺に沿って且つ額縁遮光膜 5 3 に覆われるようにしてサンプリング回路 7 が配置される。

[0054]

また、走査線駆動回路104は、TFTアレイ基板10の一辺に隣接する2辺に沿い、 且つ、額縁遮光膜53に覆われるようにして設けられている。更に、このように画像表示 領域10aの両側に設けられた二つの走査線駆動回路104間を電気的に接続するため、 TFTアレイ基板10の残る一辺に沿い、且つ額縁遮光膜53に覆われるようにして複数 の配線105が設けられている。

[0055]

また、TFTアレイ基板10上の周辺領域において、対向基板20の4つのコーナー部に対向する領域に、上下導通端子106が配置されると共に、このTFTアレイ基板10及び対向基板20間には上下導通材が上下導通端子106に対応して該端子106に電気的に接続されて設けられる。

[0056]

図 2 において、TFTアレイ基板 1 0 上の画像表示領域 1 0 aには、駆動素子である画素スイッチング用のTFTや走査線、データ線等の配線が作り込まれた積層構造が画素部毎に形成される。画像表示領域 1 0 aには、画素スイッチング用TFTや走査線、データ線等の配線の上層に画素電極 9 a がマトリクス状に設けられている。画素電極 9 a 上には、配向膜 1 6 が形成されている。尚、本実施形態では、画素スイッチング素子はTFTのほか、各種トランジスタ或いはTFD等により構成されてもよい。

[0057]

また、図1又は図2において、TFTアレイ基板10上の画像表示領域10aの周囲において、額縁遮光膜53に覆われる額縁領域には、後述するようにダミー画素領域10d

10

20

30

40

が配置される。本実施形態では、ダミー画素領域10dにおいてダミー画素部が画素部を 模擬して形成され、ダミー画素毎にダミー画素電極9dが配置される。

[0058]

他方、対向基板 2 0 におけるTFTアレイ基板 1 0 との対向面上に、遮光膜 2 3 が形成されている。遮光膜 2 3 は、例えば遮光性金属膜等から形成されており、対向基板 2 0 上の画像表示領域 1 0 a 内で、例えば格子状等にパターニングされている。そして、遮光膜 2 3 上(図 2 中遮光膜 2 3 より下側)に、ITO等の透明材料からなる対向電極 2 1 が複数の画素電極 9 a と対向して例えばベタ状に形成され、更に対向電極 2 1 上(図 2 中対向電極 2 1 より下側)には配向膜 2 2 が形成されている。

[0059]

液晶層 5 0 は、例えば一種又は数種類のネマティック液晶を混合した液晶からなり、これら一対の配向膜間で、所定の配向状態をとる。そして、液晶装置の駆動時、夫々に電圧が印加されることで、画素電極 9 a と対向電極 2 1 との間には液晶保持容量が形成される

[0060]

尚、ここでは図示しないが、TFTアレイ基板10上には、データ線駆動回路101、 走査線駆動回路104の他に、複数のデータ線に所定電圧レベルのプリチャージ信号を画 像信号に先行して各々供給するプリチャージ回路、製造途中や出荷時の当該液晶装置の品 質、欠陥等を検査するための検査回路等が形成されていてもよい。

[0061]

次に、本実施形態に係る画素部及びダミー画素部の構成について、図3から図10を参照してより詳細に説明する。まず、図3を参照して画素部及びダミー画素部の概略的な回路構成について説明する。図3は、電気光学装置の画素又はダミー画素における各種素子、配線等の等価回路を示した回路図である。

[0062]

図3において、画像表示領域10aを構成するマトリクス状に形成された複数の画素部P×aには夫々、画素電極9aと、本発明に係る「トランジスタ」の一例である、画素電極9aをスイッチング制御するためのTFT30aとが形成されており、画像信号が供給されるデータ線6aが当該TFT30aのソースに電気的に接続されている。また、走査信号が供給される走査線11aは、TFT30aのゲートに電気的に接続されている。画素電極9a及び蓄積容量70aは、TFT30aのドレインに電気的に接続されている。

[0063]

データ線6aに書き込む画像信号S1、S2、…、Snは、この順に線順次に供給しても構わないし、相隣接する複数のデータ線6a同士に対して、グループ毎に供給するようにしてもよい。また、TFT30aのゲートには、走査線11aを介して走査信号G1、G2、…、Gmが線順次で印加される。画素電極9aには、画素スイッチング素子であるTFT30aを一定期間だけそのスイッチを閉じることにより、データ線6aから供給される画像信号S1、S2、…、Snを所定のタイミングで書き込む。画素電極9aを介して電気光学物質の一例としての液晶に書き込まれた所定レベルの画像信号S1、S2、…、Snは、対向基板20に形成された対向電極21との間で一定期間保持される。液晶は、印加される電圧レベルにより分子集合の配向や秩序が変化することにより、光を変調し、階調表示を可能にする。ノーマリーホワイトモードであれば、各画素の単位で印加された電圧に応じて入射光に対する透過率が増加され、全体として電気光学装置からは画像信号に応じたコントラストを持つ光が出射する。

[0064]

ここで、保持された画像信号がリークするのを防ぐために、画素電極9aと対向電極21との間に形成される液晶容量と並列に蓄積容量70aを付加する。蓄積容量70aは、後に詳述する如く、画素電極9aに接続された画素電位側容量電極と、これに誘電体膜を挟んで対向配置された固定電位側容量電極とを含んでなる。走査線11aと並んで配列さ

10

20

30

40

れた固定電位の容量線300の一部が、このような固定電位側容量電極とされている。

[0065]

容量線300は、画素電極9aが配列された画像表示領域10a外で容量線電位供給端子に電気的に接続されている。これにより、全ての容量線300は、容量線電位供給端子から供給される安定した固定電位又は反転する所定電位とされ、蓄積容量70aにおいて良好な電位保持特性が得られる。このような電位源としては、TFT30aを駆動するための走査信号を走査線11aに供給するための走査線駆動回路104や画像信号を供給するためのデータ線駆動回路101に供給される正電源や負電源の定電位源でもよいし、対向基板20の対向電極21に供給される定電位でも構わない。

[0066]

本実施形態では特に、画像表示領域10aの周囲における額縁領域にダミー画素領域10aが設けられ、ダミー画素領域10dに対して、好ましくは画像表示領域10aから連続的にデータ線6a、容量線300、及び走査線11aが連続的に同様のパターンで配線されており、ダミー画素電極9dがダミー画素部Pxd毎に配列される。ここに、図3中、画像表示領域10aの画素部Pxaにおける画素電極9aを白四角で示し、ダミー画素電極9aを白四角で示してある。素電極9aとダミー画素電極9dとは好ましくは同一構成を有している。更に、画素る電極9aとダミー画素電極9dとは好ましくは同一構成を有している。更に、画素スイッチング用TFT30a及び蓄積容量70aを含んでなる画素部Pxaと、ダミー画素電極9d、本発明に係る「ダミートランジスタ」の一例である画素スイッチング用を模擬するダミー下FT30d、及び蓄積容量70aを模擬するダミー蓄積容量70dを含んでなるダミー画素部Pxdとは、好ましくは概ね同一構成を有する。但し、ダミー画素部Pxdにおいては、後述するように、本発明に係る二以上の遮光膜に係る構成が異なる。

[0067]

よって、ダミー画素領域10 d では、画像表示領域10 a と同様にアクティブマトリクス駆動によりダミー画素部を動作させることができる。そして、本実施形態では、画像表示領域10 a の縁付近の周囲における、液晶が不完全に駆動される部分については、実際に表示される画像表示領域10 a から除外される。

[0068]

即ち、額縁領域では、データ線6aや走査線11aに対する画像信号や走査信号等の書き込み始めが位置する、言い換えればデータ線6aや走査線11a等の配線の先端部分が額縁領域に位置しており、配線の電位が安定し難く、或いは製造時に配向膜に対するラビング処理の削りカスが除去され難く残存し易い等の各種の事情により、液晶が正常に駆動され難くなる。本実施形態では、このような領域を画像表示領域10aから排除すると共に、ダミー画素領域10dを設けて、ダミー画素部Pxdを画素部Pxaと概ね同様に動作させるように構成してある。これにより、ダミー画素部Pxdにおいて画素部Pxaの動作を模擬することが可能となる。ダミー画素部Pxdでは、走査線11aより供給される走査信号に基づくタイミングで、データ線6aよりダミーTFT30dを介して画像信号が供給されることにより、画素部Pxaと同様に駆動され、例えば、各ダミー画素部Pxdによりベタ状の黒表示が行われる。

[0069]

従って、本実施形態では、ダミー画素領域10dに対する外部からの照射光は入射され難くなると共に、ダミー画素領域10dからは表示に寄与しない光を出射させることで、画像表示領域10aの隅々まで良好な画像表示が可能となるよう構成されている。

[0070]

次に、図4及び図5を参照して、画素部の詳細な構成について説明する。図4は画像表示領域における画素部の平面図であり、図5は、図4のA-A⁷断面図である。尚、図4及び図5においては、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材毎に縮尺を異ならしめてある。この点については、後述する図6以降の各図についても同様である。

10

20

30

10

20

30

40

50

[0071]

また、図4及び図5では、図1又は図2を参照して説明した構成中、TFTアレイ基板10側の構成のみについて説明するが、説明の便宜上、これらの図では画素電極9aより上側に位置する部分の図示を省略している。

[0072]

図4において、TFTアレイ基板10上には、マトリクス状に複数の透明な画素電極9aが設けられており、画素電極9aの縦横の境界に各々沿ってデータ線6a及び走査線11aが設けられている。走査線11aは、図4中×方向に沿って延びており、データ線6aは、走査線11aと交差するように、図4中 Y 方向に沿って延びている。走査線11a及びデータ線6aが互いに交差する個所の各々には画素スイッチング用のTFT30aが設けられている。

[0073]

走査線11a、データ線6a、蓄積容量70a、及びTFT30aは、TFTアレイ基板10上で平面的に見て、画素電極9aに対応する各画素の開口領域99a(即ち、各画素において、表示に実際に寄与する光が透過又は反射される領域)を囲む非開口領域内に配置されている。即ち、これらの走査線11a、蓄積容量70a、データ線6a、及びTFT30aは、表示の妨げとならないように、各画素の開口領域99aではなく、非開口領域内に配置されている。非開口領域は、TFTアレイ基板10側のデータ線6aや走査線11a、或いは蓄積容量70aを構成する導電膜の少なくとも一部が遮光性を有する遮光膜により形成され、このような遮光膜により各画素に入射される光を遮光可能な領域として、TFTアレイ基板10側において規定される。また、好ましくは、図2を参照して、オーアレイ基板10側の遮光膜と共に非開口領域が規定される。

[0074]

図4又は図5において、走査線11aは、半導体層1aよりも下地絶縁膜12を介して下層側の最下層に配置され、例えばタングステン(W)、チタン(Ti)、チタンナイトライド(TiN)等の高融点金属材料等の遮光性の導電材料からなる。走査線11aは、図4に示すように、X方向に沿って延在し、画像表示領域10aにストライプ状に配置される。また、走査線11aは、下側遮光膜として機能し、TFTアレイ基板10における裏面反射や、複板式のプロジェクタ等で他の液晶装置から発せられ合成光学系を突き抜けてくる光などの、戻り光のうちTFT30aに進行する光を遮光することができる。

[0075]

また、下地絶縁膜12は、例えばシリコン酸化膜等からなる。下地絶縁膜12は、TFTアレイ基板10の全面に形成されることにより、TFTアレイ基板10の表面研磨時における荒れや、洗浄後に残る汚れ等で画素スイッチング用のTFT30aの特性変化を防止する機能を有する。

[0076]

また、図4又は図5において、TFT30aは、半導体層1a、ゲート電極3aを含んで構成されている。

[0077]

半導体層1aは、例えばポリシリコンからなり、図4中Y方向に沿ったチャネル長を有するチャネル領域1a′、データ線側LDD領域1b及び画素電極側LDD領域1c、並びにデータ線側ソースドレイン領域1d及び画素電極側ソースドレイン領域1eからなる。即ち、TFT30aはLDD構造を有している。尚、TFT30aは、LDD構造を有することが好ましいが、データ線側LDD領域1b、画素電極側LDD領域1cに不純物打ち込みを行わないオフセット構造であってもよいし、ゲート電極をマスクとして不純物を高濃度に打ち込んでデータ線側ソースドレイン領域及び画素電極側ソースドレイン領域を形成する自己整合型であってもよい。

[0078]

ここに、ゲート電極3aは、ゲート絶縁膜2を介してチャネル領域1a'上に配置され

、半導体層1aの脇において下地絶縁膜12を貫通して開孔されたコンタクトホール3 cを介して最下層の走査線11aと電気的に接続される。

[0079]

図4及び図5において、TFTアレイ基板10上のTFT30aよりも層間絶縁膜41 を介して上層側には、データ線6aが設けられている。

[0800]

データ線6aは、半導体層1aのデータ線側ソースドレイン領域1dに、ゲート絶縁膜2及び層間絶縁膜41を貫通するコンタクトホール81を介して電気的に接続されている。また、データ線6a及びコンタクトホール81内部は、例えば、A1-Si-Cu、A1-Cu等のA1(アルミニウム)含有材料、又はA1単体、若しくはA1層とTiN層等との多層膜からなる。データ線6aは、TFT30aを遮光する機能も有している。

[0081]

図 5 において、TFTアレイ基板 1 0 上のデータ線 6 a よりも層間絶縁膜 4 2 を介して上層側には、蓄積容量 7 0 a が設けられている。

[0082]

蓄積容量70aは、下部容量電極71と上部容量電極300が誘電体膜75を介して対向配置されることにより形成されている。

[0083]

上部容量電極は、容量線300の一部として形成されている。上述したように、容量線300は、画素電極9aが配置された画像表示領域10aからその周囲に延設され、定電位源と電気的に接続される。これにより、上部容量電極300は、固定電位に維持され、固定電位側容量電極として機能し得る。上部容量電極300は、例えばA1(アルミニウム)、Ag(銀)等の金属又は合金を含んだ非透明な金属膜から形成されており、TFT30aを遮光する上側遮光膜(内蔵遮光膜)としても機能する。

[0084]

図4又は図5において、下部容量電極71は、TFT30aの画素電極側ソースドレイン領域1e及び画素電極9aに電気的に接続された画素電位側容量電極である。より具体的には、下部容量電極71は、コンタクトホール83(図4及び図5参照)を介して画素電極側ソースドレイン領域1eと電気的に接続されると共に、コンタクトホール85(図4及び図5参照)を介して画素電極9aに電気的に接続されている。即ち、下部容量電極71は、画素電極側ソースドレイン領域1e及び画素電極9a間の電気的な接続を中継する。下部容量電極71は、上部容量電極と同様、例えばA1(アルミニウム)等の金属又は合金を含んだ非透明な金属膜から形成されている。尚、コンタクトホール83は、層間絶縁膜41及び42を貫通して開孔されており、データ線6aにおいて、平面的に見てコンタクトホール83は、データ線6aの開孔6h内に配置される。

[0085]

ここに、下部容量電極 7 1 は、好ましくは画素電位側容量電極としての機能の他、上側 遮光膜としての上部容量電極 3 0 0 と T F T 3 0 a との間に配置される、光吸収層或いは 遮光膜としての機能も有する。従って、 T F T 3 0 a に対してそれよりも上層側から入射 する光について、上部容量電極 3 0 0 及び下部容量電極 7 1 の各々によっても、遮光することが可能である。

[0086]

誘電体膜75は、例えばHTO(High Temperature Oxide)膜、LTO(Low Temperature Oxide)膜等の酸化シリコン膜、或いは窒化シリコン膜等から構成された単層構造、或いは多層構造を有している。

[0087]

図4及び図5において、画素電極9aは、蓄積容量70aよりも層間絶縁膜43を介して上層側に形成されている。画素電極9aは、下部容量電極71、コンタクトホール83 及び85を介して半導体層1aの画素電極側ソースドレイン領域1eに電気的に接続されている。コンタクトホール85は、層間絶縁層43を貫通するように形成された孔部の内 10

20

30

40

壁にITO等の画素電極9aを構成する導電材料が成膜されることによって形成されている。画素電極9aの上側表面には、ラビング処理等の所定の配向処理が施された配向膜16(図2参照)が設けられている。

[0088]

以上に説明した画素部の構成は、各画素部に共通である。画像表示領域10a(図3参照)には、かかる画素部が周期的に形成されている。

[0089]

次に、図6から図10を参照して、ダミー画素部の詳細な構成について説明する。図6はダミー画素領域におけるダミー画素部の平面図であり、図7は、ダミー画素部における3層の遮光膜と半導体層との配置関係に着目して、その構成を抜粋して示す平面図である。また、図8は、図6のB-B'断面図であり、図9は、図7のC-C'線における断面部分の構成を示す断面図であり、図10は、図7のD-D'線における断面部分の構成を示す断面図である。

[0090]

また、図6から図10では、図1又は図2を参照して説明した構成中、TFTアレイ基板10側の構成のみについて説明するが、説明の便宜上、これらの図ではダミー画素電極9dより上側に位置する部分の図示を省略している。

[0091]

既に説明したように、好ましくは、ダミー画素部と画素部とは概ね同一構成を有し、ダミー画素部は、図4又は図5を参照して説明した画素部と同様の積層構造により構成される。よって、画素部と同様に、ダミー画素部においても、非開口領域が、TFTアレイ基板10側のデータ線6aや走査線11a、或いはダミー蓄積容量70dを構成する遮光性の導電膜によりダミー画素に入射される光を遮光可能な領域として、TFTアレイ基板10側において、規定される。そして、開口領域99dは、非開口領域に囲まれる領域として下FTアレイ基板10側において規定される。ここに、図3を参照して説明したように、ダミー画素領域10dは、液晶装置の外部から照射される光が入射され難い領域である。ダミー画素部の開口領域99dは、画素部の開口領域99aを模擬したものであり、例えば仮に、外部から照射される光がダミー画素部に入射されれば、光が透過又は反射可能な領域として形成される。

[0092]

また、図6又は図8において、ダミー画素部では、画素部と同様に、最下層に走査線11a、下地絶縁膜12を介して走査線11aより上層側にダミーTFT30dがTFT30aと同様に形成されると共に、ダミーTFT30dより上層側に層間絶縁膜41を介してデータ線6a、更に上層側には層間絶縁膜42を介して蓄積容量70aと同様にダミー蓄積容量70dが形成され、ダミー蓄積容量70dより層間絶縁膜43を介して上層側に、画素電極9aと同様に画素電極9dが形成される。

[0093]

ここに、本実施形態では、ダミー画素部には二層以上の遮光膜が、ダミーTFT30dの半導体層1aのうち少なくともチャネル領域1a'を平面的に見て覆うように形成されると共に、ダミー画素部の開口領域99dの少なくとも一部を覆うように形成される。

[0094]

より具体的には、図6から図10に示すように、最下層において走査線11aと同一層で且つ同一膜により第1の遮光膜11bが開口領域99dに形成されると共に、ダミー蓄積容量70dにおいて、下部容量電極71が第2の遮光膜として形成され、及び上部容量電極300と同一層で且つ同一膜により第3の遮光膜300bが形成される。また、走査線11a及び上部容量電極300の各々も、非開口領域を規定し、ダミーTFT30dに対する遮光膜として機能する。

[0095]

ここに、図7から図10において、走査線11a、下部容量電極71、及び上部容量電極300、更には第1の遮光膜11b及び第3の遮光膜300bの配置関係に着目すれば

10

20

30

40

、これら3層の遮光膜は、好ましくは互いに少なくとも部分的に重なり合って形成されると共に、ダミー画素部において、一の遮光膜の配置されていない領域を他の遮光膜が覆うように形成され、半導体層1aのうち少なくともチャネル領域1a¹又は開口領域99dを冗長的に遮光する。

[0096]

より具体的には、図7から図10において、最下層において、第1の遮光膜11bは、その周囲において走査線11aに対して所定の間隔d1を隔てて配置されるが、他の遮光膜、即ち下部容量電極71及び第3の遮光膜300bの各々は、平面的に見て第1の遮光膜11bの周囲における間隔d1を覆うように形成される。

[0097]

また、下部容量電極 7 1 に着目すれば、例えば図 7 又は図 9 中、 Y 方向で互いに隣接するダミー画素同士で、所定の間隔 d 2 を隔てて配置されるが、この間隔 d 2 を覆うように、第 1 の遮光膜 1 1 b 及び第 3 の遮光膜 3 0 0 b の各々が形成される。

[0098]

更には、図7又は図9において、上部容量電極と一体的に形成される容量線300と第3の遮光膜300bとに着目すれば、これらは互いに所定の間隔d0を隔てて配置されており、この間隔d0を覆うように下部容量電極71が配置される。

[0099]

よって、ダミー画素部では、先行技術における一層のダミー画素遮光膜の構成と比較して、より広い領域を二層以上の遮光膜によって覆うと共に、一の遮光膜を通過した光や一の遮光膜において反射された光を他の遮光膜によって遮光することができる。

[0 1 0 0]

従って、液晶装置の外から照射され、TFTアレイ基板10に対して斜めに進行して、額縁遮光膜53の脇からダミー画素領域10dに侵入する光や、ダミー画素部を透過した光のうち斜めに画像表示領域10aに向かって進行する光などが、図8、図9又は図10中の下向きの白抜きの矢印で示すように、ダミー画素電極9dの上層側から浸入した場合には、これらの光のうち半導体層1aのうち少なくともチャネル領域1a'或いは開口領域99dに対して進行する光を、下部容量電極71、上部容量電極300及び第3の遮光膜300bによって、より広い領域で遮光することが可能となる。また、上部容量電極300及び第3の遮光膜300bによって遮光することが可能となる。

[0101]

また、下部容量電極71、上部容量電極300及び第3の遮光膜300bのいずれかを通過した光は、更にこれらよりも下層側に配置された走査線11a又は第1の遮光膜11bによって遮光することが可能となる。或いは、走査線11a又は第1の遮光膜11bによって反射された光は、下部容量電極71、上部容量電極300及び第3の遮光膜300bのいずれかによって遮光することができる。

[0102]

また、図8、図9又は図10中の上向きの白抜き矢印で示すように、TFTアレイ基板10の下側から戻り光が浸入した場合には、半導体層1aのうち少なくともチャネル領域1a'又は開口領域99dに対して、半導体層1aの下層側から侵入する光を、走査線11a及び第1の遮光膜11b、下部容量電極71、上部容量電極300及び第3の遮光膜300bによって、より広い領域で遮光することが可能となる。

[0103]

半導体層1aのうち少なくともチャネル領域1a'又は開口領域99dに対して、半導体層1aの下層側から侵入する光を、走査線11a及び第1の遮光膜11bによって遮光することが可能となる。

[0104]

また、開口領域99dにおいて、半導体層1aの下層側から侵入して走査線11a及び

10

20

30

40

第1の遮光膜11bを通過した光は、下部容量電極71、上部容量電極300又は第3の遮光膜300bによって遮光することが可能となり、下部容量電極71を通過した光は、上部容量電極300又は第3の遮光膜300bによって遮光することが可能となる。更に、上部容量電極300又は第3の遮光膜300bによって反射された光は、下部容量電極71によって反射された光は、走査線11a又は第1の遮光膜11bによって遮光することが可能となる。

[0105]

従って、ダミーTFT30dの半導体層1aの少なくともチャネル領域1a'に対して、それよりも上層側又は下層側から浸入する光をより確実に、3層の遮光膜、即ち走査線11a及び第1の遮光膜11b、下部容量電極71、並びに上部容量電極300及び第3の遮光膜300bによって遮光することが可能となる。また、開口領域99dにおいても、これら3層の遮光膜によって、それよりも上層側又は下層側から浸入する光をより確実に遮光することができ、画像表示領域10bに対して進行するダミー画素部からの光の量を減少させることが可能となり、ダミー画素領域10dからの光漏れを抑止すると共に、再反射され画像表示領域10aに進行する光の量も減少させることも可能となる。

[0106]

また、画素部又はダミー画素部の回路部分を作成する機会と同一機会に、3層の遮光膜を形成することができる。即ち、画素部及びダミー画素部の各々において、同一機会に走査線11aと共に第1の遮光膜11bを形成すると共に、画素部及びダミー画素部の各々において、同一機会に下部容量電極71をダミー画素部では第2の遮光膜として形成し、同一機会に上部容量電極300と共に第3の遮光膜300bを形成することで、蓄積容量70a及びダミー蓄積容量70を夫々形成することができる。

[0 1 0 7]

ここに、既に説明したように、3層の遮光膜のうち他の遮光膜は、一の遮光膜によって 形成された上記の間隔 d 0 、 d 1 、 d 2 を平面的に見て覆うように形成される。従って、 一の遮光膜による上記の間隔 d 0 、 d 1 、 d 2 を介して、一の遮光膜より上層側又は下層 側に抜けて出射される光の量を少なくするために、この間隔を小さくしなくても、このように一の遮光膜を抜けた光を他の遮光膜によって遮光することが可能となる。よって、ダ ミー画素部の回路部分のうち一部がショートするのを防止することができる。

[0108]

また、3層の遮光膜のうち、上層側の2層の遮光膜、即ち下部容量電極71、上部容量電極300、及び第3の遮光膜300bは、アルミニウムを含む金属材料により形成されるため、例えば高融点金属材料により形成される最下層の走査線11a及び第1の遮光膜11bと比較して反射率が高くなり、より遮光性を向上させることができる。従って、3層の遮光膜の上層側から浸入する光を上層側の2層の遮光膜によってより確実に遮光すると共に、下層側から走査線11a及び第1の遮光膜11bを抜けてくる光を、上層側の2層の遮光膜によってより確実に遮光することが可能となる。

[0109]

従って、本実施形態では、ダミー画素部を、画素部の構成を模擬し、3層の遮光膜を除いて他の構成については画素部と概ね同様に構成し、製造プロセスにおいてより容易にダミー画素部を形成すると共に、ダミー画素部の性能を画素部と同程度として、より信頼性の高い電気光学装置を製造することが可能となる。また、上述したように3層の遮光膜を設けることに起因して、ダミー画素部の回路部分の一部がショートするのを防止することができるため、例えば製造プロセスの歩留りを向上させることも可能となる。

[0110]

従って、以上説明したような、本実施形態によれば、ダミー画素部のダミーTFT30dの誤動作を防止しつつ、表示画像の縁付近においてもより確実に高品位な画像表示を行うことが可能となる。

[0111]

50

10

20

30

次に本実施形態の変形例について図11を参照して説明する。図11は、本変形例に係るダミー画素部の2層の遮光膜と半導体層との配置関係に着目して、その構成を抜粋して示す平面図である。

[0112]

本実施形態では、上述したようにダミー画素部において3層の遮光膜を設ける構成に限定されず、例えば図11に示すような2層の遮光膜を設ける構成を適用することも可能である。図11においては、ダミー画素部の最下層における走査線11a、並びにダミー蓄積容量70dの上部容量電極300及びこれと同層の遮光膜300bにより、2層の遮光膜が構成される。

[0113]

より具体的には、上部容量電極 3 0 0 及び遮光膜 3 0 0 b は、例えば図7に示す上部容量電極 3 0 0 及び第3の遮光膜 3 0 0 b と同一の構成で形成されており、これに対して走査線 1 1 a が、ダミーTFT 3 0 d の半導体層 1 a のうち少なくともチャネル領域 1 a '、及び上部容量電極 3 0 0 と遮光膜 3 0 0 b とを隔てる間隔 d 0 を平面的に見て覆うように、開口領域 9 9 d に少なくとも部分的に形成される。

[0114]

従って、このような構成によっても、本実施形態と同様に、ダミーTFT30dの半導体層1aの少なくともチャネル領域1a'に対して、それよりも上層側又は下層側から浸入する光をより確実に遮光すると共に、開口領域99dにおいても、本変形例の2層の遮光膜よりも上層側又は下層側から浸入する光をより確実に遮光することができる。また、本変形例においても、製造プロセスにおいてより容易にダミー画素部を形成することも可能である。

[0115]

本実施形態では、図11に示すような構成のほか、ダミー蓄積容量70dの上部容量電極300及び下部容量電極71の各々と同層に同一膜により夫々形成される2層の遮光膜により遮光するように、例えば図11に示す2層の遮光膜と同様の構成で適用してもよい

[0116]

次に、以上説明した液晶装置を各種の電子機器に適用する場合について説明する。ここに図12は、プロジェクタの構成例を示す平面図である。以下では、この液晶装置をライトバルブとして用いたプロジェクタについて説明する。

[0117]

図12に示されるように、プロジェクタ1100内部には、ハロゲンランプ等の白色光源からなるランプユニット1102が設けられている。このランプユニット1102から射出された投射光は、ライトガイド1104内に配置された4枚のミラー1106及び2枚のダイクロイックミラー1108によってRGBの3原色に分離され、各原色に対応するライトバルプとしての液晶パネル1110R、1110B及び1110Gに入射される

[0118]

液晶パネル1110R、1110B及び1110Gの構成は、上述した液晶装置と同等であり、画像信号処理回路から供給されるR、G、Bの原色信号でそれぞれ駆動されるものである。そして、これらの液晶パネルによって変調された光は、ダイクロイックプリズム1112に3方向から入射される。このダイクロイックプリズム1112においては、R及びBの光が90度に屈折する一方、Gの光が直進する。従って、各色の画像が合成される結果、投射レンズ1114を介して、スクリーン等にカラー画像が投写されることとなる。

[0119]

ここで、各液晶パネル 1 1 1 0 R、 1 1 1 0 B 及び 1 1 1 0 G による表示像について着目すると、液晶パネル 1 1 1 0 G による表示像は、液晶パネル 1 1 1 0 R、 1 1 1 0 B による表示像に対して左右反転することが必要となる。

10

20

30

40

[0120]

尚、液晶パネル 1 1 1 0 R、 1 1 1 0 B及び 1 1 1 0 Gには、ダイクロイックミラー 1 1 0 8 によって、 R、 G、 Bの各原色に対応する光が入射するので、カラーフィルタを設ける必要はない。

[0121]

尚、図12を参照して説明した電子機器の他にも、モバイル型のパーソナルコンピュータや、携帯電話、液晶テレビ、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた装置等が挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

[0122]

また、本発明は上述の各実施形態で説明した液晶装置以外にも反射型液晶装置(LCOS)、プラズマディスプレイ(PDP)、電界放出型ディスプレイ(FED、SED)、有機ELディスプレイ、デジタルマイクロミラーデバイス(DMD)、電気泳動装置等にも適用可能である。

[0123]

本発明は、上述した実施形態に限られるものではなく、請求の範囲及び明細書全体から 読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更 を伴う電気光学装置、及び該電気光学装置を備えた電子機器もまた本発明の技術的範囲に 含まれるものである。

【図面の簡単な説明】

[0124]

【図1】液晶装置の概略的な平面図である。

【図2】図1のH-H'断面図である。

【図3】電気光学装置の画素又はダミー画素における各種素子、配線等の等価回路を示した回路図である。

- 【図4】画像表示領域における画素部の平面図である。
- 【図5】図4のA-A′断面図である。
- 【図6】ダミー画素領域におけるダミー画素部の平面図である。
- 【図7】ダミー画素部における3層の遮光膜と半導体層との配置関係に着目して、その構成示す平面図である。
- 【図8】図6のB-B'断面図である。
- 【図9】図7のC-C′線における断面部分の構成を示す断面図である。
- 【図10】図7のD-D′線における断面部分の構成を示す断面図である。
- 【図11】本変形例に係るダミー画素部の2層の遮光膜と半導体層との配置関係に着目して、その構成示す平面図である。
- 【図12】電気光学装置を適用した電子機器の一例たるプロジェクタの構成を示す平面図である。

【符号の説明】

[0125]

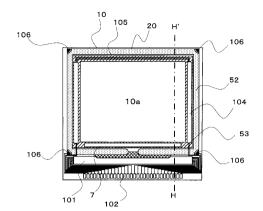
P×a…画素部、P×d…ダミー画素部、1a…半導体層、1a'…チャネル領域、9a…画素電極、10…TFTアレイ基板、10a…画像表示領域、10d…ダミー画素領域、11a…走査線、11b…第1の遮光膜、30a…TFT、30d…ダミーTFT、71…下部容量電極、99a、99d…開口領域、300…上部容量電極、300b…第3の遮光膜

10

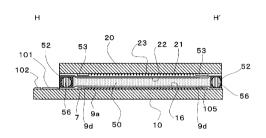
20

40

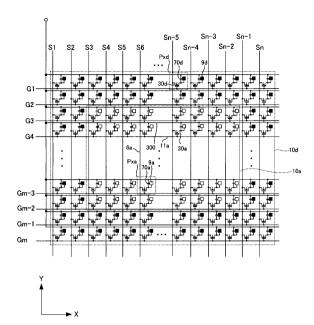
【図1】



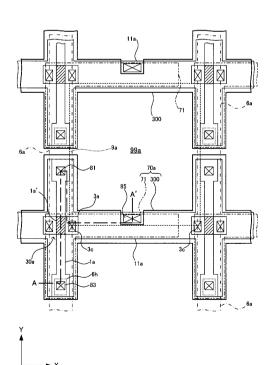
【図2】

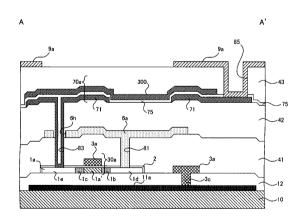


【図3】



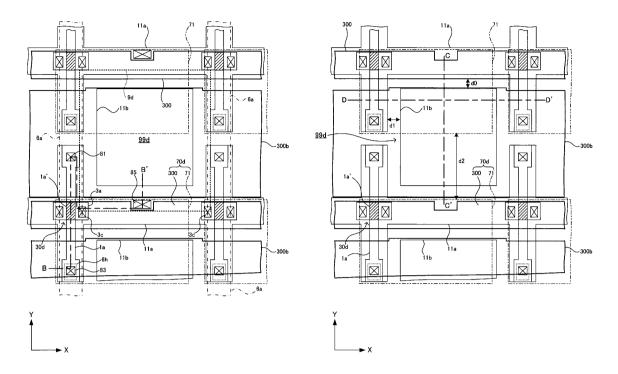
【図4】 【図5】



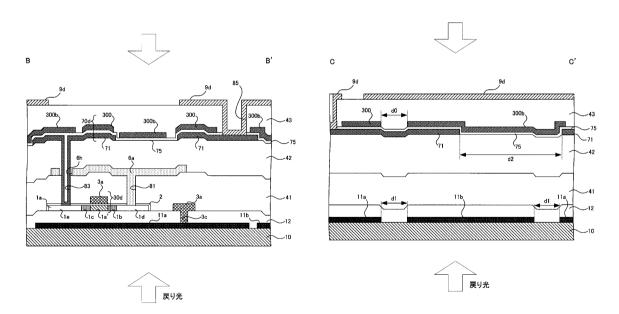


【図7】

【図6】

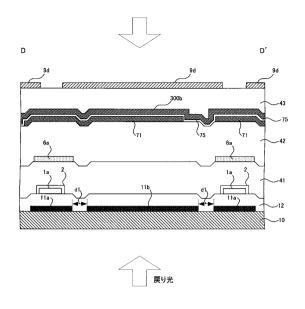


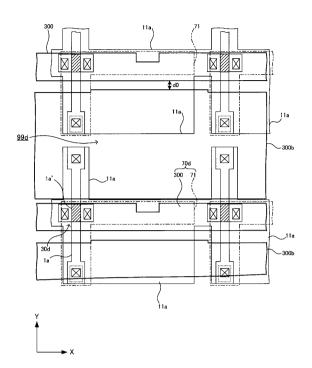
【図8】 【図9】



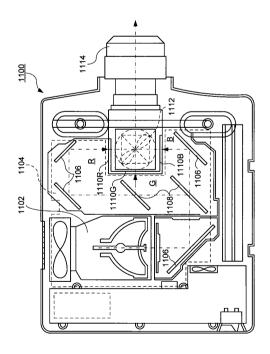
【図10】







【図12】



フロントページの続き

(56)参考文献 特開2005-077636(JP,A)

特開平09-043639(JP,A)

特開2006-276401(JP,A)

特開平06-308533(JP,A)

特開2002-124679(JP,A)

(58)調査した分野(Int.CI., DB名)

G09F 9/30

G02F 1/1335

G02F 1/1368

H01L 21/336

H01L 29/786