



(12) 发明专利

(10) 授权公告号 CN 101527520 B

(45) 授权公告日 2011.06.15

(21) 申请号 200910036822.4

(22) 申请日 2009.01.20

(73) 专利权人 华南理工大学

地址 510640 广东省广州市天河区五山路  
381 号

(72) 发明人 张波 肖文勋 张桂东

(74) 专利代理机构 广州粤高专利商标代理有限  
公司 44102

代理人 何淑珍

(51) Int. Cl.

H02M 7/21 (2006.01)

H02M 1/42 (2007.01)

H02M 3/335 (2006.01)

审查员 李丽娜

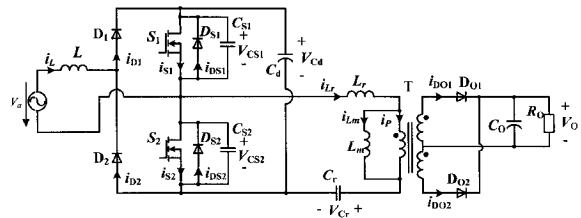
权利要求书 1 页 说明书 3 页 附图 6 页

(54) 发明名称

基于 LLC 串联谐振的单级单相 AC-DC 变换器

(57) 摘要

本发明提供了一种基于 LLC 串联谐振的单级单相 AC-DC 变换器,包括一个单相 PFC 环节、一个 LLC 串联谐振 DC-DC 变换器环节和输出滤波电容 ( $C_0$ ),所述单相 PFC 环节与 LLC 串联谐振 DC-DC 变换器环节共用第一 MOS 管和第二 MOS 管,通过该两个 MOS 管的切换工作同时实现输入功率因数校正和输出电压调节,并实现所有功率器件的软开关,具有较高的效率。单相 PFC 变换器与 DC-DC 变换器共同构成单级单相 AC-DC 变换器。单相 PFC 变换器与 DC-DC 变换器共用一对 MOS 管,该发明涉及的电路省去了两个输入整流二极管、一个开关管和一个续流二极管,降低了电路的成本和体积,本发明适合用作 LCD 电源。



1. 基于 LLC 串联谐振的单级单相 AC-DC 变换器,其特征在于包括一个单相 PFC 环节、一个 LLC 串联谐振 DC-DC 变换器环节和输出滤波电容 ( $C_o$ ),所述单相 PFC 环节由一个输入电感 ( $L$ )、第一二极管 ( $D_1$ ) 和第二二极管 ( $D_2$ )、第一 MOS 管 ( $S_1$ ) 和第二 MOS 管 ( $S_2$ ) 和一个储能电容 ( $C_d$ ) 构成;所述 LLC 串联谐振 DC-DC 变换器环节由上述两个 MOS 管 ( $S_1$ 、 $S_2$ )、一个谐振电容 ( $C_r$ )、一个变压器 ( $T$ )、输出整流二极管之一 ( $D_{o1}$ ) 和输出整流二极管之二 ( $D_{o2}$ ) 构成;所述单相 PFC 环节与 LLC 串联谐振 DC-DC 变换器环节共用第一 MOS 管 ( $S_1$ ) 和第二 MOS 管 ( $S_2$ ),并通过该两个 MOS 管的切换工作同时实现输入功率因数校正和输出电压调节。

2. 根据权利要求 1 所述的基于 LLC 串联谐振的单级单相 AC-DC 变换器,其特征在于,单相 PFC 环节的输入整流桥由第一二极管 ( $D_1$ )、第二二极管 ( $D_2$ )、第一 MOS 管 ( $S_1$ ) 和第二 MOS 管 ( $S_2$ ) 构成;单相交流电源的一端通过输入电感 ( $L$ ) 和第一二极管 ( $D_1$ ) 的阳极、第二二极管 ( $D_2$ ) 的阴极连接;单相交流电源的另一端直接与第一 MOS 管 ( $S_1$ ) 的源极、第二 MOS 管 ( $S_2$ ) 的漏极连接,然后再与变压器 ( $T$ ) 的原边绕组的同名端连接;储能电容 ( $C_d$ ) 的一端与第一 MOS 管 ( $S_1$ ) 的漏极、第一二极管 ( $D_1$ ) 的阴极连接;储能电容 ( $C_d$ ) 的另一端与第二 MOS 管 ( $S_2$ ) 的源极、第二二极管 ( $D_2$ ) 的阳极连接,然后再与谐振电容 ( $C_r$ ) 的一端连接,谐振电容 ( $C_r$ ) 的另一端与变压器 ( $T$ ) 的原边绕组的异名端连接。

3. 根据权利要求 1 所述的基于 LLC 串联谐振的单级单相 AC-DC 变换器,其特征在于所述变压器 ( $T$ ) 集成有励磁电感 ( $L_m$ ) 和漏电感 ( $L_r$ )。

## 基于 LLC 串联谐振的单级单相 AC-DC 变换器

### 技术领域

[0001] 本发明涉及 AC-DC 变换器,尤其涉及一种实现功率因数校正和软开关的单级单相 AC-DC 变换器。

### 背景技术

[0002] 具有隔离变压器的单相 AC-DC 变换器已广泛应用于 LCD 和 LED 等电源中。传统的单相 AC-DC 变换器在输入整流桥后直接接储能大电容,导致变换器功率因数低、输入电流谐波大,并且对电网造成污染。为了减小单相 AC-DC 变换器的输入电流谐波,提高输入功率因数,减小变换器对电网的污染,一般在整流桥后加入一级有源功率因数校正环节。当单相 AC-DC 变换器需要隔离时,还要在有源功率因数校正环节后加入一级带隔离变压器的 DC-DC 变换器。因此,传统的具有隔离变压器的单相 AC-DC 变换器一般由输入整流桥、有源功率因数校正环节、带隔离变压器的 DC-DC 变换器组合而成,如图 1 所示,整个单相 AC-DC 变换器使用的功率管较多,而且经过多级变换,造成较大的功率损耗,特别是开关损耗。

### 发明内容

[0003] 本发明的目的在于克服现有技术存在的上述不足,提供一种基于 LLC 串联谐振的单级单相 AC-DC 变换器,将输入整流桥、有源功率因数校正环节和带隔离变压器的 DC-DC 变换器集成,即将这三个变换环节的二极管和开关管集成,从而构成新的单级 AC-DC 变换器,同时采用 LLC 串联谐振回路实现所有功率器件的软开关。

[0004] 本发明通过如下技术方案实现:

[0005] 基于 LLC 串联谐振的单级单相 AC-DC 变换器,其包括一个单相 PFC 环节、一个 LLC 串联谐振 DC-DC 变换器环节和输出滤波电容  $C_0$ ,所述单相 PFC 环节由一个输入电感  $L$ 、第一二极管  $D_1$  和第二二极管  $D_2$ 、第一 MOS 管  $S_1$  和第二 MOS 管  $S_2$  和一个储能电容  $C_d$  构成;所述 LLC 串联谐振 DC-DC 变换器环节由上述两个 MOS 管  $S_1$ 、 $S_2$ 、一个谐振电容  $C_r$ 、一个变压器  $T$ 、输出整流二极管之一  $D_{01}$ 、输出整流二极管之二  $D_{02}$  及集成在所述变压器  $T$  中的励磁电感  $L_m$  和漏电感  $L_r$  构成;所述单相 PFC 环节与 LLC 串联谐振 DC-DC 变换器环节共用第一 MOS 管  $S_1$  和第二 MOS 管  $S_2$ ,并通过该两个 MOS 管的切换工作同时实现输入功率因数校正和输出电压调节。

[0006] 上述基于 LLC 串联谐振的单级单相 AC-DC 变换器中,单相 PFC 变换器的输入整流桥由第一二极管  $D_1$ 、第二二极管  $D_2$ 、第一 MOS 管  $S_1$  和第二 MOS 管  $S_2$  构成;单相交流电源的一端通过输入电感  $L$  和第一二极管  $D_1$  的阳极、第二二极管  $D_2$  的阴极连接;单相交流电源的另一端直接与第一 MOS 管  $S_1$  的源极、第二 MOS 管  $S_2$  的漏极连接,然后再与变压器  $T$  的同名端连接;储能电容  $C_d$  的一端与第一 MOS 管  $S_1$  的漏极、第一二极管  $D_1$  的阴极连接;储能电容  $C_d$  的另一端与第二 MOS 管  $S_2$  的源极、第二二极管  $D_2$  的阳极连接,然后再与谐振电容  $C_r$  的一端连接,谐振电容  $C_r$  的另一端与变压器  $T$  的异名端连接。

[0007] 本发明具有如下优点和效果:单相 PFC 变换器与 DC-DC 变换器共同构成单级单

相 AC-DC 变换器。单相 PFC 变换器与 DC-DC 变换器共用一对 MOS 管  $S_1$  和  $S_2$ ，相对于传统的 Boost PFC+LLC 串联谐振 DC-DC 变换器构成的单相两级 AC-DC 变换器，该发明涉及的电路省去了两个输入整流二极管、一个开关管和一个续流二极管，降低了电路的成本和体积。本发明采用 LLC 串联谐振技术实现 MOS 管  $S_1$  和  $S_2$  的零电压开关，以及整流二极管  $D_{O1}$  和  $D_{O2}$  的零电流关断，电路中所有功率器件都实现软开关，从而极大地降低该发明电路的开关损耗。本发明适合用作 LCD 电源。相对于传统的带隔离变压器的多级 AC-DC 变换器，本发明的电路结构简单，功率器件较少，控制电路简单，效率高。

### 附图说明

[0008] 图 1 为传统的具有隔离变压器的单相 AC-DC 变换器电路图。

[0009] 图 2 是本发明实施方式中的电路实例图，图中， $D_{S1}$  和  $C_{S1}$  分别为 MOS 管  $S_1$  的体二极管和体电容， $D_{S2}$  和  $C_{S2}$  分别为 MOS 管  $S_2$  的体二极管和体电容；

[0010] 图 3 是本发明实施方式中在不同时间阶段 ( $t_0 \sim t_9$ ) 的工作原理示意图；

[0011] 图 4a ~ 图 4i 为实施方式中分别对应于不同阶段的工作模态 ( $V_a > 0$ ) 示意图；

[0012] 图 5a、图 5b 为实施方式中输入电源  $V_a < 0$  时的两种工作模态示意图。

### 具体实施方式

[0013] 以下结合附图对本发明作进一步描述。本发明涉及的电路包含：

[0014] 一个单相 PFC 变换器，它由一个输入电感  $L$ 、两个二极管  $D_1$  和  $D_2$ 、两个 MOS 管  $S_1$  和  $S_2$ 、一个储能电容  $C_d$  构成；

[0015] 一个 LLC 串联谐振 DC-DC 变换器，它由两个 MOS 管  $S_1$  和  $S_2$ 、一个谐振电容  $C_r$ 、一个变压器  $T$  及其集成的励磁电感  $L_m$  和漏电感  $L_r$ 、两个输出整流二极管  $D_{O1}$  和  $D_{O2}$  构成；

[0016] 一个输出滤波电容  $C_o$ 。

[0017] 参考图 2，输入电感  $L$ 、二极管  $D_1$  和  $D_2$ 、MOS 管  $S_1$  和  $S_2$ 、储能电容  $C_d$  构成单相 PFC 变换器；MOS 管  $S_1$  和  $S_2$ 、谐振电容  $C_r$ 、变压器  $T$  及其集成的励磁电感  $L_m$  和漏电感  $L_r$ 、输出整流二极管  $D_{O1}$  和  $D_{O2}$  构成 LLC 串联谐振 DC-DC 变换器；单相 PFC 变换器与 LLC 串联谐振 DC-DC 变换器共用两个 MOS 管  $S_1$  和  $S_2$ ；单相交流电源  $V_a$  的一端通过输入电感  $L$  和二极管  $D_1$  的阳极、二极管  $D_2$  的阴极连接；单相交流电源  $V_a$  的另一端直接与 MOS 管  $S_1$  的源极、MOS 管  $S_2$  的漏极连接，然后再与变压器的同名端连接；储能电容  $C_d$  的一端与 MOS 管  $S_1$  的漏极、二极管  $D_1$  的阴极连接；储能电容  $C_d$  的另一端与 MOS 管  $S_2$  的源极、二极管  $D_2$  的阳极连接，然后再与谐振电容  $C_r$  的一端连接；谐振电容  $C_r$  的另一端与变压器  $T$  的异名端连接。

[0018] 图 3 给出了本发明的工作原理，图 4 和 5 给出了本发明的工作模态。电路稳态工作时，本发明的工作过程如下：

[0019] (1) 当输入电源  $V_a > 0$  时，工作原理和工作模态分别如图 3 和 4 所示。

[0020] 阶段 1 ( $t_0 \sim t_1$ )，如图 4a： $t_0$  时刻 MOS 管  $S_1$  和  $S_2$  关断，电感  $L_m$  的电流  $i_{Lm}$  与谐振电流  $i_{Lr}$  相等，变压器一次侧电流  $i_p$  为零，输出被变压器隔离，输出整流二极管  $D_{O1}$  和  $D_{O2}$  反偏截止，输出电容  $C_o$  放电并给负载供电。谐振电流  $i_{Lr}$  对  $S_2$  的体电容  $C_{S2}$  充电，同时为  $S_1$  的体电容  $C_{S1}$  放电。 $t_1'$  时刻，当  $C_{S1}$  的端电压  $V_{CS1}$  小于输入电压  $V_a$  时，输入二极管  $D_1$  开始导通，电感  $L$  在电压  $(V_a - V_{CS1})$  下充电。当  $C_{S1}$  放电结束时， $S_1$  上的体二极管  $D_{S1}$  导通，阶段 1 工作

状态结束。

[0021] 阶段 2 ( $t_1 \sim t_2$ ), 如图 4b :  $t_1$  时刻,  $S_2$  关断, 体二极管  $D_{S1}$  导通, 为  $S_1$  的 ZVS 导通创造条件。此时输出整流二极管  $D_{O1}$  导通, 变压器一次侧电压被钳位在  $nV_0$ ,  $L_m$  在此电压下线性充电, 不参与谐振,  $i_p = i_{Lr} - i_{Lm}$ 。电感 L 在输入电压  $V_a$  下线性充电。当谐振电流  $i_{Lr}$  上升至 0 时, 阶段 2 工作状态结束。

[0022] 阶段 3 ( $t_2 \sim t_3$ ), 如图 4c :  $S_1$  在阶段 1 时已加上门极驱动信号, 在  $t_2$  时刻, 谐振电流  $i_{Lr}$  由负变正时,  $S_1$  正向导通, 电感 L 继续在输入电压  $V_a$  下线性充电, 输出整流二极管  $D_{O1}$  导通, 变压器一次侧电压被钳位在  $nV_0$ ,  $L_m$  在此电压下线性充电, 不参与谐振, 能量由  $V_{Cd}$  传递到  $V_0$ 。当  $i_{Lm}$  等于谐振电流  $i_{Lr}$  时, 阶段 3 结束。

[0023] 阶段 4 ( $t_3 \sim t_4$ ), 如图 4d :  $t_3$  时刻,  $i_{Lm}$  等于谐振电流  $i_{Lr}$ ,  $L_m$  参与谐振, 输出整流二极管  $D_{O1}$  反偏截止, 输出电容  $C_0$  放电并给负载供电。电感 L 继续在输入电压  $V_a$  下线性充电。

[0024] 阶段 5 ( $t_4 \sim t_5$ ), 如图 4e :  $t_4$  时刻,  $S_1$  和  $S_2$  关断, 输出整流二极管  $D_{O1}$  和  $D_{O2}$  反偏截止, 输出电容  $C_0$  放电并给负载供电, 谐振电流  $i_{Lr}$  对体电容  $C_{S1}$  充电, 同时为体电容  $C_{S2}$  放电。 $t_5$  时刻, 当  $C_{S1}$  的端电压  $V_{CS1}$  大于输入电压  $V_a$  时, 电感 L 在电压  $(V_{CS1} - V_a)$  下放电。当  $C_{S2}$  放电结束时,  $S_2$  上的体二极管  $D_{S2}$  导通, 阶段 5 工作状态结束。

[0025] 阶段 6 ( $t_5 \sim t_6$ ), 如图 4f :  $t_5$  时刻, 体二极管  $D_{S2}$  导通, 为  $S_2$  的 ZVS 导通创造条件。电感 L 在电压  $V_{Cd}$  下放电并给储能电容  $C_d$  充电。此时输出整流二极管  $D_{O2}$  导通, 变压器一次侧电压被钳位在  $-nV_0$ ,  $L_m$  在此电压下线性充电, 不参与谐振,  $i_p = i_{Lr} - i_{Lm}$ 。当谐振电流  $i_{Lr}$  下降至 0 时, 阶段 6 工作状态结束。

[0026] 阶段 7 ( $t_6 \sim t_7$ ), 如图 4g :  $S_2$  在阶段 6 时已加上门极驱动信号, 在  $t_6$  时刻, 谐振电流  $i_{Lr}$  由正变负时,  $S_2$  正向导通, 输出整流二极管  $D_{O2}$  导通, 变压器一次侧电压被钳位在  $-nV_0$ ,  $L_m$  在此电压下线性充电, 不参与谐振, 谐振电流流经  $L_m$  和变压器一次侧, 传递能量至  $V_0$ 。电感 L 在电压  $V_{Cd}$  下放电并给储能电容  $C_d$  充电, 当电感电流  $i_L$  下降到零时,  $D_1$  反偏截止, 阶段 7 结束。

[0027] 阶段 8 ( $t_7 \sim t_8$ ), 如图 4h :  $t_7$  时刻, 电感电流  $i_L$  下降到零时,  $D_1$  反偏截止, 谐振电流继续流经  $L_m$  和变压器一次侧, 传递能量至  $V_0$ 。当  $i_{Lm}$  等于谐振电流  $i_{Lr}$  时, 阶段 8 结束。

[0028] 阶段 9 ( $t_8 \sim t_9$ ), 如图 4i :  $t_8$  时刻,  $i_{Lm}$  等于谐振电流  $i_{Lr}$ ,  $L_m$  参与谐振, 输出整流二极管  $D_{O2}$  反偏截止, 输出电容  $C_0$  放电并给负载供电。

[0029] (2) 当输入电源  $V_a < 0$ , 工作波形如图 5 所示。

[0030] 当输入电源  $V_a < 0$  时, 电路工作模态与输入电源  $V_a > 0$  时的工作模态近似。所不同的是当  $S_1$  关断和  $S_2$  导通时, 电感 L 在输入电压  $V_a$  下线性充电, 见图 5a ; 当  $S_1$  导通和  $S_2$  关断时, 电感 L 在输入电压  $V_a$  下线性放电, 见图 5b。

[0031] 为验证本发明的基于 LLC 串联谐振的单级单相 AC-DC 变换器的功率因数校正能力和电压调节性能, 我们进行了有关实验, 并采用变频控制技术对该电路进行控制。实验结果表明, 功率因数和效率分别达到 99% 和 94%。相对于传统的带隔离变压器的多级 AC-DC 变换器, 本发明的电路结构简单, 功率器件较少, 控制电路简单, 效率高。

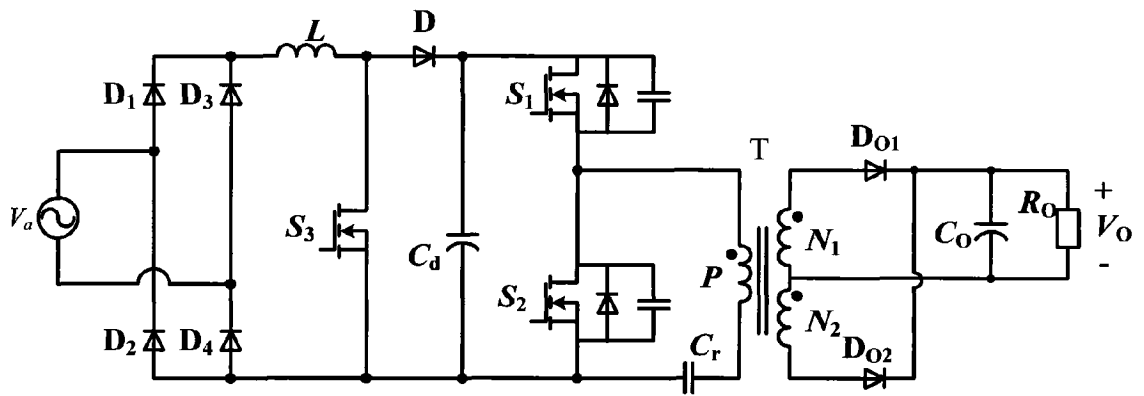


图 1

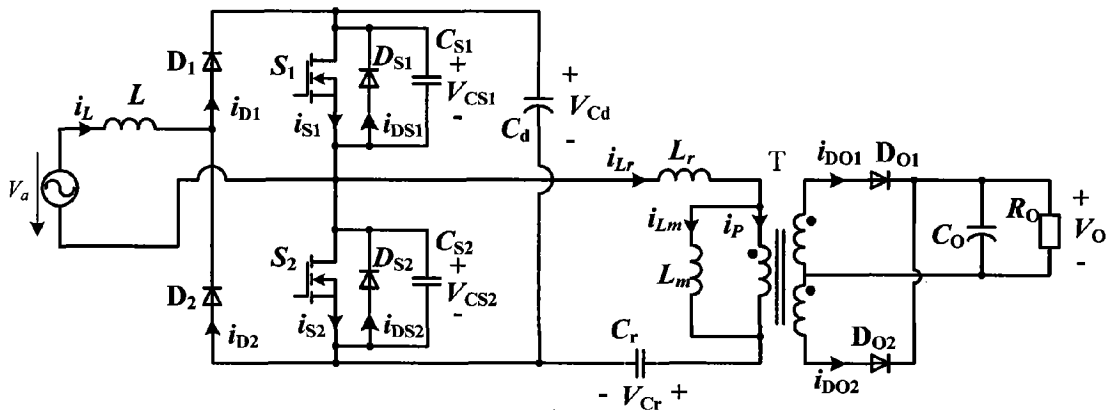


图 2

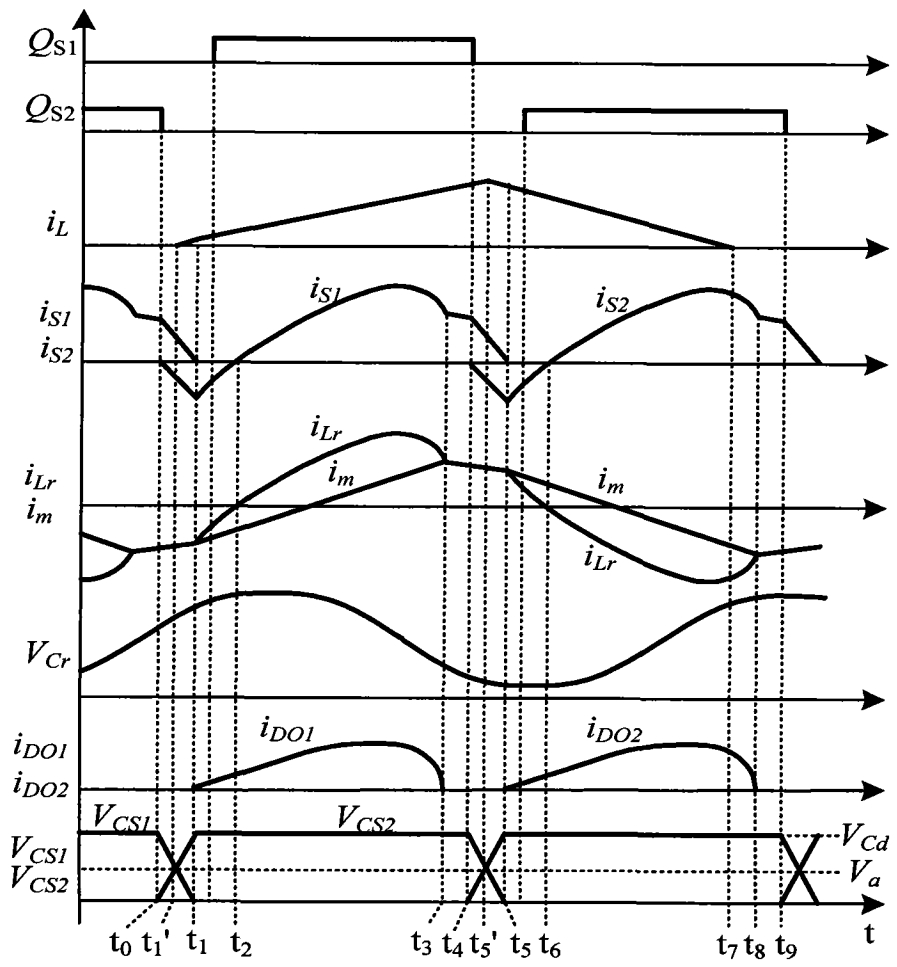


图 3

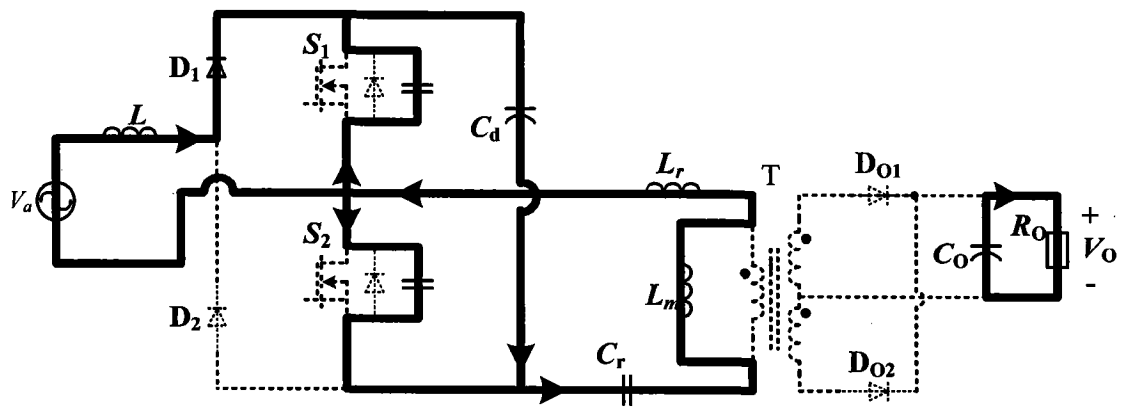


图 4a

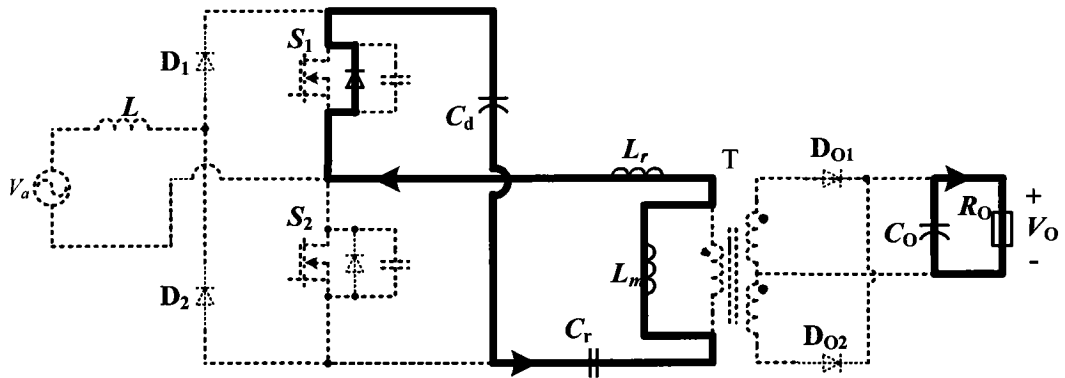


图 4b

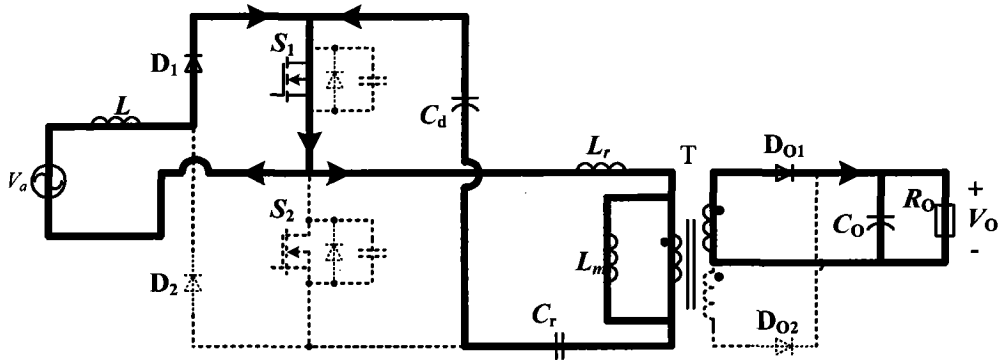


图 4c

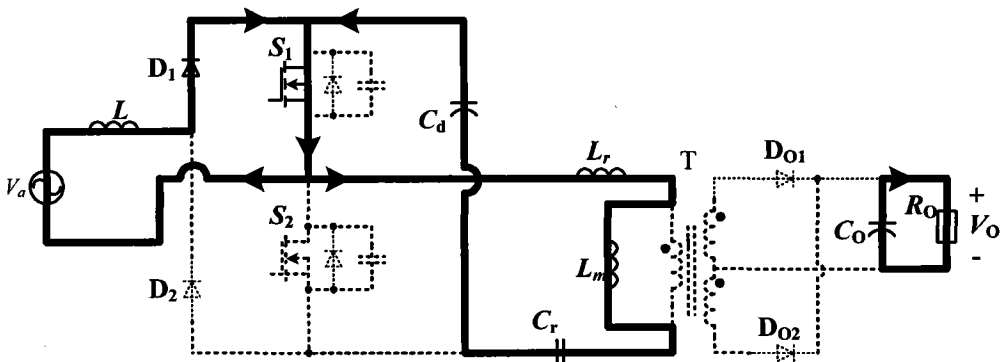


图 4d



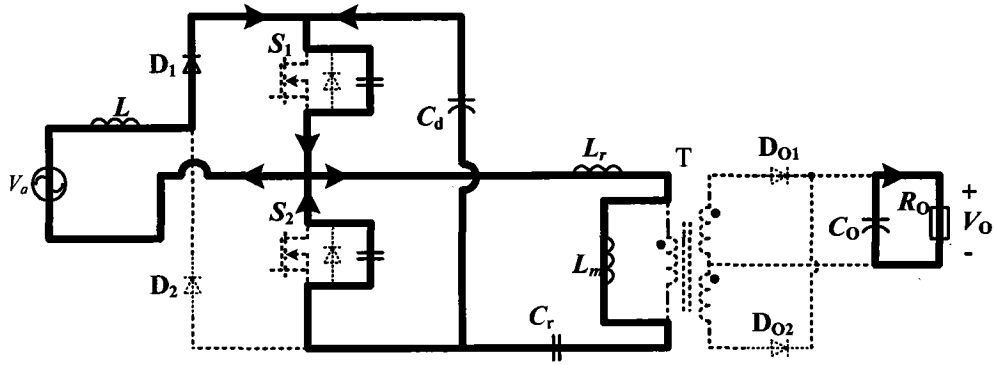


图 4e

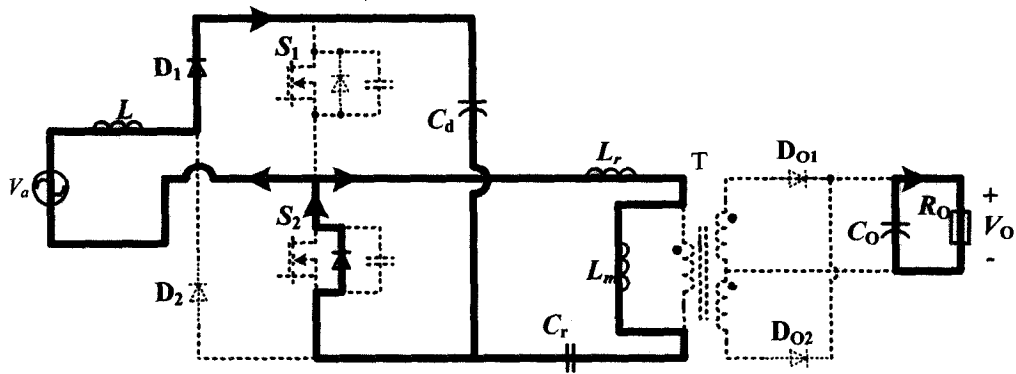


图 4f

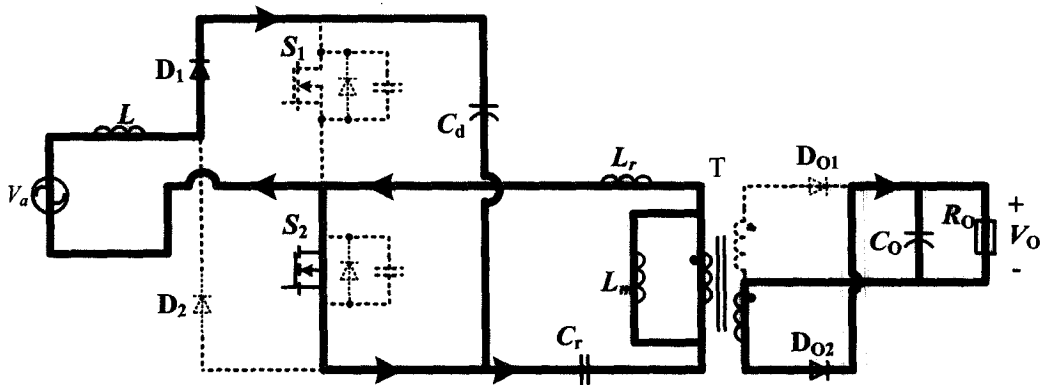


图 4g

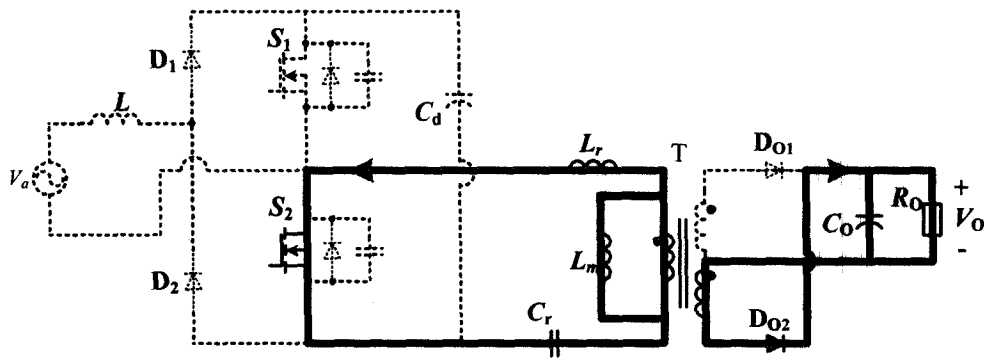


图 4h

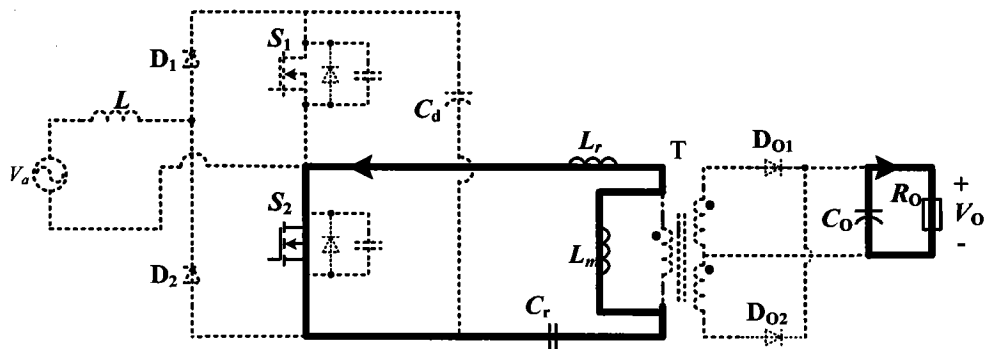


图 4i

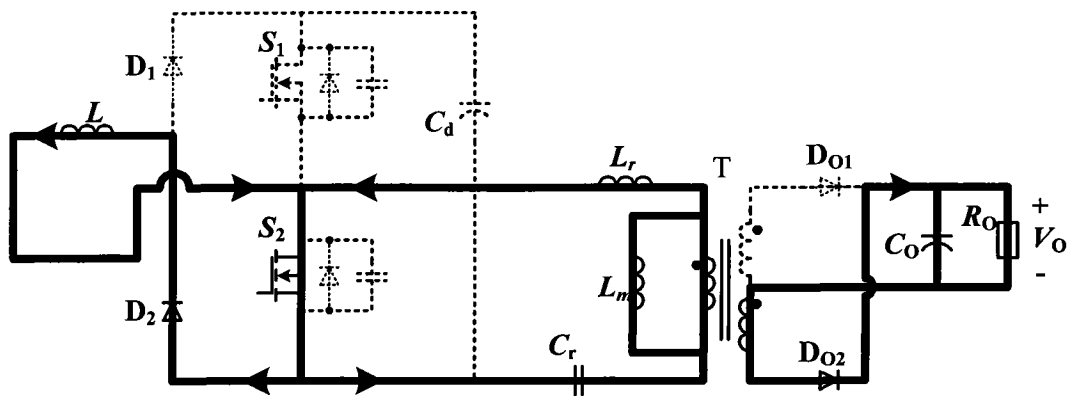


图 5a

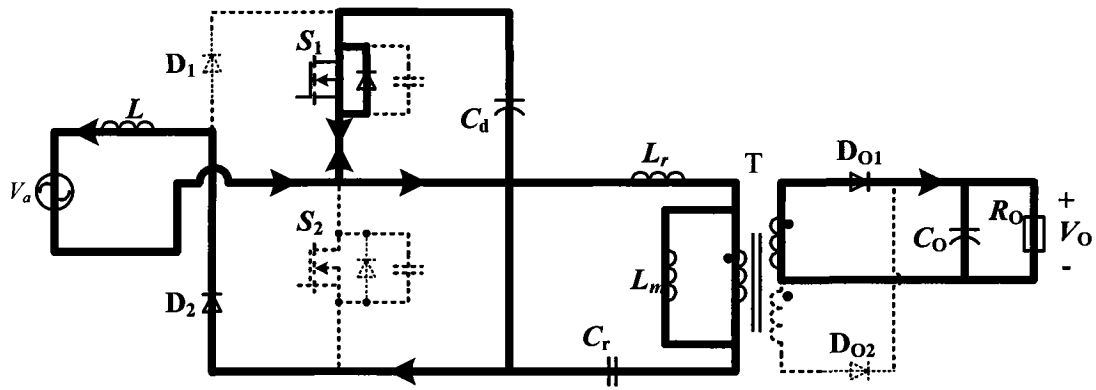


图 5b