

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5312386号
(P5312386)

(45) 発行日 平成25年10月9日(2013.10.9)

(24) 登録日 平成25年7月12日(2013.7.12)

(51) Int.Cl. F I
HO2M 7/48 (2007.01) HO2M 7/48 Z

請求項の数 12 (全 26 頁)

| | | | |
|-----------|-------------------------------|-----------|--|
| (21) 出願番号 | 特願2010-66272 (P2010-66272) | (73) 特許権者 | 509186579 日立オートモティブシステムズ株式会社 |
| (22) 出願日 | 平成22年3月23日(2010.3.23) | | 茨城県ひたちなか市高場2520番地 |
| (65) 公開番号 | 特開2011-200074 (P2011-200074A) | (74) 代理人 | 110000442 特許業務法人 武和国際特許事務所 |
| (43) 公開日 | 平成23年10月6日(2011.10.6) | (72) 発明者 | 藤野 伸一 茨城県ひたちなか市高場2520番地 日立オートモティブシステムズ株式会社内 |
| 審査請求日 | 平成23年11月14日(2011.11.14) | (72) 発明者 | 高木 佑輔 茨城県ひたちなか市高場2520番地 日立オートモティブシステムズ株式会社内 |
| | | (72) 発明者 | 白頭 拓真 茨城県ひたちなか市高場2520番地 日立オートモティブシステムズ株式会社内 |

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項1】

主電流を通電及び遮断するパワーモジュール及び前記パワーモジュールにおける前記主電流の通電及び遮断を制御するドライバモジュールを含む電力変換装置であって、

前記パワーモジュールにおいて高電位側で前記主電流を通電及び遮断する高電位側半導体素子と、

前記パワーモジュールにおいて低電位側で前記主電流を通電及び遮断し、前記高電位側半導体素子と直列に接続されている低電位側半導体素子と、

前記高電位側半導体素子及び前記低電位側半導体素子に含まれる各電極と夫々接続され、前記パワーモジュールの略同一平面上において印加される電位の順に隣接して配置され、且つ前記ドライバモジュールとの接続端が前記パワーモジュールの端部に沿って配置された複数のパワーモジュール側配線と、

前記ドライバモジュールにおいて前記複数のパワーモジュール側配線と夫々接続され、前記ドライバモジュールの略同一平面上において前記複数のパワーモジュール側配線の配置と対応する順に隣接して配置され、且つ前記ドライバモジュールの端部に沿って配置された複数のドライバモジュール側配線と、

前記ドライバモジュールにおいて前記主電流の通電及び遮断を制御するための信号電圧を前記高電位側半導体素子の制御電極及び前記低電位側半導体素子の制御電極に印加するための電圧に変換する回路であって、前記複数のドライバモジュール側配線に夫々対応する複数の端子が前記複数のドライバモジュール側配線の配置順に対応して設けられた電源

トランスと、

前記複数のパワーモジュール側配線が設けられた平面の近傍及び前記複数のドライバモジュール側配線が設けられた平面の近傍に夫々設けられ、少なくとも前記電源トランス、前記ドライバモジュール側配線及び前記パワーモジュール側配線をループする電流によって生じる磁束を囲むように電氣的に接続された導電体とを含むことを特徴とする電力変換装置。

【請求項 2】

前記複数のパワーモジュール側配線は、前記パワーモジュールの略同一平面上において、隣接して配置された他のパワーモジュール側配線と対向する方向に電流が流れるように配置されていることを特徴とする請求項 1 に記載の電力変換装置。

10

【請求項 3】

前記主電流を前記パワーモジュールに入力するための入力端子及び前記主電流を前記パワーモジュールから出力するための出力端子が、前記パワーモジュールにおいて前記ドライバモジュールとの接続端が設けられた側とは反対側の端部に設けられていることを特徴とする請求項 1 または 2 に記載の電力変換装置。

【請求項 4】

前記複数のパワーモジュール側配線が配置された平面上において、前記複数のパワーモジュール側配線のうち最も高い電位が印加される最高電位配線の側部であって、前記複数のパワーモジュール側配線のうち最も低い電位が印加される最低電位配線が配置された側とは反対側の領域に設けられ、前記最高電位配線と電氣的に接続され、且つ前記パワーモジュールにおいて前記複数のパワーモジュール側配線の前記ドライバモジュールとの接続端が設けられた側の端部に前記ドライバモジュールとの接続端が設けられた最高電位抽出配線と、

20

前記反対側の領域において前記最高電位抽出配線と対向する方向に電流が流れるように隣接して設けられ、前記最低電位配線と電氣的に接続され、且つ前記パワーモジュールにおいて前記複数のパワーモジュール側配線の前記ドライバモジュールとの接続端が設けられた側の端部に前記ドライバモジュールとの接続端が設けられた最低電位抽出配線と、

前記複数のドライバモジュール側配線は、前記最高電位抽出配線及び前記最低電位抽出配線と接続される配線を含み、且つ前記最高電位抽出配線及び前記最低電位抽出配線にも対応して配置されていることを特徴とする請求項 3 に記載の電力変換装置。

30

【請求項 5】

前記複数のパワーモジュール側配線のうち、前記高電位側半導体素子のゲート電極に接続される高電位側ゲート配線と、前記高電位側半導体素子のエミッタ電極及び前記複数のドライバモジュール側配線のうち対応する配線に接続される高電位側エミッタ配線とが、流れる電流が対向するように隣接して配置されていることを特徴とする請求項 1 乃至 4 いずれかに記載の電力変換装置。

【請求項 6】

前記高電位側半導体素子のエミッタ電極は、前記高電位側エミッタ配線及び前記低電位側半導体素子のコレクタ電極に接続される低電位側コレクタ配線に並列に接続されていることを特徴とする請求項 5 に記載の電力変換装置。

40

【請求項 7】

前記複数のパワーモジュール側配線のうち、前記低電位側半導体素子のゲート電極に接続される低電位側ゲート配線と、前記低電位側半導体素子のエミッタ電極及び前記複数のドライバモジュール側配線のうち対応する配線に接続される低電位側エミッタ配線とが、流れる電流が対向するように隣接して配置されていることを特徴とする請求項 1 乃至 6 いずれかに記載の電力変換装置。

【請求項 8】

前記低電位側半導体素子のエミッタ電極は、前記低電位側エミッタ配線及び前記パワーモジュールから主電流を出力する出力端子に接続される出力端子配線に並列に接続されていることを特徴とする請求項 7 に記載の電力変換装置。

50

【請求項 9】

前記パワーモジュール及び前記ドライバモジュールは、前記複数のパワーモジュール側配線が配置された平面と前記複数のドライバモジュール側配線が配置された平面とが略平行となる様に隣接して配置されており、

前記導電体は、一体の導電体として前記複数のパワーモジュール側配線が設けられた平面の近傍及び前記複数のドライバモジュール側配線が設けられた平面の近傍に配置されるように設けられていることを特徴とする請求項 1 乃至 8 いずれかに記載の電力変換装置。

【請求項 10】

前記パワーモジュール及び前記ドライバモジュールは、前記複数のパワーモジュール側配線が配置された平面と前記複数のドライバモジュール側配線が配置された平面とが並行で且つ重なるように配置されており、

前記複数のパワーモジュール側配線が設けられた平面の近傍に設けられた第 1 の導電体と、前記複数のドライバモジュール側配線が設けられた平面の近傍に配置されるように設けられた第 2 の導電体とが、前記第 1 の導電体及び前記第 2 の導電体のうち少なくとも一方を固定するための固定具によって電気的に接続されていることを特徴とする請求項 1 乃至 8 いずれかに記載の電力変換装置。

【請求項 11】

前記パワーモジュール及び前記ドライバモジュールは、前記複数のパワーモジュール側配線が配置された平面と前記複数のドライバモジュール側配線が配置された平面とが略直角となるように配置されており、

前記複数のパワーモジュール側配線が設けられた平面の近傍に設けられた第 1 の導電体と、前記複数のドライバモジュール側配線が設けられた平面の近傍に配置されるように設けられた第 2 の導電体とが、前記第 1 の導電体及び前記第 2 の導電体のうち少なくとも一方を固定するための固定具によって電気的に接続されていることを特徴とする請求項 1 乃至 8 いずれかに記載の電力変換装置。

【請求項 12】

前記ドライバモジュールは多層型の配線基板によって構成され、

前記高電位側半導体素子及び前記低電位側半導体素子のゲート電極に接続される前記パワーモジュール側配線に接続される前記ドライバモジュール側配線を流れる電流と、前記高電位側半導体素子及び前記低電位側半導体素子のエミッタ電極に接続される前記パワーモジュール側配線に接続される前記ドライバモジュール側配線を流れる電流とは、前記ドライバモジュールにおいて異なる層を通して前記電源トランスに到達することを特徴とする請求項 1 乃至 11 いずれかに記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電力変換装置に関し、特に、自動車のハイブリットシステム向けの電力変換装置に関する。

【背景技術】

【0002】

自動車のハイブリットシステム向けの電力変換装置は、モータ電流をパワー半導体素子のスイッチングによって制御している。近年、ハイブリットシステムの大出力化にともない、モータ電流と電圧が増加する傾向にあり、パワー半導体素子のスイッチングにより発生するサージ電圧が課題となっている。

【0003】

従来、スイッチングにより発生するサージ電圧は、パワー半導体素子とコンデンサの配線長の短縮と配線のラミネート化、及び、コンデンサ内部配線のラミネート化などによって、パワー半導体素子とコンデンサとの主回路インダクタンスを低減させ、抑制している（例えば、特許文献 1 参照）。また、サージ電圧を抑制することで、スイッチング速度を高速化して損失を低減し、車両の燃費を向上させている。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2009 44891

【発明の概要】

【発明が解決しようとする課題】

【0005】

上記のような主回路インダクタンスの低減は、サージ電圧の抑制には効果が期待できる。他方、スイッチングの高速化はパワー半導体素子に流れる電流をより速く変化させることであり、結果としてサージ電圧の増加をとまなう。即ち、サージ電圧を下げることでより、同等の耐電圧を持つパワー半導体素子において、よりスイッチングの高速化が可能となる。しかしながら、スイッチングが高速化されると、パワー半導体素子を導通、及び、遮断するときに流れるゲート電流の発振のポテンシャルが高くなる。そして、従来技術におけるゲート電流は、下に置かれた半導体素子とその上のプリント基板との間に流れるため配線長が長く、ゲート電流発振のポテンシャルがより高い。

10

【0006】

また、パワー半導体素子のスイッチングによって生じるサージ電圧は、パワー半導体素子と電氣的に接続するプリント基板、及び、ゲート電流のための電源を生成する電源トランスに影響する。即ち、電源トランス出力電圧、及び、プリント基板の配線パターン電圧に、配線などにより減衰されたサージ電圧が重なる。このサージ電圧によって生じる電圧変動は、プリント基板の配線パターン間の浮遊容量、及び、電源トランスの浮遊容量によって漏れ電流を生じさせ、プリント基板全体にノイズを発生させる。

20

【0007】

従来技術における漏れ電流は、最長でパワー半導体からプリント基板そしてパワー半導体に流れるループ電流となる。そして、上述したように配線が長いため浮遊容量及び配線インダクタンスが大きく耐ノイズが低い。このため、最悪の場合は、漏れ電流によるノイズによってパワー半導体素子の誤ONを生じさせパワー半導体素子の破壊に至る。

【0008】

本発明の目的は、パワー半導体素子のゲート電流の発振が無い高速スイッチング技術と、サージ電圧による漏れ電流の抑制技術を用いて、低損失で耐ノイズ性の高い電力変換装置を提供することである。

30

【課題を解決するための手段】

【0009】

上記課題を解決するため、本発明の一態様は、主電流を通電及び遮断するパワーモジュール及び前記パワーモジュールにおける前記主電流の通電及び遮断を制御するドライバモジュールを含む電力変換装置であって、前記パワーモジュールにおいて高電位側で前記主電流を通電及び遮断する高電位側半導体素子と、前記パワーモジュールにおいて低電位側で前記主電流を通電及び遮断し、前記高電位側半導体素子と直列に接続されている低電位側半導体素子と、前記高電位側半導体素子及び前記低電位側半導体素子に含まれる各電極と夫々接続され、前記パワーモジュールの略同一平面上において印加される電位の順に隣接して配置され、且つ前記ドライバモジュールとの接続端が前記パワーモジュールの端部に沿って配置された複数のパワーモジュール側配線と、前記ドライバモジュールにおいて前記複数のパワーモジュール側配線と夫々接続され、前記ドライバモジュールの略同一平面上において前記複数のパワーモジュール側配線の配置と対応する順に隣接して配置され、且つ前記ドライバモジュールの端部に沿って配置された複数のドライバモジュール側配線と、前記ドライバモジュールにおいて前記主電流の通電及び遮断を制御するための信号電圧を前記高電位側半導体素子の制御電極及び前記低電位側半導体素子の制御電極に印加するための電圧に変換する回路であって、前記複数のドライバモジュール側配線に夫々対応する複数の端子が前記複数のドライバモジュール側配線の配置順に対応して設けられた電源トランスと、前記複数のパワーモジュール側配線が設けられた平面の近傍及び前記複

40

50

数のドライバモジュール側配線が設けられた平面の近傍に夫々設けられ、少なくとも前記電源トランス、前記ドライバモジュール側配線及び前記パワーモジュール側配線をループする電流によって生じる磁束を囲むように電氣的に接続された導電体とを含むことを特徴とする。

【発明の効果】

【0010】

本発明によれば、パワー半導体素子のゲート電流の発振が無い高速スイッチング技術と、サージ電圧による漏れ電流の抑制技術を用いて、低損失で耐ノイズ性の高い電力変換装置を提供することが出来る。

【図面の簡単な説明】

10

【0011】

【図1】本発明の実施形態に係る電力変換装置の全体構成を示す図である。

【図2】本発明の実施形態に係る絶縁基板の拡大詳細図である。

【図3】本発明の実施形態に係る絶縁基板の接続部の拡大詳細図である。

【図4】本発明の実施形態に係るプリント配線基板の拡大詳細図である。

【図5】本発明の実施形態に係る電力変換装置の等価回路である。

【図6】本発明の実施形態に係るプリント基板と電源トランスを示す図である。

【図7】本発明の実施形態に係るプリント基板と電源トランスを示す図である。

【図8】従来技術の実施形態を示す図である。

【図9】本発明の実施形態に係る電力変換装置の断面図である。

20

【図10】本発明の他の実施形態に係る絶縁基板の拡大詳細図である。

【図11】本発明の他の実施形態に係る電力変換装置の等価回路である。

【図12】本発明の他の実施形態に係る絶縁基板の拡大詳細図である。

【図13】本発明の他の実施形態に係る絶縁基板の拡大詳細図である。

【図14】本発明の他の実施形態に係る絶縁基板及びプリント配線基板の拡大詳細図である。

【図15】本発明の他の実施形態に係る絶縁基板及びプリント配線基板の拡大詳細図である。

【図16】本発明の他の実施形態に係る絶縁基板及びプリント配線基板の断面図である。

【図17】本発明の他の実施形態に係る絶縁基板及びプリント配線基板の拡大詳細図である。

30

【図18】本発明の他の実施形態に係る絶縁基板及びプリント配線基板の断面図である。

【図19】本発明の他の実施形態に係る絶縁基板及びプリント配線基板の断面図である。

【図20】本発明の他の実施形態に係るプリント配線基板の斜視図である。

【発明を実施するための形態】

【0012】

実施の形態1.

本発明の実施の形態について、図1を参照して、以下説明する。

図1は、本発明による電力変換装置の実施形態の一例を示し、図2、3は、図1の一部の拡大詳細を示す。図2において、上アームIGBT(Insulated Gate Bipolar Transistor)チップ1a、1bは上面にエミッタ電極と上アームゲート電極6a、6b、及び、下面にコレクタ電極を有し、上アームダイオードチップ2a、2bは上面にアノード電極、下面にカソード電極を有する。下アームIGBTチップ3a、3bと下アームダイオードチップ4a、4bも上アームと同様の端子を有する。

40

【0013】

上アームIGBTチップ1a、1bと上アームダイオードチップ2a、2bは、絶縁基板10上に形成された正極配線パターン11の上に、はんだ等で下面がロケ付けされ、上面のエミッタ電極とカソード電極は、アルミワイヤー21a、21b、22a、22bを介して交流配線パターン12aと接続されている。また、上アームゲート電極6a、6b

50

は、アルミワイヤー 25 a、25 b を介して上アームゲート配線パターン 14 a、14 b と接続されている。

【0014】

下アーム IGBT チップ 3 a、3 b と上アームダイオードチップ 4 a、4 b は、絶縁基板 10 上に形成された交流配線パターン 12 a の上に、はんだ等で下面がロー付けされ、上面のエミッタ電極とカソード電極は、アルミワイヤー 23 a、23 b、24 a、24 b を介して負極配線パターン 13 と接続されている。また、下アームゲート電極 7 a、7 b は、アルミワイヤー 26 a、26 b を介して下アームゲート配線パターン 15 a、15 b と接続されている。

【0015】

絶縁基板 10 は、セラミックなどの絶縁板の両面に銅などの金属箔を貼り付けて形成されており、銅板や複合材料板などからなるベース 20 とはんだ等でロー付けされて固定されている。絶縁基板 10 上面の配線パターンは、下縁からほぼ水平に、順に、負極配線パターン 13、下アームゲート配線パターン 15 b、15 a、交流配線パターン 12 a、12 b、上アームゲート配線パターン 14 a、14 b、正極配線パターン 11 と配置されており、サーミスタ配線パターン 17 b、17 a、19、18 は上縁に配置されている。サーミスタ 5 a、5 b は、上アーム IGBT チップ 1 a、1 b の近傍にそれぞれ配置されており、サーミスタ配線パターン 17 a、17 b、18、19 とはんだ等で接続されている。

【0016】

交流配線パターン 12 a と交流配線パターン 12 b とは、アルミリボン 27 を介して、下アーム IGBT チップ 3 a、3 b 及びダイオードチップ 4 a、4 b を跨いで接続されている。尚、図 2 においては、図示の容易化のため、アルミリボン 27 は全体を省略し接続箇所のみ示されている。図においては、アルミワイヤーは 1 本、又は、2 本で表記しているが本数を制限するものではなく、同様にアルミリボンの本数も制限するものではない。また、アルミリボン、アルミワイヤーの代わりに他の接続導体を用いても良い。さらに、IGBT チップとダイオードチップの配列も限定するものではない。

【0017】

次に、図 3 に示すように、端子台 30 は、正極バスバー 31 と交流バスバー 32、負極バスバー 33 を有する。各バスバーは、樹脂などの絶縁材料で保持絶縁されており、例えば、一体モールド成型などで構成されている。端子台 30 は、絶縁基板 10 と隣接して配置されており、端子台 30 上において各バスバーは、絶縁基板 10 と隣接する辺側に配置されている。また、端子台 30 上における各バスバーは、絶縁基板 10 の下縁、即ち、絶縁基板 10 上において端子台 30 と隣接する方向と直行する方向の一端から順に、負極バスバー 33、交流バスバー 32、正極バスバー 31 の順番で、それぞれ、絶縁基板 10 の負極配線パターン 13、交流配線パターン 12 b、正極配線パターン 11 と、アルミリボン 72 を介して接続されている。

【0018】

各バスバー 31、32、33 の接続部分とアルミリボン 72 は、各々対応する絶縁基板 10 の配線パターン 11、12 a、12 b、13 と概略平行となる位置に配置されている。また、端子台 30 は接続端子 34 を有しており、外部とのインタフェースに用いられる。接続端子 34 の外部とのインタフェースについては後述する。図において、アルミリボン 72 は他の接続導体、例えば、アルミワイヤーなどでも良い。

【0019】

絶縁基板 10 及び端子台 30 上に設けられた構成が、本実施形態に係る電力変換装置において、主電流の通電及び遮断を一次的に行うパワーモジュールとして機能する。また、上アーム IGBT チップ 1 a、1 b は、このパワーモジュールにおいて、高電位側で主電流を通電及び遮断する高電位側半導体素子である。同様に、下アーム IGBT チップ 3 a、3 b は、上アーム IGBT チップ 1 a、1 b と直列に接続されており、低電位側で主電流を通電及び遮断する低電位側半導体素子である。

10

20

30

40

50

【 0 0 2 0 】

また、正極配線パターン 1 1、交流配線パターン 1 2 a、1 2 b、負極配線パターン 1 3、上アームゲート配線パターン 1 4 a、1 4 b 及び下アームゲート配線パターン 1 5 a、1 5 b は、上記パワーモジュールにおいて、印加される電位の順に隣接して配置されており、夫々がパワーモジュール側配線として機能する。

【 0 0 2 1 】

絶縁層と導体層の多層からなるプリント配線基板 4 0 は、絶縁基板 1 0 の各配線パターンと電気的に接続されるパターン 4 1、4 2、4 3、4 4、4 5、4 6 を上面に有しており、パターン 4 1、4 2、4 3、4 4、4 5、4 6 の上面には、はんだなどの導電性材料で端子 5 0 が接続されている。プリント配線基板 4 0 は、端子台 3 0 とは反対側から絶縁基板 1 0 と隣接して配置されており、端子 5 0 が形成された各パターンは、プリント配線基板 4 0 上において絶縁基板 1 0 に隣接する辺側に配置されている。

10

【 0 0 2 2 】

プリント配線基板 4 0 上に設けられた構成が、本実施形態に係る電力変換装置において、上述したパワーモジュールを制御するドライバモジュールとして機能する。この、パターン 4 1、4 2、4 3、4 4、4 5、4 6 及び夫々に接続された端子 5 0 が、本実施形態において上記パワーモジュールに設けられたパワーモジュール側配線と接続されるドライバモジュール側配線として機能する。

【 0 0 2 3 】

各パターン上の端子 5 0 は、絶縁基板 1 0 の下縁、即ち、絶縁基板 1 0 上においてプリント配線基板 4 0 と隣接する方向と直行する方向の一端から順に、負極パターン 4 5、下アームゲートパターン 4 4、交流パターン 4 3、上アームゲートパターン 4 2、正極パターン 4 1、サーミスタパターン 4 6 の順番で、それぞれ、絶縁基板 1 0 の負極配線パターン 1 3、下ゲート配線パターン 1 5 a、1 5 b、交流配線パターン 1 2 a、下ゲート配線パターン 1 4 a、1 4 b、正極配線パターン 1 1、サーミスタ配線パターン 1 7 a、1 7 b、1 8、1 9 と、アルミワイヤー 7 1 を介して接続されている。即ち、本実施形態における複数のドライバモジュール側配線は、上記パワーモジュール側配線の配置と対応する順に隣接して配置されている。

20

【 0 0 2 4 】

また、各パターン 4 1、4 2、4 3、4 4、4 5、4 6 の端子 5 0 との接続部分と端子 5 0、アルミワイヤー 7 1 は、各々対応する絶縁基板 1 0 の配線パターン 1 1、1 2 a、1 2 b、1 3、1 4 a、1 4 b、1 5 a、1 5 b、1 7 a、1 7 b、1 8、1 9 と概略平行となる位置に配置されている。図において、アルミワイヤーは 1 本で表記しているが本数を制限するものではない。また、アルミリボンの代わりに他の接続導体を用いても良い。また、端子 5 0 の代わりにプリント配線基板 4 0 のパターンにアルミワイヤー 7 1 を直接接続しても良い。また、サーミスタパターン 4 6、サーミスタ配線パターン 1 7 a、1 7 b、1 8、1 9 を絶縁基板 1 0 の下縁側に設けても良い。

30

【 0 0 2 5 】

図 4 は、プリント配線基板 4 0 の拡大図であり、図 5 は、本発明の等価回路図の一例を示す。図において、プリント配線基板 4 0 は、少なくとも、上アーム IGBT チップ 1 a、1 b 及び下アーム IGBT チップ 3 a、3 b を ON/OFF するドライバ回路 5 2 と、ドライバ回路の電源を生成する電源回路 5 1 からなり、電源回路 5 1 は電源トランス 6 0 を有している。電源トランス 6 0 は、各々絶縁された、上アーム 2 次コイル 6 6 と上アーム 2 次コイル 6 7、1 次コイル 6 9、フィードバックコイル 6 8 とで構成されている。

40

【 0 0 2 6 】

上アーム 2 次コイル 6 6 の両端の上アーム電源 + 端子 6 1、上アーム電源 - 端子 6 2 は、プリント配線基板 4 0 上に形成された上アーム電源 + パターン 4 7 + 及び上アーム電源 - パターン 4 7 - と、はんだ等で接続されている。また、下アーム 2 次コイル 6 7 の両端の下アーム電源 + 端子 6 3、下アーム電源 - 端子 6 4 は、プリント配線基板 4 0 上に形成された下アーム電源 + パターン 4 8 +、下アーム電源 - パターン 4 8 - と、はんだ等で接

50

続されている。

【 0 0 2 7 】

同様に、1次コイル69及びフィードバックコイル68の両端の低電圧端子65は、プリント配線基板40のパターンとはんだ等で接続されている。高電圧が印加される上アーム電源+端子61、上アーム電源-端子62、下アーム電源+端子63及び下アーム電源-端子64と、低電圧が印加される低電圧端子65は、電源トランス60の外周に沿って、順に、上アーム電源+端子61、上アーム電源-端子62、下アーム電源+端子63、下アーム電源-端子64の順番で配置される。

【 0 0 2 8 】

この電源トランス60における端子の位置関係は、プリント配線基板40の交流パターン43及び負極パターン45の位置に依存する。図3のように上から下に交流パターン43と負極パターン45が配置されているときは、反時計回り方向に、上アーム電源+端子61、上アーム電源-端子62、下アーム電源+端子63、下アーム電源-端子64となる。逆の場合は、時計回り方向となる。低電圧端子65は、上アーム電源+端子61、上アーム電源-端子62、下アーム電源+端子63及び下アーム電源-端子64と相互に並ばない場所に設けられる。電源トランス60は、図5に示すようにダイオードとコンデンサ、及び、スイッチング回路53とでフライバックコンバータを構成して、電源回路51の出力電圧を制御している。尚、コンバータはフライバックに限定されるものではなく、フォワードコンバータでも良い。

【 0 0 2 9 】

図6、図7は、電源トランス60における上アーム電源+端子61、上アーム電源-端子62、下アーム電源+端子63、下アーム電源-端子64及び低電圧端子65の配置の他の例を示す図である。図6、図7において、プリント配線基板40の交流パターン43と負極パターン45は、図4と同様に上から下に配置されており、上アーム電源+端子61、上アーム電源-端子62、下アーム電源+端子63、下アーム電源-端子64は反時計周りに並べられる。

【 0 0 3 0 】

図1～7において、低電圧端子65の本数は4本となっているが、例えば、1次コイル69をハイサイドスイッチングとしてフィードバックコイルと端子を共通化し本数を減らした構成でも良く、フィードバックコイルを無くした1次コイルの印加電圧によるフィードフォワード制御などを用いても良い。また、低電圧端子65の端子配列の順番は何れでも良い。図1～4において、プリント配線基板40の各パターンの形状は限定するものではなく、上アーム電源+パターン46と上アーム電源-パターン47、下アーム電源+パターン48、下アーム電源-パターン49は、プリント配線基板40の上面ではなく、下層にあっても良い。

【 0 0 3 1 】

図1において、ベース20a、20b、20cと絶縁基板10a、10b、10cは一列に並んでアルミダイカストなどの筐体80にネジなどで固定される。端子台30とプリント配線基板40は、絶縁基板10a、10b、10cを挟むように配置され筐体80にネジなどで固定される。プリント配線基板40の隣には、端子をインサート成型などで配置固定したゲートピン70が配置され、筐体80にネジ等で固定されてアルミワイヤー73でプリント配線基板40と接続されている。ゲートピン70は、プリント基板40の外部とのインタフェースに用いられる。外部とのインタフェースに関しては後述する。

【 0 0 3 2 】

図1に示す、絶縁基板10a、10b、10cとベース20a、20b、20c、端子台30、プリント基板40の各エリアU、V、Wは、3相モータのU相、V相、W相に相対しており、各々のエリアU、V、Wごとに図2～5で示した構成からなる。端子台30はエリアU、V、Wごとに分割せず一体の樹脂などの絶縁材料で構成され、プリント基板40も一枚の基板で構成されている。電源トランス60a、60b、60cはエリアU、V、Wごとに設けられている。図において、エリアU、V、Wは位置を限定するものでは

10

20

30

40

50

なく、アルミワイヤー 73 は別の接続導体を用いても良い。

【0033】

以上の構成から、IGBTチップ 1a、1b、3a、3b、ダイオードチップ 2a、2b、4a、4b に流れる主電流は、図 1 の経路 I_p で示すように、正極バスバー 31 からアルミリボン 72、正極配線パターン 11、上アームのチップ、アルミワイヤー 21a、21b、22a、22b、交流配線パターン 12a、アルミリボン 27、交流配線パターン 12b、アルミリボン 72、交流バスバー 32 の経路に流れる。また、図 1 の経路 I_n で示すように、交流バスバー 32 から、アルミリボン 72、交流配線パターン 12b、アルミリボン 27、交流配線パターン 12a、下アームのチップ、アルミワイヤー 23a、23b、24a、24b、負極配線パターン 13、アルミリボン 72、負極バスバー 33 の経路に流れる。

10

【0034】

図 1 において主電流を流れる上述した経路 I_p、I_n は渦を巻き、且つ、対向する電流が隣接する経路で流れる。この渦を巻くことで絶縁基板 10 の面垂直方向に渦中心を軸とした磁力線が生じ、この磁力線によって絶縁基板 10 の導体層、ベース 20、筐体 80 に渦電流が生じる。この効果によって主電流経路 I_p、I_n のインダクタンスが低減される。また、対向する電流が隣接すると電流変化によって生じる磁界の消磁効果が発生する。この効果によっても主電流経路 I_p、I_n のインダクタンスが低減される。さらに、アルミリボン 27 を介して交流配線パターン 12a、12b に主電流を流すことで、各チップを流れる電流経路の長さは概略等しくなり、主電流が均等に分配される。

20

【0035】

以上の効果から、主電流が流れる経路のインダクタンスは、従来技術に比べて同等か、若しくはより低くなり、主電流スイッチングにおける電圧サージが抑制される。これより、主電流スイッチングの高速化が可能となり低損失となる。この電圧サージの抑制は、チップの耐電圧を低く保つことも可能となり、低耐電圧チップは電流を流すときの電圧降下が低い。よって、電流を流しているときの定常損失も小さくなる。これらの低損失化にともないチップを冷却するための冷却器、または、冷却性能を小さくすることができ、冷却器のコスト削減が可能となる。さらに、チップ間に均等に電流が分配されるため、個々のチップの面積、又は、チップの枚数を例えばアームごとに 3 枚ずつから図 1 に示す 2 枚ずつへと減らすことが可能である。同様に絶縁基板 10 とベース 20 は小さくなる。これより、電力変換装置の小型化とコスト削減が可能である。

30

【0036】

主電流のスイッチングにおいて、IGBTチップ 1a、1b、3a、3b の ON 時に、ダイオードチップ 2a、2b、4a、4b にリカバリー電流が流れる。リカバリー電流は、図 1 において、主に正極バスバー 31 から、上下アームを介して、負極バスバー 33 の経路 I_{pn} を流れる。リカバリー電流経路 I_{pn} は、概略 U 字の経路で流れる。これより絶縁基板 10 の面垂直方向に U 字中心を軸とした磁力線が生じ、この磁力線によって絶縁基板 10 の導体層、ベース 20、筐体 80 に渦電流が生じる。これによってリカバリー電流経路 I_{pn} のインダクタンスが低減される。

【0037】

また、リカバリー電流は 1 ナノ秒以下の非常に短い時間に生じるため、電流変化が非常に大きい。このため、リカバリー電流によって発生するサージ電圧はチップに接続される導体のインダクタンスに依存する傾向がある。本発明の構成によれば、IGBTチップ 1a、1b、3a、3b とダイオードチップ 2a、2b、4a、4b の接続導体であるアルミワイヤー 21a、21b、22a、22b、23a、23b、24a、24b は長さがほぼ同等である。よって、インダクタンスも同等である。

40

【0038】

以上の効果によって、リカバリー電流経路 I_{pn} のインダクタンスは従来技術に比べて同等か、若しくはより低くなり、リカバリー電流によって生じる電圧サージは各チップの接続導体のインダクタンスが同等であることから均等化される。これによって、スイッチン

50

グ速度の高速化とチップの低耐電圧化が可能となり、さらには、電力変換装置の小型化、冷却器と電力変換装置の低コスト化につながる。尚、図1において、電流経路 I_p 、 I_n 、 I_{pn} は各エリア U、V、W に分けて表記されているがエリアを限定するものではなく、全てのエリアで同様な電流経路 I_p 、 I_n 、 I_{pn} を持つ。

【0039】

上述したような、本実施形態における I_p 、 I_n 及び I_{pn} の電流経路は、絶縁基板 10 上において、端子台 30 との接続部が一端側に設けられていることにより構成されるものである。換言すると、主電流をパワーモジュールに入力するための入力端子及び主電流をパワーモジュールから出力するための出力端子の両方が、パワーモジュールの一端側、本実施形態においては、ドライバモジュールとは反対側の端部に設けられていることにより、構成されるものである。

10

【0040】

図8は、本実施形態に対する比較例として、従来技術における電力変換装置を示す図である。本実施形態に係る上アーム IGBT チップ 1a 等のチップが実装される絶縁基板 310 は下層に、上アームと下アームに分かれて配置されている。ドライバ回路と電源回路とのプリント基板 340 は、絶縁基板 310 の上に配置され固定されている。絶縁基板 310 とプリント基板 340 とは前後に設けられているゲートピン 371a、371b を介して接続されている。また、電源トランス 360 はプリント基板 340 のほぼ中央に配置されている。

【0041】

20

従来技術において、ゲート電流や、サージ電圧によって生じる漏れ電流などの絶縁基板 310 とプリント基板 340 との間に流れる電流は、ゲートピン 371a、371b を介して流れる。その中でも、絶縁基板 310 からゲートピン 371a、プリント基板 340、ゲートピン 371b、絶縁基板 310 と、一周する電流経路が最長となる。この電流経路のインダクタンスは大きく、また、一周する電流経路においては、絶縁基板 310 とプリント基板 340 との空間を中心としたループ電流となる。このため、従来技術は、スイッチングの高速化によるゲート電流の発振や、ループ電流とインダクタンス高による耐ノイズ性の低下があり、最悪の場合は、チップの誤 ON によって、チップの焼損を招く恐れがあった。

【0042】

30

これに対し、本発明の構成によれば、ゲート電流は、図3の I_{gp} で示すように、ドライバ回路 52、上アームゲートパターン 42、端子 50、アルミワイヤー 71、上アームゲート配線パターン 14a、14b、アルミワイヤー 25a、25b、ゲート電極 6a、6b、IGBT チップ 1a、1b のエミッタ電極、アルミワイヤー 21a、21b、交流配線パターン 12a、アルミワイヤー 71、端子 50、交流パターン 43、ドライバ回路 52 の経路に流れる。即ち、本実施形態においては、上アームゲート配線パターン 14a、14b が、高電位側ゲート配線として、交流配線パターン 12a が、高電位側エミッタ配線として夫々機能する。

【0043】

また、図3の I_{gn} で示すように、ドライバ回路 52、下アームゲートパターン 44、端子 50、アルミワイヤー 71、下アームゲート配線パターン 15a、15b、アルミワイヤー 26a、26b、ゲート電極 7a、7b、IGBT チップ 3a、3b のエミッタ電極、アルミワイヤー 23a、23b、負極配線パターン 13、アルミワイヤー 71、端子 50、負極配線パターン 45、ドライバ回路 52 の経路に流れる。即ち、本実施形態においては、下アームゲート配線パターン 15a、15b が、低電位側ゲート配線として、負極配線パターン 13 が、低電位側エミッタ配線として夫々機能する。

40

【0044】

本実施形態においては、図3に示すように、ゲート電流経路 I_{gp} 、 I_{gn} は、常に対向する電流が隣接する経路で流れる。上述したとおり、対向する電流が隣接すると電流変化によって生じる磁界の消磁効果が発生し、インダクタンスが低減される。また、絶縁基

50

板 10 とプリント基板 40 が隣接しているので接続導体のアルミワイヤー 71 は最短となっている。

【 0045 】

以上の効果からゲート電流経路 I_{gp} 、 I_{gn} のインダクタンスは図 8 に示すような従来技術に比べて大幅に低くなる。これにより、スイッチングの高速化によるゲート電流の発振のポテンシャルが無く、よりスイッチングの高速化が可能となる。これによって、スイッチング損失が低減され、車両の燃費向上につながる。さらには、低インダクタンス化により耐ノイズ性が高く、上述したチップの誤 ON 等を防いで信頼性を向上することができる。

【 0046 】

また、サージ電圧によって発生する漏れ電流は、サージ電圧の伝達に起因しており、本発明の構成によれば、図 4、図 5 において、スイッチングによって発生したサージ電圧は、アルミワイヤー 71、端子 50 を介して、プリント配線基板 40 に伝達する。伝達したサージ電圧は、プリント配線基板 40 と電源トランス 60 の浮遊容量、及び、その他プリント配線基板 40 に含まれる部品の容量によって、高周波の漏れ電流を発生させる。

【 0047 】

一例として、交流パターン 43 に伝達したサージ電圧は、プリント配線基板 40 の内部パターンによって接続されている上アーム電源 - パターン 47 - に伝達する。上アーム電源 - パターン 47 - に伝達したサージ電圧は、電源トランス 60 の上アーム 2 次コイル 66 と下アーム 2 次コイル間の浮遊容量によって、上アーム 2 次コイル 66 と下アーム 2 次コイル間に漏れ電流を発生させる。この漏れ電流は、主に、図 4 の I_r で示すように、IGBT チップ 3a、3b 若しくはダイオード 4a、4b、交流配線パターン 12a、アルミワイヤー 71、配線 50、交流パターン 43、上アーム電源 - パターン 47 -、上アーム 2 次コイル 66、下アーム 2 次コイル 67、下アーム電源 - パターン 48 -、負極パターン 45、配線 50、アルミワイヤー 71、負極配線パターン 13 を、アルミワイヤー 23a、23b、24a、24b を介して、ループするように流れる。

【 0048 】

図 4 において、この漏れ電流経路 I_r は、プリント配線基板 40 内で概略 V 字を描く、また、絶縁基板 10 上でも下アームのチップを底とした概略 V 字となる。これより、漏れ電流は、プリント配線基板 40 と絶縁基板 10 の上で渦を巻くように流れる。この渦を巻くことで絶縁基板 10 とプリント配線基板 40 との面垂直方向に渦中心を軸とした磁力線が生じ、この磁力線によって絶縁基板 10 の導体層、プリント配線基板 40 の導体層、ベース 20、筐体 80 に渦電流が生じる。この効果によって、漏れ電流経路 I_r のインダクタンスが低減され、漏れ電流によって生じるノイズが軽減される。他の漏れ電流においても、サージ電圧による漏れ電流は、絶縁基板 10 とプリント配線基板 40 間をループすることから、同様の効果を得られる。

【 0049 】

また、サージ電圧によって生じる漏れ電流は、プリント配線基板 40 上の至る所で生じると考えられるが、電流は、流れる際のエネルギーが最小となる経路に流れるため、流れる経路間の電位差がより低いところを流れる。本発明の構成によれば、プリント配線基板 40 の配線パターンの中で、主に、サージ電圧が伝達する配線パターン 41、42、43、44、45、47+、47-、48+、48- は、隣接するパターン間の平均電圧が最小となるように、即ち、印加される電圧の電位の順に配置されている。これによって、漏れ電流は、対向するパターン間でより流れ、対向する電流によって生じる磁界の消磁効果によりインダクタンスが低減され、漏れ電流によって生じるノイズが軽減される。

【 0050 】

更に、配線パターン 41、42、43、44、45、47+、47-、48+、48- は、ほぼ平均電圧の順番でプリント配線基板 10 上に配置されており、互いに交差することなく接続が可能である。言い換えれば図 5 に示すプリント配線基板 40 の等価回路図そのままの配線が可能であり線が交差していないことが解る。これにより、配線パターン 4

10

20

30

40

50

1、42、43、44、45、47+、47-、48+、48-は、互いに干渉せず、且つ、配線長が短く、インダクタンスが低い。以上の効果により、サージ電圧によって発生する漏れ電流によるノイズが軽減され、低インダクタンス化により耐ノイズ性が向上し、信頼性の高い電力変換装置が供給できる。

【0051】

図1～7の本発明の構成によると、サーミスタ5a、5bはチップ近傍に配置され、その伝達ラインとなるサーミスタ配線パターン17a、17b、18、19とサーミスタパターン46は、各エリアU、V、Wの上側の境界に設けられている。これより、サーミスタパターン46は、エリアU、V、Wと交差することなく、ゲートピン70に接続可能である。

10

【0052】

また、電源トランス60の低電圧端子65と、スイッチング回路53も各エリアU、V、Wの境界に設けられている。これより、同様にエリアU、V、Wと交差することなく、信号ラインなどをゲートピン70に接続可能である。これによって、サーミスタ5a、5bの信号ラインとスイッチング回路53及びスイッチング回路53などの信号ラインは、上述したスイッチングにより発生するサージ電圧の影響が小さく、また、ドライバ回路52の電圧変動の影響が小さい。以上により、信号ラインのノイズが小さくなり、高精度の信号出力が可能となり高い信頼性が保たれる。

【0053】

次に、本実施形態に係る電力変換装置の全体的な構成について説明する。図9は、図1のA-A断面図を示す。図9に示すように、本実施形態においては、上述したドライバモジュール側配線が設けられた面と、上述したパワーモジュール側配線が設けられた面とが、略平行となる様にドライバモジュールとパワーモジュールとが隣接して配置されている。図において、端子台30、絶縁基板10、プリント配線基板40、ゲートピン70は、一体の導電体である筐体80の一平面上にねじ等で取り付けられ、各々を接続するアルミボン72、アルミワイヤー71、73も概略同一平面上に配置される。これより、上述した電流経路 I_p 、 I_n 、 I_{pn} 、 I_{gp} 、 I_{gn} 、 I_r 、 I_{hv} も同一平面上を流れることから、各々の電流ループにより筐体80に渦電流が生じ、インダクタンスが低減される。

20

【0054】

端子台30の正極バスバー31、交流バスバー32、負極バスバー33は、板状で積層され、例えば、樹脂のインサート成型により成型され保持される。また、外部インタフェース34は、同バスバーを図中の左方向に延ばすことで構成され、例えばネジ等で、外部バスバー85、又は、直流のコンデンサ84と接続される。図は交流バスバー32と外部バスバー85との接続部を示す。

30

【0055】

このような構成により、端子台30の各バスバー31、32、33は一枚の板で構成可能であり、例えば銅板材などを少数工程の金属プレス加工などで成型でき低コストである。また、全ての外部インタフェース34が一行に並んでいることから、外部バスバー85とコンデンサ84との接続が容易で加工時間が短縮できる。さらに、各バスバーが積層していることから、バスバーに流れる各電流が重なって流れ、バスバーのインダクタンスが低減される。

40

【0056】

ゲートピン70は、プリント配線基板40のドライバ回路52等を制御する上位制御回路を含む制御基板83と接続されている。本実施形態において、ゲートピン70と制御基板83とは、はんだによってロー付けされている。また、プリント配線基板40には、高電圧が印加される電源回路51、ドライバ回路52、スイッチング回路53が実装され、上述したとおり、各エリアU、V、Wで区切られている。これより、ゲートピン70に流れる信号は、サーミスタ5a、5b、及び、ドライバ回路52のPWM信号、スイッチング回路53のON/OFF信号、電源回路51の電源ラインなどの弱電系となり、ゲート

50

ピン70の各ピン間の絶縁距離を狭くできる。以上から、ゲートピン70は小型、低コストとなる。

【0057】

筐体80は、上述した、絶縁基板10やプリント配線基板40が取り付けられた一平面の下側に、チップ1a、1b、2a、2b、3a、3b、4a、4bの冷却のための冷却水路82を有する。冷却水路82は絶縁基板10とプリント配線基板40のほぼ真下に配置され、例えば、アルミダイカストなどで成型された水路蓋81で密閉されている。筐体80には、冷却水路82内に、例えば、ファンなどが設けられている。これにより、冷却水路82は、同時に、プリント配線基板40で生じた熱も冷却でき、電源トランス60などの発熱部品を小型化でき、コストも低減される。

10

【0058】

さらに筐体80には、例えば、ゲル状のシリコンコンパウンドなどのゲル86が、アルミボン72やアルミワイヤー71、73などを覆うように、例えば、図中点線ラインまで充填されており、筐体80は、ゲル86を囲うための壁を、端子台30、絶縁基板10、プリント基板40、ゲートピン70の外側に設けている。これにより、端子台30やゲートピン70をつなげて設ける壁、即ち、図8に示す従来技術で採用されているような絶縁基板310の外周を覆う壁を、設ける必要が無い。よって、端子台30とゲートピン70を小さくでき、低コストである。また、ゲル86を介してプリント基板40で発生する熱の拡散効果を得ることができ、電源トランス60などの発熱部品を小型化できる。

20

【0059】

以上、説明したように、本実施形態に係る電力変換装置においては、ドライバモジュール側配線、パワーモジュール側配線及び電源トランス60の端子の配置が夫々対応しているために配線の交差を回避してインダクタンスを低減することができ、更に、少なくとも、電源路トランス60、ドライバモジュール側配線及びパワーモジュール側配線をループする漏れ電流によって生じる磁束を囲むように電氣的に接続された導電体である筐体80が設けられているため、筐体80に生じる渦電流によるキャンセリング効果によって漏れ電流のインダクタンスを低減することができる。これにより、高信頼、低コスト、小型の電力変換装置を供給できる。

【0060】

実施の形態2.

30

図10は、本実施形態に係る電力変換装置のうち、絶縁基板10の拡大詳細を示す図であり、実施の形態1における図2に対応する。図10に示すように、本実施形態においては、絶縁基板10上のゲート配線パターン14aと交流配線パターン12aとの間に、略平行に、上ゲートリターン配線パターン212が設けられており、上ゲートリターン配線パターン212は、アルミワイヤー221a、221bを介して上アームIGBTチップ1a、1bのエミッタ電極と接続されている。また、上ゲートリターン配線パターン212は、アルミワイヤー71を介して、交流パターン43の端子50に接続されている。即ち、本実施形態においては、上ゲートリターン配線パターン212が、高電位側エミッタ配線として機能する。そして、交流配線パターン12aは、低電位側コレクタ配線として機能する。

40

【0061】

同様に、本実施形態においては、絶縁基板10上の下ゲート配線パターン15bと負極配線パターン13との間に、略平行に、下ゲートリターン配線パターン213が設けられており、下ゲートリターン配線パターン213は、アルミワイヤー223a、223bを介して下アームIGBTチップ3a、3bのエミッタ電極と接続されている。また、下ゲートリターン配線パターン213は、アルミワイヤー71を介して、負極配線パターン45の端子50に接続されている。即ち、本実施形態においては、下ゲートリターン配線パターン213が、低電位側エミッタ配線として機能する。そして、負極配線パターン13は、出力端子配線として機能する。尚、本実施形態に係る電力変換装置において、他の構成部分は図1～7と同様である。

50

【 0 0 6 2 】

以上の構成により、図 3 の I g p で示すゲート電流経路は、交流配線パターン 1 2 a ではなく上ゲートリターン配線パターン 2 1 2 を流れる。また、図 3 の I g n で示すゲート電流経路は、負極配線パターン 1 3 ではなく下ゲートリターン配線パターン 2 1 3 を流れる。図 9 におけるゲート電流経路は、図 3 に示す電流経路 I g p、I g n と同様に、常に対向する電流が隣接する経路で流れることから同様の効果を得る。

【 0 0 6 3 】

図 1 1 は、本実施形態に係る電力変換装置の等価回路図であり、実施の形態 1 の図 5 に対応する。このような回路構成により、本実施形態に係るゲート電流回路 I g p 及び I g n における各ゲート電圧を安定させることが可能となる。

10

【 0 0 6 4 】

実施の形態 3 .

図 1 2 は、図 1 ~ 7 で示した電力変換装置において、チップを 1 枚ずつとした場合の絶縁基板 1 0 の例を示す図であり、実施の形態 1 の図 2 に対応する。図 1 2 に示すように、本実施形態においては、上アーム I G B T チップ 1 a、上アームダイオードチップ 2 a、下アーム I G B T チップ 3 a、下アームダイオードチップ 4 a は絶縁基板 1 0 上にそれぞれ 1 枚ずつ配置されている。そして、上アーム I G B T チップ 1 a のゲート電極は、上アームゲート配線パターン 1 4 a と、下アーム I G B T チップ 3 a のゲート電極は、下アームゲート配線パターン 1 5 a と、それぞれ接続されている。交流配線パターン 1 2 a には、アルミリボン 7 2 が直接接続される。他の構成については図 1 ~ 6 で示した構成と同様であり、同様の効果を得ることができる。このような構成であっても、上記と同様の効果を得ることが可能である。

20

【 0 0 6 5 】

実施の形態 4 .

図 1 3 は、本実施形態に係る電力変換装置の一部の拡大詳細を示す図であり、実施の形態 1 における図 3 に対応する。図 1 3 に示すように、本実施形態においては、絶縁基板 1 0 の上縁側に設けられたサーミスタ配線パターン 1 8 が負極高圧配線パターンとして用いられ、サーミスタ配線パターン 1 9 が正極高圧配線パターンとして用いられる。また、端子台 3 0 には負極高圧配線バスバー 3 3 a が設けられ、プリント配線基板 4 0 には負極高圧パターン 4 9 - と正極高圧パターン 4 9 + が設けられている。

30

【 0 0 6 6 】

上記負極高圧配線パターン及び正極高圧配線パターンが設けられている位置は、上述したパワーモジュール側配線のうち、最も高い電位が印加される配線（以降、最高電位配線とする）、即ち、本実施形態においては、正極配線パターン 1 1 の側部であって、正極配線パターン 1 1 よりも低い電位が印加される他のパターンが設けられた側とは反対側である。

【 0 0 6 7 】

負極高圧配線パターンは、アルミワイヤー 2 8 を介して負極高圧配線バスバー 3 3 a と接続されると共に、アルミワイヤー 7 1 を介して負極高圧パターン 4 9 - と接続されている。また、正極高圧配線パターンは、アルミワイヤー 2 9 を介して正極配線パターン 1 1 と接続されると共に、アルミワイヤー 7 1 を介して正極高圧パターン 4 9 + と接続されている。

40

【 0 0 6 8 】

また、負極高圧配線バスバー 3 3 a は、例えば、負極バスバー 3 3 と同一の金属板で構成され、樹脂などの絶縁材料で保持される。図 1 3 において、他の構成部分は図 1 ~ 7 と同様である。以上の構成によれば、端子台 3 0 の正極バスバー 3 2、負極バスバー 3 3 に印加される直流電圧を絶縁基板 1 0 とプリント基板 4 0 を介して、図 1 3 に示す電流経路 I h v により取り出すことが可能である。即ち、負極高圧配線パターンは、最低電位抽出配線として、正極高圧配線パターンは、最高電位抽出配線として、夫々機能する。また、その電流経路 I h v は常に隣接して流れ、さらに、I G B T チップ 1 a、1 b、3 a、3

50

bとダイオード2 a、2 b、4 a、4 bと交差しない。これより、直流電圧の電流経路I h vのインダクタンスは低く、また、スイッチングによる電圧サージの影響が小さい。

【0069】

図13の構成を用いた例をさらに示す。図1において、エリアUに図13の構成を用いれば、電流経路I h vはプリント基板40の上部沿線にそってゲートピン70に接続される。これにより、電流経路I h vは、常に隣接して流れ、且つ、プリント基板40の電源回路51、ドライバ回路52、スイッチング回路53と交差しない。よって、インダクタンスが低く、また、スイッチングによる電圧サージの影響が小さい。

【0070】

また、図13において、アルミワイヤー28、29の代わりにサーミスタを取り付けられれば図3に示す構成となる。即ち、図1において、エリアUに図13に示す構成、エリアV、Wに図3に示す構成と異なる構成を用いても、絶縁基板10 a、10 b、10 cは共通化が可能で低コストである。以上の本発明によれば、低ノイズで耐ノイズ性の高い電力変換装置が供給でき、且つ、低コストである。

【0071】

尚、図9において、ゲートピン70に流れる信号が弱電系のみとなり、小型、低コスト化可能であることを説明したが、図13の構成の場合、ゲートピン70に直流電圧が印加されることとなる。この場合においても、図13に示すように、直流電圧の電流経路I h vはゲートピン70の端側となる。よって、直流電圧の2本のピン間と他ピンとの間のみ絶縁距離を長くすれば良く、同様に小型、低コストが可能である。

【0072】

また、図9に示す制御基板83は、直流電圧の2本のピンが他ピンと分離されているので、高電圧の電圧検知ブロック等の高電圧が印加されるブロックと、PWM等を出力する制御ブロックとを、基板内にて各々の信号ラインが交差することなく、容易に分離が可能である。これにより、制御基板83は、低ノイズで耐ノイズ性の高い制御基板となる。さらに、制御基板83へは、他の手段、例えば高電圧ハーネスなどを用いて、直流電圧を取り込む必要が無く、高電圧ハーネスの廃止が可能となり低コストである。

【0073】

実施の形態5 .

図14は、本実施形態に係る電力変換装置における絶縁基板10の一部及びプリント配線基板40を示す図である。図14に示すように、本実施形態において、電源トランス60 dは、図5において説明したような、上アーム2次コイル66及び下アーム2次コイル67を、エリアU、V、W各々に対応して有しており、これにより、エリアU、V、Wそれぞれの電源回路51が構成される。

【0074】

電源トランス60 dの各端子は、図中の反時計周りに、エリアUの上アーム電源+端子61 U、上アーム電源-端子62 U、下アーム電源+端子63 U、下アーム電源-端子64 U、エリアVの上アーム電源+端子61 V、上アーム電源-端子62 V、下アーム電源+端子63 V、下アーム電源-端子64 V、エリアWの上アーム電源+端子61 W、上アーム電源-端子62 W、下アーム電源+端子63 W、下アーム電源-端子64 Wの順で、電トランス60 dの外周縁に沿って配置されている。

【0075】

エリアU、V、Wには各々の電源回路51、ドライバ回路52が配置され、スイッチング回路53は、エリアU、V、Wと交差しないように、低電圧端子65の周辺に配置されている。このような構成により、電源トランス60 dを1つ設ければ良く、小型及び低コスト化を図ることが可能となる。尚、図14の態様を用いる場合、サーミスタ配線とエリアU、V、Wとで、例えばサーミスタ配線を電源トランス60 dの下などを通した場合において、交差が生じる。しかしながら、他の構成については図1~6で示した構成と同じであり、同様の効果を得ることができる。

【0076】

10

20

30

40

50

実施の形態 6 .

図 15 は、本実施形態に係る電力変換装置の拡大詳細を示す図であり、図 16 は、図 15 の B - B 断面図である。図 16 に示すように、本実施形態においては、上述したドライバモジュール側配線が設けられた面と、上述したパワーモジュール側配線が設けられた面とが、略平行となり且つ重なる様にドライバモジュールとパワーモジュールとが配置されている。本実施形態に係るプリント基板 40 は、導電体で成型されたアルミダイカスト等の基板プレート 87 にねじ等で固定されて実装されている。また、基板プレート 87 は、プレート支持柱 86 に電氣的に接続されるようにねじ等で固定されている。プレート支持柱 86 は、導電体である筐体 80 と電氣的に接続しており、例えばアルミダイカスト等で筐体 80 と一体で成型されている。

10

【 0077 】

プリント基板 40 は絶縁基板 10 とゲートピン 70 を介して接続され、絶縁基板 10 とゲートピン 70 は、例えばアルミワイヤー等で接続されている。プリント基板 40 には、一辺側にランド等で形成された端子 50 が設けられており、ゲートピン 70 とはんだ等で接続される。端子 50 は、プリント基板 40 の配線パターンと電氣的に接続されており、配線パターンと端子 50 は、上側から順に、サーミスタパターン 46、正極パターン 41、上アームゲートパターン 42、交流パターン 43、下アームゲートパターン 44、負極パターン 45 の順で配置されている。

【 0078 】

プリント基板 40 には、電源トランス 60 が実装されており、電源トランス 60 の端子は、上側から、上アーム電源 + 端子 61、上アーム電源 - 端子 62、下アーム + 電源端子 63、下アーム - 電源端子 64 の順で配置されている。絶縁基板 10 は図 2 に示す構成と同じである。上述した本構成によれば、スイッチングサージによって生じる漏れ電流は、プリント基板 40 上において、ほぼ図 15 に示す漏れ電流経路 I_r を流れ、ゲートピン 70 と絶縁基板 10 を跨ぐループ電流となり、このループ電流は直交磁束 を生じる。

20

【 0079 】

上述したプレート支持柱 86 は図において、直交磁束 を跨ぐ位置、例えば、サーミスタパターン 46 近傍と負極パターン 45 近傍に配置され、上述した通り基板プレート 87 と筐体 80 とに電氣的に接続されている。即ち、本実施形態においても、電源路トランス 60、ドライバモジュール側配線及びパワーモジュール側配線をループする漏れ電流によって生じる磁束を囲むように電氣的に接続された導電体である基板プレート 87、プレート支持柱 86 及び筐体 80 が設けられているため、これより、直交磁束 によって、プレート支持柱 86、基板プレート 87 及び筐体 80 をループする渦電流が生じ、漏れ電流経路 I_r のインダクタンスが低減する。他の構成については図 1 ~ 6 で示した構成と同じであり、同様の効果を得ることができる。

30

【 0080 】

実施の形態 7 .

図 17 は、本実施形態に係る電力変換装置の一部の拡大詳細を示す図であり、図 18 は、図 17 の C - C 断面図である。また、図 19 は、図 18 の D - D 断面の透視図である。本実施形態に係る電力変換装置においては、絶縁基板 10 に替えてチップが実装された絶縁性のモールド 90 が用いられており、モールド 90 上に設けられた構成がパワーモジュールとして機能する。図 18 に示すように、本実施形態においては、上述したドライバモジュール側配線が設けられた面と、上述したパワーモジュール側配線が設けられた面とが、略直角となる様にドライバモジュールとパワーモジュールとが配置されている。図 19 に示す状態において、上アーム IGBT チップ 1a は上面にエミッタ電極と上アームゲート電極 6a、及び、下面にコレクタ電極を有し、上アームダイオードチップ 2a は、上面にアノード電極、下面にカソード電極を有する。

40

【 0081 】

下アーム IGBT チップ 3a と下アームダイオードチップ 4a も上アームと同様の端子を有する。上アーム IGBT チップ 1a と上アームダイオードチップ 2a は、正極リード

50

9 1にはんだ等で下面がロー付けされ、上アーム I G B T チップ 1 a 上面のエミッタ電極と、上アームダイオードチップ 2 a のカソード電極は、第 1 交流リード 9 2 とはんだ等で接続されている。上アームゲート電極 6 a は、アルミワイヤー 2 5 a を介してゲートピン 7 0 と接続されるており、ゲートピン 7 0 を介してプリント配線基板 4 0 と接続されている。

【 0 0 8 2 】

下アーム I G B T チップ 3 a と下アームダイオードチップ 4 a は、第 2 交流リード 9 3 にはんだ等で下面がロー付けされ、下アーム I G B T チップ 3 a 上面のエミッタ電極と、下アームダイオードチップ 4 a のカソード電極は、負極リード 9 4 と同様にはんだ等で接続されている。下アームゲート電極 7 a は、アルミワイヤー 2 6 a を介してゲートピン 7 0 と接続されており、ゲートピン 7 0 を介してプリント配線基板 4 0 と接続されている。

10

【 0 0 8 3 】

上アーム I G B T チップ 1 a のエミッタ電極は、アルミワイヤー 2 2 1 a を介してゲートピン 7 0 とともに接続されており、下アーム I G B T チップ 3 a のエミッタ電極は、アルミワイヤー 2 2 3 a を介してゲートピン 7 0 と接続されている。これらの接続、即ち、アルミワイヤー 2 2 1 a 及びアルミワイヤー 2 2 3 a とゲートピン 7 0 との接続は、図 1 0 及び図 1 1 において説明した上ゲートリターン配線パターン 2 1 2 及び下ゲートリターン配線パターン 2 1 3 と同様に機能する。

【 0 0 8 4 】

サーミスタ 5 a は、ゲートピン 7 0 のピン間にはんだ等で接続されており、上アーム I G B T チップ 1 a と上アームダイオードチップ 2 a 、下アーム I G B T チップ 3 a 、下アームダイオードチップ 4 a の発熱にともなう各リード 9 1 ~ 9 4 の温度上昇を測定する。これにより、サーミスタ 5 a の測定信号が、ゲートピン 7 0 を介して上位コントローラ、例えば図 9 において説明した制御基板 8 3 に伝達される。

20

【 0 0 8 5 】

第 1 交流リード 9 2 と第 2 交流リード 9 3 とはリード接続部 9 5 ではんだなどで接合されている。各リード 9 1 ~ 9 4 とアルミワイヤー 2 5 a 、 2 6 a 、 2 2 1 a 、 2 2 3 a 、サーミスタ 5 a 及びリード 7 0 の一部は、絶縁性の樹脂のモールド 9 0 で、例えばトランスファーモールドで封止されている。

【 0 0 8 6 】

図 1 7 において、各リード 9 1 ~ 9 4 、及び、モールド 9 0 は、絶縁性のシートを介して、第 1 基板 8 8 と第 2 基板 8 9 とで挟持されている。第 1 基板 8 8 と第 2 基板 8 9 は、アルミニウムやアルミニウム合金等の導電性材料からなり、鍛造プレスなどで成型されている。第 1 基板 8 8 及び第 2 基板 8 9 が、各リード 9 1 ~ 9 4 及びモールド 9 0 を挟持している面の反対側には、筐体 8 0 との間に空間が設けられており、その空間が冷却水路 8 2 として機能する。さらに、第 1 基板 8 8 及び第 2 基板 8 9 は、筐体 8 0 と電氣的に接続されている。

30

【 0 0 8 7 】

プリント配線基板 4 0 は、アルミダイカスト等の導電性材料で成型された基板プレート 8 7 にねじ等で固定実装されている。基板プレート 8 7 は、プレート支持柱 8 6 に電氣的に接続されるように、ねじ等で固定される。プレート支持柱 8 6 は、筐体 8 0 と電氣的に接続されており、例えばアルミダイカスト等で筐体 8 0 と一体で成型されている。プリント配線基板 4 0 は、一辺側にランドなどで形成された端子 5 0 が設けられており、ゲートピン 7 0 とはんだなどで接続されている。

40

【 0 0 8 8 】

端子 5 0 は、プリント配線基板 4 0 上の配線パターンと電氣的に接続されており、配線パターンと端子 5 0 は、図 1 7 において、下側から順に、上アームゲートパターン 4 2 、交流パターン 4 3 、下アームゲートパターン 4 4 、負極パターン 4 5 、サーミスタパターン 4 6 、の順で配置されている。プリント配線基板 4 0 には、電源トランス 6 0 が実装されており、電源トランス 6 0 の端子は、図 1 7 において、下側から順に、上アーム電源 +

50

端子 6 1、上アーム電源 - 端子 6 2、下アーム + 電源端子 6 3、下アーム - 電源端子 6 4 の順で配置されている。

【 0 0 8 9 】

図 1 7 ~ 図 1 9 に示す構成によれば、スイッチングサージによって生じる漏れ電流は、プリント配線基板 4 0 上において、ほぼ図に示す漏れ電流経路 I_r を流れる。例えば、上アームと下アームのマイナス電位である交流パターン 4 3 と負極パターン 4 5 との間で漏れ電流が生じた場合は、ゲートピン 7 0 と負極リード 9 4、下アーム I G B T チップ 3 a 又は下アームダイオードチップ 4 a、第 2 交流リード 9 3、第 1 交流リード 9 2 を跨ぐループ電流となり、このループ電流は直交磁束 を生じる。

【 0 0 9 0 】

上述したプレート支持柱 8 6 は図 1 7 に示すように、直交磁束 を跨ぐように、サーミスタパターン 4 6 近傍と上アームゲートパターン 4 2 近傍に配置されている。そして、プレート支持柱 8 6 は、上述した通り基板プレート 8 7、筐体 8 0、第 1 基板 8 8 及び第 2 基板 8 9 に電氣的に接続されている。これにより、本実施形態においても、電源路トランス 6 0、ドライバモジュール側配線及びパワーモジュール側配線をループする漏れ電流によって生じる磁束を囲むように電氣的に接続された導電体である基板プレート 8 7、プレート支持柱 8 6、筐体 8 0、第 1 基板 8 8 及び第 2 基板 8 9 が設けられているため、プレート支持柱 8 6 を介して、基板プレート 8 7 と、筐体 8 0、第 1 基板 8 8 及び第 2 基板 8 9 との間をループする渦電流が生じ、漏れ電流経路 I_r のインダクタンスが低減する。他の構成については図 1 ~ 6 で示した構成と同じであり、同様の効果を得ることができる。

【 0 0 9 1 】

実施の形態 8 .

図 2 0 は、本実施形態に係る電力変換装置のプリント配線基板 4 0 の一部の拡大詳細を示す図である。図 2 0 に示すように、本実施形態に係るプリント配線基板 4 0 の上ゲート電源 - パターン 4 7 - と下ゲート電源 - パターン 4 8 - とは隣接して配置され、プリント基板 4 0 の上面層以外の層、例えば第 2 層に設けられている。また、端子 5 0 は、プリント配線基板 4 0 の一辺側に並べて配置され、上アームゲートパターン 4 2 と交流パターン 4 3、下アームゲートパターン 4 4、負極パターン 4 5 の端子 5 0 との接続部はプリント基板 4 0 の上面層に設けられている。

【 0 0 9 2 】

電源トランス 6 0 の上アーム電源 - 端子 6 2 と下アーム電源 - 端子 6 4 は、第 2 層にて、上ゲート電源 - パターン 4 7 - と下ゲート電源 - パターン 4 8 - とそれぞれ接続されている。また、上アーム電源 + 端子 6 1 と下アーム電源 + 端子 6 3 は、任意の層、例えば上面層で、上ゲート電源 - パターン 4 7 + と下ゲート電源 - パターン 4 8 + とそれぞれ接続されている。上ゲート電源 - パターン 4 7 - は、交流パターン 4 3 と重なるエリアにて接続され、下ゲート電源 - パターン 4 8 - は、負極パターン 4 5 と重なるエリアにて接続されている。

【 0 0 9 3 】

端子 5 0 及び端子 5 0 と接続する配線パターンは、図 2 0 に示すように、交流パターン 4 3、上アームゲートパターン 4 2、負極パターン 4 5、下アームゲートパターン 4 4 の順で隣接して配置されている。同様に、電源トランス 6 0 の端子は、上アーム電源 - 端子 6 2、上アーム電源 + 端子 6 1、下アーム電源 - 端子 6 4、下アーム電源 + 端子 6 3 の順で隣接して配置されている。

【 0 0 9 4 】

本実施形態において、電源トランス 6 0 の各端子と、配線パターン 4 2 ~ 4 5、4 7 +、4 7 -、4 8 +、4 8 - とは、プリント配線基板 4 0 の上面側から見た場合に、概略、上アーム側と下アーム側とが区切られて配置されている。換言すると、上アームゲート配線パターン 1 4 a、1 4 b 及び下アームゲート配線パターン 1 5 a、1 5 b に夫々接続される上アームゲートパターン 4 2 及び下アームゲートパターン 4 4 を流れる電流と、交流配線パターン 1 2 a 及び負極配線パターン 1 3 に夫々接続される交流パターン 4 3 及び負

10

20

30

40

50

極パターン 45 を流れる電流とは、プリント配線基板 40 において異なる層を通過して電源トランス 60 に到達する

【0095】

以上の構成によれば、スイッチングサージによる漏れ電流は、図の漏れ電流経路 I_r を通り、プリント配線基板 40 内にて隣接して流れる。これより、漏れ電流経路 I_r のインダクタンスが低減される。また、ゲート電流は、図のゲート電流経路 I_{gp} 、 I_{gn} を流れ、プリント配線基板 40 の上面層と第 2 層とで隣接して流れる。これより、漏れ電流経路 I_{gp} 、 I_{gn} のインダクタンスが低減される。他の構成については図 1 ~ 6 で示した構成と同じであり、同様の効果を得ることができる。

【符号の説明】

【0096】

- 1 a、1 b 上アーム IGBT チップ、
- 2 a、2 b 上アームダイオードチップ、
- 3 a、3 b 下アーム IGBT チップ、
- 4 a、4 b 下アームダイオードチップ、
- 5 a、5 b サーミスタ、
- 6 a、6 b 上アームゲート電極、
- 7 a、7 b 下アームゲート電極、
- 10、10 a、10 b、10 c 絶縁基板、
- 11 正極配線パターン、
- 12 a、12 b 交流配線パターン、
- 13 負極配線パターン、
- 14 a、14 b 上アームゲート配線パターン、
- 15 a、15 b 下アームゲート配線パターン、
- 17 a、17 b サーミスタ配線パターン、
- 18 サーミスタ配線パターン、
- 19 サーミスタ配線パターン、
- 20、20 a、20 b、20 c ベース、
- 21 a、21 b、22 a、22 b、23 a、23 b、24 a、24 b、25 a、25 b、
- 26 a、26 b、28、29 アルミワイヤー、
- 27 アルミリボン、
- 30 端子台、
- 31 正極バスバー、
- 32 交流バスバー、
- 33 負極バスバー、
- 33 a 負極高圧配線バスバー、
- 34 外部インタフェース、
- 40 プリント基板、
- 41 正極パターン、
- 42 上アームゲートパターン、
- 43 交流パターン、
- 44 下アームゲートパターン、
- 45 負極パターン、
- 46 サーミスタパターン、
- 47 + 上ゲート電源 + パターン、
- 47 - 上ゲート電源 - パターン、
- 48 + 下ゲート電源 + パターン、
- 48 - 下ゲート電源 - パターン、
- 49 + 正極高圧パターン、
- 49 - 負極高圧パターン、

10

20

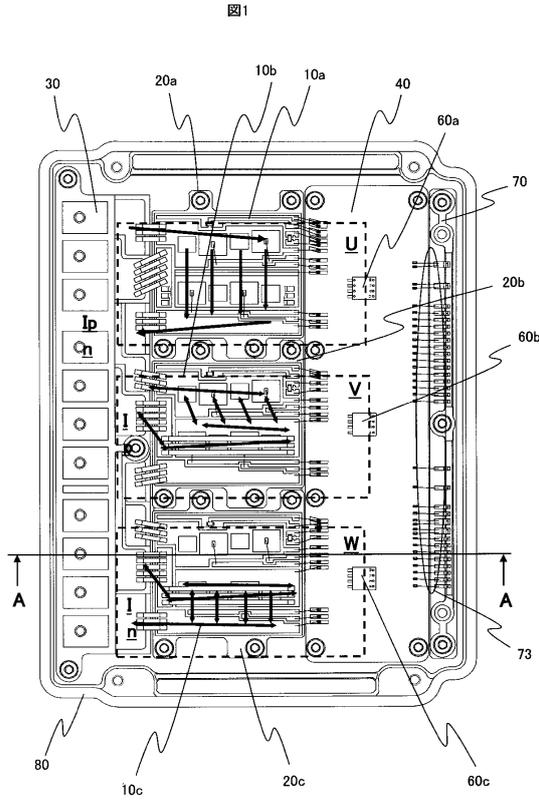
30

40

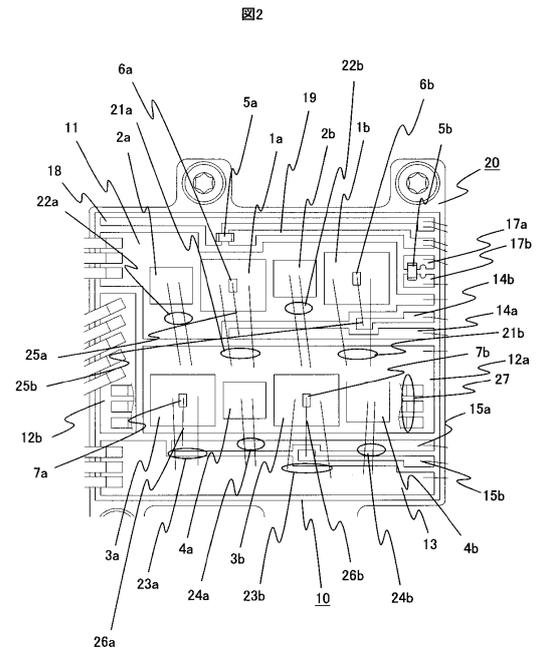
50

| | | |
|----------|-------------------------|----------|
| 5 0 | 端子、 | |
| 5 1 | 電源回路、 | |
| 5 2 | ドライバ回路、 | |
| 5 3 | スイッチング回路、 | |
| 6 0、 | 6 0 a、6 0 b、6 0 c、6 0 d | 電源トランス、 |
| 6 1 | 上アーム電源 + 端子、 | |
| 6 2 | 上アーム電源 - 端子、 | |
| 6 3 | 下アーム + 電源端子、 | |
| 6 4 | 下アーム - 電源端子、 | |
| 6 5 | 低電圧端子、 | 10 |
| 6 6 | 上アーム 2 次コイル、 | |
| 6 7 | 下アーム 2 次コイル、 | |
| 6 8 | フィードバックコイル、 | |
| 6 9 | 1 次コイル、 | |
| 7 0 | ゲートピン、 | |
| 7 1 | アルミワイヤー、 | |
| 7 2 | アルミリボン、 | |
| 7 3 | アルミワイヤー、 | |
| 8 0 | 筐体、 | |
| 8 1 | 水路蓋、 | 20 |
| 8 2 | 冷却水路、 | |
| 8 3 | 制御基板、 | |
| 8 4 | コンデンサ、 | |
| 8 5 | 外部バスバー、 | |
| 8 6 | プレート支持柱、 | |
| 8 7 | 基板プレート、 | |
| 8 8 | 第 1 基板、 | |
| 8 9 | 第 2 基板、 | |
| 9 0 | モールド、 | |
| 9 1 | 正極リード、 | 30 |
| 9 2 | 第 1 交流リード、 | |
| 9 3 | 第 2 交流リード、 | |
| 9 4 | 負極リード、 | |
| 9 5 | リード接合部、 | |
| 2 1 2 | 上ゲートリターン配線パターン、 | |
| 2 1 3 | 下ゲートリターン配線パターン、 | |
| 2 2 1 a、 | 2 2 1 b、2 2 3 a、2 2 3 b | アルミワイヤー、 |
| 3 1 0 | 絶縁基板、 | |
| 3 4 0 | プリント基板、 | |
| 3 6 0 | 電源コイル、 | 40 |
| 3 7 1 a、 | 3 7 1 b | ゲートピン |

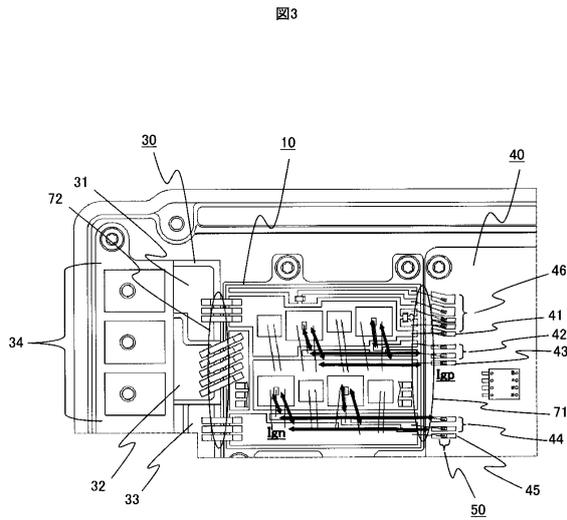
【 図 1 】



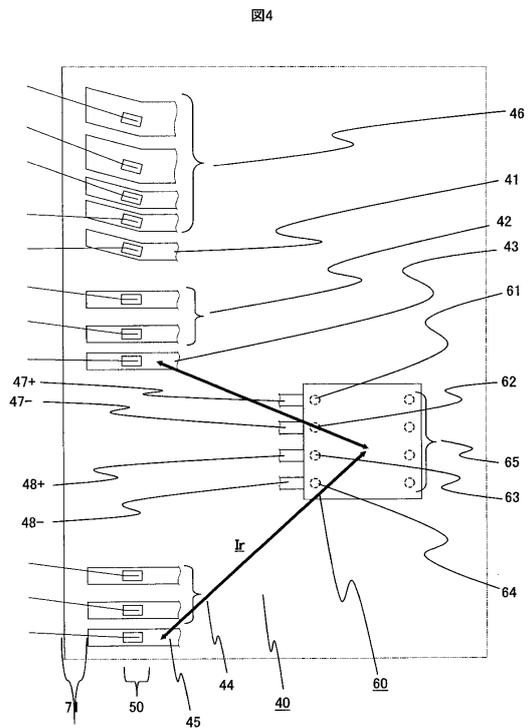
【 図 2 】



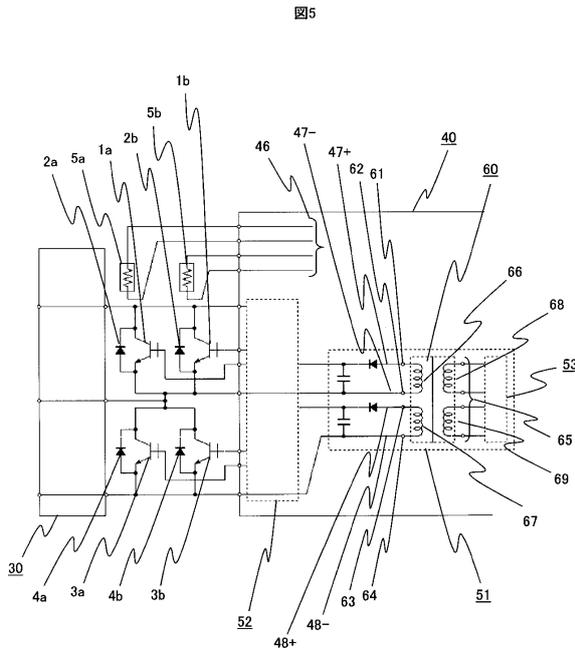
【 図 3 】



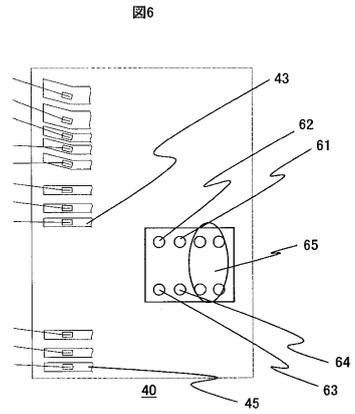
【 図 4 】



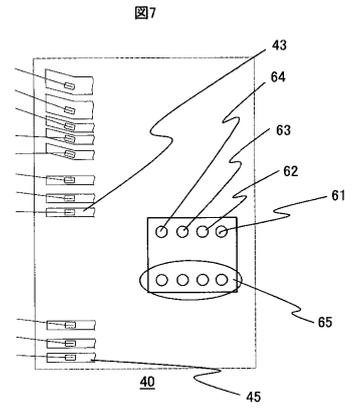
【図5】



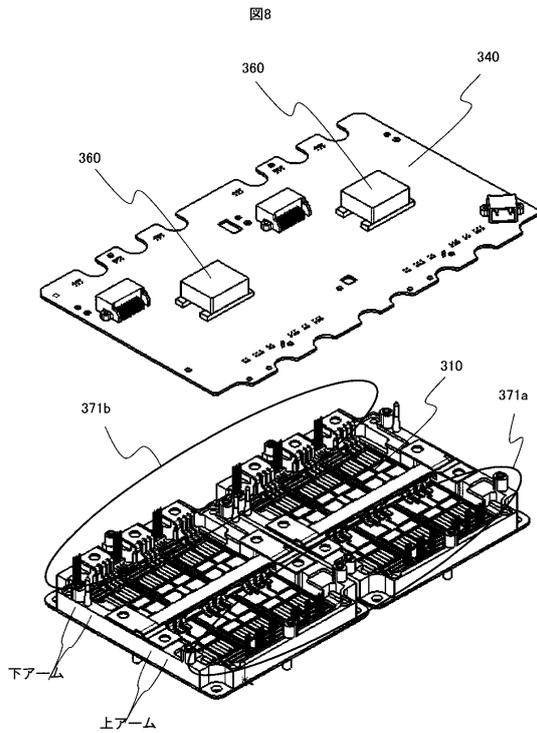
【図6】



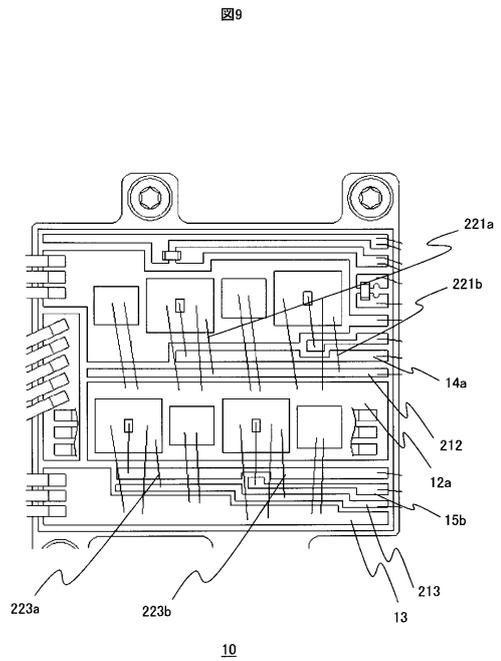
【図7】



【図8】

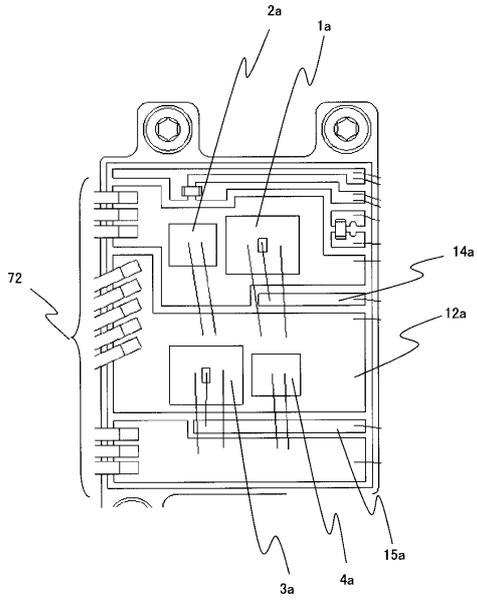


【図9】



【 図 10 】

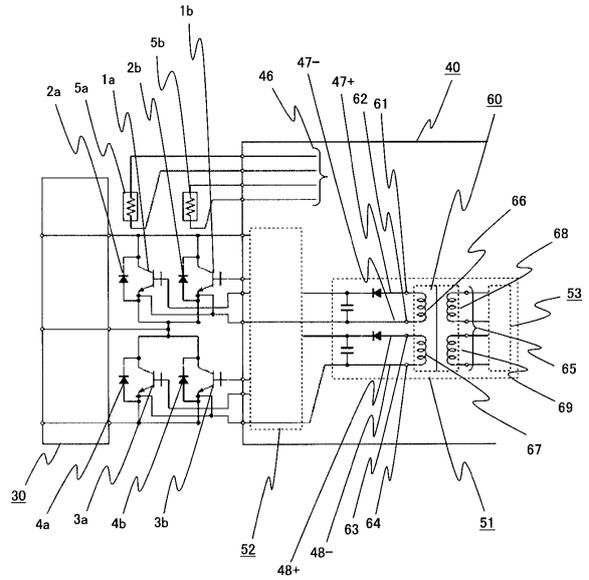
図10



10

【 図 11 】

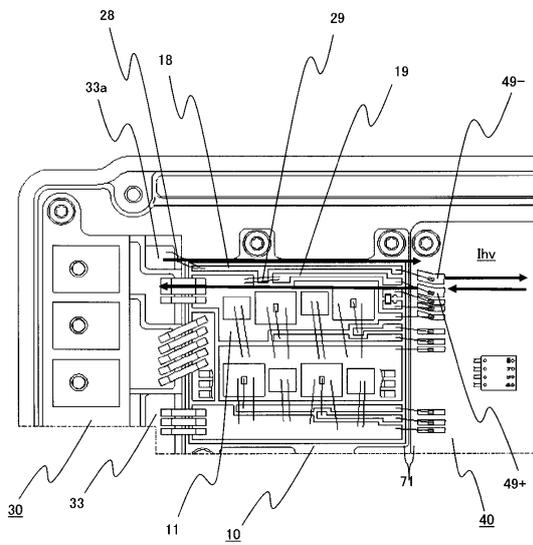
図11



30

【 図 12 】

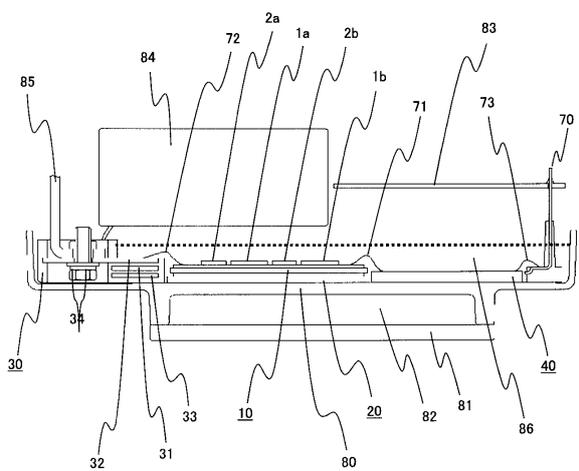
図12



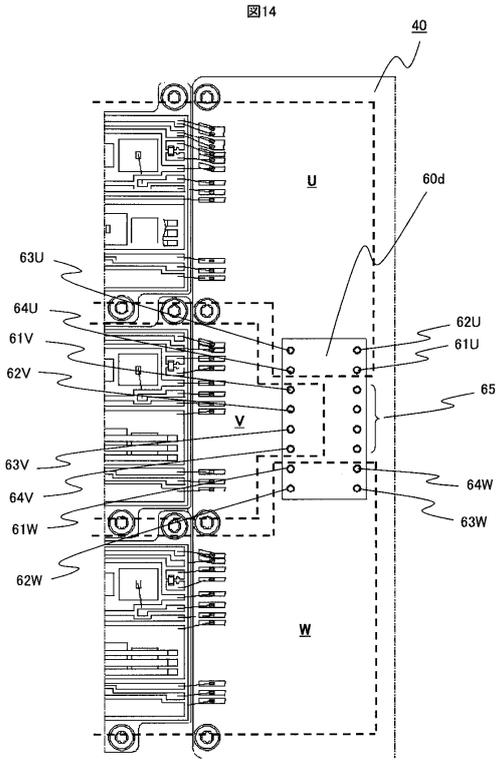
30

【 図 13 】

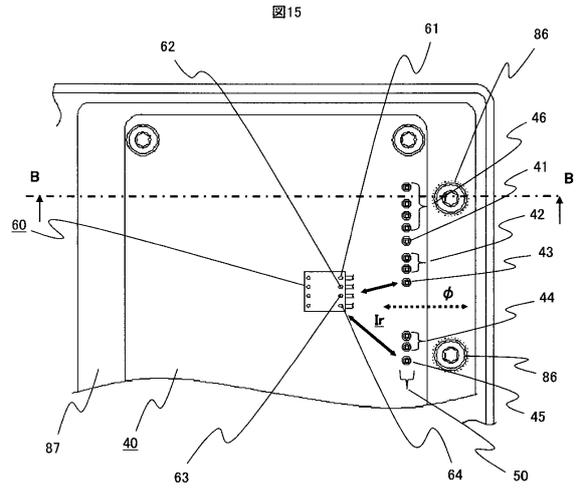
図13



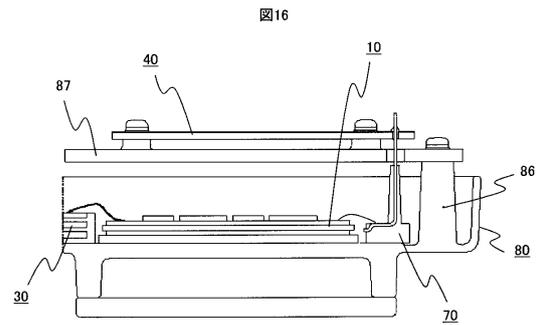
【 図 1 4 】



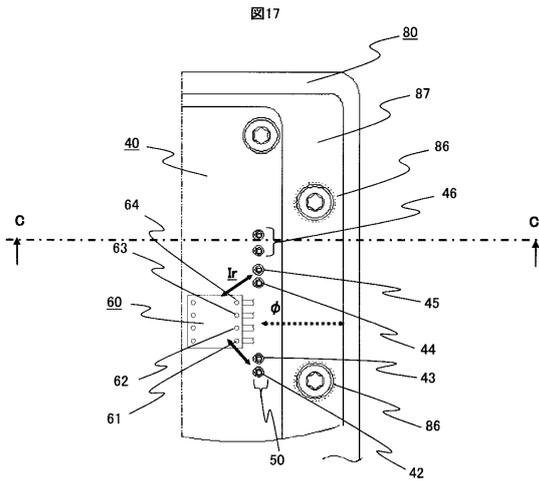
【 図 1 5 】



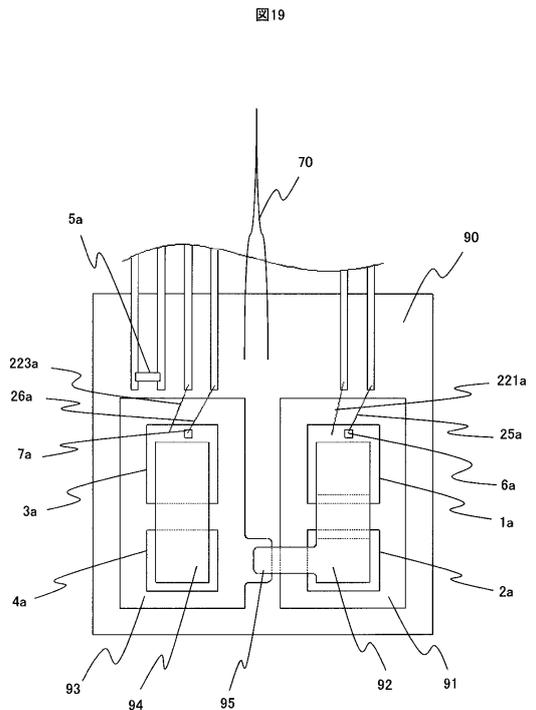
【 図 1 6 】



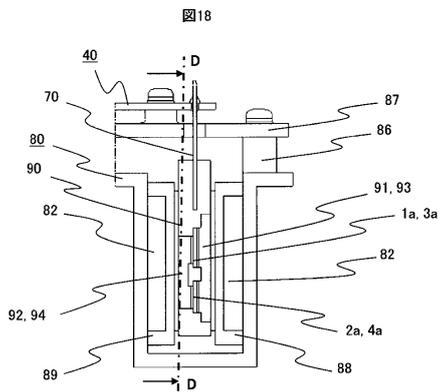
【 図 1 7 】



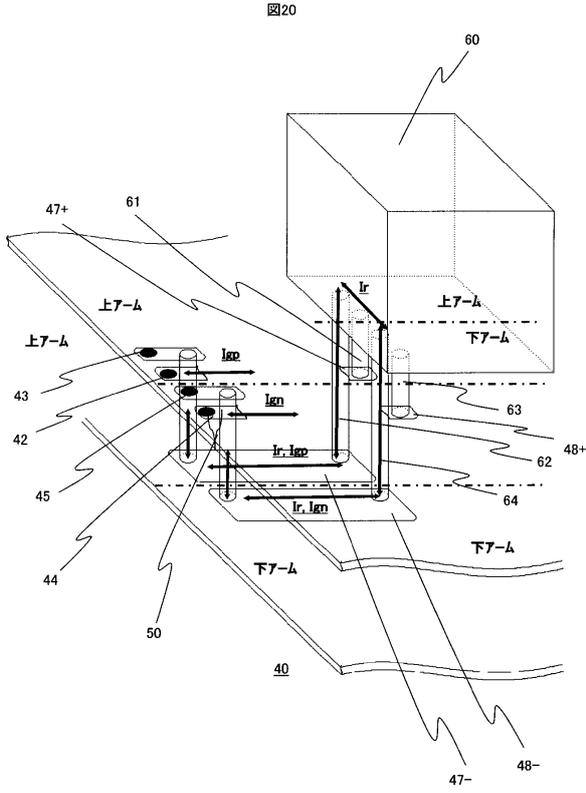
【 図 1 9 】



【 図 1 8 】



【 図 20 】



フロントページの続き

審査官 今井 貞雄

- (56)参考文献 特開2010-063242(JP,A)
特開2007-082359(JP,A)
特開2010-035347(JP,A)
特開2009-044891(JP,A)

- (58)調査した分野(Int.Cl., DB名)
H02M 7/48