



(12) 发明专利

(10) 授权公告号 CN 101681312 B

(45) 授权公告日 2012. 05. 23

(21) 申请号 200980000131. 7

G06F 3/06 (2006. 01)

(22) 申请日 2009. 02. 10

G06F 3/08 (2006. 01)

G11C 16/02 (2006. 01)

(30) 优先权数据

051340/2008 2008. 02. 29 JP

051452/2008 2008. 03. 01 JP

(56) 对比文件

CN 1454349 A, 2003. 11. 05,

CN 1848071 A, 2006. 10. 18,

JP 2004157958 A, 2004. 06. 03,

WO 9932977 A1, 1999. 07. 01,

US 2006224636 A1, 2006. 10. 05,

US 6981114 B1, 2005. 12. 27,

(85) PCT申请进入国家阶段日

2009. 08. 31

(86) PCT申请的申请数据

PCT/JP2009/052599 2009. 02. 10

(87) PCT申请的公布数据

W02009/107507 EN 2009. 09. 03

审查员 郭永强

(73) 专利权人 株式会社东芝

地址 日本东京都

(72) 发明人 矢野纯二 松崎秀则 初田幸辅

(74) 专利代理机构 北京市中咨律师事务所

11247

代理人 杨晓光 周良玉

(51) Int. Cl.

G06F 12/16 (2006. 01)

权利要求书 3 页 说明书 19 页 附图 18 页

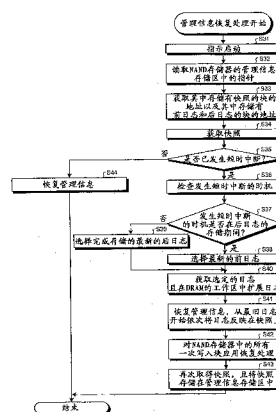
(54) 发明名称

存储器系统

(57) 摘要

一种存储器系统包括管理信息恢复单元。该管理信息恢复单元参考在 NAND 存储器中的前日志和后日志来判定是否发生了短时中断。当前日志或后日志存在于 NAND 存储器中时, 该管理信息恢复单元判定发生了短时中断。在这种情况下, 管理信息恢复单元判定发生短时中断的时机, 并且, 在选择前日志或后日志用于恢复之后, 管理信息恢复单元执行管理信息的恢复, 将这些日志反映在快照上。此后, 管理信息恢复单元对 NAND 存储器中的所有一次写入块应用恢复处理, 再次取得快照, 并且打开过去的快照和日志。

CN 101681312 B



1. 一种存储器系统,包括:

易失性第一存储单元;

非易失性第二存储单元,其包括可存储多值数据的存储器单元;以及

控制器,其通过所述第一存储单元而执行在主机设备与所述第二存储单元之间的数据传送,将管理信息存储在所述第一存储单元中,且在更新所存储的管理信息时基于所存储的管理信息而执行所述第一和第二存储单元中的数据管理,其中所述管理信息包括在所述存储器系统的启动操作期间存储在所述第二存储单元中的数据的存储位置,并且所述控制器包括:

管理信息存储单元,其在满足预定条件时将存储在所述第一存储单元中的管理信息存储在所述第二存储单元中作为快照,且在所述第二存储单元中存储日志作为所述管理信息的更新差异信息;以及

管理信息恢复单元,当在开始所述启动操作时所述日志存在于所述第二存储单元中时,在基于所述快照和所述日志而执行所述第一存储单元中的管理信息的恢复之后,所述管理信息恢复单元再次取得所述管理信息的快照且将再次取得的快照存储在所述第二存储单元中。

2. 根据权利要求1的存储器系统,其中所述日志包括在所述管理信息中发生改变之前所获取的前日志和在所述管理信息中发生改变之后所获取的后日志。

3. 根据权利要求2的存储器系统,其中,当所述存储器系统由于电源的异常隔离而复位时,所述管理信息恢复单元再次取得所述管理信息的快照,且将该再次取得的快照存储在所述第二存储单元中。

4. 根据权利要求2的存储器系统,其中所述第二存储单元包括:

快照存储区,其用于存储所述快照;

前日志存储区,其用于存储所述前日志;

后日志存储区,其用于存储所述后日志;以及

指针存储区,其用于存储指针,所述指针指示所述快照存储区、所述前日志存储区和所述后日志存储区的存储位置。

5. 根据权利要求4的存储器系统,其中所述快照存储区、所述前日志存储区、所述后日志存储区和所述指针存储区中的每一个包括作为数据擦除单位的块。

6. 根据权利要求5的存储器系统,其中每次获取所述前日志和所述后日志作为差异信息时,所述前日志和所述后日志中的每一个以一次写入的方式以页单位分别写入所述前日志存储区和所述后日志存储区中,所述页单位小于所述块大小。

7. 根据权利要求6的存储器系统,其中,当在将前日志写入所述前日志存储区中的较高位页期间发生电源的异常隔离时,所述管理信息恢复单元在启动操作期间基于后日志和快照执行所述管理信息的恢复。

8. 根据权利要求6的存储器系统,其中,当在将后日志写入所述后日志存储区中的较高位页期间发生电源的异常隔离时,所述管理信息恢复单元在启动操作期间基于前日志和快照执行所述管理信息的恢复。

9. 根据权利要求6的存储器系统,其中,在执行在所述前日志存储区中的较高位页中写入前日志之后,当在与所述前日志对应的数据的写入期间发生错误且在与数据重写处理

对应的所述前日志的写入期间发生电源的异常隔离时,所述管理信息恢复单元在启动操作期间基于后日志和快照执行所述管理信息的恢复。

10. 根据权利要求 6 的存储器系统,其中,在以下情况下,所述管理信息恢复单元在启动操作期间基于所述前日志和快照执行所述管理信息的恢复,所述情况为,在所述前日志存储区中的较高位页中执行前日志的写入,之后在与所述前日志对应的数据写入期间发生了错误,随后执行与数据重写处理对应的所述前日志的写入,然后在所述后日志存储区中的较高位页中执行与所述数据重写处理对应的后日志的写入,之后在与数据写入对应的所述后日志的写入期间发生了电源的异常隔离。

11. 根据权利要求 6 的存储器系统,其中,当在所述前日志存储区中的两个较高位页上写入前日志期间发生电源的异常隔离时,所述管理信息恢复单元在启动操作期间基于后日志和快照执行所述管理信息的恢复。

12. 根据权利要求 6 的存储器系统,其中,当在所述后日志存储区中的两个较高位页上写入后日志期间发生电源的异常隔离时,所述管理信息恢复单元在启动操作期间基于前日志和快照执行所述管理信息的恢复。

13. 根据权利要求 1 的存储器系统,其中
所述第一存储单元为 DRAM,并且
所述第二存储单元为 NAND 闪速存储器。

14. 一种存储器系统,包括:

易失性第一存储单元;

非易失性第二存储单元,其包括可存储多值数据的存储器单元;以及

控制器,其通过所述第一存储单元而执行在主机设备与所述第二存储单元之间的数据传送,将管理信息存储在所述第一存储单元中,且在更新所存储的管理信息时基于所存储的管理信息而执行所述第一和第二存储单元中的数据管理,其中所述管理信息包括在所述存储器系统的启动操作期间存储在所述第二存储单元中的数据的存储位置,所述控制器包括:

管理信息存储单元,其在满足预定条件时将存储在所述第一存储单元中的管理信息存储在所述第二存储单元中作为快照,且在所述第二存储单元中存储日志作为所述管理信息的更新差异信息;以及

管理信息恢复单元,当在开始所述启动操作时所述日志存在于所述第二存储单元中时,所述管理信息恢复单元基于所述快照和所述日志而执行所述第一存储单元中的管理信息的恢复,并且当在开始所述启动操作时所述日志不存在于所述第二存储单元中时,所述管理信息恢复单元基于所述快照而执行所述第一存储单元中的管理信息的恢复,其中

当接收到选自待机信号、睡眠信号和复位信号当中的信号时,所述管理信息存储单元判定在改变为由所述信号指定的指定状态之前是否应当再次取得所述快照。

15. 根据权利要求 14 的系统,其中,当接收到所述信号时,如果与所述第二存储单元中存储的所述快照相对应的前日志的日志长度等于或大于 预定大小时,所述管理信息存储单元再次取得快照,而如果所述日志长度小于所述预定大小时,所述管理信息存储单元不再次取得快照。

16. 根据权利要求 15 的存储器系统,其中所述预定大小被判定为这样的大小,当所述

日志的日志长度小于所述预定大小时,从待机、睡眠或复位状态启动所述存储器系统的启动时间不超过由所述存储器系统的规格所设定的时间。

17. 根据权利要求 14 的存储器系统,其中所述第二存储单元包括:

快照存储区,其用于存储所述快照;

日志存储区,其用于存储所述日志;以及

指针存储区,其用于存储指针,所述指针指示所述快照存储区和所述日志存储区的存储位置。

18. 根据权利要求 17 的存储器系统,其中所述快照存储区、所述日志存储区和所述指针存储区中的每一个包括作为数据擦除单位的块。

19. 根据权利要求 18 的存储器系统,其中每次获取所述日志作为差异信息时,所述日志以一次写入的方式以页单位写入所述日志存储区中,所述页单位小于所述块大小。

20. 根据权利要求 14 的存储器系统,其中

所述第一存储单元为 DRAM,并且

所述第二存储单元为 NAND 闪速存储器。

存储器系统

技术领域

[0001] 本发明涉及一种使用非易失性半导体存储装置的存储器系统。

背景技术

[0002] 一些个人计算机 (PC) 使用硬盘装置作为次级存储装置。在这些 PC 中, 已知这样的技术, 该技术用于备份已存储在硬盘装置中的数据以防止数据由于某些故障而变得无效。例如, 当检测到改变硬盘装置中的数据的动作时, 取得一快照作为改变之前的数据的备份复本, 并且产生对数据所进行的改变的日志。接着, 每隔预定时间重复以下处理: 取得一新快照, 使过去在取得新快照之前而取得的日志无效, 并且产生新日志 (例如, 参见美国专利申请公开 No. 2006/0224636 号)。在数据由于某一原因而变得无效的情况下, 可通过参考快照和日志而恢复数据。

[0003] 近年来, 作为非易失性半导体存储装置的 NAND 闪速存储器的容量已显著增加。结果, 包括具有 NAND 闪速存储器作为次级存储装置的存储器系统的 PC 已投入实际使用。然而, 不能像在存储于具有硬盘装置作为次级存储装置的个人计算机中的数据的备份的情况下一样地将美国专利申请公开 No. 2006/0224636 中所公开的技术应用于具有 NAND 闪速存储器作为次级存储装置的这种个人计算机中存储的数据的备份。这是因为使用多值存储器技术来增加 NAND 闪速存储器的容量, 该多值存储器技术可将等于或大于 2 个位的多个数据 (多值数据) 存储在一个存储器基元 (memory cell) 中。

[0004] 配置多值存储器的存储器基元具有场效晶体管结构, 该场效晶体管结构具有层叠的栅极结构, 其中栅极绝缘膜、浮动栅电极、栅极间绝缘膜和控制栅电极依次层叠在沟道区域上, 且可根据累积在浮动栅电极中的电子的数目而设定多个阈值电压。为了使得可以基于该多个阈值电压而执行多值存储, 需要使与一个数据对应的阈值电压的分布极窄。

[0005] 例如, 关于可存储四个值的多值存储器, 存在这样的多值存储器, 其在一个存储器基元中包括一较低位的页 (lower-order page) 和一较高位的页 (higher-order page), 且通过在各页中写入 1 位数据而存储 2 个位 (四个值)。在将数据写入这种多值存储器中的方法中, 在将数据写入第一存储器基元的较低位页中之后, 将数据写入与第一存储器基元邻近的存储器基元 (第二存储器基元) 的较低位页中。在将数据写入该邻近的存储器基元中之后, 将数据写入第一存储器基元的较高位页中 (例如, 参见 JP-A2004-192789 (KOKAI))。

[0006] 然而, 在这种多值存储器中, 数据被较早写入其中的第一存储器基元的阈值电压由于数据被较晚写入其中且与第一存储器基元邻近的第二存储器基元的阈值电压而波动。因此, 在多值存储器中, 很可能发生较低位页中断 (break), 其中如果在将数据写入某一存储器基元的较高位页中时由于例如电源的异常隔离而暂时中止写入, 则数据被较早写入其中的较低位页中的数据也中断。

[0007] 因此, 在使用 NAND 闪速存储器的个人计算机中, 例如, 当存储器系统由于电源的异常隔离等等而复位时, 有必要通过辨别在日志的写入期间中止的时机 (timing) (或者说, 何时中止写入)、辨别日志中断的存在或不存在, 以及选择未受到该中止影响的日志且

在快照中反映该日志,来将存储器系统复位为异常隔离发生之前的状态。然而,即使执行了这种恢复处理,中断的日志仍存在。因此,存在的问题在于,不能消除在复位之后错误地读取已中断的日志的可能性,且不能确保存储器系统的可靠性。

[0008] 在具有 NAND 闪速存储器的存储器系统中,当存储数据时,有必要例如以被称为块的单位一次擦除写入区且此后以被称为页的单位执行写入。另一方面,当存储数据时,有必要以例如被称为块的单位一次擦除写入区且接着以被称为页的单位执行写入。另一方面,存在的问题在于,随着在这样的数据写入之前执行的针对块的擦除的次数增加,配置该块的存储器基元中的损耗恶化。换句话说,各个块的可重写次数存在限制。因此,为了延长存储器系统的耐用寿命,必需抑制块的擦除次数。作为对抗该问题的一种措施,例如,执行被称为磨损均化(wear leveling)的处理,其用于尽可能均等地分散数据的更新部分,以使存储器系统中的所有块的擦除次数基本均等。

[0009] 当在个人计算机等等中产生用于待机、睡眠或复位的信号时,在用于存储快照和日志的常规方法中,在存储器系统改变为指定状态之前取得快照。例如,当接收到待机信号时,通过再次取得快照而存储与存储器系统有关的管理信息。随后,存储器系统改变为待机状态。在存储器系统从待机状态复位之后,通过使用所存储的快照来恢复管理信息。基于该管理信息将存储器系统恢复到改变为待机状态之前的状态。

[0010] 当将每次接收到待机信号或类似的信号时都再次取得快照的方法应用于具有 NAND 闪速存储器的存储器系统时,存在的问题在于,根据获取快照的次数的增加,存储器系统的耐用寿命缩短。这是因为,在获取快照时,由于首先擦除作为用于管理信息的存储区的块,然后将管理信息写入该块中,存储器基元通过该块的擦除而劣化。当在接收到待机信号或类似的信号且再次取得快照之后存储器基元改变为待机状态时,由于产生快照要花费时间,存在的问题在于,直到改变为待机状态或类似的状态为止的等待时间很长。

发明内容

[0011] 根据本发明的一方面,提供一种存储器系统,包括:易失性第一存储单元;非易失性第二存储单元,其包括可存储多值数据的存储器基元;以及控制器,其通过所述第一存储单元而执行在主机设备与所述第二存储单元之间的数据传送,将管理信息存储在所述第一存储单元中,且在更新所存储的管理信息时基于所存储的管理信息而执行所述第一和第二存储单元中的数据管理,其中所述管理信息包括在所述存储器系统的启动操作期间存储在所述第二存储单元中的数据的存储位置。所述控制器包括:管理信息存储单元,其在满足预定条件时将存储在所述第一存储单元中的管理信息存储在所述第二存储单元中作为快照,且在所述第二存储单元中存储日志作为所述管理信息的更新差异信息;以及管理信息恢复单元,当在开始所述启动操作时所述日志存在于所述第二存储单元中时,在基于所述快照和所述日志而执行所述第一存储单元中的管理信息的恢复之后,所述管理信息恢复单元再次取得快照且将所述快照存储在所述第二存储单元中。

[0012] 根据本发明的另一方面,提供一种存储器系统,包括:易失性第一存储单元;非易失性第二存储单元,其包括可存储多值数据的存储器基元;以及控制器,其通过所述第一存储单元而执行在主机设备与所述第二存储单元之间的数据传送,将管理信息存储在所述第一存储单元中,且在更新所存储的管理信息时基于所存储的管理信息而执行所述第一和第

二存储单元中的数据管理,其中所述管理信息包括在所述存储器系统的启动操作期间存储在所述第二存储单元中的数据的存储位置。所述控制器包括:管理信息存储单元,其在满足预定条件时将存储在所述第一存储单元中的管理信息存储在所述第二存储单元中作为快照,且在所述第二存储单元中存储日志作为所述管理信息的更新差异信息;以及管理信息恢复单元,当在开始所述启动操作时所述日志存在于所述第二存储单元中时,所述管理信息恢复单元基于所述快照和所述日志而执行所述第一存储单元中的管理信息的恢复,并且当在开始所述启动操作时所述日志不存在于所述第二存储单元中时,所述管理信息恢复单元基于所述快照而执行所述第一存储单元中的管理信息的恢复。当接收到选自待机信号、睡眠信号和复位信号当中的信号时,所述管理信息存储单元判定在改变为由所述信号指定的指定状态之前是否应当再次取得所述快照。

附图说明

- [0013] 图 1 是根据本发明的实施例的存储器系统的配置的实例的框图;
- [0014] 图 2 是 NAND 存储器的任意块的配置的实例的电路图;
- [0015] 图 3A 是 DRAM 的功能配置的示意图,且图 3B 是 NAND 存储器的功能配置的示意图;
- [0016] 图 4 是用于管理存储器系统中存储的数据的层结构的实例的图;
- [0017] 图 5 是高速缓冲存储器管理信息表的实例的图;
- [0018] 图 6 是逻辑 NAND 管理信息表的实例的图;
- [0019] 图 7 是 NAND 内逻辑-物理转换信息表的实例的图;
- [0020] 图 8 是管理信息存储区中存储的管理信息存储信息的内容的实例的示意图;
- [0021] 图 9 描绘日志的实例;
- [0022] 图 10 是图 1 中所示的驱动控制单元的功能配置的实例的框图;
- [0023] 图 11 是图 10 中所示的数据管理单元的功能配置的实例的框图;
- [0024] 图 12 是对存储器系统的管理信息的存储处理过程的实例的流程图;
- [0025] 图 13 是用于解释对前日志(pre-log)和后日志(post-log)的存储处理的图;
- [0026] 图 14 是对存储器系统的管理信息的恢复处理过程的实例的流程图;
- [0027] 图 15A 至图 15D 是存储器基元中的数据与存储器基元的阈值电压之间的关系以及 NAND 存储器中的写入的秩序的实例的图;
- [0028] 图 16A 至图 16D 是用于解释用于管理信息的恢复的日志的选择方法的图(1);
- [0029] 图 17E 至图 17G 是用于解释用于管理信息的恢复的日志的选择方法的图(2);
- [0030] 图 18 是管理信息存储区中存储的管理信息存储信息的内容的另一实例的示意图;
- [0031] 图 19A 和 19B 是在接收到待机信号时改变为待机状态而不再次取得快照以及在再次取得快照之后改变为待机状态的时序图;
- [0032] 图 20 是其中在日志存储块中以页为单位存储日志的状态的图;以及
- [0033] 图 21 是用于解释在待机、睡眠或复位期间在图 11 中所示例的管理信息存储单元的操作的流程图。

具体实施方式

[0034] 下面参考附图详细地解释根据本发明的存储器系统的示例性实施例。本发明不受此实施例限制。

[0035] 第一实施例

[0036] 根据本发明的第一实施例的存储器系统包括非易失性半导体存储装置,且用作诸如个人计算机的主机设备的次级存储装置(SSD:固态驱动器)。存储器系统具有存储主机设备请求写入的数据和读出主机设备请求读出的数据并将数据输出至主机设备的功能。图1是根据本发明的第一实施例的存储器系统10的配置的实例的框图。该存储器系统10包括作为第一存储单元的DRAM(动态随机存取存储器)11、作为第二存储单元的NAND闪存存储器(在下文中为“NAND存储器”)12、电源电路13,以及驱动控制单元14。

[0037] DRAM 11用作用于数据传送、管理信息记录或工作区的存储单元。具体地,当DRAM 11用作用于数据传送的存储单元时,DRAM 11用于在数据被写入NAND存储器12中之前暂时存储主机设备请求写入的数据,且DRAM 11用于从NAND存储器12读出主机设备请求读出的数据且暂时存储所读取的数据。当DRAM 11用作用于管理信息记录的存储单元时,DRAM 11用于存储管理信息,该管理信息用于管理在DRAM 11和NAND存储器12中存储的数据的存储位置。当DRAM 11用作用于工作区的存储单元时,DRAM 11用于,例如,在恢复管理信息时所使用的日志和前日志(更新前日志和更新后日志)的扩展期间。

[0038] NAND存储器12用作用于将数据存储于其中的存储单元。具体地,NAND存储器12将由主机设备指定的数据存储在其中,且将由DRAM 11管理的管理信息存储在其中以用于备份。在图1中,作为实例示出了包括四个通道120A至120D的NAND存储器12。这些通道120A至120D中的每一个包括两个封装121,每一个封装包括具有预定大小(例如,2GB)的存储容量的八个芯片122。通过驱动控制单元14和总线15A至15D而连接通道120A至120D。

[0039] 电源电路13接收外部电源且从外部电源产生待供应至存储器系统10的各单元的多个内部电源。电源电路13检测外部电源的状态,即,上升沿或下降沿,基于所检测的状态而产生通电复位信号,且将通电复位信号输出至驱动控制单元14。

[0040] 驱动控制单元14控制DRAM 11和NAND存储器12。如稍后详细解释的,例如,驱动控制单元14根据来自电源电路13的通电复位信号执行对管理信息的恢复处理和对管理信息的存储处理。驱动控制单元14通过ATA接口(I/F)而将数据传输至主机设备和从主机设备接收数据,且通过RS232C I/F而将数据传输至除错设备和从除错设备接收数据。此外,驱动控制单元14输出控制信号,该控制信号用于控制在存储器系统10的外部上设置的用于状态显示的LED的接通/断开。

[0041] 下面详细解释NAND存储器12的配置。通过在基板上将多个块(擦除单位区)排成阵列而配置NAND存储器12,其中该多个块为数据擦除的单位。图2为NAND存储器12的任意块的配置的实例的电路图。在图2中,将左右方向设定为X方向,且将垂直于X方向的方向设定为Y方向。

[0042] NAND存储器12的每个块BLK包括沿着X方向依次排成阵列的(m+1)(m为等于或大于0的整数)个NAND串NS。每个NAND串NS具有(n+1)(n为等于或大于0的整数)个存储器基元晶体管MT0至MTn,这些存储器基元晶体管MT0至MTn共享在Y方向上彼此邻近的存储器基元晶体管MT之间的扩散区域(源极区域或漏极区域)。此外,存储器基元晶体

管 MT0 至 MTn 在 Y 方向上串联连接。另外,选择晶体管 ST1 和 ST2 排列在该 (n+1) 个存储器晶体管 MT0 至 MTn 的行的两端处。

[0043] 每个存储器基元晶体管 MT0 至 MTn 均为 MOSFET(金属氧化物半导体场效应晶体管),其具有形成在半导体基板上的层叠的栅极结构。该层叠的栅极结构包括通过栅极绝缘膜而形成在半导体基板上的电荷累积层(浮动栅电极)以及通过栅极间绝缘膜而形成在电荷累积层上的控制栅电极。此外,存储器基元晶体管 MT0 至 MTn 为多值存储器,其中阈值电压根据浮动栅电极中累积的电子的数目而改变,并且可根据阈值电压的差异而存储两个或更多个位数据。在第一实施例中,假定存储器基元晶体管 MT 为多值存储器。

[0044] 字线 WL0 至 WLn 分别连接至每个 NAND 串 NS 的存储器基元晶体管 MT0 至 MTn 的控制栅电极。NAND 串 NS 中的每一个中的存储器基元晶体管 MTi (i = 0 至 n) 通过同一字线 (i = 0 至 n) 而共同连接。换句话说,在块 BLK 中的同一行上存在的存储器基元晶体管 MTi 的控制栅电极连接至同一字线 WLi。连接至同一字线 WLi 的 (m+1) 个存储器基元晶体管 MTi 的群组为形成一个页的单位。在 NAND 存储器 12 中,以该页单位来执行数据的写入和读出。

[0045] 位线 BL0 至 BLm 分别连接至一个块 BLK 中的 (m+1) 个选择晶体管 ST1 的漏极。选择栅极线 SGD 共同地连接至每个 NAND 串 NS 的选择晶体管 ST1 的栅极。选择晶体管 ST1 的源极连接至存储器基元晶体管 MT0 的漏极。类似地,源极线 SL 共同地连接至一个块 BLK 中的 (m+1) 个选择晶体管 ST2 的源极。选择栅极线 SGS 共同地连接至每个 NAND 串 NS 的选择晶体管 ST2 的栅极。选择晶体管 ST2 的漏极连接至存储器基元晶体管 MTn 的源极。

[0046] 尽管未在图中示出,但一个块 BLK 中的位线 BLj (j = 0 至 m) 将选择晶体管 ST1 的漏极共同连接在其它块 BLK 的位线 BLj 之间。换句话说,块 BLK 中的同一列中的 NAND 串 NS 通过同一位线 BLj 而连接。

[0047] 接下来解释 DRAM 11 和 NAND 存储器 12 的功能配置。图 3A 为 DRAM 11 的功能配置的示意图,且图 3B 为 NAND 存储器 12 的功能配置的示意图。如图 3A 中所示,DRAM 11 包括写入高速缓冲存储器区、读取高速缓冲存储器区 RC、暂时存储区 111、以及当恢复管理信息时使用的工作区 112,在该写入高速缓冲存储器区中存储有主机设备请求写入的数据,在该读取高速缓冲存储器区 RC 中存储有主机设备请求读出的数据,在该暂时存储区 111 中存储有用于管理存储在 DRAM 11 和 NAND 存储器 12 中的数据的存储位置的管理信息。

[0048] 如图 3B 中所示,NAND 存储器 12 包括数据存储区 125 和管理信息存储区 126,在该数据存储区 125 中存储有主机设备请求写入的数据,在该管理信息存储区 126 中存储有在 DRAM 11 的暂时存储区 111 中所管理的管理信息。在该实例中,将 NAND 存储器 12 中的数据写入和读出单位设定为页大小的单位。将擦除单位设定为块大小的单位。因此,将用于存储以块大小的单位管理的 NAND 存储器 12 的各个块的区进一步划分成页大小单位的区。

[0049] 下面解释在 DRAM 11 的暂时存储区 111 中所管理的管理信息。图 4 为用于管理存储在存储器系统 10 中的数据的层结构的实例的图。此处假定:该数据为主机设备请求写入或读出的数据。在存储器系统 10 中,通过以下的三层结构来执行数据管理:DRAM 管理层 31、逻辑 NAND 管理层 32,以及物理 NAND 管理层 33。DRAM 管理层 31 执行起高速缓冲存储器作用的 DRAM 11 中的数据管理。逻辑 NAND 管理层 32 执行 NAND 存储器 12 中的逻辑数据管理。物理 NAND 管理层 33 执行 NAND 存储器 12 中的物理数据管理、NAND 存储器 12 的寿命延长处理等。

[0050] 在 DRAM 11 的写入高速缓冲存储器区 WC 和读取高速缓冲存储器区 RC 中,通过主机设备的地址管理方法所管理的逻辑地址(在下文中为“LBA(逻辑块地址)”)所指定的数据被存储在 DRAM 11 上的预定范围中的物理地址(在下文中为“DRAM 内物理地址”)中。DRAM 管理层 31 中的数据通过高速缓冲存储器管理信息 41 来管理,该高速缓冲存储器管理信息 41 包括将要存储的数据的 LBA 与 DRAM 内物理地址之间的对应关系和指示数据在页中的扇区大小的单位中的存在或不存在的扇区标志。

[0051] 图 5 以表状方式示例高速缓冲存储器管理信息 41 的实例。高速缓冲存储器管理信息 41 为用于 DRAM 11 的一个页大小的一个区的一个条目。条目的数目等于或小于适合写入高速缓冲存储器区 WC 和读取高速缓冲存储器区 RC 的页的数目。在这些条目中的每一个中,页大小的数据的 LBA、DRAM 内物理地址和扇区标志相关联,其中该扇区标志指示通过以扇区大小划分该页而获得的每一个区中的有效数据的位置。

[0052] 在 NAND 存储器 12 中,来自 DRAM 11 的数据存储在 NAND 存储器 12 上的预定范围中的物理地址(在下文中为“NAND 内物理地址”)中。在通过多值存储器形成的 NAND 存储器 12 中,因为可重写的次数有限,所以通过驱动控制单元 14 来将配置 NAND 存储器 12 的块当中的重写的次数控制为均衡的。换句话说,当执行在 NAND 存储器 12 中的某一 NAND 内物理地址中写入的数据的更新时,驱动控制单元 14 执行控制以使配置 NAND 存储器 12 的块当中的重写的次数均衡,以在不同于原始块的块中写入这样的数据且使原始块无效,该数据反映其中包括有将要更新的数据的块的需要更新的部分。

[0053] 如上文所解释的,在 NAND 存储器 12 中,在数据的写入和读出处理与数据的擦除处理中,处理单位不同。在数据的更新处理中,更新之前的数据的位置(块)与更新之后的数据的位置(块)不同。因此,在第一实施例中,除 NAND 内物理地址之外,还提供在 NAND 存储器 12 中独立使用的 NAND 内逻辑地址(在下文中为“NAND 内逻辑地址”)。

[0054] 因此,逻辑 NAND 管理层 32 中的数据通过逻辑 NAND 管理信息 42 来管理,该逻辑 NAND 管理信息 42 指示从 DRAM 11 接收的页大小单位的数据的 LBA 与 NAND 内逻辑地址(其指示 NAND 存储器 12 的其中存储所接收的数据的逻辑页位置)之间的关系,以及指示具有与作为 NAND 存储器 12 中的擦除单位的块的大小一致的大小的逻辑块的地址范围的关系。可将多个物理块的集合设定为一逻辑块。物理 NAND 管理层 33 中的数据通过 NAND 内逻辑地址-物理地址转换信息(在下文中为“逻辑-物理转换信息”)来管理,该 NAND 内逻辑地址-物理地址转换信息包括 NAND 存储器 12 中的 NAND 内逻辑地址与 NAND 内物理地址之间的对应关系。

[0055] 图 6 以表状方式示例逻辑 NAND 管理信息 42 的实例。图 7 以表状方式示例 NAND 内逻辑-物理转换信息 43 的实例。如图 6 中所示,逻辑 NAND 管理信息 42 包括逻辑页管理信息 42a 和逻辑块管理信息 42b。逻辑页管理信息 42a 具有用于一个页大小的一个逻辑区的一个条目。条目中的每一个包括一个页大小的数据的 LBA、NAND 内逻辑地址,以及指示该页是否有效的页标志。逻辑块管理信息 42b 包括为 NAND 存储器 12 的一个块大小的区设定的 NAND 内物理地址。如图 7 中所示,在 NAND 内逻辑-物理转换信息 43 中,NAND 存储器 12 的 NAND 内物理地址与 NAND 内逻辑地址相关联。

[0056] 通过使用这些种类的管理信息,可建立用于主机设备中的 LBA、用于 NAND 存储器 12 中的 NAND 内逻辑地址与用于 NAND 存储器 12 中的 NAND 内物理地址的对应。这使得可以

在主机设备与存储器系统 10 之间交换数据。

[0057] 通过 DRAM 管理层 31 管理的管理信息由于断电或类似的原因而丢失,使得该管理信息可被称为易失性表。与此相反,如果通过逻辑 NAND 管理层 32 和物理 NAND 管理层 33 管理的管理信息由于断电或类似的原因而丢失,则丢失的管理信息阻碍存储器系统 10 的成功启动,使得需要采取措施,以便即使在断电或类似的情况下也存储管理信息。因此,该管理信息可被称为非易失性表。

[0058] 该非易失性表管理存储在 NAND 存储器 12 中的数据。如果不存在非易失性表,则不能存取存储在 NAND 存储器 12 中的信息,或者存储在区中的数据被擦除。因此,需要将非易失性表存储为最新信息来为突然断电作准备。因此,在第一实施例中,将至少包括非易失性表的管理信息以最新状态存储在 NAND 存储器 12 的管理信息存储区 126 中。下面解释存储在 NAND 存储器 12 的管理信息存储区 126 中的管理信息存储信息。以下解释假定:仅非易失性表存储在管理信息存储区 126 中。

[0059] 图 8 是存储在管理信息存储区 126 中的管理信息存储信息的内容的实例的示意图。在管理信息存储区 126 中存储以下项目:管理信息存储信息,其包括作为特定点处的非易失性表的内容的快照 210;更新前日志(在下文中称作前日志)220A,其是在下一次取得快照之前的非易失性表的内容的更新差异信息,且在更新之前获取;更新后日志(在下文中称作后日志)220B,其是与前日志 220A 相同内容的日志信息,且在更新之后被存储;第二指针 230,其指示快照 210 的位置(块)、为快照 210 而获取的前日志 220A 的位置(块)和从快照 210 获取的后日志 220B 的位置(块);以及根指针 240,其指示第二指针 230 被存储的位置(块)。快照 210 是通过存储 DRAM 11 的暂时存储区 111 中存储的管理信息当中的至少包括预定点处的非易失性表的管理信息而获得的信息。

[0060] 快照 210、前日志 220A、后日志 220B、第二指针 230 和根指针 240 存储在不同块中。这些块的大小与作为擦除单位的物理块的大小相同。快照 210 存储在快照存储块中。快照 210 包括作为 NAND 存储器 12 的管理信息存储区 126 中的非易失性表的逻辑 NAND 管理信息 42 和 NAND 内逻辑-物理转换信息 43。当存储新快照 210 时,将快照 210 存储在与之前存储快照 210 的块不同的块中。

[0061] 前日志 220A 和后日志 220B 是在当存在非易失性表的内容的改变时改变内容之后的非易失性表与对应于数据写入处理等的快照 210(或者快照 210 和已经产生的日志)之间的差异信息。具体地,取得快照 210 之后的第一前日志 220A 和第一后日志 220B 是非易失性表与快照 210 之间的差异信息。取得快照 210 之后的第二或后续前日志 220A 是已产生的前日志 220A 与快照 210 的组合与非易失性表之间的差异信息。取得快照 210 之后的第二或后续后日志 220B 是已产生的后日志 220B 与快照 210 的组合与非易失性表之间的差异信息。

[0062] 前日志 220A 是管理信息被实际更新之前所产生的信息。因此,在管理信息通过数据写入处理或类似处理的执行而被实际更新之前,基于关于管理信息如何被更新的更新安排而产生前日志 220A。

[0063] 后日志 220B 是管理信息被更新实际之后所产生的信息。因此,在管理信息根据数据写入处理或类似处理的执行而被实际更新之后,通过使用实际管理信息来产生后日志 220B。

[0064] 前日志 220A 和后日志 220B 分别被存储在日志存储块中。即使快照的产生发生改变,也以一次写入的方式将前日志 220A 和后日志 220B 写入相同日志存储块中。

[0065] 图 9 描绘日志的实例。因为前日志 220A 与后日志 220B 具有相同信息,所以将前日志 220A 作为日志的实例来进行解释。前日志 220A 包括:目标信息,其是改变目标的管理信息;目标条目,其作为目标信息中为改变目标的条目;目标项目,其作为目标条目中为改变目标的项目;以及改变内容,其作为目标项目的改变的内容。前日志 220A 和后日志 220B 随着新快照 210 的存储而重新形成,这是因为前日志 220A 和后日志 220B 是针对快照 210 的更新差异信息。

[0066] 第二指针 230 存储在第二指针存储块中。第二指针 230 仅须为指示这样的块的顶地址的指针,该块指示快照 210、前日志 220A 和后日志 220B 的存储位置。当重新存储快照 210 时或当改变快照存储块或日志存储块时,更新第二指针 230。可将前日志 220A 和后日志 220B 的指针存储在快照 210 中而不将其存储在第二指针存储块中。

[0067] 第二指针 230 包括用于存取快照存储块的快照存取信息、用于存取用于前日志 220A 和后日志 220B 的日志存储块的日志存取信息,以及指示存储下一个第二指针的页位置的下一个指针。通过该下一个指针而将第二指针 230 改变为链接列表系统中的信息。可以通过从根指针 240 所指定的第二指针存储块的顶页开始跟踪下一个指针而到达最新的第二指针 230。代替链接列表系统,可以以一次写入的方式从第二指针存储区的顶页开始依次存储第二指针 230。

[0068] 根指针 240 存储在第一根指针存储块中。根指针 240 是用于存取其中存储有第二指针 230 的第二指针存储块的信息,且是当启动存储器系统 10 时在用于恢复管理信息的处理中首先读取的信息。当第二指针存储块改变时,根指针 240 改变。根指针 240 以一次写入的方式从块的顶页开始依次存储在根指针存储块中。在这种情况下,根指针存储块中紧接在未被写入的页之前的页具有最新信息。因此,可以通过检索 (retrieve) 未被写入的页的最高位页而检索出最新的根指针 240。与在第二指针 230 的情况下一样地,还可以使用链接列表。

[0069] 根指针 240 存储在 NAND 存储器 12 的固定区 1261 中。快照 210、前日志 220A、后日志 220B 和第二指针 230 存储在 NAND 存储器 12 的可变区 1262 中。固定区 1261 是 NAND 存储器 12 中的受保护区,在该受保护区中通过逻辑 NAND 管理层 32 管理的逻辑块与通过物理 NAND 管理层 33 管理的物理块之间的关系固定,并且,固定区 1261 是这样的区,在该区中存储对于运行存储器系统 10 所必要的且具有低更新频率(其中几乎不发生重写和写入)的信息。

[0070] 可变区 1262 是这样的区,其中 NAND 存储器 12 的除固定区 1261 之外的区中通过逻辑 NAND 管理层 32 管理的逻辑块与通过物理 NAND 管理层 33 管理的物理块之间的关系是可变的,并且可变区 1262 是作为磨损均化的目标的区。

[0071] 下面解释驱动控制单元 14 的功能。图 10 为驱动控制单元 14 的功能配置的实例的框图。驱动控制单元 14 包括数据管理单元 141、ATA 命令处理单元 142、安全管理单元 143、启动加载器 144、初始化管理单元 145,以及除错支持单元 146。数据管理单元 141 执行 DRAM 11 与 NAND 存储器 12 之间的数据传送和对关于 NAND 存储器 12 的各种功能的控制。ATA 命令处理单元 142 基于从 ATA 接口接收的指令而与数据管理单元 141 协作执行数据传

送处理。安全管理单元 143 与数据管理单元 141 和 ATA 命令处理单元 142 协作管理各种种类的安全信息。启动加载器 144 在通电期间将各种管理程序（固件）从 NAND 存储器 12 加载至未示出的存储器（例如，SRAM（静态 RAM））。初始化管理单元 145 执行对驱动控制单元 14 中的控制器和电路的初始化。除错支持单元 146 处理通过 RS232C 接口而从外部供应的除错数据。

[0072] 图 11 为数据管理单元 141 的功能配置的实例的框图。数据管理单元 141 包括数据传送处理单元 151、管理信息管理单元 152 和管理信息恢复单元 155。数据传送处理单元 151 执行 DRAM 11 与 NAND 存储器 12 之间的数据传送。管理信息管理单元 152 根据 DRAM 11 和 NAND 存储器 12 中存储的数据的改变而执行管理信息的改变和存储。管理信息恢复单元 155 基于在通电等期间所存储的管理信息而恢复最新的管理信息。

[0073] 管理信息管理单元 152 包括管理信息写入单元 153 和管理信息存储单元 154。当根据由数据传送处理单元 151 进行的对 DRAM 11 或 NAND 存储器 12 中存储的数据的改变处理而使得有必要更新 DRAM 11 中存储的管理信息时，管理信息写入单元 153 执行该管理信息的更新。

[0074] 当存储器系统 10 满足预定条件时，管理信息存储单元 154 在 NAND 存储器 12 的管理信息存储区 126 中将管理信息存储为快照 210，将管理信息中将要更新的信息存储为前日志 220A，且将管理信息中更新后的信息存储为后日志 220B。当第二指针 230 中的写入的位置根据快照 210、前日志 220A 或后日志 220B 的存储而改变时，管理信息存储单元 154 对第二指针 230 应用更新处理。

[0075] 当满足与存储器系统 10 有关的预定条件时，由管理信息存储单元 154 来执行快照 210 的存储。例如，当 NAND 存储器 12 的管理信息存储区 126 中为了存储日志 220（前日志 220A 和后日志 220B）而提供的日志存储区变满（即，该区完全被数据填满）时，执行快照 210 的存储。

[0076] 在涉及 DRAM 11 中存储的管理信息（非易失性表）的更新的 NAND 存储器 12 上的数据更新期间（当 NAND 存储器 12 中的数据写入为必要时），由管理信息存储单元 154 来执行日志 220（前日志 220A 和后日志 220B）的存储。

[0077] 管理信息存储单元 154 存储前日志 220A 和后日志 220B 时的时机是通过管理信息写入单元 153 执行对 DRAM 11 中存储的管理信息（非易失性表）的更新时的时间。具体地，在用于执行数据写入等等的处理之前和之后存储前日志 220A 和后日志 220B。

[0078] 当接通存储器系统 10 的电源时，管理信息恢复单元 155 基于 NAND 存储器 12 的管理信息存储区 126 中存储的管理信息存储信息而执行管理信息的恢复处理。具体地，管理信息恢复单元 155 依次追踪固定区 1261 中的根指针 240 和可变区 1262 中的第二指针 230、快照 210、前日志 220A 和后日志 220B，并判定是否存在与最新的快照 210 对应的前日志 220A 和后日志 220B。当不存在这样的前日志 220A 和后日志 220B 时，管理信息恢复单元 155 在 DRAM 11 中恢复快照存储块的快照 210 作为管理信息。当存在前日志 220A 和后日志 220B 时，这意味着已发生诸如程序错误或短时中断（电源的异常隔离）的异常结束，管理信息恢复单元 155 从快照存储块获取快照 210，从日志存储块获取前日志 220A 和后日志 220B，且对 DRAM 11 执行管理信息（非易失性表）的恢复（将前日志 220A 和后日志 220B 反映在快照 210 上）。

[0079] 下面解释由管理信息管理单元 152 进行的对存储器系统 10 的管理信息的存储处理。图 12 为对存储器系统 10 的管理信息的存储处理过程的实例的流程图。图 13 为用于解释对前日志和后日志的存储处理的图。假定存储器系统 10 连接至主机设备且作为主机设备的次级存储装置而操作,主机设备(存储器系统 10)处于启动状态中,且在该启动状态之前存储在存储器系统 10 停止之前存储快照 210。

[0080] 首先,基于在主机设备(存储器系统 10)的上一次结束时存储的快照 210 而使主机设备(存储器系统 10)处于启动状态中(步骤 S11)。此后,在必要时执行从主机设备至 NAND 存储器 12 的数据读取或写入。管理信息管理单元 152 判定是否满足预定的快照存储条件(例如,日志存储区已满(该区被日志数据填满))(步骤 S12)。当不满足快照存储条件时(步骤 S12 处为“否”),管理信息管理单元 152 判定是否接收到涉及管理信息的更新的指令(用于在 NAND 存储器中数据写入的指令)(步骤 S13)。当未接收到涉及管理信息的更新的指令时(步骤 S13 处为“否”),管理信息管理单元 152 返回至步骤 S12。

[0081] 当接收到涉及管理信息的更新的指令时(步骤 S13 处为“是”),管理信息管理单元 152 确定更新安排,该更新安排指示如何通过执行指令而更新管理信息(步骤 S14)。管理信息管理单元 152 将更新安排存储在 NAND 存储器 12 的管理信息存储区 126 的日志存储块中作为前日志 220A(步骤 S15)。当前日志 220A 未存储在日志存储块中时,更新安排(日志)是更新管理信息的时间处的非易失性表与存储在快照存储块中的快照 210 之间的差异信息。当日志 220(在下文中称作过去的前日志 220A)已存储在日志存储块中时,更新安排(日志)是更新管理信息的时间处的非易失性表与快照 210 和过去的前日志 220A 的组合之间的差异信息。具体地,如图 13 中所示,在执行数据写入(X)作为对第 X 数据的写入处理之前,将与数据写入(X)对应的前日志(X)存储在 NAND 存储器 12 中作为前日志 220A。在该点处,例如,将信息 y1 存储为前日志 220A。例如,在将前日志 220A(更新安排)记录在 DRAM 11 上之后,将前日志 220A 存储在 NAND 存储器 12 的管理信息存储区 126 中。

[0082] 随后,逻辑 NAND 管理层 32 执行在步骤 S13 处所接收的指令(例如,用于 NAND 存储器 12 的数据存储区 125 中的用户数据的写入(X)的处理)(步骤 S16)。

[0083] 此后,根据所执行的处理而更新存储在 DRAM 11 中的管理信息。管理信息存储单元 154 将管理信息中的已更新信息存储在 NAND 存储器 12 的管理信息存储区 126 中作为后日志 220B。当后日志 220B 未存储在日志存储块中时,后日志 220B 是当前点处的非易失性表与存储在快照存储块中的快照 210 之间的差异信息。当后日志 220B(在下文中称作“过去的后日志 220B”)已存储在日志存储块中时,后日志 220B 是当前表处的非易失性表与快照 210 和过去日志的组合之间的差异信息。

[0084] 将与数据写入(X)对应的后日志 220B(X)存储在 NAND 存储器 12 中作为后日志 220B。在该点处,例如,将信息 y1 存储为后日志 220B。存储为后日志 220B 的信息 y1 与存储为前日志 220A 的信息 y1 相同(步骤 S17)。此后,管理信息管理单元 152 返回至步骤 S12。

[0085] 当不满足快照存储条件时(步骤 S12 处为“否”)且当接收到涉及管理信息的更新的指令时(步骤 S13 处为“是”),执行步骤 S14 至 S17 处的处理。换句话说,以与对第 X 数据的写入处理相同的方式,执行对第(X+1)数据的写入处理。在执行数据写入(X+1)作为对第(X+1)数据的写入处理之前,将与数据写入(X+1)对应的前日志(X+1)存储在 NAND 存储器 12 中作为前日志 220A。在此点处,例如,将信息 y2 存储为前日志 220A。执行 NAND

存储器 12 中的数据存储区 125 中的数据写入 (X+1)。将与数据写入 (X+1) 对应的后日志 (X+1) 存储在 NAND 存储器 12 中作为后日志 220B。在此点处,例如,将信息 y2 存储为后日志 220B。存储为后日志 220B 的信息 y2 与存储为前日志 220A 的信息 y2 相同。

[0086] 当在步骤 S12 处满足快照存储条件时(步骤 S12 处为“是”),管理信息管理单元 152 将至少包括 DRAM 11 的暂时存储区 111 中的非易失性表的管理信息存储在 NAND 存储器 12 的管理信息存储区 126 中作为快照 210(步骤 S18)。管理信息管理单元 152 判定是否指示存储器系统 10 的结束(步骤 S19)。当未指示存储器系统 10 的结束时,管理信息管理单元 152 返回至步骤 S12。当指示存储器系统 10 的结束时,处理完成。

[0087] 下面解释由管理信息恢复单元 155 执行的对存储器系统 10 的管理信息的恢复处理。图 14 是对存储器系统 10 的管理信息的恢复处理过程的实例的流程图。与在上述解释中一样地,存储器系统 10 连接至主机设备且作为主机设备的第二存储装置操作。

[0088] 首先,由于例如从短时中断恢复而接通主机设备的电源,且向存储器系统 10 发出启动指令(步骤 S31)。管理信息恢复单元 155 顺序地读取 NAND 存储器 12 的管理信息存储区 126 中的根指针 240 和第二指针 230(步骤 S32),获取其中存储有快照 210 以及前日志和后日志(前日志 220A 和后日志 220B)的块的地址(步骤 S33),且获取快照 210(步骤 S34)。

[0089] 此后,管理信息恢复单元 155 参考 NAND 存储器 12 中的前日志 220A 和后日志 220B,判定是否发生了短时中断(步骤 S35)。例如,当前日志 220A 和后日志 220B 存在于 NAND 存储器 12 中时,管理信息恢复单元 155 判定已发生短时中断。关于是否已发生短时中断的判定可通过例如比较前日志 220A 与后日志 220B 来执行。在第一实施例中,前日志 220A 与后日志 220B 存储相同信息。因此,例如,当作为前日志 220A 而存储的页的数目与作为后日志 220B 而存储的页的数目彼此不一致时,意味着已发生短时中断。短时中断的发生也可基于 ECC 错误的存在或不存在、作为前日志 220A 而存储的页的数据以及作为后日志 220B 而存储的页的数据来判定。

[0090] 当已发生短时中断时(步骤 S35 处为“是”),管理信息恢复单元 155 基于 NAND 存储器 12 中的最新的前日志 220A 和最新的后日志 220B 而检查发生短时中断的时机(步骤 S36)。

[0091] 此外,管理信息恢复单元 155 基于 NAND 存储器 12 中的最新的前日志 220A 和最新的后日志 220B 而检查发生短时中断的时机(步骤 S36)。管理信息恢复单元 155 判定发生短时中断的时机是否在后日志 220B 的存储期间(步骤 S37)。例如,当后日志 220B 中的最后页正被写入时,不能读出该最后页。因此,判定在后日志 220B 的存储期间发生了短时中断。此外,由于在后日志 220B 的存储期间发生了短时中断,因为该短时中断,在后日志 220B 中可能发生了较低位页数据中断。当前日志 220A 中的最后页正被写入时,不能读出该最后页。因此,判定在前日志 220A 的存储期间发生了短时中断。此外,由于在前日志 220A 的存储期间发生了短时中断,因为该短时中断,在前日志 220A 中可能发生了较低位页数据中断。当前日志 220A 中的最后页中被写入日志且后日志 220B 中的最后页中未被写入日志时,判定在数据的写入期间发生了短时中断。

[0092] 当管理信息恢复单元 155 判定发生短时中断的时机在后日志 220B 的存储期间时(步骤 S37 处为“是”),管理信息恢复单元 155 选择最新的前日志 220A(步骤 S38)。另一方

面,当管理信息恢复单元 155 判定发生短时中断的时机不在后日志 220B 的存储期间时(步骤 S37 处为“否”),管理信息恢复单元 155 存储完成存储的最新的后日志 220B(步骤 S39)。换句话说,当前日志 220A 中的最后页正被写入时,或者当前日志 220A 中的最后页中被写入日志且后日志 220B 中的最后页中未被写入日志时,选择最新的后日志 220B。

[0093] 此后,管理信息恢复单元 155 从日志存储块获取选定的日志(前日志 220A 或后日志 220B)且在 DRAM 11 的工作区 112 中扩展日志(步骤 S40)。管理信息恢复单元 155 恢复管理信息(非易失性表),从最旧日志开始依次将日志反映在快照 210 上(步骤 S41)。随后,管理信息恢复单元 155 对 NAND 存储器 12 中的一次写入块(日志存储块)进行恢复处理(步骤 S42)。通过判定 NAND 存储器 12 中的一次写入块存在或不存在中断以及执行恢复处理,消除被挂起的处理的影响。通过比较一次写入状态和管理信息的内容与一次写入块,判定中断的存在或不存在。在管理信息的恢复和恢复处理结束时的阶段,管理信息恢复单元 155 再次取得快照 210,且将该快照 210 存储在管理信息存储区 126 中(步骤 S43)。管理信息恢复单元 155 将过去的快照和日志改变为空闲块(打开或废弃该快照和日志),且完成用于管理信息的恢复处理。空闲块表示尚未对其分配应用的块。当将应用分配给空闲块时,在擦除之后使用该空闲块。

[0094] 另一方面,当没有发生短时中断时(步骤 S35 处为“否”),管理信息恢复单元 155 在 DRAM 11 的暂时存储区 111 中恢复管理信息(步骤 S44),且管理信息恢复处理结束。

[0095] 无论存在或不存在由短时中断引起的日志中断,管理信息恢复单元 155 都可以选择前日志 220A 和后日志 220B 中的一个,且基于存储为前日志 220A 的页的数目和存储为后日志 220B 的页的数目来恢复管理信息。例如,当存储为前日志 220A 的页的数目和存储为后日志 220B 的页的数目相同时,管理信息恢复单元 155 选择前日志 220A 且恢复管理信息。当存储为前日志 220A 的页的数目大于存储为后日志 220B 的页的数目时,管理信息恢复单元 155 选择后日志 220B 且恢复管理信息。

[0096] 图 15A 至图 15D 为存储器基元中的数据与存储器基元的阈值电压之间的关系以及 NAND 存储器中的写入的顺序的实例的图。首先,当执行擦除操作时,将存储器基元中的数据设定为“0”。随后,如图 15A 中所示,当执行较低位页中的写入时,存储器基元中的数据改变为数据“0”和数据“2”。如图 15B 中所示,在较高位页中的写入之前,将等于或低于实际数据的阈值电压的数据写入邻近基元中。接着,通过写入该基元中的数据扩展数据“2”的阈值电压的分布。此后,当写入较高位页的数据时,存储器基元中的数据改变为具有原始阈值电压的数据“0”至“3”,如图 15C 中所示。在第一实施例中,从低阈值电压至高阈值电压限定存储器基元中的数据。

[0097] 解释 NAND 存储器 12 中的写入处理。如图 15D 中所示,从块中与源极线接近的存储器基元开始对页中的每一个执行写入操作。在图 15D 中,为了便于解释,示出四条字线。

[0098] 在第一写入(通过圆圈围绕的 1 指示)中,将 1-位数据写入存储器基元 1 的较低位页中。在第二写入(通过圆圈围绕的 2 指示)中,将 1-位数据写入在字方向上邻近存储器基元 1 的存储器基元 2 的较低位页中。在第三写入(通过圆圈围绕的 3 指示)中,将 1-位数据写入在位方向上邻近存储器基元 1 的存储器基元 3 的较低位页中。在第四写入(通过圆圈围绕的 4 指示)中,将 1-位数据写入对角地邻近存储器基元 1 的存储器基元 4 的较低位页中。

[0099] 在第五写入（通过圆圈围绕的 5 指示）中，将 1- 位数据写入存储器基元 1 的较高位页中。在第六写入（通过圆圈围绕的 6 指示）中，将 1- 位数据写入在字方向上邻近存储器基元 1 的存储器基元 2 的较高位页中。在第七写入（通过圆圈围绕的 7 指示）中，将 1- 位数据写入在位方向上邻近存储器基元 3 的存储器基元 5 的较低位页中。在第八写入（通过圆圈围绕的 8 指示）中，将 1- 位数据写入对角地邻近存储器基元 3 的存储器基元 6 的较低位页中。

[0100] 在第九写入（通过圆圈围绕的 9 指示）中，将 1- 位数据写入存储器基元 3 的较高位页中。在第十写入（通过圆圈围绕的 10 指示）中，将 1- 位数据写入在字方向上邻近存储器基元 3 的存储器基元 4 的较高位页中。在第十一写入（通过圆圈围绕的 11 指示）中，将 1- 位数据写入在位方向上邻近存储器基元 5 的存储器基元 7 的较低位页中。在第十二写入（通过圆圈围绕的 12 指示）中，将 1- 位数据写入对角地邻近存储器基元 5 的存储器基元 8 的较低位页中。

[0101] 在第十三写入（通过圆圈围绕的 13 指示）中，将 1- 位数据写入存储器基元 5 的较高位页中。在第十四写入（通过圆圈围绕的 14 指示）中，将 1- 位数据写入在字方向上邻近存储器基元 5 的存储器基元 6 的较高位页中。在第十五写入（通过圆圈围绕的 15 指示）中，将 1- 位数据写入存储器基元 7 的较高位页中。在第十六写入（通过圆圈围绕的 16 指示）中，将 1- 位数据写入在字方向上邻近存储器基元 7 的存储器基元 8 的较高位页中。

[0102] 解释用于管理信息的恢复的日志的选择方法的具体实例。图 16A 至图 17G 是用于解释用于管理信息的恢复的日志的选择方法的图。在图 16A 至图 17G 中，为用于前日志的块（每一个图中的左侧上的块）和用于后日志的块（每一个图中的右侧上的块）中的每一个页存储前日志和后日志。图 16A 至图 17G 中的一个物理块中的页对应于图 15A 至图 15D。换句话说，页 1 至页 4、页 7 至页 8 和页 11 至页 12 为图 15A 至图 15D 中所示的较低位页。页 5 至页 6、页 9 至页 10 和页 13 至页 16 为图 15A 至图 15D 中所示的较高位页。在用于前日志的块和用于后日志的块中，这些块中的每一个行对应于一个页。在图 16A 至图 17G 中，为了便于解释，将页分离为较低位页和较高位页。较低位页与较高位页的组合形成一个物理块。

[0103] 在图 16A 至图 17G 中，正常存储的日志由日志 x1 表示，由于短时中断而中断的日志由日志 y1 表示，且当前正被写入的日志由日志 z1 表示。因为短时中断在日志 z1 的写入期间发生且日志 y1 中断，所以与日志 z1 的页对应的存储器基元和与日志 y1 的页对应的存储器基元相同。日志 y1 的页为较低位侧上的页（较低位页），而日志 z1 的页为较高位侧上的页（较高位页）。在每一个块的日志（页）当中，圆圈围绕的日志是这样的日志，这些日志被选定作为用于管理信息的恢复的日志。

[0104] 图 16A 是正常时间下（当不发生电源的异常隔离且电源断开时）的前日志和后日志的图。图 16B 至图 16D 以及图 17E 至图 17G 为发生短时中断的时间处的前日志和后日志的图。

[0105] 在图 16A 中，示出当在未存储快照 210 的情况下断开存储器系统 10 的电源时存储在 NAND 存储器 12 中的前日志和后日志。在图 16A 的情况下，因为数据仅写入较低位页（页 1 至 4）中，所以即使在写入较低位页期间发生短时中断，也不发生较低位页数据中断。如图 16A 中所示，在第一实施例中，前日志和后日志存储在不同块的不同页中。因此，当电

源在正常时间断开时,前日志的最后页与后日志的最后页处于相同页位置中。因此,在这种情况下,通过使用前日志来恢复管理信息。在图 16A 中所示的正常时间,可以通过使用后日志代替前日志来恢复管理信息。

[0106] 在图 16B 中,当执行“日志写入 (1)”作为前日志时,发生短时中断。如图 16B 中所示,当在写入前日志的较高位页 (页 6) 期间发生短时中断时,在与正被写入的较高位页对应的较低位页 (前日志的页 2) 中发生较低位页数据中断。换句话说,在图 16B 的情况下,因为在前日志的存储期间发生短时中断,所以在前日志侧的块中产生日志 y1。在这种情况下,将与“日志写入 (1)”对应的日志 z1 (当前正被存储的日志) 存储在前日志侧的块中。另一方面,不将与“日志写入 (1)”对应的后日志存储在后日志侧的块中。因此,前日志的最后页与后日志的最后页包含不同的信息。在这种情况下,通过后日志而恢复管理信息。

[0107] 在图 16C 中,当执行“日志写入 (1)”作为后日志时,发生短时中断。如图 16C 中所示,当在写入后日志的较高位页 (页 6) 期间发生短时中断时,在与正被写入的较高位页对应的较低位页 (后日志的页 2) 中发生较低位页数据中断。换句话说,在图 16C 的情况下,因为在后日志的存储期间发生短时中断,所以在后日志侧的块中产生日志 y1。在这种情况下,将与“日志写入 (1)”对应的日志 z1 存储在后日志侧的块中。与“日志写入 (1)”对应的前日志已经存储在前日志侧的块中。因此,前日志的最后页与后日志的最后页相同。在这种情况下,通过使用前日志而恢复管理信息。

[0108] 在图 16D 中,在执行“日志写入 (1)”作为前日志之后,在与前日志对应的数据写入期间发生错误。当执行“日志写入 (2)”作为与数据写入的重写处理对应的前日志时发生短时中断。如图 16D 中所示,当在写入前日志的较高位页 (页 6) 期间发生短时中断时,在与正被写入的较高位页对应的较低位页 (前日志的页 2) 中发生较低位页数据中断。换句话说,在图 16D 的情况下,因为在前日志的存储期间发生短时中断,所以在前日志侧的块中产生日志 y1。在这种情况下,将与“日志写入 (1)”对应的日志 x1 和与“日志写入 (2)”对应的日志 z1 存储在前日志侧的块中。另一方面,不将与“日志写入 (1)”对应的后日志和与“日志写入 (2)”对应的后日志存储在后日志侧的块中。因此,前日志的最后页与后日志的最后页不同。在这种情况下,通过后日志而恢复管理信息。

[0109] 在图 17E 中,在执行“日志写入 (1)”作为前日志之后,在与前日志对应的数据写入期间发生错误,且执行“日志写入 (2)”作为与数据写入的重写处理对应的前日志。另外,在图 17E 中,在执行“日志写入 (2)”作为与数据写入的重写处理对应的后日志之后,在执行“日志写入 (1)”作为与第一数据写入对应的后日志时发生短时中断。如图 17E 中所示,当在写入后日志的较高位页 (页 6) 期间发生短时中断时,在与正被写入的较高位页对应的较低位页 (后日志的页 2) 中发生较低位页数据中断。换句话说,在图 17E 的情况下,因为在后日志的存储期间发生短时中断,所以在后日志侧的块中产生日志 y1。在这种情况下,将与“日志写入 (1)”对应的日志 x1 和与“日志写入 (2)”对应的日志 x1 存储在前日志侧的块中。另一方面,将与“日志写入 (2)”对应的日志 x1 和与“日志写入 (1)”对应的日志 z1 存储在后日志侧的块中。因此,前日志的最后页与后日志的最后页相同。通过使用前日志而恢复管理信息。

[0110] 在图 17F 中,在执行两页上的“日志写入 (1)”作为前日志时发生短时中断。如图 17F 中所示,当在写入前日志的较高位页 (页 5 和页 6) 期间发生短时中断时,在与正被写

入的较高位页对应的较低位页（后日志的页 1 和页 2）中发生较低位页数据中断。换句话说，在图 17F 的情况下，因为在前日志的存储期间发生短时中断，所以在前日志侧的块中产生日志 y1（例如，页 2）。在这种情况下，将与“日志写入（1）”对应的日志 x1（前级页）和日志 z1（后级页）存储在前日志侧的块中。另一方面，不将与“日志写入（1）”对应的后日志存储在后日志侧的块中。因此，前日志的最后页与后日志的最后页不同。通过使用后日志而恢复管理信息。

[0111] 在图 17G 中，在执行两页上的“日志写入（1）”作为后日志时发生短时中断。如图 17G 中所示，当在写入后日志的较高位页（页 6 和页 7）期间发生短时中断时，在与正被写入的较高位页对应的较低位页（后日志的页 1 和页 2）中发生较低位页数据中断。换句话说，在图 17G 的情况下，因为在后日志的存储期间发生短时中断，所以在后日志侧的块中产生日志 y1（例如，页 2）。在这种情况下，将与“日志写入（1）”对应的日志 x1 和日志 z1 存储在后日志侧的块中。与“日志写入（1）”对应的后日志已经存储在前日志侧的块中的两页上。因此，前日志的最后页与后日志的最后页相同。通过使用前日志而恢复管理信息。

[0112] 在第一实施例中，当存储器系统 10 在电源的异常隔离等等之后复位时，管理信息恢复单元 155 再次取得快照，且存储在管理信息的恢复和恢复处理结束时的阶段处的快照。因此，由于过去的日志被打开，不会保留受到短时中断等等的影响而中断的日志。可以改善存储器系统 10 的可靠性。

[0113] 第二实施例

[0114] 图 18 是存储在管理信息存储区 126 中的管理信息存储信息的内容的另一实例的示意图。存储在管理信息存储区 126 中的管理信息存储信息包括：作为特定点处的非易失性表的内容的快照 210；日志 220，其作为直到下次取得快照之前的非易失性表的内容的更新差异信息；第二指针 230，其指示快照 210 以及与该快照 210 有关的首先获取的日志 220 的位置（块）；以及根指针 240，其指示根指针 240 被存储的位置（块）。快照 210 是通过存储 DRAM 11 的暂时存储区 111 中存储的管理信息的种类当中至少包括预定点处的非易失性表的管理信息而获得的信息。

[0115] 快照 210、日志 220、第二指针 230 和根指针 240 分别存储在不同块中。这些块的大小与作为擦除单位的物理块的大小相同。快照 210 存储在快照存储块中。快照 210 包括作为 NAND 存储器 12 的管理信息存储区 126 中的非易失性表的逻辑 NAND 管理信息 42 和 NAND 内逻辑 - 物理转换信息 43。当存储新快照 210 时，将快照 210 存储在与之前存储快照 210 的块不同的块中。

[0116] 日志 220 存储在日志存储块中。当非易失性表的内容改变时，日志 220 是（当在获取快照 210 之后首先产生日志时）在内容改变之后的非易失性表与快照 210 之间的差异信息，或者说是内容改变之后的非易失性表与快照 210 之间的差异信息。每次获取日志 220 作为差异信息时，以一次写入的方式以页为单位将日志 220 写入日志存储块中。图 9 描绘日志的实例。日志 220 包括：目标信息，其是改变目标的管理信息；目标条目，其作为目标信息中为改变目标的条目；目标项目，其作为目标条目中为改变目标的项目；以及改变内容，其作为目标项目的改变的内容。因为日志 220 是针对快照 210 的更新差异信息，日志 220 根据新快照 210 的存储而重新形成。在第二实施例中，将前日志和后日志描述为“日志”而没有区别。当获取前日志和后日志时，与第一实施例中同样地适用。

[0117] 第二指针 230 存储在第二指针存储块中。第二指针 230 仅须为指示这样的块的顶地址的指针,这些块指示快照 210 和日志 220 的存储位置。当重新存储快照 210 时或当改变快照存储块或日志存储块时,更新第二指针 230。

[0118] 第二指针 230 包括用于存取快照存储块的快照存取信息、用于存取日志存储块的日志存取信息,以及指示存储下一个第二指针的页位置的下一个指针。通过该下一个指针而将第二指针 230 改变为链接列表系统中的信息。可以通过从根指针 240 所指定的第二指针存储块的顶页开始跟踪下一个指针而到达最新的第二指针 230。代替链接列表系统,可以以一次写入的方式从第二指针存储区的顶页开始依次存储第二指针 230。指示日志 220 的顶地址的指针可以存储在快照 21 中。第二指针 230 可以仅包括指示快照 210 的顶地址的指针。

[0119] 根指针 240 存储在根指针存储块中。根指针 240 是用于存取第二指针存储块的信息,且是当启动存储器系统 10 时在用于恢复管理信息的处理中首先读取的信息,其中在所述第二指针存储块中存储作为第一指针的第二指针 230。当第二指针存储块改变时,第一根指针 240 改变。例如,根指针 240 以一次写入的方式从块的顶页开始依次存储在根指针存储块中。在这种情况下,根指针存储块中紧接在未被写入的页之前的页具有最新信息。因此,可以通过检索 (retrieve) 未被写入的页的最高位页而检索出最新的第一根指针 240。与在第二指针 230 的情况下一样地,还可以使用链接列表。

[0120] 根指针 240 存储在 NAND 存储器 12 的固定区 1261 中。快照 210、日志 220 和第二指针 230 存储在 NAND 存储器 12 的可变区 1262 中。固定区 1261 是 NAND 存储器 12 中的受保护区,在该受保护区中通过逻辑 NAND 管理层 32 管理的逻辑块与通过物理 NAND 管理层 33 管理的物理块之间的关系固定,并且,固定区 1261 是这样的区,在该区中存储对于运行存储器系统 10 所必要的且具有低更新频率(其中几乎不发生重写和写入)的信息。

[0121] 另一方面,可变区 1262 是其中 NAND 存储器 12 的除固定区 1261 之外的区中通过逻辑 NAND 管理层 32 管理的逻辑块与通过物理 NAND 管理层 33 管理的物理块之间的关系可变的区。可变区 1262 是作为磨损均化的目标的区。

[0122] 驱动控制单元 14 的功能、数据管理单元 141 的功能配置等等与第一实施例中的相同(参见图 10 和图 11)。管理信息管理单元 152 包括管理信息写入单元 153 和管理信息存储单元 154。当根据由数据传送处理单元 151 进行的对 DRAM 11 或 NAND 存储器 12 中存储的数据的改变处理而使得有必要更新存储在 DRAM 11 中的管理信息时,管理信息写入单元 153 执行该管理信息的更新。

[0123] 当存储器系统 10 满足预定条件时,管理信息存储单元 154 在 NAND 存储器 12 的管理信息存储区 126 中将管理信息存储为快照 210,且将管理信息中将要更新的信息存储为日志 220。管理信息存储单元 154 还执行根据快照 210 或日志 220 的存储所需要的指针更新处理。

[0124] 例如,当满足如下面的实例所解释的以下快照存储条件中的任何一个条件时,通过管理信息存储单元 154 执行对快照 210 的存储:

[0125] (1) 接收到待机(用于使存储器系统 10 的主体的功率消耗最小化的指令)、睡眠(用于在预定时间期间不存在存取时使装置停止的指令)或复位(用于重新启动存储器系统 10 的指令)信号,以及

[0126] (2) NAND 存储器 12 的管理信息存储区 126 中的为存储日志 220 而提供的日志存储区变得被数据填满，

[0127] 管理信息存储单元 154 存储日志 220 的时机是（当有必要在 NAND 存储器 12 中进行数据写入时）通过管理信息写入单元 153 执行对 DRAM 11 中存储的管理信息（非易失性表）的更新时的时间。

[0128] 当接通存储器系统 10 的电源时，管理信息恢复单元 155 基于 NAND 存储器 12 的管理信息存储区 126 中存储的管理信息存储信息而执行对管理信息的恢复处理。具体地，管理信息恢复单元 155 依次追踪根指针 240、第二指针 230、快照 210、和日志 220，并判定是否存在与最新的快照 210 对应的日志 220。当不存在所述日志 220 时，管理信息恢复单元 155 在 DRAM 11 中恢复快照存储块的快照 210 作为管理信息。当存在日志 220 时，管理信息恢复单元 155 从快照存储块获取快照 210，从日志存储块获取日志 220，且对 DRAM 11 执行管理信息（非易失性表）的恢复，将日志 220 反映在快照 210 上。在该点处，因为存储器系统 10 很可能由于短时中断等等而没有正常结束而是异常结束，管理信息恢复单元 155 适当地执行管理信息的恢复，包括对存储器系统 10 的结束的判定。

[0129] 如在快照存储条件中的 (1) 中所解释的，存储器系统 10 可被设定为当存储器系统 10 接收到待机、睡眠或复位信号时使用管理信息存储单元 154 来存储快照 210。换句话说，存储器系统 10 可被设定为每当存储器系统 10 接收到待机、睡眠或复位信号时都再次取得快照 210，且之后改变为指定状态（待机、睡眠或复位状态）。当以这种方式设定存储器系统 10 时，可以在重新启动期间仅仅基于快照 210 而恢复管理信息，而不必参考日志 220。因此，可以缩短启动时间。

[0130] 另一方面，如果每次接收到待机、睡眠或复位信号时都再次取得快照 210，例如，当在某一点处紧接在存储快照 210 之后接收到待机信号或类似的信号时，发生这样的情形，其中在信号接收期间存储的日志 220 的日志长度（大小）足够短。在这种情况下，不考虑与接收待机信号或类似的信号之前存储的快照 210 相比仅有很小的变化这样的事实，也再次取得快照 210。因此，即使仅仅更新很少的内容，也会执行快照 210 的写入，从而写入效率降低。由于快照 210 是非易失性表的内容，快照 210 的大小很大。因此，对快照 210 的写入费时，要花费很长时间以改变为指定状态。快照的大小为例如 8MB，然而所取得的作为差异信息的日志的大小为页大小（4KB）。

[0131] 此外，如果每次接收到待机、睡眠或复位信号时总是再次取得快照 210，则由于在写入之前执行的块的擦除，NAND 存储器 12 的劣化恶化。以这种方式，在使用 NAND 存储器 12 的存储器系统 10 中，因为每次接收到待机信号或类似的信号时都再次取得快照 210，除了直到改变为指定状态为止的等待时间很长的特性之外，还存在由存储器 12 的这样的特性引起的问题，即，存储器系统 10 的耐用寿命缩短。

[0132] 因此，在第二实施例，当接收到待机、睡眠或复位信号时，可以选择再次取得快照 210 且改变为指定状态，或者改变为指定状态而不再次取得快照 210。具体地，管理信息存储单元 154 接收到待机信号或类似的信号，并且，例如，根据在管理信息存储区 126 中是否存储有日志 220 且当存储有日志 220 时根据日志 220 的日志长度（大小），执行向任何一种类型的改变的切换。

[0133] 图 19A 是在接收到待机信号时改变为待机状态而不再次取得快照的时序图，而

19B 是在再次取得快照之后改变为待机状态的时序图。在图 19A 和 19B 中,作为实例示出待机信号。然而,这同样适用于睡眠和复位信号。

[0134] 在图 19A 所示的情形中,由于满足快照存储条件中的条件 (2),获取快照 210,且随后根据非易失性表的内容的更新而顺序获取日志 51-1 至 51-n (其中“n”是等于或大于 1 的整数)。将日志 51-1 至 51-n 以页为单位以一次写入的方式顺序写入日志存储块中且存储作为日志 220。图 20 是其中在日志存储块中以页为单位存储日志的状态的图。在图 20 中,用了简单起见,在图 18 所示的部件当中,仅示出了第二指针 230、快照 210 和日志 220。日志 220 包括从顶页到第 n 页以一次写入的方式顺序写入日志存储块中的日志 51-1 至 51-n。

[0135] 此外,在存储日志 51-n 之后,虽然产生待机信号,管理信息存储单元 154 改变为待机状态而不再次取得快照 (发生待机)。当解除待机时,存储器系统 10 从待机状态起动。管理信息恢复单元 155 从管理信息存储区 126 的快照存储块中获取快照 210,从管理信息存储区 126 的日志存储块中获取日志 220,并且在 DRAM 11 上恢复管理信息 (非易失性表),将日志反映在快照 210 上。

[0136] 在图 19B 中,快照 210 和日志 51-1 至 51-n 的存储以及待机信号的产生与图 19A 中所示的相同。然而,在产生待机信号之后,管理信息存储单元 154 再次取得快照 55。当存储快照 55 时,更新第二指针 230。针对新得到的快照 55,第二指针 230 指示快照 55 的顶地址,且指示日志存储块的顶地址。当管理信息存储单元 154 再次取得快照 55 时,管理信息存储单元 154 立即改变为待机状态 (发生待机)。因此,针对快照 55,在日志存储块中不存储日志。当解除待机时,存储器系统 10 从待机状态起动。管理信息恢复单元 155 从管理信息存储区 126 的快照存储块中获取快照 55,并且在 DRAM 11 上基于该快照 55 而恢复管理信息 (非易失性表)。

[0137] 在第二实施例中,管理信息存储单元 154 根据例如存储在管理信息存储区 126 中的日志 220 的日志长度 (大小),执行切换。当日志长度 (大小) 等于或大于预定大小时,管理信息存储单元 154 再次取得快照 (图 19B)。当日志长度 (大小) 小于预定大小时,管理信息存储单元 154 不再次取得快照 (图 19A)。在图 19A、图 19B 和图 20 中,日志 220 的日志长度 (大小) 为日志 51-1 至 51-n 的大小的总和,且是 n 页的大小。因此,通过比较 n 与切换参考页的数目 (nth),管理信息存储单元 154 可以执行切换以再次取得快照及不再次取得快照。

[0138] 例如,通过下面解释的方法,可以确定切换参考页的数目 (nth)。在图 19A 中,由于在产生待机信号之后不再次取得快照,改变为待机状态的改变时间短。另一方面,在解除待机之后的管理信息恢复期间,有必要在除了快照 210 之外还读出日志 51-1 至 51-n。当 n 较大时,恢复需要较长时间。相反地,当 n 充分小时,基于快照 210 和日志 51-1 至 51-n 而恢复管理信息所需的时间与基于快照 55 (图 19B) 而恢复管理信息所需的时间之间的差异很小。因此,当 n 较小时,选择图 19A 所示的情况是有利的。

[0139] 通常,存储器系统 10 的启动时间取决于系统的规格。因此,当因为 n 很大而使恢复费时且启动时间超过系统的规格时,不能选择图 19A 所示的情况。换句话说,切换参考页的数目 nth 是这样的值,当 n 小于该值时,图 19A 所示的情况下的启动时间满足系统的规格。

[0140] 在图 19B 中,在产生待机信号之后再次取得快照 55。因此,由于快照 55 的写入时间,除了改变为待机状态的改变时间很长的事实之外,当 n 很小时写入效率降低。因此,可

以说,当 n 较大时,选择图 19B 所示的情况是有利的。因此,将图 19A 所示的情况也考虑进去,当 n 等于或大于切换参考页的数目 n_{th} 时,优选选择图 19B 所示的情况。

[0141] 图 21 是用于解释在待机、睡眠或复位期间管理信息存储单元 154 的操作的流程图。

[0142] 管理信息存储单元 154 判定存在或不存在待机、睡眠或复位信号中的任何一个信号(步骤 S21)。当不存在待机、睡眠或复位信号的输入时(步骤 S21 处为否),管理信息存储单元 154 执行其他处理(步骤 S22),且返回至步骤 S21。当在步骤 S21 处判定输入了待机、睡眠或复位信号中的任何一个信号时(步骤 S21 处为是),管理信息存储单元 154 判定日志长度是否等于或大于预定大小(步骤 S23)。当判定日志长度等于或大于预定大小时(步骤 S23 为是),管理信息存储单元 154 取得新快照(步骤 S24),且结束该处理。当判定日志长度小于预定大小时(步骤 S23 为否),管理信息存储单元 154 结束该处理而不取得新快照。此后,存储器系统 10 改变为与待机、睡眠或复位信号对应的状态。

[0143] 根据第二实施例,当接收到待机、睡眠或复位信号时,管理信息存储单元 154 判定日志长度是否等于或大于预定大小,且判定是再次取得快照且改变为指定状态还是改变为指定状态而不再次取得快照。因此,由于不必在每次接收到待机、睡眠或复位信号时都再次取得快照,因此可以减少 NAND 存储器 12 中的写入次数,且抑制 NAND 存储器 12 的耐用寿命的缩短。还存在这样的效果:可以缩短通过管理信息恢复单元 155 恢复管理信息的时间。

[0144] 在上文的解释中,DRAM 11 中的数据管理单位为页大小单位,NAND 存储器 12 中的数据写入和读出单位为页大小单位,而擦除单位和管理单位为块大小单位。然而,这并不意味着将数据管理单位、数据写入和读出单位以及擦除单位和管理单位限制为这些大小单位。可以将任意单位用作数据管理单位、数据写入和读出单位以及擦除单位和管理单位。

[0145] 电荷累积层不限于浮动栅型,并且可以是包括诸如 MONOS(金属-氧化物-氮化物-氧化物-半导体)结构的氮化硅膜和其它系统的电荷俘获型。

[0146] 如上文所解释的,根据本发明,存在这样的效果:可以消除在从电源的异常隔离复位之后日志被中断的可能性,且可以改善管理信息的可靠性。

[0147] 根据本发明,当接收到待机、睡眠或复位信号时,可以改变为指定状态而不再次取得快照,且之后返回至改变之前的状态。因此,存在这样的效果,即,不必在每次接收到待机、睡眠或复位信号时都取得快照,且可以减少在其中可存储多值数据的存储器基元中写入的次数,且抑制存储器基元的耐用寿命的缩短。

[0148] 本领域技术人员将容易想到其他优点和修改。因此,本发明在其更宽的方面不限于在此所示和所述的具体细节和示例性实施例。因此,可在不偏离由所附权利要求及其等价物所限定的总发明构思的精神或范围的情况下进行各种修改。

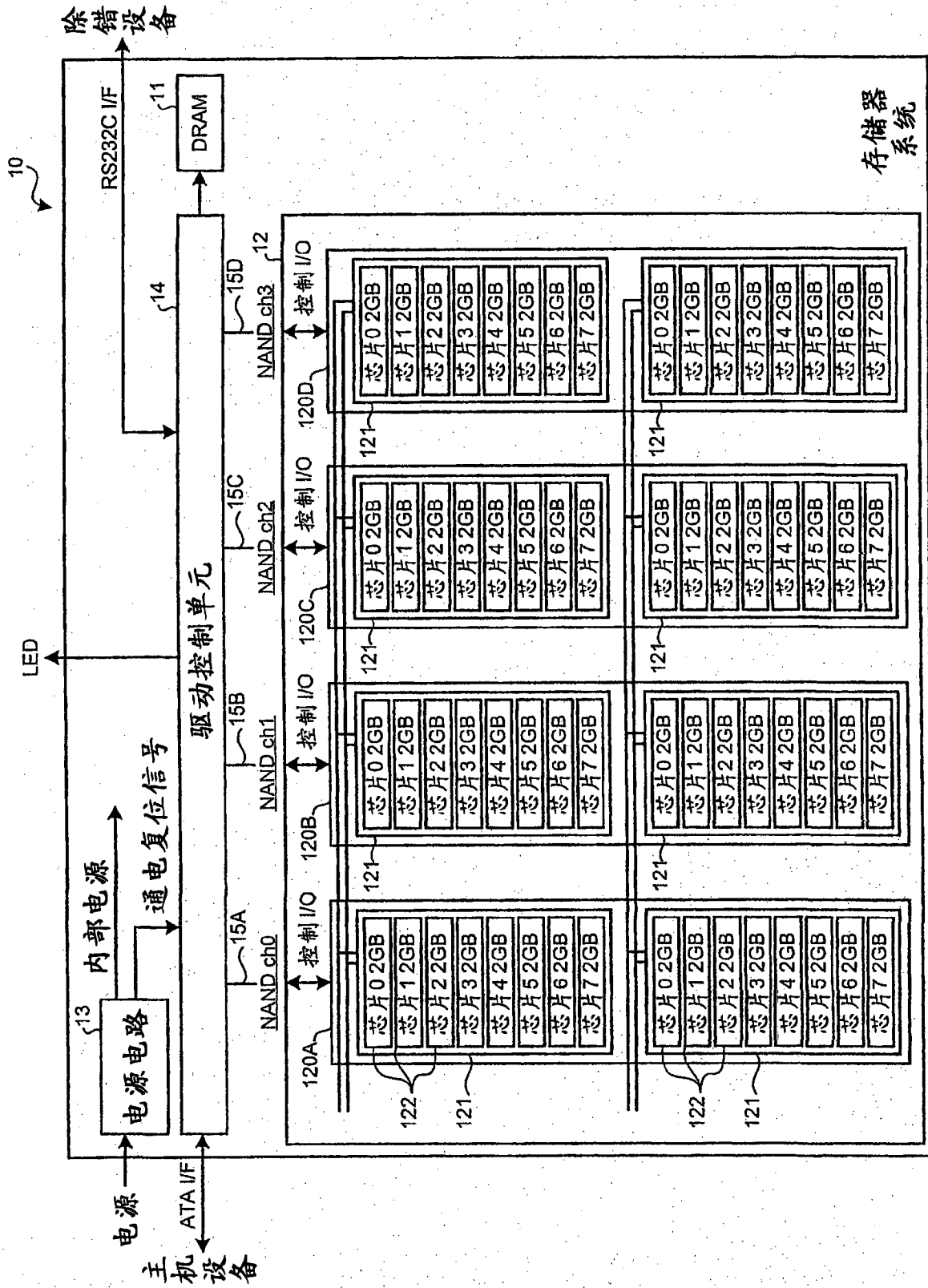


图 1

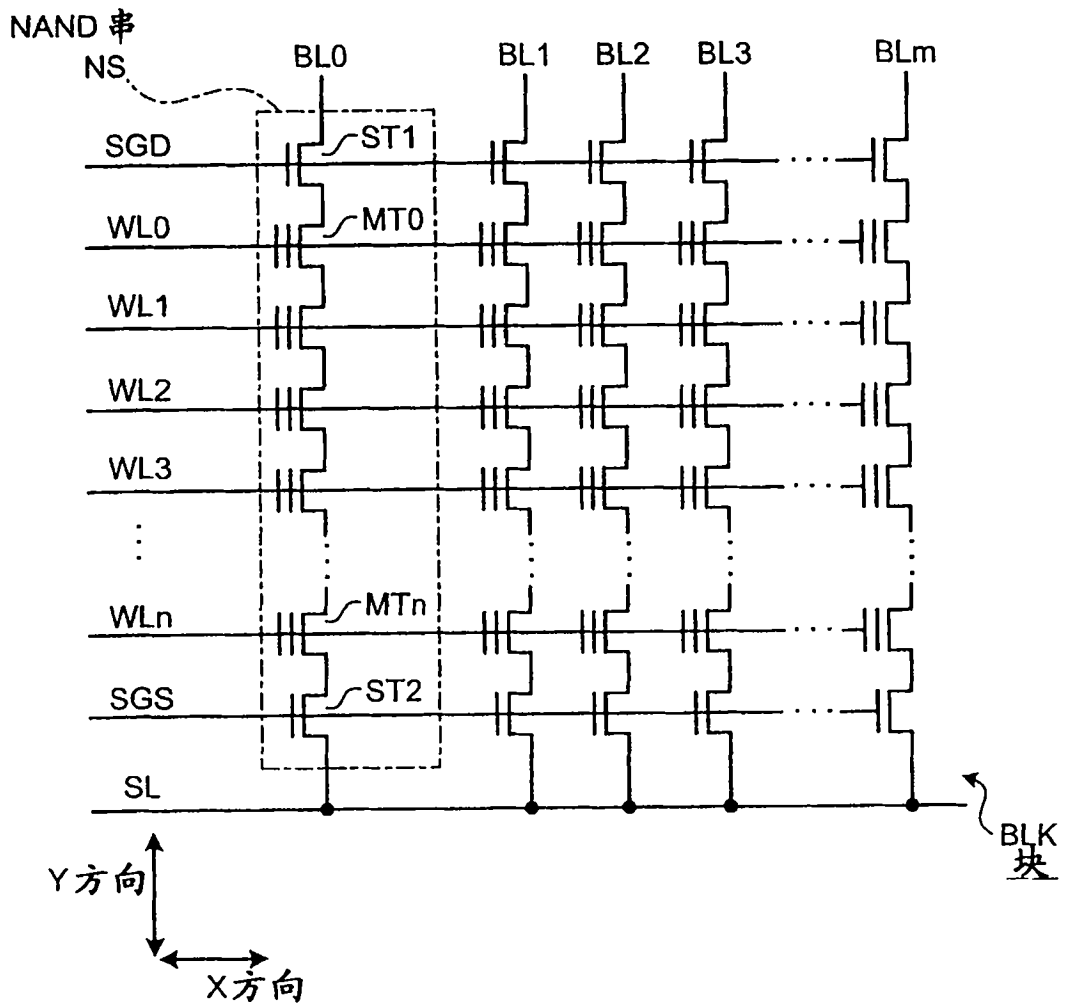


图 2

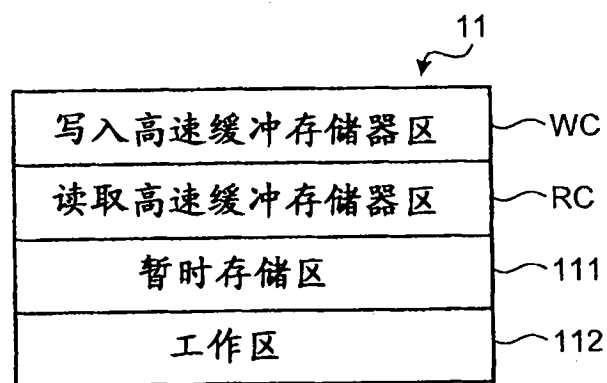


图 3A

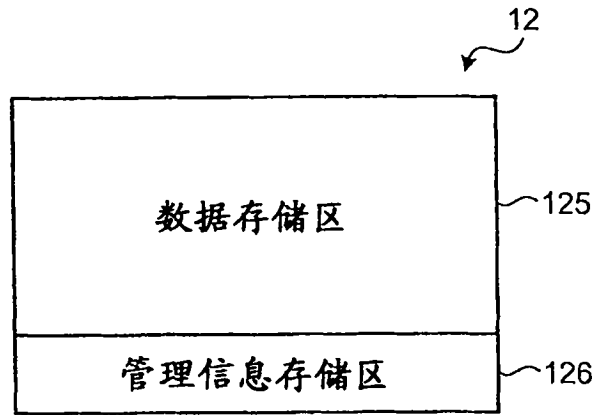


图 3B

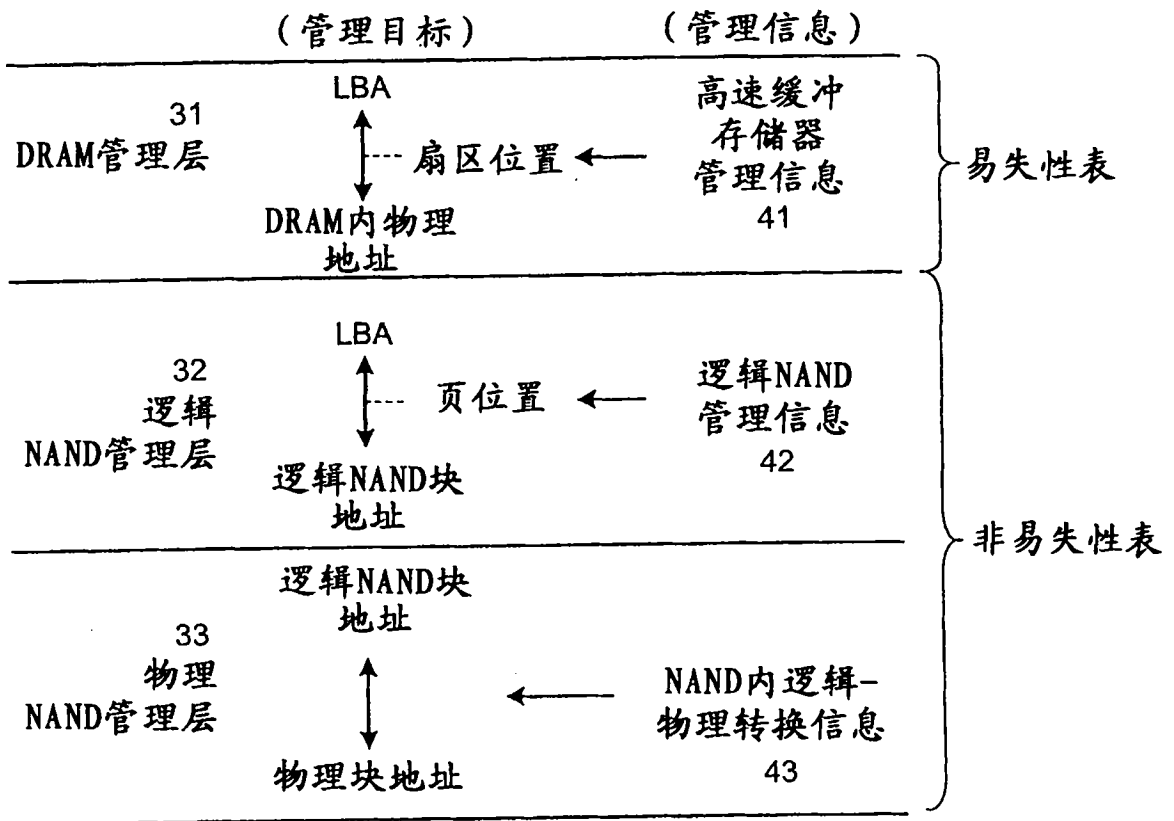


图 4

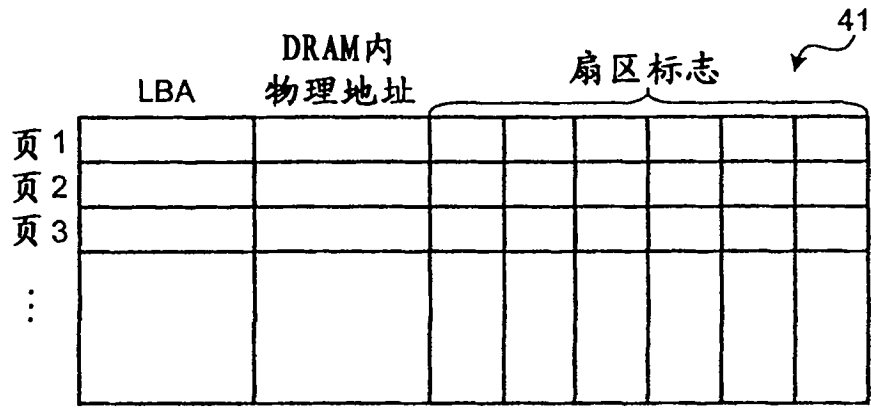


图 5

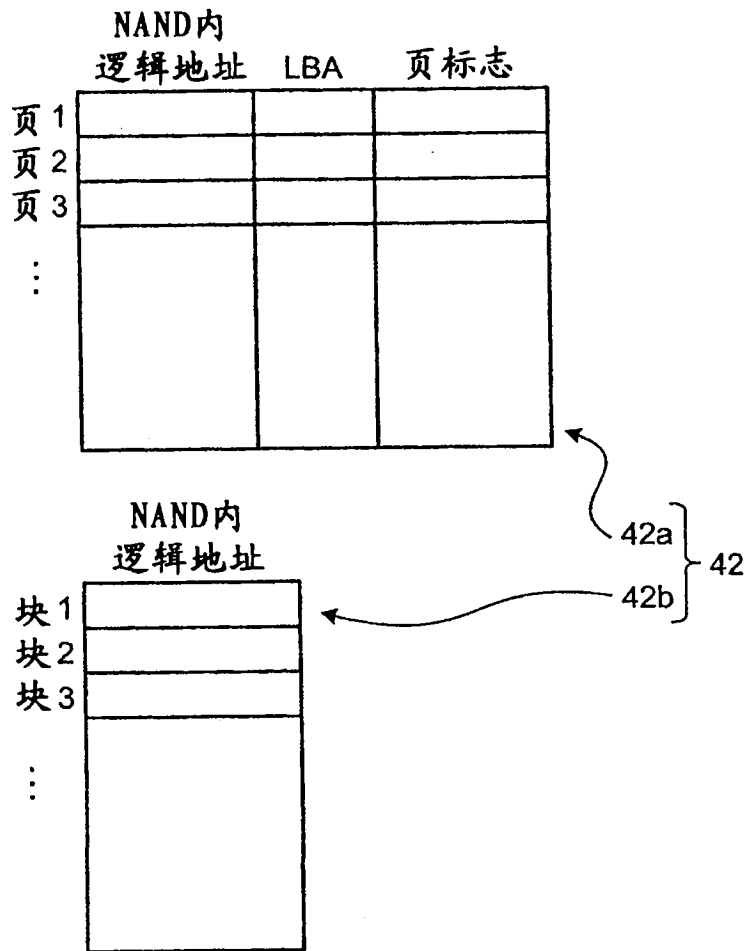


图 6

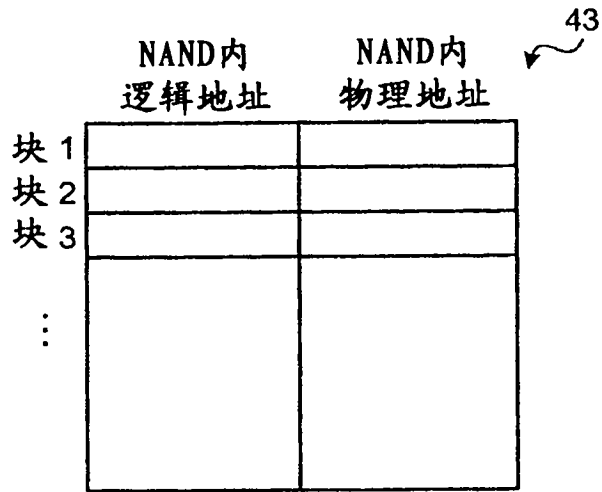


图 7

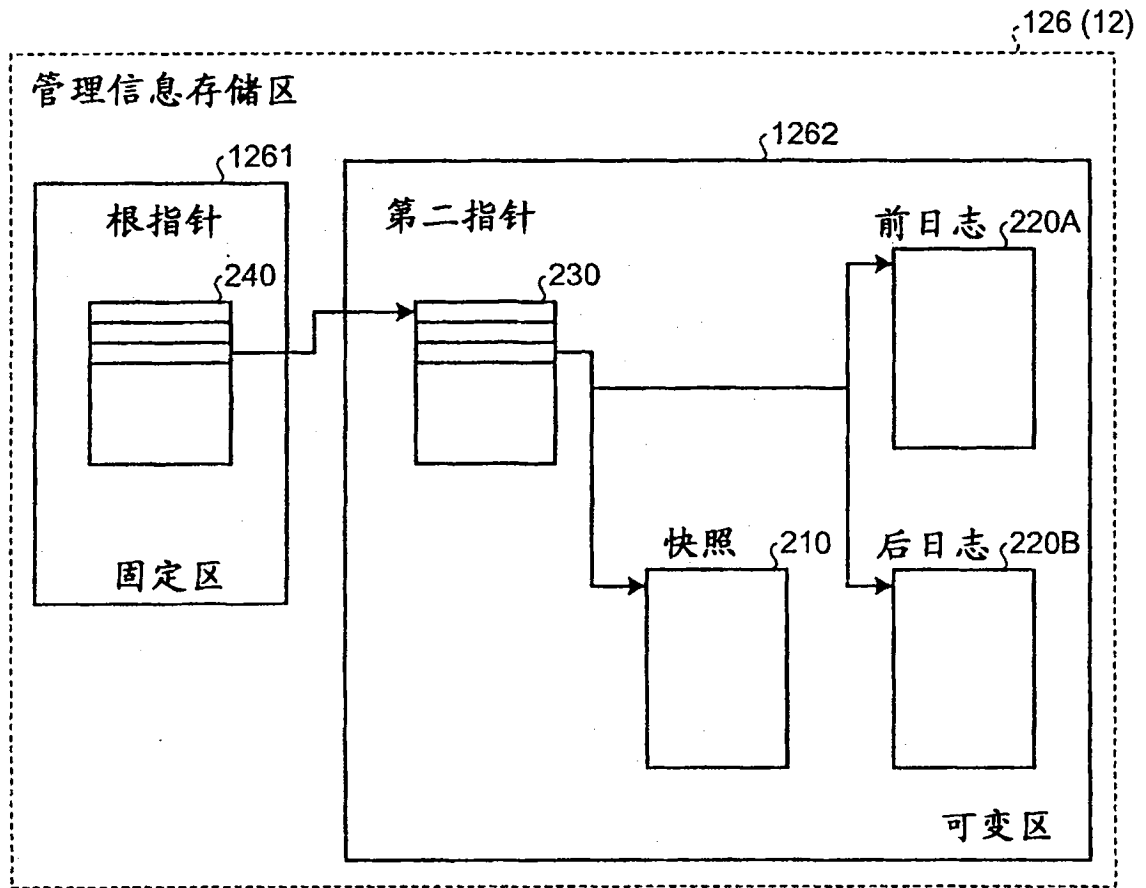


图 8

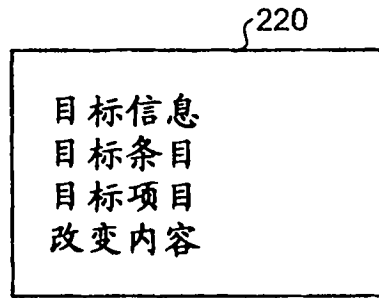


图 9

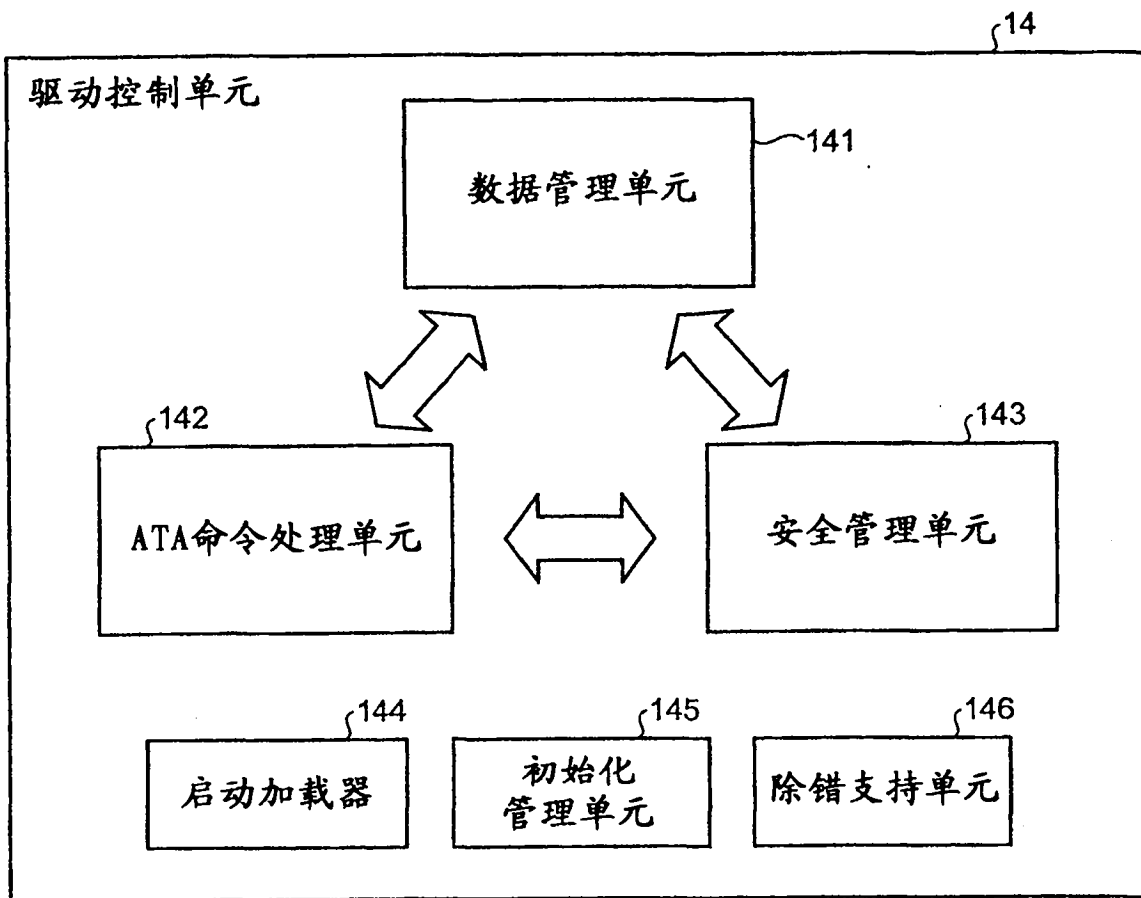


图 10

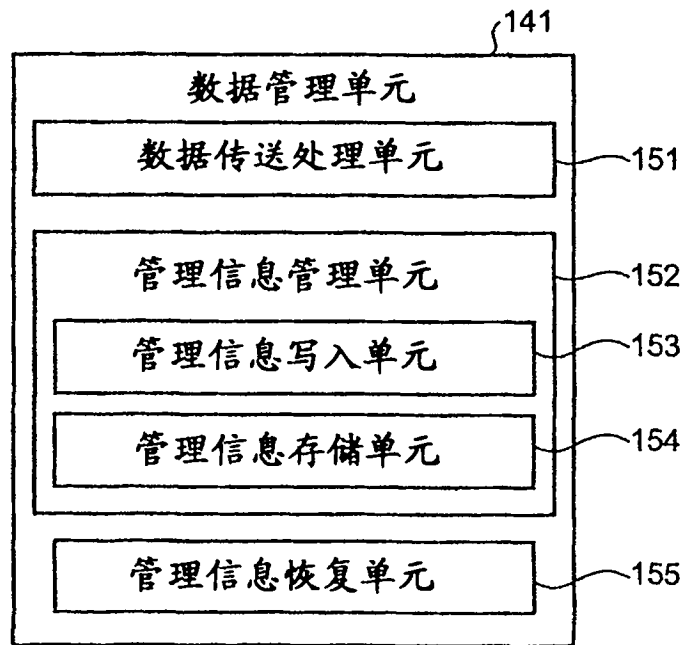


图 11

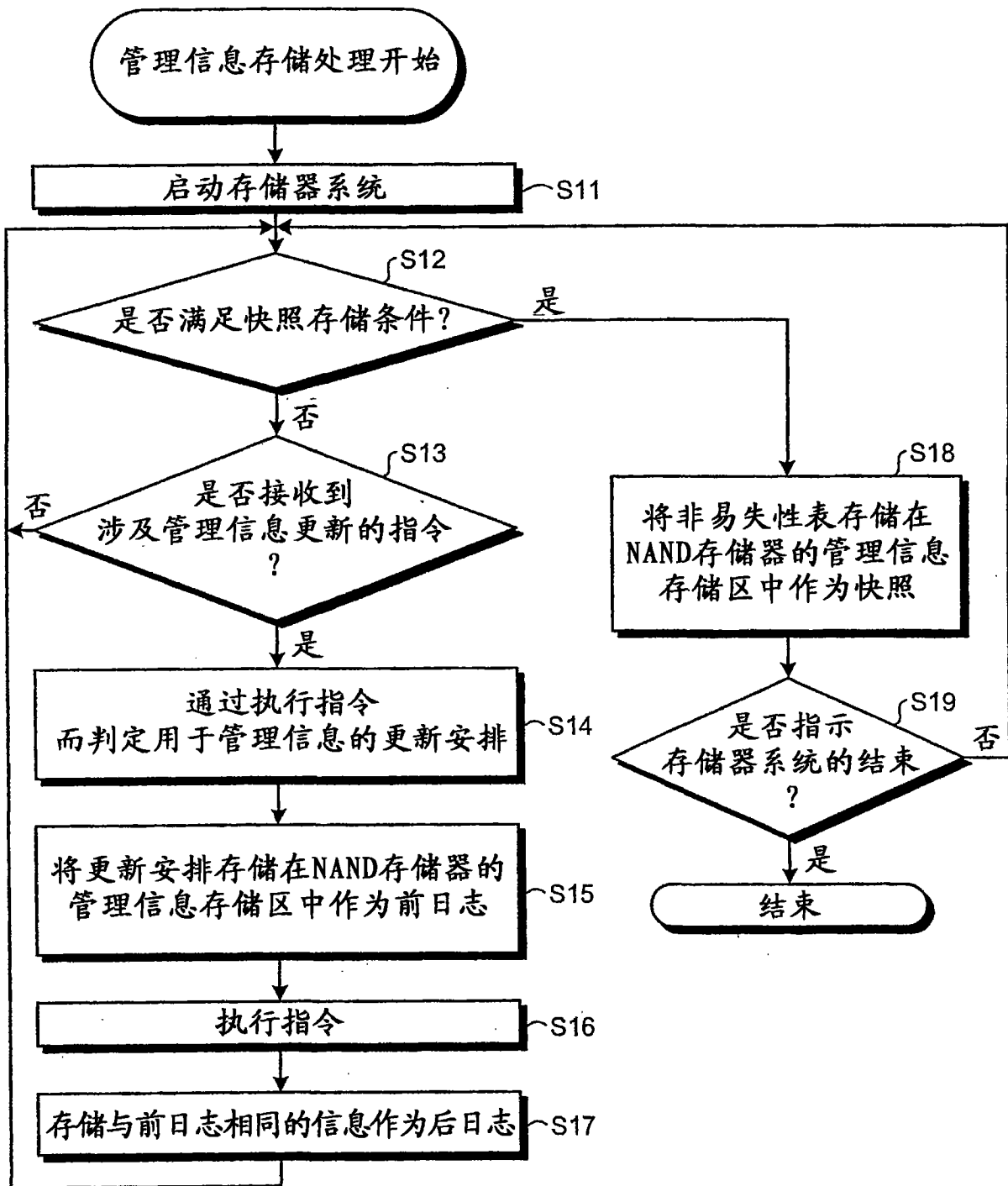


图 12

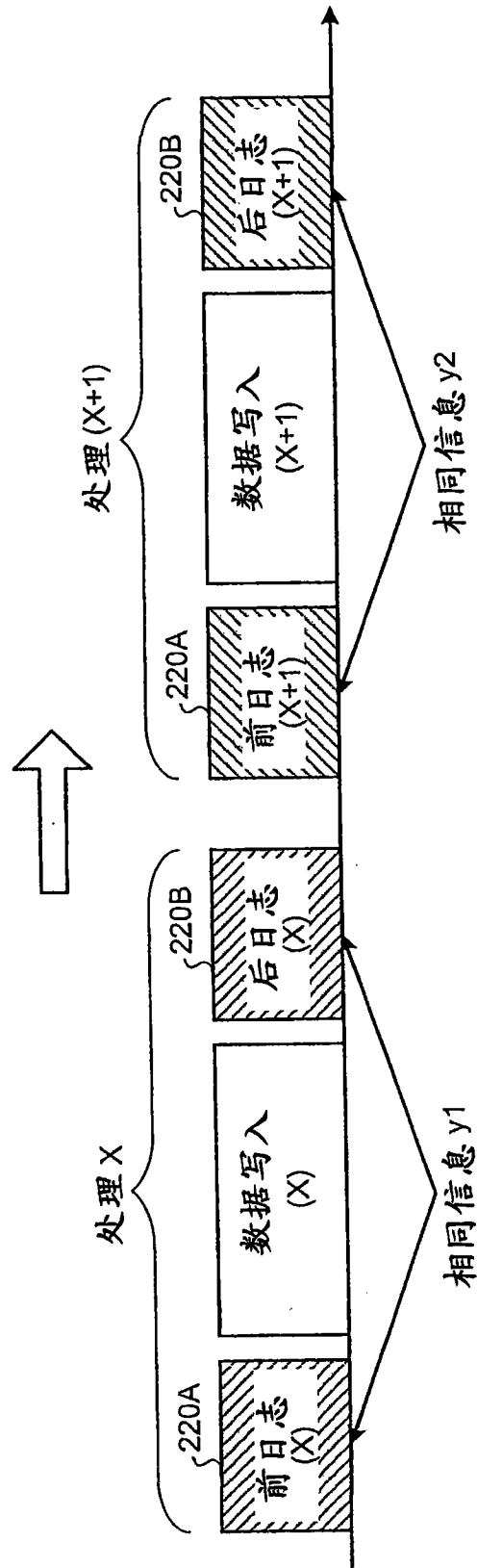


图 13

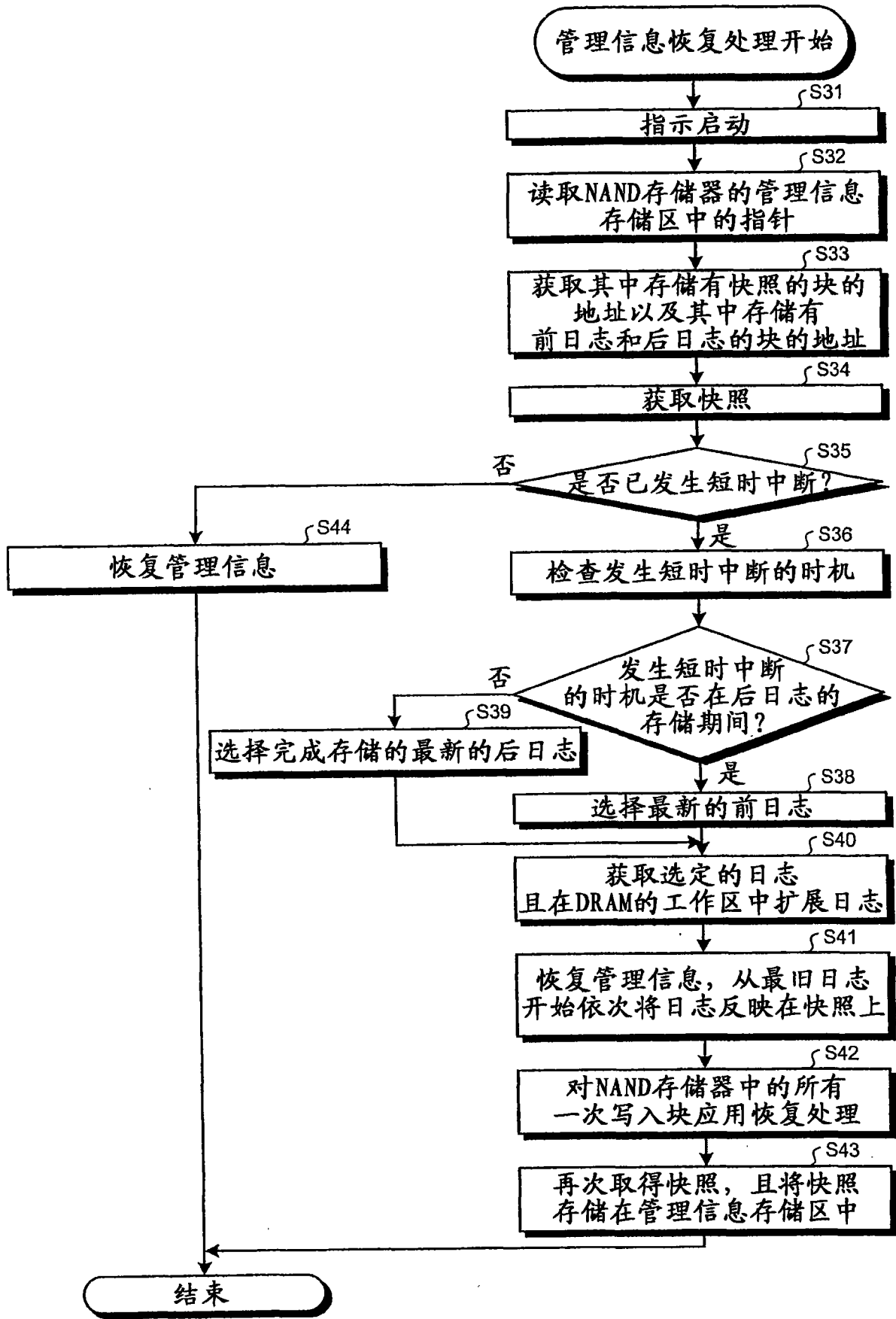


图 14

在较低位页写入之后和在较高位页写入之前

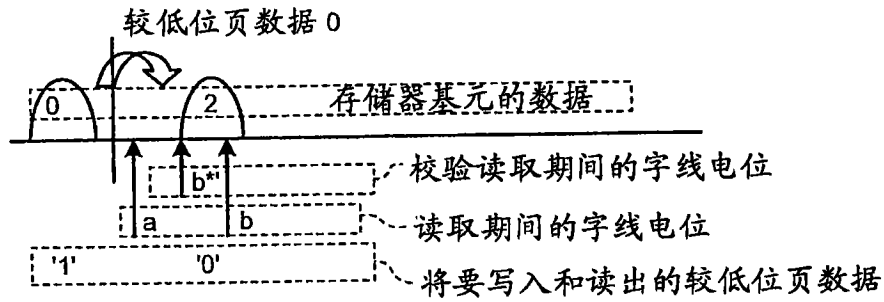


图 15A

在较高位页写入之前和在邻近基元写入之后

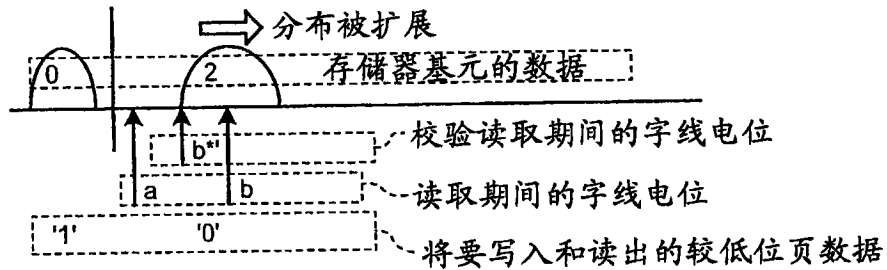


图 15B

在较高位页写入之后

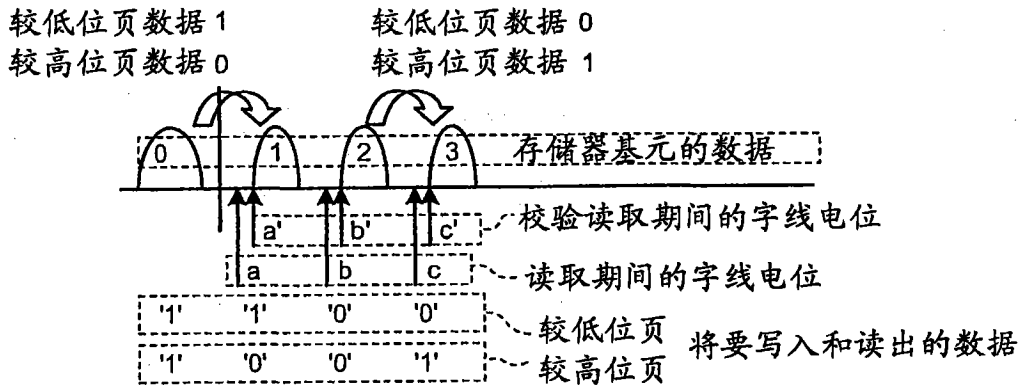


图 15C

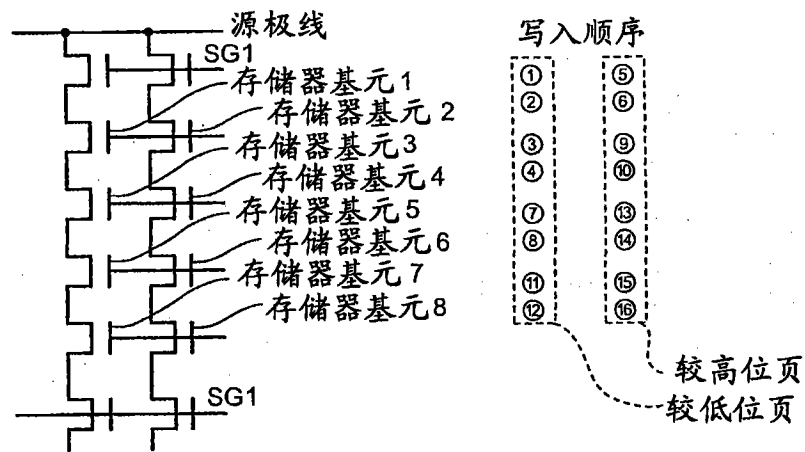


图 15D

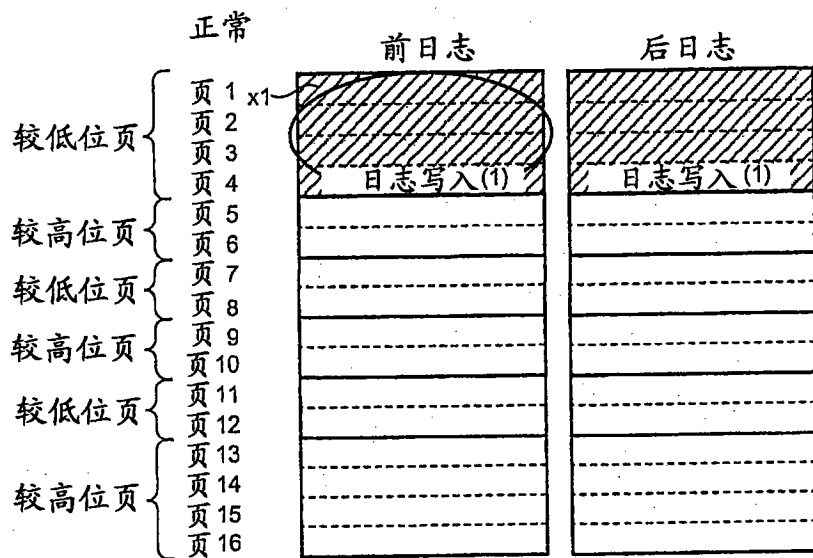


图 16A

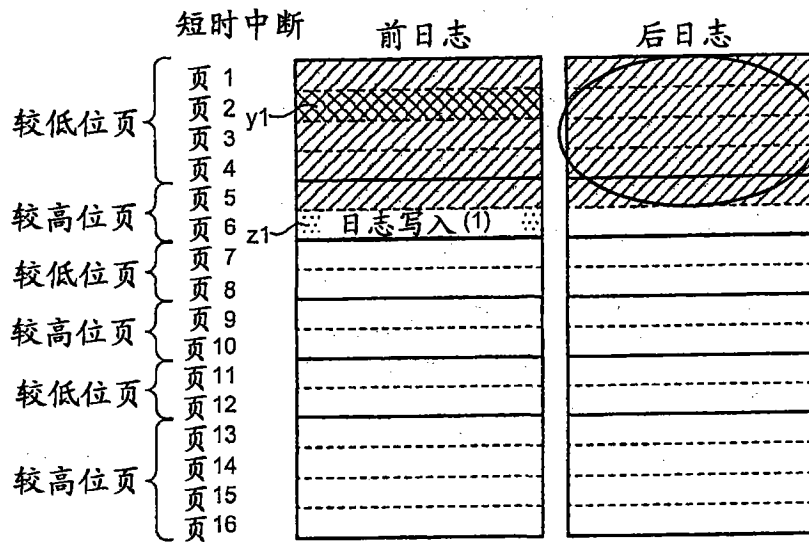


图 16B

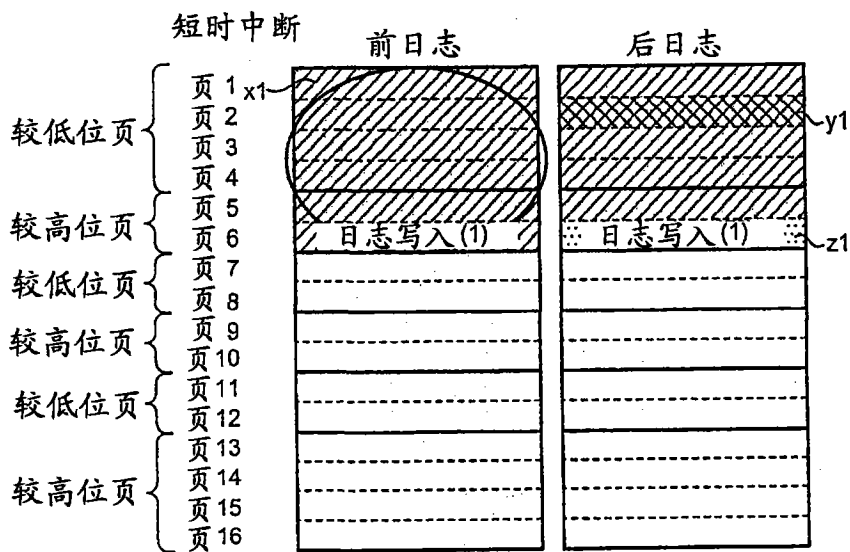


图 16C

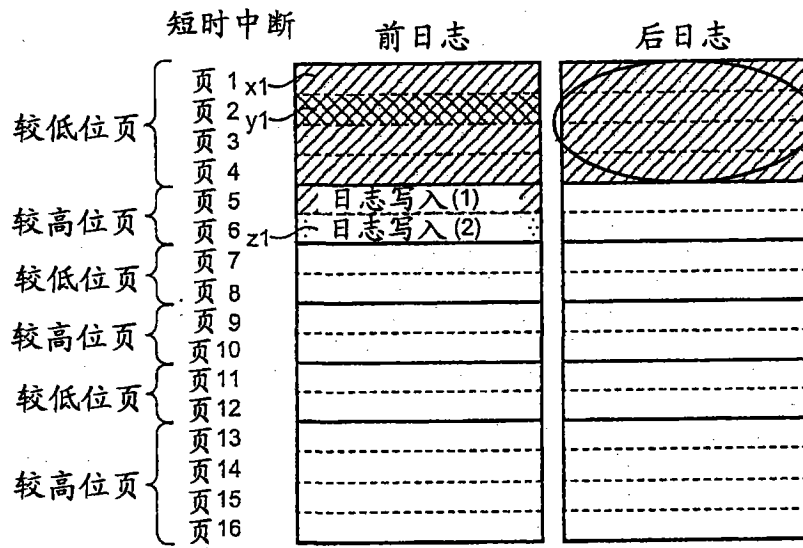


图 16D

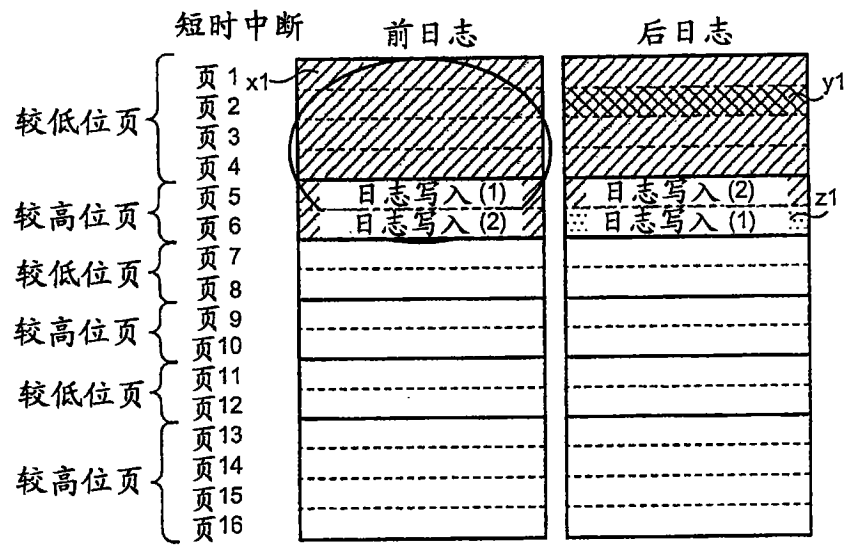


图 17E

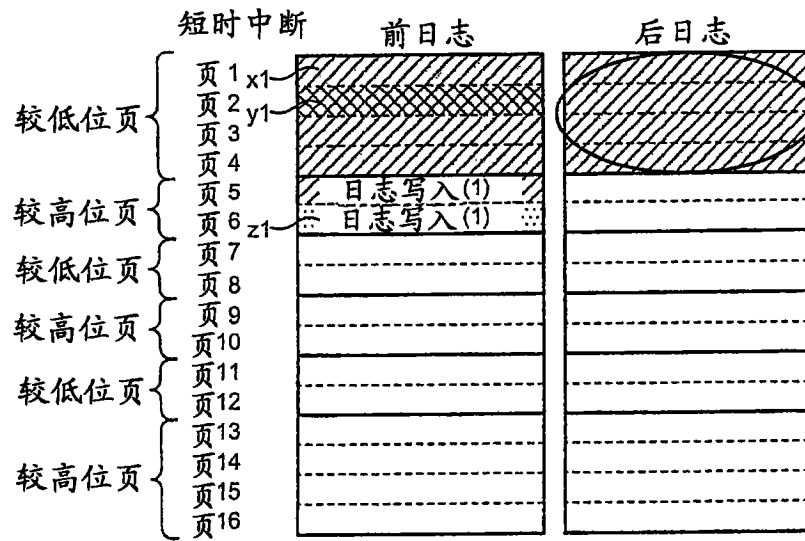


图 17F

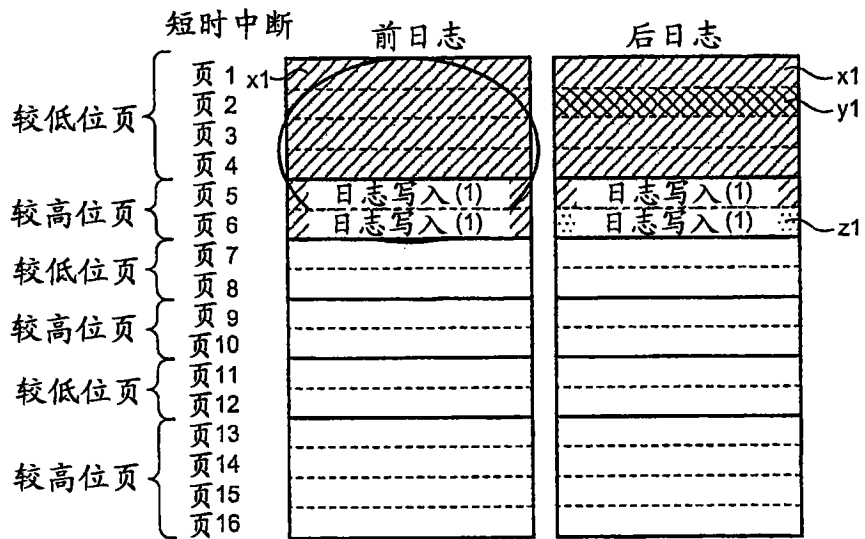


图 17G

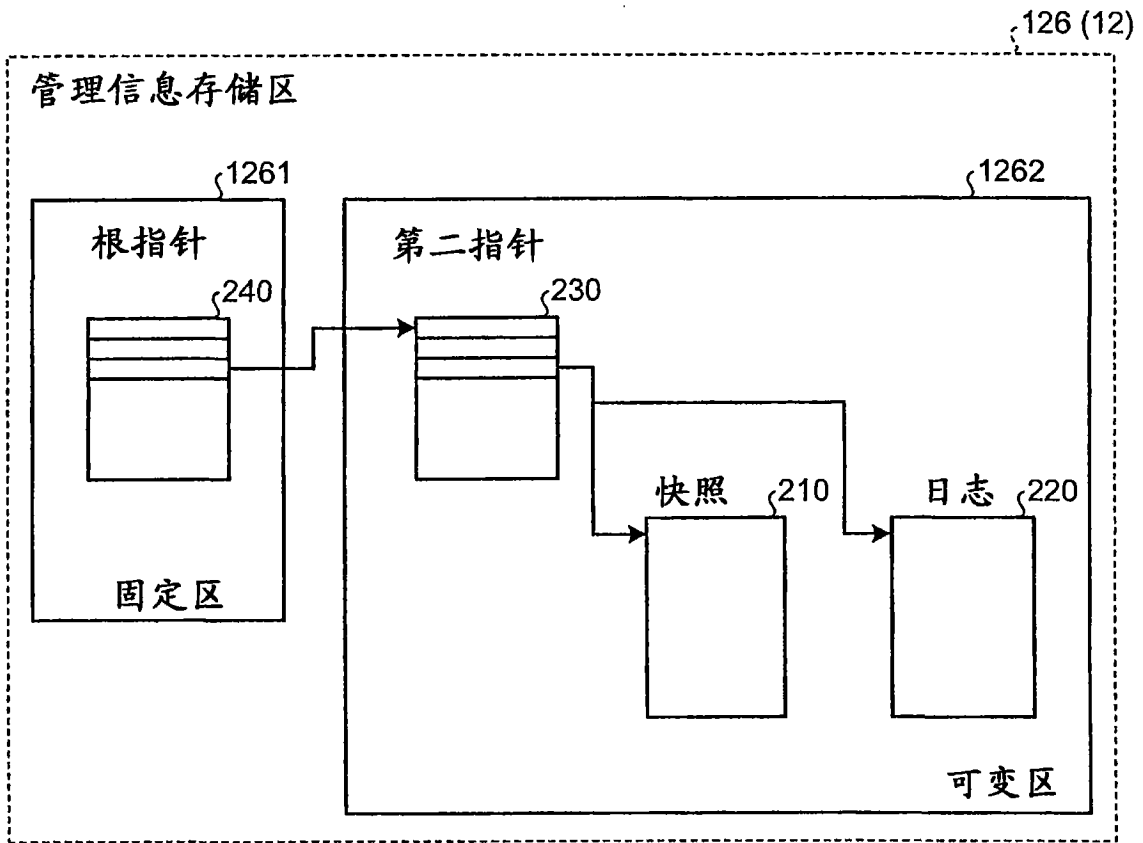


图 18

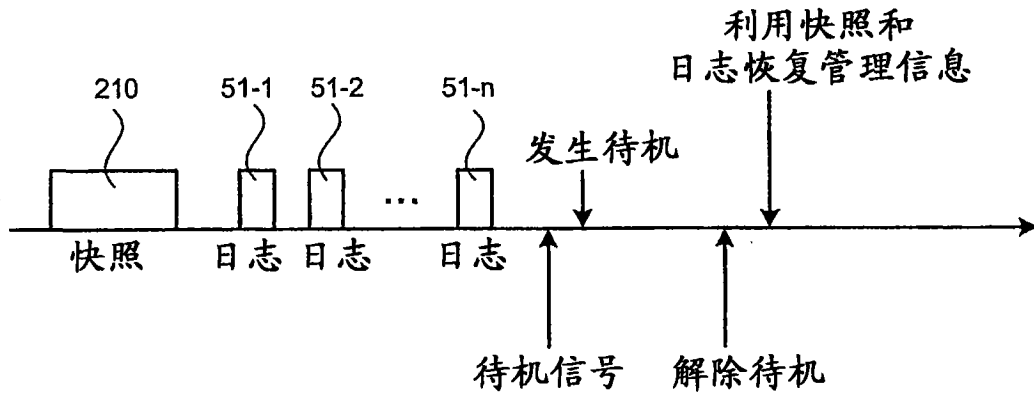


图 19A

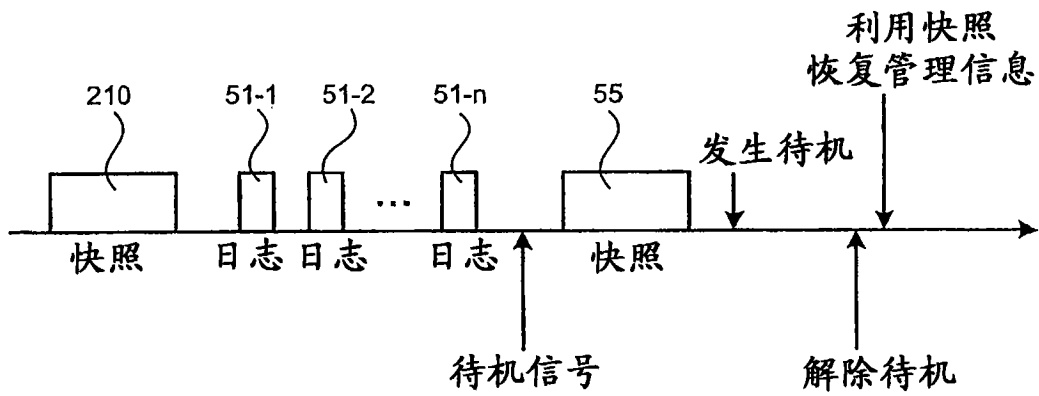


图 19B

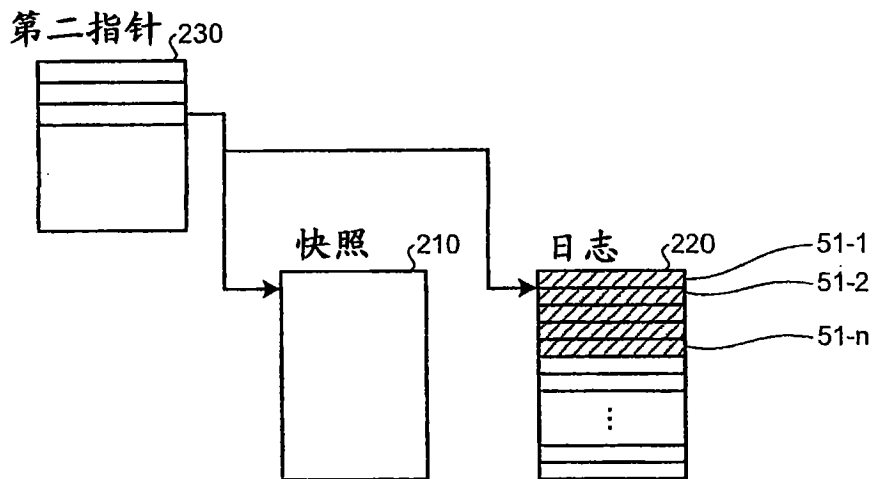


图 20

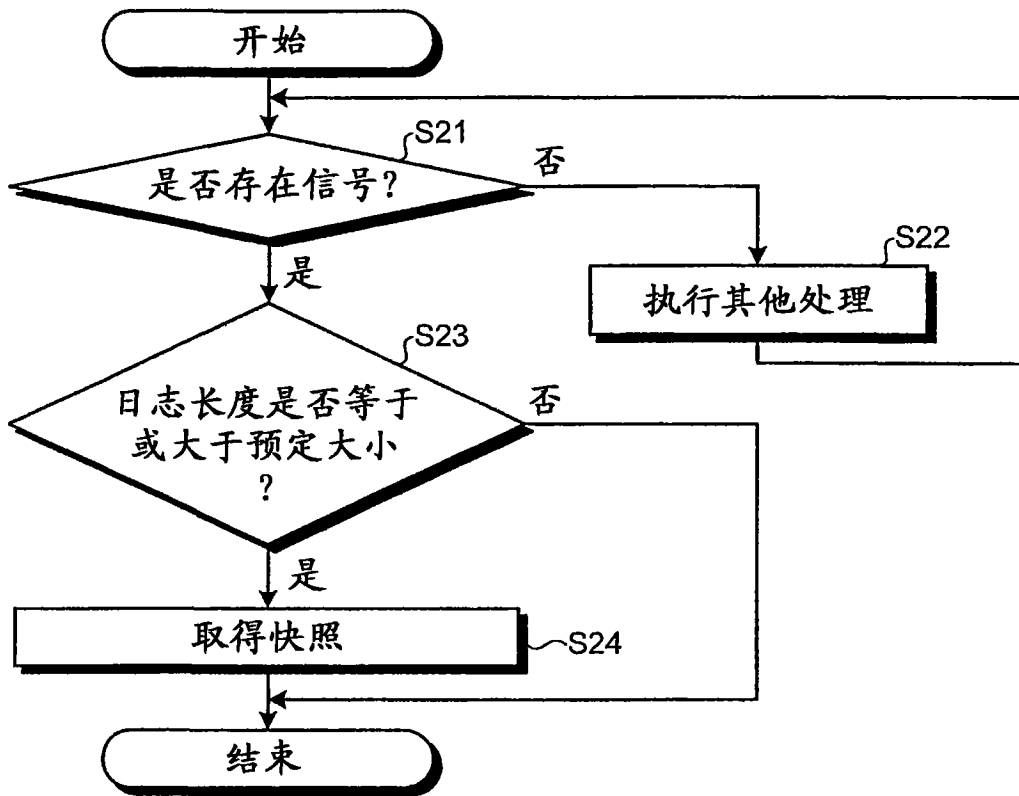


图 21