

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-66645  
(P2010-66645A)

(43) 公開日 平成22年3月25日(2010.3.25)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G02F 1/1343 (2006.01)</b>	G02F 1/1343	2H092
<b>G02F 1/1368 (2006.01)</b>	G02F 1/1368	

審査請求 未請求 請求項の数 8 O L (全 20 頁)

(21) 出願番号 特願2008-234383 (P2008-234383)  
(22) 出願日 平成20年9月12日 (2008. 9. 12)

(71) 出願人 000002369  
セイコーエプソン株式会社  
東京都新宿区西新宿2丁目4番1号  
(74) 代理人 100095728  
弁理士 上柳 雅誉  
(74) 代理人 100107261  
弁理士 須澤 修  
(74) 代理人 100127661  
弁理士 宮坂 一彦  
(72) 発明者 渡辺 義弘  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内  
(72) 発明者 田中 美樹  
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

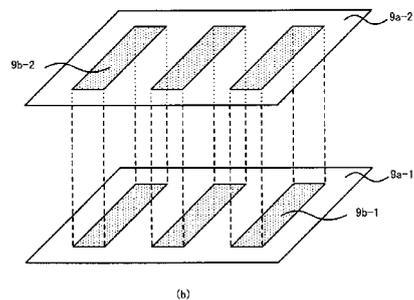
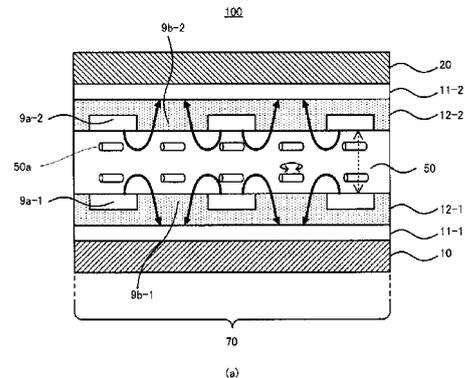
(54) 【発明の名称】 液晶装置及び電子機器

(57) 【要約】

【課題】横電界駆動方式を採用し且つ負の誘電率異方性を有する液晶分子を用いる液晶装置において、駆動電圧を過度に増加させることなく応答速度を向上させる。

【解決手段】液晶装置(100)は、第1基板(10)と、第2基板(20)と、第1基板に形成される第1電極(9a-1)及び第2電極(11-1)と、第2基板に形成される第3電極(9a-2)及び第4電極(11-2)と、第1基板及び第2基板との間に挟持されると共に、第1電極及び第2電極間及び第3電極及び第4電極間の夫々に生ずる電界によって駆動される液晶分子(50a)を含む液晶層(50)とを備え、液晶分子は、負の誘電率異方性を有する。

【選択図】図4



## 【特許請求の範囲】

## 【請求項 1】

第 1 基板と、  
前記第 1 基板に対向するように配置される第 2 基板と、  
前記第 1 基板の前記第 2 基板側に形成される第 1 電極及び第 2 電極と、  
前記第 2 基板の前記第 1 基板側に形成される第 3 電極及び第 4 電極と、  
前記第 1 基板及び前記第 2 基板との間に挟持されると共に、前記第 1 電極と前記第 2 電極との間及び前記第 3 電極と前記第 4 電極との間の夫々に生ずる電界によって駆動される液晶分子を含む液晶層と

を備え、

前記液晶分子は、負の誘電率異方性を有することを特徴とする液晶装置。

10

## 【請求項 2】

前記液晶装置は、複数の走査線と複数のデータ線との交点に設けられる複数の画素部を備え、

前記複数の画素部のうちの一の画素部における前記第 1 電極と前記第 2 電極との間に生ずる電界の方向と、前記一の画素部における前記第 3 電極と前記第 4 電極との間に生ずる電界の方向とが略同一であることを特徴とする請求項 1 に記載の液晶装置。

## 【請求項 3】

前記液晶装置は、複数の走査線と複数のデータ線との交点に設けられる複数の画素部を備え、

前記複数の画素部のうちの一の画素部における前記第 1 電極と前記第 2 電極との間に印加される電圧の絶対値と、前記一の画素部における前記第 3 電極と前記第 4 電極との間に印加される電圧の絶対値とが略同一であることを特徴とする請求項 1 又は 2 に記載の液晶装置。

20

## 【請求項 4】

前記第 1 電極は、前記第 2 電極との間に第 1 絶縁層を挟持し、

前記第 3 電極は、前記第 4 電極との間に第 2 絶縁膜を挟持し、

前記第 1 電極及び前記第 2 電極のうちの前記液晶層側に配置される電極並びに前記第 3 電極及び前記第 4 電極のうちの前記液晶層側に配置される電極の夫々は、所定方向に伸張するスリットを備えており、

30

前記第 1 電極及び前記第 2 電極のうちの前記液晶層側に配置される電極が備える前記スリットと、前記第 3 電極及び前記第 4 電極のうちの前記液晶層側に配置される電極が備える前記スリットとは、前記第 1 基板又は前記第 2 基板の法線方向から見て略同一の位置に配置されていることを特徴とする請求項 1 から 3 のいずれか一項に記載の液晶装置。

## 【請求項 5】

前記第 1 電極は、前記第 2 電極との間に第 1 絶縁層を挟持し、

前記第 3 電極は、前記第 4 電極との間に第 2 絶縁膜を挟持し、

前記第 1 電極及び前記第 2 電極のうちの前記液晶層側に配置される電極並びに前記第 3 電極及び前記第 4 電極のうちの前記液晶層側に配置される電極の夫々は、所定方向に伸張するスリットを備えており、

40

前記第 1 電極及び前記第 2 電極のうちの前記液晶層側に配置される電極が備える前記スリットと、前記第 3 電極及び前記第 4 電極のうちの前記液晶層側に配置される電極が備える前記スリットとは、前記第 1 基板又は前記第 2 基板の法線方向から見て交互に配置されていることを特徴とする請求項 1 から 3 のいずれか一項に記載の液晶装置。

## 【請求項 6】

前記第 1 電極は、前記第 2 電極よりも前記液晶層に近い側に配置されており、

前記第 3 電極は、前記第 4 電極よりも前記液晶層に近い側に配置されており、

前記第 1 電極及び前記第 3 電極の夫々は、画素電極であり、

前記第 2 電極及び前記第 4 電極の夫々は、共通電極であることを特徴とする請求項 1 から 5 のいずれか一項に記載の液晶装置。

50

## 【請求項 7】

前記第 1 電極は、前記第 2 電極よりも前記液晶層に近い側に配置されており、  
 前記第 4 電極は、前記第 3 電極よりも前記液晶層に近い側に配置されており、  
 前記第 1 電極及び前記第 3 電極の夫々は、画素電極であり、  
 前記第 2 電極及び前記第 4 電極の夫々は、共通電極であることを特徴とする請求項 1 から 5 のいずれか一項に記載の液晶装置。

## 【請求項 8】

請求項 1 から 7 のいずれか一項に記載の液晶装置を備えることを特徴とする電子機器。

## 【発明の詳細な説明】

## 【技術分野】

10

## 【0001】

本発明は、例えば液晶装置及びこのような液晶装置を備える電子機器の技術分野に関する。

## 【背景技術】

## 【0002】

一对の基板間に電気光学物質として液晶を挟持してなる液晶装置がある。液晶装置では、例えば一对の基板間において液晶分子を所定の配向状態としておき、例えば画像表示領域に形成された画素部毎に、液晶分子に所定の電圧を印加することにより、液晶分子の配向や秩序を変化させて、光を変調することにより階調表示を行う。液晶装置として、TFT アレイ基板側に画素電極及び共通電極の夫々を設け且つ液晶分子に印加する電界の方向を基板にほぼ平行な方向とする、IPS (In Plane Switching) 方式或いは FFS (Fringe Field Switching) 方式等の横電界駆動方式を採用した液晶装置が知られている (例えば、特許文献 1 等参照)。横電界駆動方式は、相対向する一对の基板の夫々に形成された画素電極及び対向電極間に介在する液晶分子に縦電界を印加する、TN (Twisted Nematic) 駆動方式等の縦電界駆動方式に比べて視角特性に優れていることから注目されている。

20

## 【0003】

横電界駆動方式を採用する液晶装置では、対向基板側に電極が形成されていないため、電荷が対向基板側に蓄積されやすい。その結果、蓄積された電荷に起因する電界 (特に、基板に垂直な方向の縦電界) が液晶分子に印加されてしまいかねない。つまり、本来基板にほぼ平行な方向の横電界が生じるべきであるが、基板に垂直な方向の縦電界が生じてしまうことがある。この場合、本来基板にほぼ平行な方向に駆動されるべき (言い換えれば、基板にほぼ水平な面内で回転するべき) 液晶分子が、基板に垂直な方向に駆動してしまう (言い換えれば、基板に垂直な方向に立ち上がってしまう)。このため、本来意図している態様での液晶の配向制御を行なうことができず、その結果、液晶装置の表示品位の低下を招いてしまう。また、IPS 方式を採用した液晶装置では、例えば電極直上に、横電界が発生しない領域が発生してしまいかねない。これもまた、液晶装置の表示品位の低下を招いてしまう。

30

## 【0004】

このような技術的な問題を解決するために、例えば特許文献 1 に開示されているように、負の誘電率異方性を有する液晶分子 (つまり、 $\epsilon < 0$  となる液晶分子) を用いる液晶装置が知られている。負の誘電率異方性を有する液晶分子は、印加される電界の方向と垂直な方向に回転するため、仮に縦電界が液晶分子に印加されてしまったとしても、液晶分子は、基板にほぼ水平な面内で回転するように駆動される。

40

## 【0005】

【特許文献 1】特開 2003 - 322869 号公報

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0006】

ここで、正の誘電率異方性を有する液晶分子 (つまり、 $\epsilon > 0$  となる液晶分子)

50

としては、誘電率異方性  $\epsilon_{\parallel}$  の絶対値（つまり、 $|\epsilon_{\parallel}|$ ）が相対的に大きく且つ回転粘性係数  $\eta$  が相対的に小さい液晶分子が一般的に用いられている。その一方で、負の誘電率異方性  $\epsilon_{\perp}$  を有する液晶分子では、正の誘電率異方性  $\epsilon_{\parallel}$  を有する液晶分子と比較して、誘電率異方性  $\epsilon_{\perp}$  の絶対値が相対的に小さく且つ回転粘性係数  $\eta$  が相対的に大きい液晶分子が用いられているのが現状である。このため、負の誘電率異方性  $\epsilon_{\perp}$  を有する液晶分子を用いる液晶装置では、正の誘電率異方性  $\epsilon_{\parallel}$  を有する液晶分子を用いる液晶装置と比較して、回転粘性係数  $\eta$  が大きい分だけ、応答速度が遅くなってしまうという技術的な問題点が新たに生ずる。この技術的な問題点を解決するために、液晶分子の回転粘性係数  $\eta$  を小さくすることが一つの解決策として考えられる。ここで、液晶分子の回転粘性係数  $\eta$  を小さくするためには、液晶分子の誘電率異方性  $\epsilon_{\perp}$  の絶対値を小さくする必要がある。しかしながら、単に液晶分子の回転粘性係数  $\eta$  を小さくするために液晶分子の誘電率異方性  $\epsilon_{\perp}$  の絶対値を小さくすると、誘電率異方性  $\epsilon_{\parallel}$  の絶対値が小さくなってしまふことに起因して高い駆動電圧が必要になってしまう。

10

【0007】

加えて、横電界駆動方式を採用する液晶装置では、対向基板側に電極が存在しない（つまり、TF Tアレイ基板側から液晶層全体に電界を印加する必要がある）がゆえに、対向基板付近の液晶分子を確実に駆動させるためには、縦電界駆動方式を採用する液晶装置と比較して、高い駆動電圧が必要とされる。このため、横電界駆動方式を採用し且つ負の誘電率異方性  $\epsilon_{\perp}$  を有する液晶分子を用いる液晶装置では、対向基板付近の液晶分子を確実に駆動させるために相対的に高くなっている駆動電圧を、応答速度を速くするためにより一層高くする必要があるという技術的な問題点が生ずる。しかしながら、高い駆動電圧は、低消費電力の観点からは好ましくないため、応答速度を速くすることができないという技術的な問題点が生ずる。

20

【0008】

本発明は、例えば上述した従来の問題点に鑑みなされたものであり、例えば横電界駆動方式を採用し且つ負の誘電率異方性  $\epsilon_{\perp}$  を有する液晶分子を用いる液晶装置において、駆動電圧を過度に増加させることなく応答速度を向上させることができる液晶装置及びこのような液晶装置を備える電子機器を提供することを課題とする。

【課題を解決するための手段】

【0009】

30

（液晶装置）

上記課題を解決するために、本発明の液晶装置は、第1基板（例えば、後述のTF Tアレイ基板）と、前記第1基板に対向するように配置される第2基板（例えば、後述の対向基板）と、前記第1基板の前記第2基板側に形成される第1電極（例えば、後述のTF T側画素電極）及び第2電極（例えば、後述のTF T側共通電極）と、前記第2基板の前記第1基板側に形成される第3電極（例えば、後述の対向側画素電極）及び第4電極（例えば、後述の対向側共通電極）と、前記第1基板及び前記第2基板との間に挟持されると共に、前記第1電極と前記第2電極との間及び前記第3電極と前記第4電極との間の夫々に生ずる電界によって駆動される液晶分子を含む液晶層とを備え、前記液晶分子は、負の誘電率異方性を有する。

40

【0010】

本発明の液晶装置によれば、第1基板上には、第1電極と第2電極とが形成されている。加えて、第2基板上には、第3電極と第4電極とが形成されている。つまり、本発明に係る液晶装置は、例えばFF S（Fringe Field Switching）方式やIPS（In Plane Switching）方式等の横電界駆動方式を採用している。

【0011】

このため、液晶層中に含まれる又は液晶層を構成する液晶分子（特に、負の誘電率異方性を有する液晶分子）の配向状態を、第1基板上に形成されている第1電極及び第2電極の夫々の電位差によって生ずる電界並びに第2基板上に形成されている第3電極及び第4電極の夫々の電位差によって生ずる電界の夫々によって変化させることができる。これに

50

より、液晶装置を、例えば透過型表示、反射型表示又は半透過反射型表示を行う、典型的には直視型の或いは投射型の各種表示装置等として利用することができる。尚、本発明においては、電界は、例えば横電界が一例としてあげられる。尚、「横電界」とは、第1基板又は第2基板の表面に沿った方向の電界（典型的には、第1基板又は第2基板の表面に対して平行な或いは概ね平行と同視し得る電界）を示す趣旨である。

#### 【0012】

ここで、液晶分子が負の誘電率異方性を有しているため、液晶分子は、液晶分子の長軸方向が印加される電界の方向に対して直交するように（言い換えれば、液晶分子の短軸方向が印加される電界の方向に沿うように）回転する。このため、第1基板又は第2基板の表面に沿った方向の電界である横電界が印加された場合には、液晶分子は、第1基板又は第2基板の表面に対して水平な面内において回転する。他方で、仮に第1基板又は第2基板の表面に交わる方向の電界（典型的には、第1基板又は第2基板の表面に対して垂直な或いは概ね垂直と同視し得る電界）である縦電界が液晶層に意図せず印加されてしまった場合であっても、液晶分子の短軸が縦電界に沿った方向に配列する（つまり、液晶分子の長軸方向が縦電界に直交するように配列する）ため、液晶分子の長軸方向が第1基板又は第2基板の表面に対して水平になる状態が維持される。言い換えれば、液晶分子が第1基板又は第2基板の表面に対して垂直な方向に立ち上がる又は起き上がることはなくなる。つまり、液晶層に本来印加すべき横電界のみならず、縦電界が液晶層に意図せず印加されてしまった場合であっても、液晶分子の長軸方向が縦電界に応じて第1基板又は第2基板の表面に対して確実に水平に配向されると共に、液晶分子は、横電界に応じて第1基板又は第2基板の表面に対して水平な面内において回転する。このため、横電界のみならず縦電界が印加されてしまったとしても、液晶分子は、その長軸方向が第1基板又は第2基板の表面と略平行となる状態を維持しながら回転する。従って、液晶層に含まれる液晶分子の駆動を好適に制御することができる。その結果、液晶装置の表示品位の低下を好適に抑制することができる。

#### 【0013】

加えて、本発明では、第1基板側に第1電極及び第2電極を形成するのみならず、第2基板側にも第3電極及び第4電極を形成しているため、液晶層に対しては、第1基板側から印加される電界及び第2基板側から印加される電界の双方が印加される。他方で、第1基板側のみならず第2基板側に電極を形成しない第1比較例に係る液晶装置では、液晶層に対しては、第1基板側から印加される電界のみが印加されるに過ぎない。従って、第2基板付近では、電界が十分に印加されない状態が発生しかねない。このため、第2基板付近の液晶分子を好適に駆動することができない状態が発生しかねない。また、特許文献1に開示された第2比較例に係る液晶装置のように、第1基板上の電極と第2基板上の電極との間の電位差に起因する横電界を印加する構成であっても、横電界が第1基板付近に集中するため、同様の問題が生ずる。従って、第1比較例及び第2比較例に係る液晶装置では、第2基板付近に位置する液晶分子に対して電界が十分に印加されない状態の発生を防ぐために、駆動電圧（つまり、第1電極と第2電極との間の電位差に起因する電界）を相対的に高くする必要がある。しかるに、本発明の液晶装置では、比較例に係る液晶装置と比較して、駆動電圧を相対的に高くしなくとも、液晶層の全体に対して電界を確実に印加することができる。つまり、本発明の液晶装置並びに第1比較例及び第2比較例の液晶装置の夫々が同じ誘電率異方性の絶対値を有する液晶分子を用いるとすれば、本発明の液晶装置では、比較例の液晶装置と比較して、駆動電圧を高くしなくとも、第1基板付近に位置する液晶分子のみならず、第2基板付近に位置する液晶分子をも確実に駆動することができる。

#### 【0014】

このような技術的効果は、裏を返せば、本発明の液晶装置の液晶層に含まれる液晶分子の誘電率異方性の絶対値を小さくしても、駆動電圧を過度に高くすることなく本発明の液晶装置を駆動することができるという技術的効果につながる。言い換えれば、本発明の液晶装置の液晶層に含まれる液晶分子の誘電率異方性の絶対値を相対的に小さくしても、比

10

20

30

40

50

較例の液晶装置が使用している駆動電圧と同等程度の駆動電圧を用いて本発明の液晶装置を駆動することができるという技術的効果につながる。つまり、本発明の液晶装置では、液晶分子の誘電率異方性の絶対値を小さくしたとしても、駆動電圧が過度に高くなってしまふという不都合は生じない。従って、本発明の液晶装置では、誘電率異方性の絶対値を小さくすることで、液晶分子の回転粘性係数をも小さくすることができる。これにより、本発明の液晶装置では、応答速度を速くすることができる。つまり、本発明の液晶装置では、比較例に係る液晶装置と同等程度の駆動電圧を用いつつ（つまり、駆動電圧を過度に高くすることなく）、応答速度を速くすることができる。

【0015】

尚、第1基板側のみならず第2基板側にも電極を形成することで、静電気等が第2基板側に蓄積してしまうという不都合をも効果的に防ぐことができる。このため、縦電界の発生そのものを相応に抑制することができるという効果も生ずる。その結果、液晶装置の表示品位の低下をより好適に抑制することができる。つまり、本発明では、第1基板側のみならず第2基板側にも電極を形成することで、駆動電圧を過度に高くすることなく応答速度を速くすることができるという効果を楽しむのみならず、表示品位の低下そのものをも好適に抑制することができる。尚、表示品位の低下の抑制は、負の誘電率異方性を有する液晶分子によっても実現される。このため、本発明の液晶装置では、負の誘電率異方性を有する液晶分子を用いること及び第1基板側のみならず第2基板側にも電極を形成することの双方によって、表示品位の低下がより一層抑制される。

10

【0016】

本発明の液晶装置の一の態様では、前記液晶装置は、複数の走査線と複数のデータ線との交点に設けられる複数の画素部を備え、前記複数の画素部のうちの一の画素部における前記第1電極と前記第2電極との間に生ずる電界の方向と、前記一の画素部における前記第3電極と前記第4電極との間に生ずる電界の方向とが略同一である。

20

【0017】

この態様によれば、第1基板側から印加される電界及び第2基板側から印加される電界の夫々の方向が画素部毎に揃っている。このため、第1基板側から印加される電界及び第2基板側から印加される電界の双方が液晶層に印加されている場合であっても、あたかも第1基板及び第2基板のいずれか一方側から電界を印加した状態（特に、相対的に高い駆動電圧を用いて発生する電界を印加した状態）と同等の状態が実現される。従って、第1基板側のみならず第2基板側にも電極を形成することで上述した各種効果を好適に享受しつつ、第1基板側のみならず第2基板側にも電極を形成し且つ第2基板側に電極を形成しない比較例に係る液晶装置と同様に、各画素部に対して好適に電界を印加することができる。

30

【0018】

本発明の液晶装置の他の態様では、前記液晶装置は、複数の走査線と複数のデータ線との交点に設けられる複数の画素部を備え、前記複数の画素部のうちの一の画素部における前記第1電極と前記第2電極との間に印加される電圧の絶対値と、前記一の画素部における前記第3電極と前記第4電極との間に印加される電圧の絶対値とが略同一である。

【0019】

この態様によれば、第1基板側から印加される電界及び第2基板側から印加される電圧の夫々の絶対値が画素部毎に揃っている。このため、第1基板側から印加される電界及び第2基板側から印加される電界の双方が液晶層に印加している場合であっても、あたかも第1基板及び第2基板のいずれか一方側から電界を印加した状態（特に、相対的に高い駆動電圧を用いて発生する電界を印加した状態）と同等の状態が実現される。従って、第1基板側のみならず第2基板側にも電極を形成することで上述した各種効果を好適に享受しつつ、第1基板側のみならず第2基板側にも電極を形成し且つ第2基板側に電極を形成しない比較例に係る液晶装置と同様に、各画素部に対して好適に電界を印加することができる。

40

【0020】

50

本発明の液晶装置の他の態様では、前記第1電極は、前記第2電極との間に第1絶縁層を挟持し、前記第3電極は、前記第4電極との間に第2絶縁層を挟持し、前記第1電極及び前記第2電極のうちの前記液晶層側に配置される電極並びに前記第3電極及び前記第4電極のうちの前記液晶層側に配置される電極の夫々は、所定方向に伸張するスリットを備えており、前記第1電極及び前記第2電極のうちの前記液晶層側に配置される電極が備える前記スリットと、前記第3電極及び前記第4電極のうちの前記液晶層側に配置される電極が備える前記スリットとは、前記第1基板又は前記第2基板の法線方向から見て略同一の位置に配置されている。

【0021】

この態様によれば、第1基板側の電極構成と第2基板側の電極構成とを一致させることができる。

10

【0022】

本発明の液晶装置の他の態様では、前記第1電極は、前記第2電極との間に第1絶縁層を挟持し、前記第3電極は、前記第4電極との間に第2絶縁層を挟持し、前記第1電極及び前記第2電極のうちの前記液晶層側に配置される電極並びに前記第3電極及び前記第4電極のうちの前記液晶層側に配置される電極の夫々は、所定方向に伸張するスリットを備えており、前記第1電極及び前記第2電極のうちの前記液晶層側に配置される電極が備える前記スリットと、前記第3電極及び前記第4電極のうちの前記液晶層側に配置される電極が備える前記スリットとは、前記第1基板又は前記第2基板の法線方向から見て交互に配置されている。

20

【0023】

この態様によれば、第1電極及び第2電極のうちの液晶層側に配置される電極が備えるスリットと、第3電極及び第4電極のうちの液晶層側に配置される電極が備えるスリットとは、第1基板又は第2基板の法線方向から見て重なることはない。このため、第1電極及び第2電極のうちの液晶層側に配置される電極が備えるスリットと、第3電極及び第4電極のうちの液晶層側に配置される電極の電極部分とを、第1基板又は第2基板の法線方向から見て重ねることができる。同様に、第3電極及び第4電極のうちの液晶層側に配置される電極が備えるスリットと、第1電極及び第2電極のうちの液晶層側に配置される電極の電極部分とを、第1基板又は第2基板の法線方向から見て重ねることができる。

【0024】

30

本発明の液晶装置の他の態様では、前記第1電極は、前記第2電極よりも前記液晶層に近い側に配置されており、前記第3電極は、前記第4電極よりも前記液晶層に近い側に配置されており、前記第1電極及び前記第3電極の夫々は、画素電極であり、前記第2電極及び前記第4電極の夫々は、共通電極である。

【0025】

この態様によれば、第1基板及び第2基板の双方において、画素電極を上層電極とし且つ共通電極を下層電極とすることができる。

【0026】

本発明の液晶装置の他の態様では、前記第1電極は、前記第2電極よりも前記液晶層に近い側に配置されており、前記第4電極は、前記第3電極よりも前記液晶層に近い側に配置されており、前記第1電極及び前記第3電極の夫々は、画素電極であり、前記第2電極及び前記第4電極の夫々は、共通電極である。

40

【0027】

この態様によれば、第1基板側では、画素電極を上層電極とし且つ共通電極を下層電極とする一方で、第2基板側では、共通電極を上層電極とし且つ画素電極を下層電極とすることができる。

【0028】

(電子機器)

上記課題を解決するために、本発明の電子機器は、上述した本発明の液晶装置(但し、その各種態様を含む)を備える。

50

## 【 0 0 2 9 】

本発明の電子機器によれば、上述した本発明の液晶装置（或いは、その各種態様）備えているため、焼き付きの発生を好適に抑制することができる。このため、焼き付きの発生が抑制された投射型表示装置、テレビ、携帯電話、電子手帳、携帯オーディオプレーヤ、ワードプロセッサ、デジタルカメラ、ビューファインダ型又はモニタ直視型のビデオレコーダ、ワークステーション、テレビ電話、POS端末、タッチパネルなどの各種電子機器を実現することができる。

## 【 0 0 3 0 】

本発明の作用及び他の利得は次に説明する実施の形態から更に明らかにされよう。

## 【 発明を実施するための最良の形態 】

10

## 【 0 0 3 1 】

以下、本発明を実施するための最良の形態を、図面に基づいて説明する。

## 【 0 0 3 2 】

## ( 1 ) 液晶装置の基本構成

先ず、本実施形態に係る液晶装置の構成について、図 1 及び図 2 を参照して説明する。図 1 は、本実施形態に係る液晶装置の構成を示す平面図であり、図 2 は、図 1 の H - H ' 断面図である。

## 【 0 0 3 3 】

図 1 及び図 2 において、本実施形態に係る液晶装置 1 0 0 では、本発明に係る「第 1 基板」の一例としての T F T アレイ基板 1 0 と本発明における「第 2 基板」の一例としての対向基板 2 0 とが対向配置されている。T F T アレイ基板 1 0 と対向基板 2 0 との間に液晶層 5 0 が封入されており、T F T アレイ基板 1 0 と対向基板 2 0 とは、画像表示領域 1 0 a の周囲に位置する枠状或いは額縁状のシール領域に設けられたシール材 5 2 により互いに貼り合わされている。

20

## 【 0 0 3 4 】

シール材 5 2 は、両基板を貼り合わせるための、例えば紫外線硬化樹脂、熱硬化樹脂等からなり、製造プロセスにおいて T F T アレイ基板 1 0 上に塗布された後、紫外線照射、加熱等により硬化させられたものである。シール材 5 2 中には、T F T アレイ基板 1 0 と対向基板 2 0 との間隔（基板間ギャップ）を所定値とするためのガラスファイバ或いはガラスビーズ等のスペーサが散布されている。

30

## 【 0 0 3 5 】

図 1 において、シール材 5 2 が配置されたシール領域の内側に並行して、画像表示領域 1 0 a の額縁領域を規定する遮光性の額縁遮光膜 5 3 が、対向基板 2 0 側に設けられている。周辺領域のうち、シール材 5 2 が配置されたシール領域の外側に位置する領域には、データ線駆動回路 1 0 1 及び外部回路接続端子 1 0 2 が T F T アレイ基板 1 0 の一辺に沿って設けられている。但し、データ線駆動回路 1 0 1 は、シール領域よりも内側に、データ線駆動回路 1 0 1 が額縁遮光膜 5 3 に覆われるようにして設けられていてもよい。この一辺に沿ったシール領域よりも内側に、サンプリング回路 7 が額縁遮光膜 5 3 に覆われるようにして設けられている。また、走査線駆動回路 1 0 4 は、この一辺に隣接する 2 辺に沿ったシール領域の内側に、額縁遮光膜 5 3 に覆われるようにして設けられている。また、T F T アレイ基板 1 0 上には、対向基板 2 0 の 4 つのコーナー部に対向する領域に、両基板間を上下導通材 1 0 7 で接続するための上下導通端子 1 0 6 が配置されている。これらにより、T F T アレイ基板 1 0 と対向基板 2 0 との間で電氣的な導通をとることができる。

40

## 【 0 0 3 6 】

T F T アレイ基板 1 0 上には、外部回路接続端子 1 0 2 と、データ線駆動回路 1 0 1 、走査線駆動回路 1 0 4 、上下導通端子 1 0 6 等とを電氣的に接続するための引回配線 9 0 が形成されている。

## 【 0 0 3 7 】

図 2 において、T F T アレイ基板 1 0 上には、駆動素子である画素スイッチング用の T

50

F T (Thin Film Transistor) 116 や、走査線 Y 1 から Y n (但し、n は 1 以上の整数) や、データ線 X 1 から X m (但し、m は 1 以上の整数) 等の配線が作り込まれた積層構造が形成されている。更に、画像表示領域 10 a には、画素スイッチング用の T F T 116 や、走査線 Y 1 から Y n や、データ線 X 1 から X m 等の配線の上層に、共通電極 11-1、絶縁層 12-1 及び画素電極 9 a - 1 がこの順に形成されている。

【0038】

他方、対向基板 20 における T F T アレイ基板 10 との対向面上には、不図示のカラーフィルタとブラックマトリクスとが形成されている。ブラックマトリクスは、例えばクロムや酸化クロム等の遮光性金属膜や樹脂性遮光膜等から形成されており、対向基板 20 上の画像表示領域 10 a 内で、例えば格子状等にパターンニングされている。そして、ブラックマトリクス 23 上には、T F T アレイ基板 10 と同様に、駆動素子である画素スイッチング用の T F T 116 や、走査線 Y 1 から Y n や、データ線 X 1 から X m 等の配線が作り込まれた積層構造が形成されている。更に、画像表示領域 10 a には、画素スイッチング用の T F T 116 や、走査線 Y 1 から Y n や、データ線 X 1 から X m 等の配線の上層に、共通電極 11-2、絶縁層 12-2 及び画素電極 9 a - 2 がこの順に形成されている。

10

【0039】

このように、本実施形態に係る液晶装置 100 では、T F T アレイ基板 10 側に画素電極 9 a - 1 及び共通電極 11-1 が形成されることに加えて、対向基板 20 側にも画素電極 9 a - 2 及び共通電極 11-2 が形成されている。つまり、本実施形態に係る液晶装置 100 は、画素電極 9 a - 1 と共通電極 11-1 との間に生ずる電界 (横電界) 及び画素電極 9 a - 2 と共通電極 11-2 との間に生ずる電界 (横電界) の夫々によって液晶層 50 の配向状態を制御する横電界駆動方式 (特に、F F S 方式) を採用している。

20

【0040】

ここで、本発明の「第 1 電極」の一具体例を構成する画素電極 9 a - 1 は、画像表示領域 10 a を構成する各画素部 70 を形成するように平面視マトリクス状に設けられている。また、画素電極 9 a - 1 は、後に詳述するように、長手方向に伸張するスリット 9 b - 1 を有している (図 4 参照)。一方で、本発明の「第 2 電極」の一具体例を構成する共通電極 11-1 は、画素電極 9 a - 1 と同じように平面視マトリクス状に設けられてもよいし、複数の画素電極 9 a - 1 毎に共通するように平面視ベタ状に設けられてもよい。

【0041】

また、本発明の「第 3 電極」の一具体例を構成する画素電極 9 a - 2 は、画像表示領域 10 a を構成する各画素部 70 を形成するように平面視マトリクス状に設けられている。特に、画素電極 9 a - 2 は、ブラックマトリクスが備える開口部分 (つまり、遮光性金属膜や樹脂性遮光膜等が形成されない部分) に設けられている。また、画素電極 9 a - 2 は、後に詳述するように、長手方向に伸張するスリット 9 b - 2 を有している (図 4 参照)。一方で、本発明の「第 4 電極」の一具体例を構成する共通電極 11-2 は、画素電極 9 a - 2 と同じように平面視マトリクス状に設けられてもよいし、複数の画素電極 9 a - 2 毎に共通するように平面視ベタ状に設けられてもよい。

30

【0042】

画素電極 9 a - 1 上 (言い換えれば、画素電極 9 a - 1 等の構成要素が形成された T F T アレイ基板 10 上) 及び画素電極 9 a - 2 上 (言い換えれば、画素電極 9 a - 2 等の構成要素が形成された対向基板 20 上) には、配向膜 8 が積層されている。このとき、T F T アレイ基板 10 上及び対向基板 20 の夫々に形成される配向膜 8 に対してラビング処理が施されている。

40

【0043】

液晶層 50 は、例えば一種又は数種類のネマティック液晶を混合した液晶分子 50 a を含んでおり、これら一対の配向膜 8 間で、所定の配向状態をとる。本実施形態では特に、液晶層 50 に含まれる液晶分子 50 a は、負の誘電率異方性を有している。つまり、本実施形態に係る液晶層 50 に含まれる液晶分子 50 a の誘電率異方性は、 $< 0$  を満たしている。一例として、本実施形態に係る液晶層 50 に含まれる液晶分子 50 a の

50

誘電率異方性は、-2.5である。

【0044】

尚、ここでは図示しないが、TFTアレイ基板10上には、データ線駆動回路101、走査線駆動回路104の他に、製造途中や出荷時の当該液晶装置の品質、欠陥等を検査するための検査回路、検査用パターン等が形成されていてもよい。

【0045】

(2) 液晶装置の詳細な構成

続いて、図3及び図4を参照して、本実施形態に係る液晶装置100の要部の電気的な構成について説明する。ここに、図3は、本実施形態に係る液晶装置100の要部の電気的な構成を概念的に示すブロック図であり、図4は、画素部70の構成を概念的に示す断面図並びに画素電極9a-1及び画素電極9a-2の夫々を概念的に示す斜視図である。

10

【0046】

図3において、本実施形態に係る液晶装置100は、そのTFTアレイ基板10上の画像表示領域10aの周辺に位置する周辺領域に、走査線駆動回路104及びデータ線駆動回路101や、不図示のドライバIC回路等の駆動回路が形成されている。

【0047】

走査線駆動回路104は、走査信号を、TFTアレイ基板10上に形成される走査線Y1からYn及び対向基板20上に形成される走査線Y1からYnの夫々に順次供給する。特に、走査線駆動回路104がTFTアレイ基板10上に形成されているため、走査線駆動回路104は、上下導通材107を介して、走査信号を、対向基板20上に形成される走査線Y1からYnに順次供給する。例えば、ある走査線Yj(但し、jは、1≦j≦nを満たす整数)にハイレベルの走査信号が供給されると、この走査線Yjに接続されたTFT116が全てオン状態となり、この走査線Yjに対応する画素部70が全て選択される。

20

【0048】

データ線駆動回路101は、画像信号を、TFTアレイ基板10上に形成されるデータ線X1からXmに順次供給し、オン状態のTFT116を介してこの画像信号に基づく書込電圧を画素電極9a-1に書き込む。また、データ線駆動回路101は、上下導通材107を介して、画像信号を、対向基板20上に形成されるデータ線X1からXmに順次供給し、オン状態のTFT116を介してこの画像信号に基づく書込電圧を画素電極9a-2に書き込む。

30

【0049】

本実施形態に係る液晶装置100には、更に、そのTFTアレイ基板10及び対向基板20の中央を占める画像表示領域10aに、マトリクス状に配列された複数の画素部70が設けられている。

【0050】

図3、図4(a)及び図4(b)に示すように、画素部70は、TFTアレイ基板10側に、平面視略矩形形状の外形を有すると共にその内側に形成された複数のスリット9b-1を備える画素電極9a-1と、画素電極9a-1を包含する平面視ベタ状の形状を有する共通電極11-1と、画素電極9a-1の長辺端に沿って延在するデータ線Xk(但し、kは1≦k≦mを満たす整数)と、画素電極9a-1の短辺端に沿って延在する走査線Yj(但し、jは1≦j≦nを満たす整数)と、データ線Xk及び走査線Yjの交点付近に形成される画素スイッチング用のTFT116と、蓄積容量119(但し、図4(a)及び図4(b)では不図示)を備えている。同様に、画素部70は、対向基板20側に、平面視略矩形形状の外形を有すると共にその内側に形成された複数のスリット9b-2を備える画素電極9a-2と、画素電極9a-2を包含する平面視ベタ状の形状を有する共通電極11-2と、画素電極9a-2の長辺端に沿って延在するデータ線Xk(但し、kは1≦k≦mを満たす整数)と、画素電極9a-2の短辺端に沿って延在する走査線Yj(但し、jは1≦j≦nを満たす整数)と、データ線Xk及び走査線Yjの交点付近に形成される画素スイッチング用のTFT116と、蓄積容量119(但し、図4(a)及び図

40

50

4 ( b ) では不図示)を備えている。

【 0 0 5 1 】

ここで、本発明では、図 4 ( b ) に示すように、スリット 9 b - 1 とスリット 9 b - 2 とは、 T F T アレイ基板 1 0 又は対向基板 2 0 の法線方向から見て同じ位置に配置されることが好ましい。

【 0 0 5 2 】

尚、スリット 9 b - 1 は、画素電極 9 a - 1 に設けられた矩形の開口に限定されることはなく、例えば任意の形状の開口となってもよい。更には、スリット 9 b - 1 は、画素電極 9 a - 1 に設けられた開口に限定されることはなく、例えば、片側が開放された形状 (つまり、画素電極 9 a - 1 が櫛歯状になるような形状) となってもよい。同様に、スリット 9 b - 2 は、画素電極 9 a - 2 に設けられた矩形の開口に限定されることはなく、例えば任意の形状の開口となってもよい。更には、スリット 9 b - 2 は、画素電極 9 a - 2 に設けられた開口に限定されることはなく、例えば、片側が開放された形状 (つまり、画素電極 9 a - 2 が櫛歯状になるような形状) となってもよい。

10

【 0 0 5 3 】

T F T 1 1 6 は、ソース端子がデータ線 X 1 ~ X m のいずれかに電氣的に接続され、ゲート端子が走査線 Y 1 から Y n のいずれかに電氣的に接続され、ドレイン端子が画素電極 9 a に電氣的に接続されている。画素スイッチング用の T F T 1 1 6 は、走査線駆動回路 1 0 4 から供給される走査信号によってオン状態及びオフ状態が切り換えられる。

【 0 0 5 4 】

液晶素子 1 1 8 は、画素電極 9 a - 1、共通電極 1 1 - 1、画素電極 9 a - 2、共通電極 1 1 - 2 及び液晶層 5 0 から構成されている。画素電極 9 a - 1 及び画素電極 9 a - 2 は、T F T 1 1 6 を介してデータ線 X 1 から X m のいずれかと電氣的に接続されている。共通電極 1 1 - 1 及び共通電極 1 1 - 2 は、共通配線 C O M と電氣的に接続されている。液晶装置 1 0 0 の動作時には、データ線 X 1 から X m 及び T F T 1 1 6 を介して供給された画像信号の電位 (書込電位) を有する画素電極 9 a - 1 と、共通配線 C O M を介して供給された共通電位を有する共通電極 1 1 - 1 との間に電界が生じる。同様に、データ線 X 1 から X m 及び T F T 1 1 6 を介して供給された画像信号の電位 (書込電位) を有する画素電極 9 a - 2 と、共通配線 C O M を介して供給された共通電位を有する共通電極 1 1 - 2 との間に電界が生じる。液晶は、当該電界に応じて駆動されることによって、即ち、当該電界に応じて分子集合の配向や秩序が変化することによって、光を変調し、階調表示を可能とする。

20

30

【 0 0 5 5 】

このとき、ある画素部 7 0 の画素電極 9 a - 1 と共通電極 1 1 - 1 との間に生ずる電界の方向及び強度は、同一の画素部 7 0 の画素電極 9 a - 2 と共通電極 1 1 - 2 との間に生ずる電界の方向及び強度と同一又は略同一であることが好ましい。このため、複数の画素部 7 0 の夫々が備える画素電極 9 a - 1 及び画素電極 9 a - 2 の夫々には、同一の極性及び電位を有する画像信号が供給されることが好ましい。更に、複数の画素部 7 0 の夫々が備える共通電極 1 1 - 1 及び共通電極 1 1 - 2 の夫々には、同一の極性及び電位を有する共通電圧信号が供給されることが好ましい。

40

【 0 0 5 6 】

蓄積容量 1 1 9 は、保持された画像信号がリークするのを防ぐために、液晶素子 1 1 8 と並列に付加されている。特に、蓄積容量 1 1 9 は、T F T アレイ基板 1 0 及び対向基板 2 0 の夫々に形成されることが好ましい。T F T アレイ基板 1 0 上に形成される蓄積容量 1 1 9 を構成する一方の電極は、画素電極 9 a - 1 に電氣的に接続され、他方の電極は、共通電極 1 1 - 1 に電氣的に接続されている。同様に、対向基板 2 0 上に形成される蓄積容量 1 1 9 を構成する一方の電極は、画素電極 9 a - 2 に電氣的に接続され、他方の電極は、共通電極 1 1 - 2 に電氣的に接続されている。

【 0 0 5 7 】

このような構成を有する本実施形態の液晶装置 1 0 0 は、以下のように動作する。まず

50

、走査線駆動回路104から走査線Y<sub>j</sub>にハイレベルの走査信号を供給することで、走査線Y<sub>j</sub>に接続された全てのTF T 116をオン状態にして、走査線Y<sub>j</sub>に係る全ての画素部70を選択する。また、走査線Y<sub>j</sub>に係る画素部70の選択に同期して、データ線駆動回路101からデータ線X<sub>1</sub>からX<sub>m</sub>に、画像信号が供給される。これにより、走査線駆動回路104で選択した全ての画素部70に、データ線駆動回路101からデータ線X<sub>1</sub>からX<sub>m</sub>及びTF T 116を介して画像信号が供給され、この画像信号に基づく書込電圧が画素電極9a-1及び画素電極9a-2の夫々に書き込まれる。これにより、図4(a)に示すように、画素電極9a-1と共通電極11-1との間及び画素電極9a-2と共通電極11-2との間に電位差が生じて、駆動電圧(言い換えれば、画素電極9a-1と共通電極11-1との間の電位差に起因する電界及び画素電極9a-2と共通電極11-2との間の電位差に起因する電界)が液晶層50に印加される。

#### 【0058】

ここで、液晶分子50aが負の誘電率異方性を有しているため、電界の印加によって、液晶分子50aは、液晶分子50aの長軸方向が印加される電界の方向に対して直交するように回転する。言い換えれば、液晶分子50aは、液晶分子50aの短軸方向が印加される電界の方向に沿うように回転する。このため、TF Tアレイ基板10及び対向基板20の夫々の表面に沿った方向の電界である横電界が印加された場合には、液晶分子50aの長軸方向は、TF Tアレイ基板10及び対向基板20の夫々の表面に対して水平な面内において回転する。他方で、仮にTF Tアレイ基板10の表面に交わる方向の電界(典型的には、TF Tアレイ基板10及び対向基板20の夫々の表面に対して垂直な或いは概ね垂直と同視し得る電界であり、図4(a)中の点線矢印により示される電界)である縦電界が液晶層50に意図せず印加されてしまった場合であっても、液晶分子50aの短軸が縦電界に沿った方向に配列する(つまり、液晶分子50aの長軸方向が縦電界に直交するように配列する)ため、液晶分子50aは、液晶分子50aの長軸方向がTF Tアレイ基板10及び対向基板20の夫々の表面に対して確実に水平になるように配向される。つまり、液晶層50に本来印加すべき横電界のみならず、縦電界が液晶層50に意図せず印加されてしまった場合であっても、液晶分子50aの長軸方向が縦電界に応じてTF Tアレイ基板10及び対向基板20の夫々の表面に対して確実に水平に配向されると共に、液晶分子50aは、横電界に応じてTF Tアレイ基板10及び対向基板20の夫々の表面に対して水平な面内において回転する。このため、横電界のみならず縦電界が印加されてしまったとしても、液晶分子50aは、その長軸方向がTF Tアレイ基板10及び対向基板20の夫々の表面と略平行な状態を維持しながら回転する。

#### 【0059】

他方で、正の誘電率異方性(但し、 $> 0$ )を有する液晶分子を含む液晶層を備える比較例に係る液晶装置101であれば、TF Tアレイ基板10及び対向基板20の夫々の表面に交わる方向の電界である縦電界が液晶層に意図せず印加されてしまった場合には、液晶分子は、その長軸方向がTF Tアレイ基板10及び対向基板20の夫々に対して起き上がるように回転してしまう。言い換えれば、液晶分子は、その長軸方向がTF Tアレイ基板10及び対向基板20の夫々の表面に対して垂直な方向へ傾くように回転してしまう。このため、本来意図している態様での液晶分子の配向制御を行なうことができず、その結果、液晶装置の表示品位の低下を招いてしまいかねない。

#### 【0060】

しかるに、本実施形態では、横電界のみならず縦電界が印加されてしまったとしても、液晶分子50aは、その長軸方向がTF Tアレイ基板10及び対向基板20の夫々の表面と略平行な状態を維持しながら回転する。つまり、横電界のみならず縦電界が印加されてしまったとしても、液晶分子50aの長軸方向がTF Tアレイ基板10及び対向基板20の夫々に対して起き上がるように又はTF Tアレイ基板10の表面に対して垂直な方向へ傾くように液晶分子50aが回転してしまうことは殆ど又は全くなくなる。従って、液晶層50に含まれる液晶分子50aの駆動を好適に制御することができる。このため、黒表示がぼやけてしまったり、白表示がくすんでしまったりする不都合を好適に抑制すること

ができるため、コントラストを相対的には高めることができる。これにより、液晶装置 100 の表示品位の低下を好適に抑制することができる。

【0061】

加えて、本実施形態に係る液晶装置 100 では、TFT アレイ基板 10 側に画素電極 9a - 1 及び共通電極 11 - 1 を形成することに加えて、対向基板 20 側にも画素電極 9a - 2 及び共通電極 11 - 2 を形成している。このため、液晶層 50 に対しては、TFT アレイ基板 10 側から印加される電界及び対向基板 20 側から印加される電界の双方が印加される。このため、液晶層 50 の全体に若しくは概ね全体に又は液晶層 50 のうちの画像表示に寄与すべき液晶分子 50a が位置する領域全体に対して、好適に電界を印加することができる。

10

【0062】

ここで、図 5 を参照して、比較例に係る液晶装置について説明する。ここに、図 5 は、比較例に係る液晶装置の構成を概念的に示す断面図である。

【0063】

図 5 (a) に示すように、第 1 比較例に係る液晶装置 101 は、TFT アレイ基板 10 側のみに画素電極 9a 及び共通電極 11 を備えており、対向基板 20 側に画素電極 9a 及び共通電極 11 を備えていない。この場合、図 5 (a) に示すように、液晶層 50 に対しては、TFT アレイ基板 10 側から印加される電界のみが印加されるに過ぎない。従って、対向基板 20 付近では、電界が十分に印加されない状態が発生しかねない。このため、対向基板 20 付近の液晶分子 50a を好適に駆動することができない状態が発生しかねない。従って、第 1 比較例に係る液晶装置 101 では、対向基板 20 付近に位置する液晶分子 50a に対して電界が十分に印加されない状態（つまり、対向基板 20 付近に位置する液晶分子 50a が十分に駆動しない状態）の発生を防ぐために、駆動電圧（つまり、画素電極 9a と共通電極 11 との間の電位差に起因する電界）を相対的に高くする必要がある。

20

【0064】

図 5 (b) に示すように、第 2 比較例に係る液晶装置 102 は、TFT アレイ基板 10 側にスリットを有する画素電極 9a のみを備え且つ対向基板 20 側にベタ状の共通電極 11 のみを備えている。この場合、図 5 (b) に示すように、液晶層 50 に対しては、画素電極 9a と共通電極 11 との間に生ずる電界が印加されるものの、横電界は TFT アレイ基板 10 側に集中的に発生し、対向基板 20 側には発生しにくい。つまり、対向基板 20 付近では、横電界が十分に印加されない状態が発生しかねない。このため、対向基板 20 付近の液晶分子 50a を好適に駆動することができない状態が発生しかねない。従って、第 2 比較例に係る液晶装置 102 では、対向基板 20 付近に位置する液晶分子 50a に対して電界が十分に印加されない状態（つまり、対向基板 20 付近に位置する液晶分子 50a が十分に駆動しない状態）の発生を防ぐために、駆動電圧（つまり、画素電極 9a と共通電極 11 との間の電位差に起因する電界）を相対的に高くする必要がある。

30

【0065】

図 5 (c) に示すように、第 3 比較例に係る液晶装置 103 は、TFT アレイ基板 10 側にスリットを有する画素電極 9a のみを備え且つ対向基板 20 側に画素電極 9a のスリットに対向する共通電極 11 のみを備えている。この場合、図 5 (c) に示すように、液晶層 50 に対しては、画素電極 9a と共通電極 11 との間に生ずる電界が印加されるものの、横電界は TFT アレイ基板 10 側に集中的に発生し、対向基板 20 側には発生しにくい。つまり、対向基板 20 付近では、横電界が十分に印加されない状態が発生しかねない。このため、対向基板 20 付近の液晶分子 50a を好適に駆動することができない状態が発生しかねない。従って、第 3 比較例に係る液晶装置 103 では、対向基板 20 付近に位置する液晶分子 50a に対して電界が十分に印加されない状態（つまり、対向基板 20 付近に位置する液晶分子 50a が十分に駆動しない状態）の発生を防ぐために、駆動電圧（つまり、画素電極 9a と共通電極 11 との間の電位差に起因する電界）を相対的に高くする必要がある。

40

50

## 【0066】

しかるに、本実施形態の液晶装置100では、第1比較例から第3比較例に係る液晶装置101、102及び103と比較して、駆動電圧を相対的に高くしなくとも、液晶層50の全体に対して電界を確実に印加することができる。言い換えれば、本実施形態の液晶装置100では、第1比較例から第3比較例に係る液晶装置101、102及び103と比較して、相対的に低い駆動電圧を用いて、液晶層50の全体に対して電界を確実に印加することができる。つまり、本実施形態の液晶装置100並びに第1比較例から第3比較例の液晶装置101、102及び103の夫々が同じ誘電率異方性の絶対値を有する液晶分子50aを用いるとすれば、本実施形態の液晶装置100では、第1比較例から第3比較例の液晶装置101、102及び103と比較して、駆動電圧を高くしなくとも、TF T基板10付近に位置する液晶分子50aのみならず、対向基板20付近に位置する液晶分子50aをも確実に駆動することができる。

10

## 【0067】

ここで、図6を参照して、駆動電圧の低下について説明する。ここに、図6は、駆動電圧の低下の態様を概念的に示すグラフである。尚、図6では、本実施形態の液晶装置100並びに第1比較例から第3比較例の液晶装置101、102及び103の夫々が同じ誘電率異方性の絶対値を有する液晶分子50aを用いる場合の例について説明する。

## 【0068】

図6中の丸マーク及び太線で示すように、本実施形態に係る液晶装置100では、黒表示（つまり、透過率が0%の状態）から白表示（つまり、透過率が100%の状態）に変化させるために必要な駆動電圧は、概ね3V程度である。他方で、図6中の四角マーク及びふと点線で示すように、第1比較例から第3比較例に係る液晶装置101、102及び103では、黒表示から白表示に変化させるために必要な駆動電圧は、概ね5.5V程度である。このように、本実施形態の液晶装置100では、第1比較例から第3比較例に係る液晶装置101、102及び103と比較して、相対的に低い駆動電圧を用いて（言い換えれば、駆動電圧を過度に高くしなくとも）、液晶層50の全体に対して電界を確実に印加することができる。

20

## 【0069】

ここで、「駆動電圧の低下」という技術的効果は、裏を返せば、本実施形態の液晶装置100の液晶層50に含まれる液晶分子50aの誘電率異方性の絶対値を相対的に小さくしても、駆動電圧を過度に高くすることなく液晶装置100を駆動することができるという技術的効果につながる。言い換えれば、本実施形態の液晶装置100の液晶層50に含まれる液晶分子50aの誘電率異方性の絶対値を相対的に小さくしても、第1比較例から第3比較例の液晶装置101、102及び103が通常使用している駆動電圧と同等程度の駆動電圧を用いて、本実施形態の液晶装置100を駆動することができる。つまり、本実施形態の液晶装置100では、液晶分子50aの誘電率異方性の絶対値を小さくしたとしても、駆動電圧が過度に高くなってしまふという不都合は生じない。従って、本実施形態の液晶装置100では、液晶分子50aの誘電率異方性の絶対値を小さくすることで、液晶分子50aの回転粘性係数1をも小さくすることができる。ここで、応答速度は、液晶分子50aの回転粘性係数1に概ね比例する関係を有している。このため、本実施形態の液晶装置100では、液晶分子50aの回転粘性係数1を小さくすることができるため（言い換えれば、液晶分子50aの回転粘性係数1を小さくしても、駆動電圧が過度に高くなる等の不都合は生じないため）、応答速度を速くすることができる。つまり、本実施形態の液晶装置100では、第1比較例から第3比較例に係る液晶装置101、102及び103と同等程度の駆動電圧を用いつつ、応答速度を速くすることができる。言い換えれば、本実施形態の液晶装置100では、第1比較例から第3比較例に係る液晶装置101、102及び103と比較して、駆動電圧を過度に高くすることなく、応答速度を速くすることができる。

30

40

## 【0070】

ここで、図7を参照して、応答速度が速くなる態様について説明する。ここに、図7は

50

、応答速度が速くなる態様を概念的に示すグラフである。尚、図7では、本実施形態の液晶装置100並びに第1比較例から第3比較例の液晶装置101、102及び103の夫々が同じ駆動電圧を用いる場合の例について説明する。

【0071】

図7に示すように、本実施形態に係る液晶装置100の応答速度は、第1比較例から第3比較例の液晶装置101、102及び103の夫々の応答速度よりも早くなっている。尚、本実施形態では、「液晶装置の応答速度」として、黒表示（つまり、透過率が0%の状態）から白表示（つまり、透過率が100%の状態）に変化させる際に、透過率が10%となる状態から透過率が90%となる状態になるまでに要する時間を用いている。

【0072】

尚、図7では、黒表示（つまり、透過率が0%の状態）から白表示（つまり、透過率が100%の状態）に変化させる際の応答速度について説明している。しかしながら、黒表示から中間階調（つまり、透過率が0%よりも大きく且つ100未満の状態）に変化させる際の応答速度や、白表示から中間階調に変化させる際の応答速度や、白表示から黒表示に変化させる際の応答速度や、中間階調から中間階調に変化させる場合の変換速度等についても同様に、第1比較例から第3比較例の液晶装置101、102及び103の夫々の応答速度よりも早くなっている。

【0073】

このように、本実施形態に係る液晶装置100によれば、液晶分子50aを駆動するために必要な駆動電圧を過度に高くすることなく、応答速度を速くすることができる。

【0074】

また、本実施形態に係る液晶装置100では、ある画素部70の画素電極9a-1と共通電極11-1との間に生ずる電界の方向及び強度を、同一の画素部70の画素電極9a-2と共通電極11-2との間に生ずる電界の方向及び強度と同一又は略同一にしている。このため、TF Tアレイ基板10側から印加される電界（つまり、画素電極9a-1と共通電極11-1との間の電位差に起因する電界）及び対向基板20側から印加される電界（つまり、画素電極9a-2と共通電極11-2との間の電位差に起因する電界）の双方が液晶層50に印加されている場合であっても、あたかもTF Tアレイ基板10側のみから電界を印加した状態と同等の状態を実現することができる。従って、上述した各種効果を好適に享受しつつ各画素部70に対して好適に電界を印加することができるため、画像表示に悪影響を与えることはなくなる。

【0075】

尚、TF Tアレイ基板10側に画素電極9a-1及び共通電極11-1を形成することに加えて対向基板20側にも画素電極9a-2及び共通電極11-2を形成することで、静電気等の電荷が対向基板20側に意図せず蓄積してしまう不都合をも効果的に防ぐことができる。このため、縦電界の発生そのものを相応に抑制することができるという効果も生ずる。その結果、液晶装置100の表示品位の低下をより好適に抑制することができる。つまり、本実施形態に係る液晶装置100では、TF Tアレイ基板10側に画素電極9a-1及び共通電極11-1を形成することに加えて対向基板20側にも画素電極9a-2及び共通電極11-2を形成することで、駆動電圧を過度に高くすることなく応答速度を速くすることができるという効果に加えて、表示品位の低下そのものを好適に抑制することができるという効果をも同時に享受することができる。

【0076】

(3) 第1変形例

続いて、図8を参照して、第1変形例に係る液晶装置100aについて説明する。ここに、図8は、第1変形例に係る液晶装置100aの画素部70の構成を概念的に示す断面図並びに画素電極9a-1及び画素電極9a-2の夫々を概念的に示す斜視図である。尚、上述した液晶装置100と同一の構成については、同一の参照符号を付することでその詳細な説明を省略する。

【0077】

10

20

30

40

50

図 8 ( a ) 及び図 8 ( b ) に示すように、第 1 変形例に係る液晶装置 1 0 0 a は、スリット 9 b - 1 とスリット 9 b - 2 との間の位置関係以外は、上述した液晶装置 1 0 0 と同一の構成を有している。第 1 変形例に係る液晶装置 1 0 0 a では、図 8 ( b ) に示すように、スリット 9 b - 1 とスリット 9 b - 2 とは、T F T アレイ基板 1 0 又は対向基板 2 0 の法線方向に沿って互いに相補の位置に配置されている。つまり、第 1 変形例に係る液晶装置 1 0 0 a では、スリット 9 b - 1 とスリット 9 b - 2 とは、T F T アレイ基板 1 0 又は対向基板 2 0 の法線方向に沿って重ならないように配置されている。このため、T F T アレイ基板 1 0 上に形成される画素電極 9 a - 1 のスリット 9 b - 1 と、対向基板 2 0 上に形成される画素電極 9 a - 2 の電極部分とを、T F T アレイ基板 1 0 又は対向基板 2 0 の法線方向に沿って重ねることができる。同様に、T F T アレイ基板 1 0 上に形成される画素電極 9 a - 1 の電極部分と、対向基板 2 0 上に形成される画素電極 9 a - 2 のスリット 9 b - 2 とを、T F T アレイ基板 1 0 又は対向基板 2 0 の法線方向に沿って重ねることができる。

10

#### 【 0 0 7 8 】

このように構成しても、上述した各種効果を好適に享受することができる。

#### 【 0 0 7 9 】

尚、上述の説明では、スリット 9 b - 1 とスリット 9 b - 2 とが T F T アレイ基板 1 0 又は対向基板 2 0 の法線方向に沿って同一の位置に配置される例及びスリット 9 b - 1 とスリット 9 b - 2 とが T F T アレイ基板 1 0 又は対向基板 2 0 の法線方向に沿って相補の位置に配置される例を説明している。しかしながら、これらは、スリット 9 b - 1 及びスリット 9 b - 2 の配置位置の一例に過ぎず、その他の位置に配置してもよいことは言うまでもない。

20

#### 【 0 0 8 0 】

##### ( 4 ) 第 2 変形例

続いて、図 9 を参照して、第 2 変形例に係る液晶装置 1 0 0 b について説明する。ここに、図 9 は、第 2 変形例に係る液晶装置 1 0 0 b の画素部 7 0 の構成を概念的に示す断面図である。尚、上述した液晶装置 1 0 0 と同一の構成については、同一の参照符号を付することでその詳細な説明を省略する。

#### 【 0 0 8 1 】

図 9 に示すように、第 2 変形例に係る液晶装置 1 0 0 b は、画素電極 9 a - 2 と共通電極 1 1 - 2 以外は上述した液晶装置 1 0 0 と同一の構成を有している。第 2 変形例に係る液晶装置 1 0 0 b では、図 9 に示すように、対向基板 2 0 上に、画素電極 9 a - 2 、絶縁層 1 2 - 2 及び共通電極 1 1 - 2 がこの順に形成されている。つまり、第 2 変形例に係る液晶装置 1 0 0 b では、上述した液晶装置 1 0 0 と比較して、画素電極 9 a - 2 及び共通電極 1 1 - 2 の上下関係が逆転している。このため、第 2 変形例に係る液晶装置 1 0 0 b では、画素電極 9 a - 2 は、画像表示領域 1 0 a を構成する各画素部 7 0 を形成するように平面視マトリクス状に設けられている。また、各画素電極 9 a - 2 は、平面視ベタ状の電極である。また、共通電極 1 1 - 2 は、長手方向に伸張するスリット 1 1 b - 1 を有している。

30

#### 【 0 0 8 2 】

このような第 2 変形例に係る液晶装置 1 0 0 では、T F T アレイ基板 1 0 側では、上層電極である画素電極 9 a - 1 から下層電極である共通電極 1 1 - 1 に向かう方向の電界が印加される一方で、対向基板 2 0 側では、下層電極である画素電極 9 a - 2 から上層電極である共通電極 1 1 - 2 に向かう方向の電界が印加される。このように構成しても、上述した各種効果を好適に享受することができる。

40

#### 【 0 0 8 3 】

尚、上述の説明では、対向基板 2 0 側の画素電極 9 a - 2 及び共通電極 1 1 - 2 の上下関係を逆転させている。しかしながら、T F T アレイ基板 1 0 側の画素電極 9 a - 1 及び共通電極 1 1 - 1 の上下関係を逆転させてもよいことは言うまでもない。

#### 【 0 0 8 4 】

50

## (5) 電子機器

続いて、図10及び図11を参照しながら、上述の液晶装置100を具備してなる電子機器の例を説明する。

## 【0085】

図10は、上述した液晶装置が適用されたモバイル型のパーソナルコンピュータの斜視図である。図10において、コンピュータ1200は、キーボード1202を備えた本体部1204と、上述した液晶装置100を含んでなる液晶表示ユニット1206とから構成されている。液晶表示ユニット1206は、液晶装置100の背面にバックライトを付加することにより構成されている。

## 【0086】

次に、上述した液晶装置100を携帯電話に適用した例について説明する。図11は、電子機器の一例である携帯電話の斜視図である。図11において、携帯電話1300は、複数の操作ボタン1302とともに、反射型の表示形式を採用し、且つ上述した液晶装置100と同様の構成を有する液晶装置1005を備えている。

## 【0087】

これらの電子機器においても、上述した液晶装置100を含んでいるため、上述した各種効果を好適に享受することができる。

## 【0088】

尚、図10及び図11を参照して説明した電子機器の他にも、液晶テレビ、ビューファインダ型又はモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた装置や、液晶プロジェクタ等の投射型の表示装置等が挙げられる。そして、これらの各種電子機器に適用可能なのは言うまでもない。

## 【0089】

本発明は、上述した実施例に限られるものではなく、請求の範囲及び明細書全体から読み取れる発明の要旨或いは思想に反しない範囲で適宜変更可能であり、そのような変更を伴う液晶装置及び電子機器もまた本発明の技術的範囲に含まれるものである。

## 【図面の簡単な説明】

## 【0090】

【図1】本実施形態に係る液晶装置の構成を示す平面図である。

【図2】図1のH-H'断面図である。

【図3】本実施形態に係る液晶装置の要部の電氣的な構成を概念的に示すブロック図である。

【図4】画素部のより詳細な構成を概念的に示す平面図並びに画素電極及び画素電極の夫々を概念的に示す斜視図である。

【図5】比較例に係る液晶装置の構成を概念的に示す断面図である。

【図6】駆動電圧の低下の態様を概念的に示すグラフである。

【図7】応答速度が速くなる態様を概念的に示すグラフである。

【図8】第1変形例に係る液晶装置の画素部の構成を概念的に示す断面図並びに画素電極及び画素電極の夫々を概念的に示す斜視図である。

【図9】第2変形例に係る液晶装置の画素部の構成を概念的に示す断面図である。

【図10】液晶装置が適用されたモバイル型のパーソナルコンピュータの斜視図である。

【図11】液晶装置が適用された携帯電話の斜視図である。

## 【符号の説明】

## 【0091】

8 ... 配向膜、9 a - 1 ... 画素電極、9 a - 2 ... 画素電極、9 b - 1 ... スリット、9 b - 2 ... スリット、10 ... TFTアレイ基板、11 - 1 ... 共通電極、11 - 2 ... 共通電極、12 - 1 ... 絶縁膜、12 - 2 ... 絶縁層、20 ... 対向基板、50 ... 液晶層、50 a ... 液晶分子、70 ... 画素部、100 ... 液晶装置、116 ... TFT

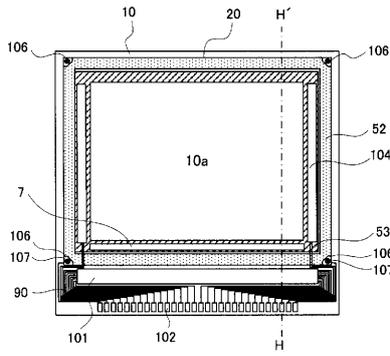
10

20

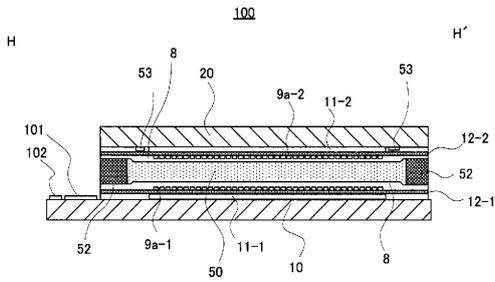
30

40

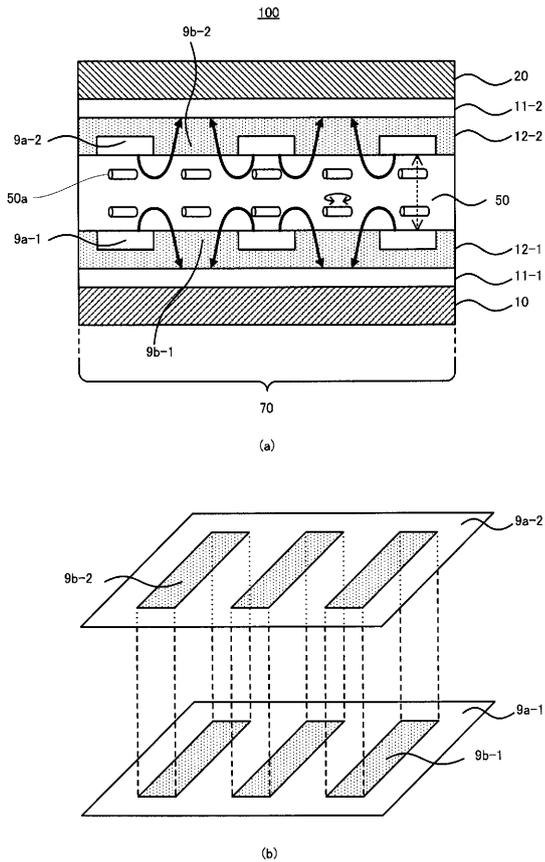
【図1】



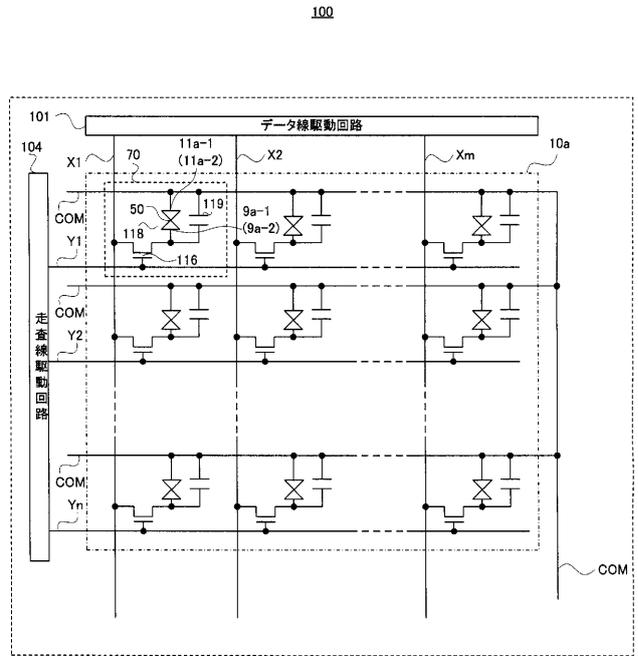
【図2】



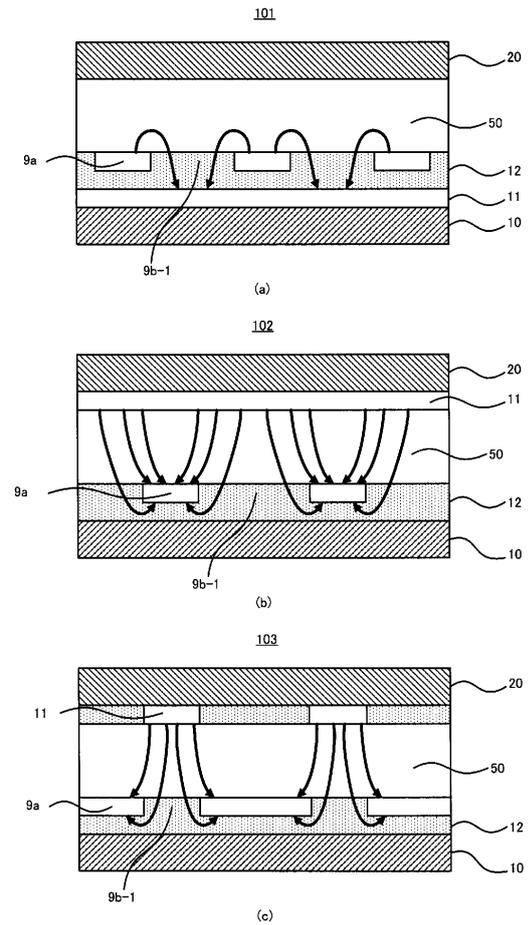
【図4】



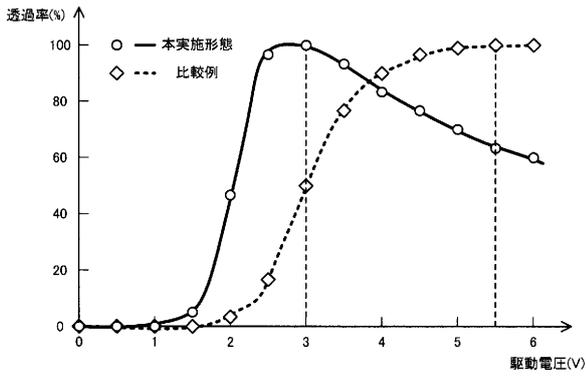
【図3】



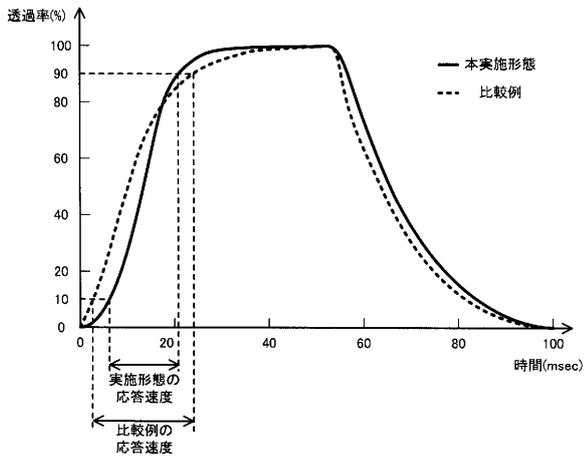
【図5】



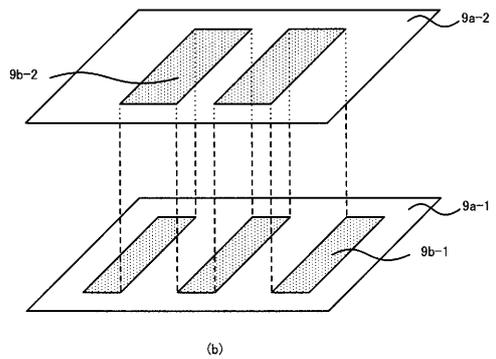
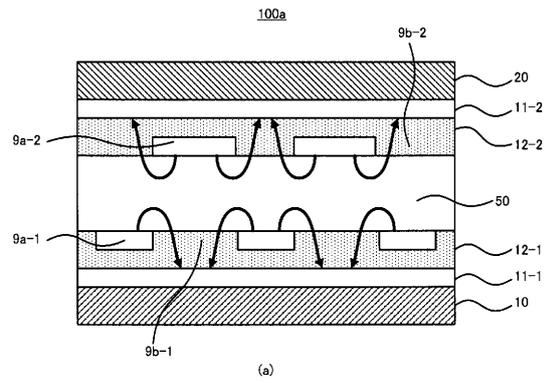
【 図 6 】



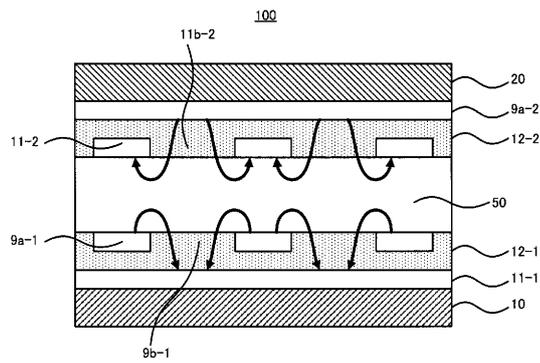
【 図 7 】



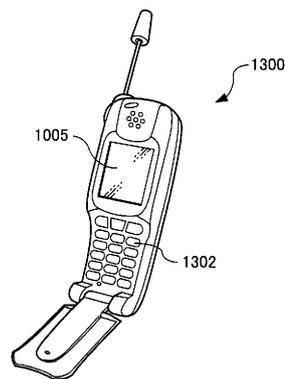
【 図 8 】



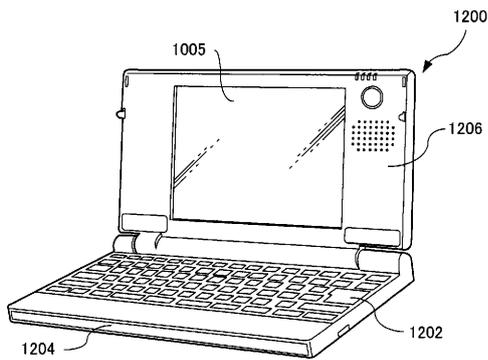
【 図 9 】



【 図 1 1 】



【 図 1 0 】



フロントページの続き

Fターム(参考) 2H092 GA14 JA24 JB05 JB16 NA05 QA09