

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-146544
(P2009-146544A)

(43) 公開日 平成21年7月2日(2009.7.2)

(51) Int.Cl. F 1 テーマコード (参考)
G 1 1 B 7/005 (2006.01) G 1 1 B 7/005 Z 5 D 0 9 0

審査請求 未請求 請求項の数 10 O L (全 17 頁)

(21) 出願番号	特願2007-325138 (P2007-325138)	(71) 出願人	000003078
(22) 出願日	平成19年12月17日 (2007.12.17)		株式会社東芝
			東京都港区芝浦一丁目1番1号
		(74) 代理人	100058479
			弁理士 鈴江 武彦
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100108855
			弁理士 蔵田 昌俊
		(74) 代理人	100109830
			弁理士 福原 淑弘
		(74) 代理人	100075672
			弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 光ディスク装置

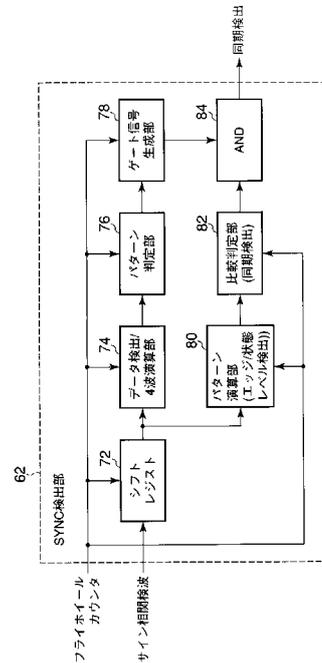
(57) 【要約】

【課題】 アドレスパターンを同期パターンとして誤検出する可能性を低くすること。

【解決手段】 所定の位置に所定のビットパターンからなる同期情報と、該同期情報から所定位置ずれた位置にアドレス情報が繰り返し記録されている光ディスクからウォブル信号を読み取るピックアップ(14)と、読み取ったウォブル信号から同期パターンを検出するパターン判定部(76)と、読み取ったウォブル信号が同期パターンの類似パターンである場合、前記パターン判定部(76)の出力を不許可するゲート(78)とを具備する。

【選択図】 図8

図8



【特許請求の範囲】

【請求項 1】

所定の位置に所定のビットパターンからなる同期情報と、該同期情報から所定位置ずれた位置にアドレス情報が繰返し記録されている光ディスクからウォブル信号を読み取る手段と、

読み取ったウォブル信号から所定のビットパターンを検出する手段と、

読み取ったウォブル信号が所定のビットパターンの類似ビットパターンである場合、前記検出手段の検出結果の出力を排除する手段と、

を具備する同期情報検出回路。

【請求項 2】

前記排除手段は、読み取ったウォブル信号が所定のビットパターンに類似していない場合、ゲート信号を生成する手段と、前記ゲート信号により導通にされ前記検出手段の検出結果を出力するゲートとを具備する請求項 1 に記載の同期情報検出回路。

【請求項 3】

ウォブル信号は無変調部分がビット情報“0”を、変調部分がビット情報“1”を表すように変調されており、

前記所定のビットパターンは6つのビット情報“1”、4つのビット情報“0”、6つのビット情報“1”からなるビットパターンであり、

前記類似ビットパターンは複数のビット情報“1”、少なくとも4つのビット情報“0”、複数のビット情報“1”からなり、いずれか4つのビット情報が誤検出されると前記所定のビットパターンに一致するビットパターンであることを特徴とする請求項 1 または請求項 2 に記載の同期情報検出回路。

【請求項 4】

前記類似ビットパターンは、

8つのビット情報“1”、4つのビット情報“0”、4つのビット情報“1”からなる第1のビットパターンと、

4つのビット情報“1”、4つのビット情報“0”、8つのビット情報“1”からなる第2のビットパターンと、

4つのビット情報“1”、4つのビット情報“0”、4つのビット情報“1”からなる第3のビットパターンと、

4つのビット情報“1”、8つのビット情報“0”、4つのビット情報“1”からなる第4のビットパターンと、

8つのビット情報“1”、4つのビット情報“0”、4つのビット情報“1”からなる第5のビットパターンと、

4つのビット情報“1”、4つのビット情報“0”、8つのビット情報“1”からなる第6のビットパターンと、

からなり、

前記排除手段は、20段のシフトレジスタと、下記の条件が全て成立しない場合にゲート信号を生成する回路と、

$$(D0 + D1) - (D16 + D17) > 0、$$

$$(D18 + D19) - (D2 + D3) > 0、$$

$$-(D2 + D3) - (D16 + D17) > 0、$$

$$-(D6 + D7) - (D12 + D13) > 0、$$

$$(D8 + D9) - (D12 + D13) > 0、$$

$$(D10 + D11) - (D6 + D7) > 0、$$

ここで、D0、D1、D2、D3、D6、D7、D8、D9、D10、D11、D12、D13、D16、D17、D18、D19はシフトレジスタの0、1、2、3、6、7、8、9、10、11、12、13、16、17、18、19のデータである、

を具備することを特徴とする請求項 3 に記載の同期情報検出回路。

【請求項 5】

10

20

30

40

50

所定の位置に所定のビットパターンからなる同期情報と、該同期情報から所定位置ずれた位置にアドレス情報が繰返し記録されている光ディスクからウォブル信号を読み取るステップと、

読み取ったウォブル信号から所定のビットパターンを検出するステップと、

読み取ったウォブル信号が所定のビットパターンの類似ビットパターンである場合、前記検出ステップの検出結果の出力を排除するステップと、

を具備する同期情報検出方法。

【請求項 6】

前記排除ステップは、読み取ったウォブル信号が所定のビットパターンに類似していない場合、ゲート信号を生成して、前記検出ステップの検出結果を出力させるゲートを導通させる請求項 5 に記載の同期情報検出方法。

10

【請求項 7】

ウォブル信号は無変調部分がビット情報“0”を、変調部分がビット情報“1”を表すように変調されており、

前記所定のビットパターンは6つのビット情報“1”、4つのビット情報“0”、6つのビット情報“1”からなるビットパターンであり、

前記類似ビットパターンは複数のビット情報“1”、少なくとも4つのビット情報“0”、複数のビット情報“1”からなり、いずれか4つのビット情報が誤検出されると前記所定のビットパターンに一致するビットパターンであることを特徴とする請求項 5 または請求項 6 に記載の同期情報検出方法。

20

【請求項 8】

前記類似ビットパターンは、

8つのビット情報“1”、4つのビット情報“0”、4つのビット情報“1”からなる第1のビットパターンと、

4つのビット情報“1”、4つのビット情報“0”、8つのビット情報“1”からなる第2のビットパターンと、

4つのビット情報“1”、4つのビット情報“0”、4つのビット情報“1”からなる第3のビットパターンと、

4つのビット情報“1”、8つのビット情報“0”、4つのビット情報“1”からなる第4のビットパターンと、

30

8つのビット情報“1”、4つのビット情報“0”、4つのビット情報“1”からなる第5のビットパターンと、

4つのビット情報“1”、4つのビット情報“0”、8つのビット情報“1”からなる第6のビットパターンと、

からなり、

前記排除ステップは、下記の条件が全て成立しない場合にゲート信号を生成する、

$$(D0 + D1) - (D16 + D17) > 0、$$

$$(D18 + D19) - (D2 + D3) > 0、$$

$$- (D2 + D3) - (D16 + D17) > 0、$$

$$- (D6 + D7) - (D12 + D13) > 0、$$

40

$$(D8 + D9) - (D12 + D13) > 0、$$

$$(D10 + D11) - (D6 + D7) > 0、$$

ここで、D0、D1、D2、D3、D6、D7、D8、D9、D10、D11、D12、D13、D16、D17、D18、D19は読み取ったウォブル信号が入力される20段のシフトレジスタの0、1、2、3、6、7、8、9、10、11、12、13、16、17、18、19のデータである、

ことを特徴とする請求項 7 に記載の同期情報検出方法。

【請求項 9】

所定の位置に所定のビットパターンからなる同期情報と、該同期情報から所定位置ずれた位置にアドレス情報が繰返し記録されている光ディスクを回転駆動するモータと、

50

前記モータにより回転される光ディスクからウォブル信号を読み取る手段と、
読み取ったウォブル信号から所定のビットパターンを検出する手段と、
読み取ったウォブル信号が所定のビットパターンの類似ビットパターンでない場合、前記検出手段の検出結果の出力を許可する手段と、
を具備する光ディスク装置。

【請求項 10】

ウォブル信号は無変調部分がビット情報“0”を、変調部分がビット情報“1”を表すように変調されており、

前記所定のビットパターンは6つのビット情報“1”、4つのビット情報“0”、6つのビット情報“1”からなるビットパターンであり、

前記類似ビットパターンは、

8つのビット情報“1”、4つのビット情報“0”、4つのビット情報“1”からなる第1のビットパターンと、

4つのビット情報“1”、4つのビット情報“0”、8つのビット情報“1”からなる第2のビットパターンと、

4つのビット情報“1”、4つのビット情報“0”、4つのビット情報“1”からなる第3のビットパターンと、

4つのビット情報“1”、8つのビット情報“0”、4つのビット情報“1”からなる第4のビットパターンと、

8つのビット情報“1”、4つのビット情報“0”、4つのビット情報“1”からなる第5のビットパターンと、

4つのビット情報“1”、4つのビット情報“0”、8つのビット情報“1”からなる第6のビットパターンと、

からなり、

前記許可手段は、下記の条件が全て成立しない場合に検出信号の出力を許可する、

$$(D0 + D1) - (D16 + D17) > 0、$$

$$(D18 + D19) - (D2 + D3) > 0、$$

$$- (D2 + D3) - (D16 + D17) > 0、$$

$$- (D6 + D7) - (D12 + D13) > 0、$$

$$(D8 + D9) - (D12 + D13) > 0、$$

$$(D10 + D11) - (D6 + D7) > 0、$$

ここで、D0、D1、D2、D3、D6、D7、D8、D9、D10、D11、D12、D13、D16、D17、D18、D19はウォブル信号が入力される20段のシフトレジスタの0、1、2、3、6、7、8、9、10、11、12、13、16、17、18、19のデータである、

ことを特徴とする請求項9に記載の光ディスク装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は光ディスク装置に関し、特に、光ディスク装置における同期信号検出および物理アドレス検出の改善に関する。

【背景技術】

【0002】

最近、デジタル記録媒体としてDVD (Digital Versatile Disc) 等の光ディスクが普及してきており、これらを再生する光ディスク装置においては高い信頼性が望まれている。このような光ディスクにおいては、記憶領域が螺旋状のトラック上に設けられており、そのアドレス情報にトラック番号が含まれている。再生時における早送り早戻し等の処理の際には、モータドライブで光ピックアップを送った後に、アクチュエータで対物レンズを適宜傾けることで1トラック毎の微調整を行っている。トラックジャンプの際も、目標のアドレスへ正確にジャンプしたかどうかを判断する際に、トラ

10

20

30

40

50

ック番号が所望の番号となっているかどうか判断される。

【0003】

ところで、DVDは規格自体も進化しており、ハイビジョン対応のHD DVD規格も出来ている。HD DVD規格では、DVD規格よりも記録密度が高まるため再生信号のCN比が低下しがちであり、この再生信号から同期信号やアドレス情報を取り出す際に、相対的にノイズ等の外乱の影響を受けやすくなっている。特許文献1では、1ビット入力の信号をシフトレジスタによりシフトし、パターンとの照合を行うことにより同期信号を得ている。

【0004】

しかし、特許文献1では1ビット入力信号のためノイズ等の外乱による影響を受けやすい。さらに、HD DVD規格の場合、同期(SYNC)パターンと物理アドレスパターンが似ていることもあり、たとえば物理アドレスを同期として誤検出する可能性があり、誤動作がたびたび起こる可能性がある。特許文献1の回路構成では、ノイズ等の外乱がないときは、所定の同期パターン位置のウォブル信号のうち同期パターン特有の部分をかちんと認識できており、所定の位置で同期検出されたこと示す同期信号が出力される。それに対し、所定のアドレス位置にあるアドレスパターンの一部がノイズ等の外乱により信号が崩れると、同期として誤検出されてしまうことが起き得る。このように同期を誤検出すると、誤検出した同期に続く信号を誤って物理アドレスとして認識するため正しい物理アドレスが取得できず、ディスク上の正しい位置が分からなくなって、誤動作の原因となる。

10

20

【特許文献1】特開2003-187457号公報(段落0054)

【発明の開示】

【発明が解決しようとする課題】

【0005】

このように従来 of 光ディスク装置の同期検出にはアドレスパターンを同期パターンとして誤検出する可能性がある。

【0006】

本発明の目的はアドレスパターンを同期パターンとして誤検出する可能性を低くすることである。

【課題を解決するための手段】

30

【0007】

本発明の一態様による光ディスク装置は、所定の位置に所定のビットパターンからなる同期情報と、該同期情報から所定位置ずれた位置にアドレス情報が繰返し記録されている光ディスクを回転駆動するモータと、前記モータにより回転される光ディスクからウォブル信号を読み取る手段と、読み取ったウォブル信号から所定のビットパターンを検出する手段と、読み取ったウォブル信号が所定のビットパターンの類似ビットパターンでない場合、前記検出手段の検出結果の出力を許可する手段とを具備するものである。

【0008】

本発明の他の態様による同期検出回路は、所定の位置に所定のビットパターンからなる同期情報と、該同期情報から所定位置ずれた位置にアドレス情報が繰返し記録されている光ディスクからウォブル信号を読み取る手段と、読み取ったウォブル信号から所定のビットパターンを検出する手段と、読み取ったウォブル信号が所定のビットパターンの類似ビットパターンである場合、前記検出手段の検出結果の出力を排除する手段とを具備するものである。

40

【0009】

本発明の他の態様による同期検出方法は、所定の位置に所定のビットパターンからなる同期情報と、該同期情報から所定位置ずれた位置にアドレス情報が繰返し記録されている光ディスクからウォブル信号を読み取るステップと、読み取ったウォブル信号から所定のビットパターンを検出するステップと、読み取ったウォブル信号が所定のビットパターンの類似ビットパターンである場合、前記検出ステップの検出結果の出力を排除するステッ

50

ブとを具備するものである。

【発明の効果】

【0010】

以上説明したように本発明によれば、同期パターンに似たアドレスパターンを同期検出の対象から排除することにより、アドレスパターンを同期パターンとして誤検出する可能性を低くすることができる。

【発明を実施するための最良の形態】

【0011】

以下、この発明の実施の形態について図面を参照して詳細に説明する。

【0012】

図1は、光ディスク記録媒体のアドレッシング方法として、記録トラックをウォブル変調した時のウォブルと信号との関係を示す図である。蛇行した記録トラックからデジタルデータを再生していく（または、蛇行した記録トラックにデジタルデータを記録していく）が、このとき記録されたデータは指定された位置に記録されており、それを決定した物理アドレス情報は、記録トラックのウォブル信号を読み出して復調することで得られる。図1は、トラック上の読取りビーム4、検出されたウォブル信号、ウォブル信号を位相変調して情報を埋め込む場合のビット変調規則を示している。ウォブル信号の無変調部分（ノーマル位相ウォブル：NPW）をビット情報“0”とし、変調部分（反転位相ウォブル：IPW）をビット情報“1”として利用してアドレス情報が記録されている。

【0013】

図2は、位相変調方式の一例としてのHD DVD-R規格の物理アドレスフォーマットを示す。図1に示すウォブルのビット変調データNPW（＝“0”）、IPW（＝“1”）で構成されている。

【0014】

物理アドレスフィールドは、セグメント情報（3ビット）、物理セグメントブロックアドレス（18ビット）、物理セグメントオーダ（3ビット）、CRC（9ビット）の計33ビットからなる。その計33ビットの物理アドレスデータを3ビットずつに分割し、各WDU（Wobble Data Unit）に分配して変調処理によって光ディスク記録媒体に埋め込まれている。従って、物理アドレスデータ33ビットは、11WDUで構成されている。なお、各WDUの物理アドレスデータの各1ビットは、図1に示すように4ウォブルで対応されている。このため、4ウォブル全ての情報が読取れなくても、1ウォブルの情報が読取れれば、アドレスが再生できる。

【0015】

プライマリセグメントタイプの場合は、物理アドレスデータ3ビットの前にある各WDUの先頭4ウォブルはIPWで構成され、各WDUの先頭識別が容易となる構成がとられている。1WDUは84ウォブルで構成されているため、物理アドレスデータ埋め込み以降の68ウォブルはNPWと規定されている。

【0016】

セカンダリセグメントタイプの場合は、物理アドレスデータ3ビットの構成はプライマリセグメントタイプと同様であるが、各WDUの先頭識別のための4ウォブルのIPWの前に42ウォブルのNPWが配置され、物理アドレスデータ埋め込み以降の26ウォブルはNPWと規定されている点異なる。

【0017】

物理アドレスデータは17WDUで構成されたWAP（Wobble Address Periodic position）と呼ばれる集合体で1アドレスが構成されている。このWAPが連結してトラックウォブルが出来上がるため、WAPで決められる周期が物理アドレスデータの埋めこまれた周期になる。各1WAPは、先頭の1WDUにSYNC（同期信号）が配置され、次の11WDUに物理アドレス、後方の5WDUに無変調ユニット（Unity field）が配置されている。

【0018】

10

20

30

40

50

アドレス情報が埋め込まれるWDUは3ビットでアドレス情報を構成しており、各1ビットは4ウォブルに対応させている。このため、WDUの先頭4ウォブルは、IPW構成として、WDUの先頭識別が容易になる構成をとっている。結果として各WDUのアドレス情報埋め込み以降の68ウォブルはNPWと規定している。アドレスデータ全体は33ビットであることから、必要なWDUは11ユニットとなり、先頭側WDUにはWAPの同期信号SYNCが配置され、後方側の5ユニットは無変調のユニット(Unity field)で構成される。このような約束事で情報データが物理セグメントアドレスデータを使って指定された場所に記録されることになる。このため、物理セグメントの正確なアドレスデータ読出しが重要になる。

【0019】

図3は、位相変調方式の他の例としてのHDD-DVD-RAMの物理アドレスフォーマットを示す。図1に示すウォブルのビット変調データNPW(="0")、IPW(="1")で構成されている。物理アドレスデータは、セグメント情報(3ビット)、セグメントアドレス(6ビット)、ゾーンアドレス(5ビット)、パリティアドレス(1ビット)、グルーボトラックアドレス(12ビット)、ランドトラックアドレス(12ビット)の計39ビットからなる。その計39ビットの物理アドレスデータを3ビットずつに分割し、各WDU(Wobble Data Unit)に分配して変調処理によって光ディスク記録媒体に埋め込まれている。従って、物理アドレスデータ39ビットは、13WDUで構成されている。なお、各WDUの物理アドレスデータ各1ビットは、4ウォブルで対応されている。

【0020】

物理アドレスデータ3ビットの前にある各WDUの先頭4ウォブルはIPWで構成され、各WDUの先頭識別が容易になる構成がとられている。1WDUは84ウォブルで構成されているため、物理アドレスデータ埋め込み以降の68ウォブルはNPWと規定されている。

【0021】

このようなトラックウォブル変調で物理アドレスが埋め込まれた記録トラックには、情報データが記録されるが、この場合の記録データは、77376バイトのデータに対して、先頭に71バイトのVFO(再生動作時にデータ復調用チャネルクロックを生成し易いようにするための一定周波数信号)、後方にはデータブロック接続処理を行うためのPA(postamble)フィールド、リザーブフィールド、バッファフィールドの計22バイトが記録される。トータルで77469バイトが7物理セグメント(9996ウォブル)に記録される。このような約束事で情報データが物理セグメントアドレスデータを使って指定された場所に記録されることになる。このため、物理セグメントの正確なアドレスデータ読出しが重要になる。

【0022】

図4は、光ディスク記録媒体の記録トラックがランド/グループ共に使われる構造に対する、物理アドレス情報のレイアウトを例示した図である。この例では、ウォブル変調によるアドレッシングは、グルーボトラックで行うため、ランドトラックに対する記録再生でも正しいアドレッシングが構成されていなければならない。そこでゾーン方式という構造が採用され、光ディスクをラジアル方向で複数ゾーンに分割し、各ゾーン内は記録容量が一定のセグメントパケットを構成し、そこに物理アドレス情報である“ゾーン番号”、“トラック番号”、“セグメント番号”がグルーボトラックのウォブル変調で埋め込まれる。ゾーンが変わると、記録密度が略等しい単位でセグメントを構成するように分割角度を変更して、記録容量を最適化している。図4のような構成にすると、ランド/グループ方式でも、グルーボウォブルによるアドレス情報は、トラック番号を除けば隣接トラック間では同じ値になり、ランドトラックでも物理アドレス情報が読み出せる。トラック番号は、ランド用とグループ用を配置することでランドでもグループでも情報が得られるように構成されるため、問題は生じない。

【0023】

10

20

30

40

50

図5は、この発明の一実施の形態に係る光ディスク装置の構成例を説明する図である。図6は、この発明の一実施の形態に係る光ディスク装置のピックアップ14の構成例を説明する図である。図7は、この発明の一実施の形態に係る光ディスク装置のウォブルPLL部/アドレス検出部34の構成例を説明する図である。ここで、光ディスク11は、ユーザデータを記録(または書替)可能な位相変調方式の光ディスクとして説明を行なう。

【0024】

記録または書替可能な位相変調方式の光ディスクとしては、例えば、波長405nm前後の青色系レーザ光を用いたHD DVD-RAM、HD DVD-RW、HD DVD-R等や、あるいは波長650nm前後の赤色系レーザ光を用いたDVD+R等がある。

【0025】

光ディスク11の表面には、スパイラル状にランドトラック及びグルーブトラックが形成されている。トラックは半径方向に蛇行している。光ディスク11は、スピンドルモータ12によって回転駆動される。スピンドルモータ12は、モータ制御回路13によってその回転速度が制御されている。

【0026】

光ディスク11に対する情報の記録、再生は、ピックアップ14によって行なわれる。ピックアップ14は、スレッドモータ15とギアを介して連結されている。スレッドモータ15は、データバス16に接続されるスレッドモータドライバ17により制御される。スレッドモータ15の固定部には、図示しない永久磁石が設けられており、図示しない駆動コイルが励磁されることにより、ピックアップ14が光ディスク11の半径方向に移動する。

【0027】

ピックアップ14には、図6に示すように対物レンズ18が設けられている。対物レンズ18は、駆動コイル19の駆動によりフォーカシング方向(レンズの光軸方向)への移動が可能であるとともに、駆動コイル20の駆動によりトラッキング方向(レンズの光軸と直交する方向)への移動が可能であって、レーザ光のビームスポットを移動することで、トラックジャンプを行なうことができる。

【0028】

変調回路21は、情報記録時にホスト装置22からインタフェース回路23を介して供給されるユーザデータを例えば8-14変調(EFM)して、EFMデータを生成する。レーザ制御回路24は、情報記録時(マーク形成時)に、変調回路21から供給されたEFMデータに基づいて、書き込み用信号を半導体レーザダイオード25に提供する。また、レーザ制御回路24は、情報読み取り時には書き込み信号より小さい読み取り用信号を半導体レーザダイオード25に提供する。

【0029】

半導体レーザダイオード25は、レーザ制御回路24から供給される書き込み用信号に応じてレーザ光を発生する。半導体レーザダイオード25から発生されるレーザ光は、コリメータレンズ26、ハーフプリズム27、光学系28、対物レンズ18を介して光ディスク11上に照射される。光ディスク11からの反射光は、対物レンズ18、光学系28、ハーフプリズム27、集光レンズ29を介して、光検出器30に導かれる。

【0030】

光検出器30は4分割の光検出セルからなり、各セルの出力信号A、B、C、DをRFアンプ31に供給する。RFアンプ31は、 $(A + D) - (B + C)$ に対応するトラッキングエラー信号TEをトラッキング制御部32に供給し、 $(A + C) - (B + D)$ に対応するフォーカスエラー信号FEをフォーカシング制御部33に供給する。

【0031】

さらに、RFアンプ31は、 $(A + D) - (B + C)$ に対応するウォブル信号WBをウォブルPLL部/アドレス検出部34に供給し、 $(A + D) + (B + C)$ に対応するRF信号をデータ再生部35に供給する。

【0032】

10

20

30

40

50

一方、フォーカシング制御部 33 の出力信号は、フォーカシング方向の駆動コイル 19 に供給される。これにより、レーザ光が光ディスク 11 の記録膜上に常時ジャストフォーカスとなる制御がなされる。また、トラッキング制御部 32 は、トラッキングエラー信号 T E に応じてトラック駆動信号を生成し、トラッキング方向の駆動コイル 20 に供給している。

【 0 0 3 3 】

上記フォーカシング制御及びトラッキング制御がなされることで、光検出器 30 の光検出セルの出力信号の和信号 R F は、記録情報に対応して光ディスク 11 のトラック上に形成されたピット等からの反射率の変化が反映される。この信号は、データ再生部 35 に供給される。

10

【 0 0 3 4 】

データ再生部 35 は、P L L 回路 36 からの再生用クロック信号に基づき、記録データを再生する。また、データ再生部 35 は信号 R F の振幅を測定する機能を有し、該測定値は C P U 37 によって読み出される。

【 0 0 3 5 】

上記トラッキング制御部 32 によって対物レンズ 18 が制御されているとき、対物レンズ 18 が光ディスク 11 の最適位置となるように、スレッドモータ 15 が制御されることで、ピックアップ 14 が制御される。

【 0 0 3 6 】

モータ制御回路 13、レーザ制御回路 24、フォーカシング制御部 33、トラッキング制御部 32、データ再生部 35、P L L 回路 36 等は、サーボ制御回路として 1 つの L S I チップ内に構成することができる。

20

【 0 0 3 7 】

これらの回路部は、バス 16 を介して C P U 37 によって制御される。C P U 37 は、インタフェース回路 23 を介してホスト装置 22 から提供される動作コマンドに基づき、この光ディスク装置を総合的に制御している。

【 0 0 3 8 】

C P U 37 は、R A M 38 を作業エリアとして使用し、R O M 39 に記録されたプログラムに従って所定の動作を行なう。

【 0 0 3 9 】

上記データ再生部 35 で再生されたデータは、エラー訂正回路 40 によってエラー訂正処理が施された後、映像、副映像及び音声等の再生に供される。

30

【 0 0 4 0 】

図 7 は、図 5 のウォブル P L L 部 / アドレス検出部 34 に対応する回路構成 (ウォブル信号から物理アドレスを生成する構成を含む) の具体例を示している。ウォブル P L L 部 / アドレス検出部 34 は、ウォブル P L L 部 51、同期検出 (詳細ブロック図は図 8) / 物理アドレス検出部 52、及びフライホイールカウンタ 53 の 3 つのブロックに分けられる。

【 0 0 4 1 】

ウォブル P L L 部 51 は、ウォブル信号が入力される A / D コンバータ 55、その出力ウォブル信号の位相比較を行う位相検出部 56、ウォブル信号の位相が $\pm 90^\circ$ 以上の場合の前値のホールド、またループ補償などを行う位相制御部 57、位相制御部 57 の出力が入力される D / A コンバータ 58、その出力に応じた周波数の発振信号を A / D コンバータ 55 に供給する V C O 59 からなっている。

40

【 0 0 4 2 】

位相検出部 56 では、ウォブル信号と基準サイン波 / 基準コサイン波の 1 ウォブル単位の積分演算が行われ、後述する図 10、図 11 に例示されるようなサイン相関検波値信号、コサイン相関検波値信号がそれぞれ作られる。コサイン相関検波値信号は位相制御部 57 に、サイン相関検波値信号は位相制御部 57、同期検出 / 物理アドレス検出部 52、フライホイールカウンタ 53 に供給される。

50

【 0 0 4 3 】

位相制御部 5 7 は、コサイン相関検波値信号を位相誤差信号として P L L 引きこみ用に使用し、入力信号（ウォブル信号）に対して位相追従した単一クロックを生成し、D / A コンバータ 5 8 に供給する。サイン相関検波値信号は、変調部分（I P W 部分）は “ + ” 値（多値）で出力され、無変調部分（N P W 部分）は “ - ” 値（多値）で出力されるものとしている。この多値信号から、同期パターンの検出、及びアドレスパターンの検出が行われる。

【 0 0 4 4 】

同期検出 / 物理アドレス検出部 5 2 は、所定の同期パターン位置（図 2、図 3 の W A P “ 0 ” 番目）の 8 4 ウォブル信号の内、同期パターン特有の部分である I P W（6 ウォブル） - N P W（4 ウォブル） - I P W（6 ウォブル）の部分を検出し、それに続く物理アドレスを検出するブロックであり、同期検出部 6 2、物理アドレス先頭検出部 6 4、物理アドレス保持部 6 6 からなる。

10

【 0 0 4 5 】

図 7 の全回路ブロック（あるいは少なくとも同期 / アドレス検出部 5 2）は、ディスクリート電子部品で構成することもできるが、量産時には I C（コントローラ L S I）化することが望ましい。

【 0 0 4 6 】

同期検出部 6 2 の詳細ブロックを図 8 に示す。同期検出部 6 2 はサイン相関検波値信号が供給されるシフトレジスタ 7 2 と、シフトレジスタ 7 2 の出力が供給されるデータ検出 / 4 波演算部 7 4、パターン演算部（エッジ / 状態レベル検出）8 0 と、データ検出 / 4 波演算部 7 4 の出力が供給されるパターン判定部 7 6 と、パターン判定部 7 6 の出力が供給され、同期パターンに似ている物理アドレスパターンを排除するための排除用ゲート信号を生成する排除用ゲート信号生成部 7 8 と、パターン演算部 8 0 の出力が供給される比較判定部（同期検出）8 2 と、比較判定部 8 2 の出力が供給され、排除用ゲート信号が生成された時だけ導通する A N D ゲート 8 4 からなる。フライホイールカウンタ 5 3 の出力が A N D ゲート 8 4 以外の回路に供給される。

20

【 0 0 4 7 】

シフトレジスタ 7 2、パターン演算部 8 0、比較判定部 8 2 は、所定の同期パターン位置（図 2、図 3 の W A P “ 0 ” 番目）の 8 4 ウォブル信号の内、同期パターン特有の部分である I P W（6 ウォブル） - N P W（4 ウォブル） - I P W（6 ウォブル）部分（ユニークパターン部分）を検出する回路である。先ず、サイン相関検波値信号を 2 0 段のシフトレジスタ 7 2 でシフト処理する。その処理結果はパターン演算部 8 0 に入力され、そこで、シフト処理した信号の符号変化点（I P W N P W / N P W I P W : エッジ検出）の差分演算、及びエッジ変化点以外での信号の符号比較による状態の安定（符号一致）検出を行う。比較判定部 8 2 は、パターン演算部 8 0 でのエッジ検出値が閾値以上であり、かつ状態が同期と一致していると判定できた場合に、同期信号が検出されたものとして、同期検出信号を出力する。

30

【 0 0 4 8 】

図 9 は、同期パターンに良く似ている物理アドレスパターンの例（6 パターン）である。これらの物理アドレスパターンは、I P W（少なくとも 4 ウォブル） - N P W（少なくとも 4 ウォブル） - I P W（少なくとも 4 ウォブル）構成であり、それぞれ図中の 2 箇所の丸で囲んだ 2 ウォブルを誤検出（例えば、極性を反転して検出）してしまうと、同期パターン（I P W（6 ウォブル） - N P W（4 ウォブル） - I P W（6 ウォブル））と認識できてしまう。このため、同期検出の際これらの物理アドレスパターンを識別して排除することで、同期パターンの誤検出を低下させ、信頼性のある同期検出が可能となる。

40

【 0 0 4 9 】

同期パターンと誤検出しやすい物理アドレスパターンを排除する排除用ゲート信号生成部 7 8 は、これらの 6 パターンの物理アドレスを排除するための回路である。シフトレジスタ 7 2 でシフトしたデータ（D n）を、データ検出 / 4 波演算部 7 4 において図 9 の丸

50

で囲んだ部分の信号状態を検出する。検出方法としては、検出ミス確率を下げるため I P W , N P W それぞれの部分の 2 ウォブルを加算してその 2 箇所の加算値の差分をとる。アドレスパターンが正しく検出されている場合は、この差分はプラス値となる。しかし、4 ウォブルの 1 つでも正規のレベルから変動して検出されると、この差分がマイナス値となることがある。そのため、差分がマイナス値となると、アドレスパターンを同期パターンと誤検出する可能性がある。例えば、物理アドレスパターン P 1 では、(シフトレジスタ“ D 0 ”データ+シフトレジスタ“ D 1 ”データ) - (シフトレジスタ“ D 1 6 ”データ+シフトレジスタ“ D 1 7 ”データ) < 0 の時は、同期パターンと誤検出する可能性がある。このような誤検出の可能性のある場合、そのようなパターンを同期パターンとして検出しないように、A N D ゲート 8 4 を閉じる。排除用ゲート信号生成部 7 8 は誤検出する可能性が無い場合のみ、排除用ゲート信号を生成し、A N D ゲート 8 4 を導通させる(図 1 0、図 1 1 参照)。その他の検出方法としては、単純に I P W、N P W の 4 ウォブルの 2 値化符号を使って検出しても良い。

10

【 0 0 5 0 】

パターン判定部 7 6 が同期パターンと誤検出される可能性のある物理アドレスパターン(図 9 (c) ~ (h)) を判定する原理を説明する。図 9 (c) ~ (h) の各アドレスパターンの丸で囲んだ部分のレベルが正規のレベル(図 9 の太線)から外れると、同期パターンと一致する可能性がある。そのため、下記のいずれかの条件が成り立つ場合は、誤検出が生じる可能性があるアドレスパターンであるため、排除用ゲート信号が生成されず、A N D ゲート 8 4 は非導通とされる。

20

【 0 0 5 1 】

物理アドレスパターン P 1 : $(D 0 + D 1) - (D 1 6 + D 1 7) > 0$

物理アドレスパターン P 2 : $(D 1 8 + D 1 9) - (D 2 + D 3) > 0$

物理アドレスパターン P 3 : $-(D 2 + D 3) - (D 1 6 + D 1 7) > 0$

物理アドレスパターン P 4 : $-(D 6 + D 7) - (D 1 2 + D 1 3) > 0$

物理アドレスパターン P 5 : $(D 8 + D 9) - (D 1 2 + D 1 3) > 0$

物理アドレスパターン P 6 : $(D 1 0 + D 1 1) - (D 6 + D 7) > 0$

一方、上記 6 パターンの条件が全て成り立たなかった場合、すなわち上記 6 パターンの判定結果の“N O R”条件で、排除用ゲート信号が生成され、A N D ゲート 8 4 は導通とされる。

30

【 0 0 5 2 】

光ディスク 1 1 には、以上のような構成でトラックウォブルを変調して物理アドレスが記録されている。このような光ディスク 1 1 のウォブルから物理アドレスを読み出す場合は、ウォブル信号から同期信号(図 2、図 3 の S Y N C)を検出し、この同期信号に応じたタイミング信号を生成させ、このタイミング信号に応じて、アドレス領域から物理アドレスを抜き出し復調して取得する。

【 0 0 5 3 】

次に、上記したウォブル信号に基づく同期信号の検出の一例について説明する。

【 0 0 5 4 】

図 1 0 は、通常の同期検出、及び物理アドレスパターンを排除する排除用ゲート信号の生成タイミングを示している。図 1 0 (a) はシフトレジスタ 7 2 のデータ、(b) はウォブル信号、(c) はサイン相関検波値信号、(d) は同期パターン検出信号(比較判定部 8 2 の出力)、(e) は排除用ゲート信号、(f) は同期検出(A N D ゲート 8 4 の出力)を示す。真の同期パターン部分では、同期パターンは排除すべき物理アドレスパターンの 6 条件全てに当てはまらないため、同期パターン検出タイミングと同時に排除用ゲート信号(図 1 0 (e))が生成され、同期パターン検出時に出力される 1 ウォブル幅のパルスである同期パターン検出信号(図 1 0 (d))と排除用ゲート信号との“A N D”を取ることにより、正しい同期検出(図 1 0 (f))が行われる。

40

【 0 0 5 5 】

次に、物理アドレスパターン部分では、図 9 の物理アドレスパターン P 1、P 5 に該当

50

するパターンなので、 $(D0 + D1) - (D16 + D17) > 0$ 、 $(D8 + D9) - (D12 + D13) > 0$ の物理アドレスパターンの排除条件が成立するので、排除用ゲート信号が生成されず、ANDゲート84が閉じている。従って、たとえ比較判定部82が同期パターン検出信号(図10(d))を発生しても、当該物理アドレスパターンが同期として検出されることがない。

【0056】

図11は、物理アドレスパターンを同期パターンとして誤検出した場合に物理アドレスパターンを排除しているタイミングを示している。図11(a)はシフトレジスタ72のデータ、(b)はウォブル信号、(c)はサイン相関検波値信号、(d)は同期パターン検出信号(比較判定部82の出力)、(e)は排除用ゲート信号、(f)は同期検出(ANDゲート84の出力)を示す。物理アドレスパターンは、図10の物理アドレスパターンP5の一部であるD9データ及びD13データ(点線部分)が何らかの理由で誤検出されたものである。

10

【0057】

パターン演算部80は状態判定とエッジレベル判定を行うが、状態判定は、信号の符号(プラス値またはマイナス値)が変化する前後2波を除いた信号の状態が安定している部分で行う。同期パターン(IPW(6ウォブル) - NPW(4ウォブル) - IPW(6ウォブル))で言うと、IPWの中央の4ウォブルとNPWの中央の2ウォブルの符号が同期パターンと一致している、すなわちIPWの中央の4波がプラス値、NPWの中央の2波がマイナス値となっていると同期パターンと判定できる。そのため、図11の物理アドレスパターンのD9がマイナス値、D13がプラス値となると、 $IPW(D2 \sim D7) - NPW(D8 \sim D11) - IPW(D12 \sim D17)$ となり、同期パターンと似ているパターンとなる。このときの同期パターン検出の状態判定位置はD9～D10及びD13～D16である。この物理アドレスパターンP5では、同期パターン検出のD9～D10、及びD13～D16の状態判定条件が成立することで、同期パターンとして見なされ、比較判定部82が同期パターン検出信号(図11(d))を発生する。しかし、この場合でも物理アドレスパターンP5の排除条件： $(D8 + D9) - (D12 + D13) > 0$ が成立するため、排除用ゲート信号が生成されず、ANDゲート84が閉じており、同期パターンの誤検出が防止される。図12は物理アドレスの検出動作を示すフローチャートである。ブロックB12でウォブル信号が読み取られる。ブロックB14で位相検出部56がウォブル信号を位相検出し、サイン相関検波値信号を出力する。ブロックB16でサイン相関検波値信号が同期検出部62内のシフトレジスタ72に入力される。ブロックB18パターン演算部80はエッジレベル/状態判定を行い、比較判定部82が同期パターン(IPW6波 - NPW4波 - IPW6波)を検出する。一方、ブロックB20でデータ検出/4波演算部74が図9の丸で囲んだ4ウォブルの加減算を行い、条件を判定する。ブロックB18、B20は順番が逆でも良い。ブロックB22で、6条件のうちの1条件でも成立したか否かが判定される。全ての条件が成立しない場合は、同期パターンと誤検出されるアドレスパターンではないので、ブロックB24でゲート信号生成部78はゲート信号を生成し、ANDゲート78が導通し、同期検出が物理アドレス先頭検出部64に出力される。ブロックB26で所定のタイミング後に物理アドレスの取り込みを開始する。

20

30

40

【0058】

6条件のうちの1条件でも成立した場合は、同期パターンと誤検出されるアドレスパターンであるので、ブロックB28でANDゲート78が非導通なので、同期検出が物理アドレス先頭検出部64に出力されることがない。

【0059】

以上説明したように本実施の形態によれば、同期パターンに似た物理アドレスパターンを6つのパターンに絞ることにより、同期検出対象から排除する物理アドレスパターンを検出する回路の実現が容易(回路規模として非常に小さくすることが可能)である。また、同期パターンに似ている物理アドレスパターンのみを検出するため、フライホイールカウンタなどと同期せずに検出できる。従って、非同期時にも非常に有効であり、いつでも

50

使用することが可能である。さらに、入力を複数ビットとし、例えばエッジ変化点のレベル検出及び状態検出を行うことによりノイズ等の外乱の影響を抑えることができる。

【0060】

なお、この発明は、上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

【0061】

また、本発明は、コンピュータに所定の実行手段を実行させるための（あるいはコンピュータを所定の実行手段として機能させるための、あるいはコンピュータに所定の機能を実現させるための）プログラムを記録したコンピュータ読取り可能な記録媒体としても実施することもできる。

10

【図面の簡単な説明】

【0062】

【図1】本発明の一実施形態の光ディスクのアドレッシング方法を示す図。

【図2】HD DVD-R規格の物理アドレスフォーマットを示す図。

【図3】HD DVD-RAM規格の物理アドレスフォーマットを示す図。

【図4】本発明の一実施形態の光ディスクの記録トラックの周辺レイアウトの一例を示す説明図。

20

【図5】本発明の一実施形態の光ディスク装置の構成例を示す図。

【図6】本発明の一実施形態の光ディスク装置のピックアップの構成例を示す図。

【図7】本発明の一実施形態の光ディスク装置のウォブルPLL部/アドレス検出部34の構成例を示す図。

【図8】本発明の一実施形態の光ディスク装置の同期検出部62の構成例を示す図。

【図9】本発明の一実施形態の光ディスクにおいて同期パターンと誤検出される可能性のある物理アドレスパターンを例示する図。

【図10】本発明の一実施形態における同期パターンの検出動作の一例を示すタイミングチャート。

【図11】本発明の一実施形態における同期パターンの検出動作の他の例を示すタイミングチャート。

30

【図12】本発明の一実施形態における物理アドレスの検出動作の一例を示すフローチャート。

【符号の説明】

【0063】

34...ウォブルPLL部/アドレス検出部、51...ウォブルPLL部、52...同期/アドレス検出部、53...フライホイールカウンタ、56...位相検出部、57...位相制御部、62...同期検出部、64...物理アドレス先頭検出部、66...物理アドレス保持部、72...シフトレジスタ、74...データ検出/4波演算部、76...パターン判定部、78...ゲート信号生成部、80...パターン演算部、82...比較判定部、84...ANDゲート。

40

フロントページの続き

- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100101812
弁理士 勝村 紘
- (74)代理人 100092196
弁理士 橋本 良郎
- (74)代理人 100100952
弁理士 風間 鉄也
- (74)代理人 100070437
弁理士 河井 将次
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (74)代理人 100127144
弁理士 市原 卓三
- (74)代理人 100141933
弁理士 山下 元

(72)発明者 小島 訓
東京都港区芝浦一丁目1番1号 株式会社東芝内

Fターム(参考) 5D090 AA01 CC01 CC04 GG03 GG26 GG27 HH01