



(19)
 Bundesrepublik Deutschland
 Deutsches Patent- und Markenamt

(10) **DE 10 2007 060 836 A1** 2008.07.24

(12)

Offenlegungsschrift

(21) Aktenzeichen: **10 2007 060 836.7**

(22) Anmeldetag: **18.12.2007**

(43) Offenlegungstag: **24.07.2008**

(51) Int Cl.⁸: **H01L 27/146** (2006.01)
H01L 21/8249 (2006.01)

(30) Unionspriorität:
10-2006-0135586 27.12.2006 KR

(71) Anmelder:
Dongbu Hitek Co., Ltd., Seoul, KR

(74) Vertreter:
**Epping Hermann Fischer,
 Patentanwalts-gesellschaft mbH, 80339 München**

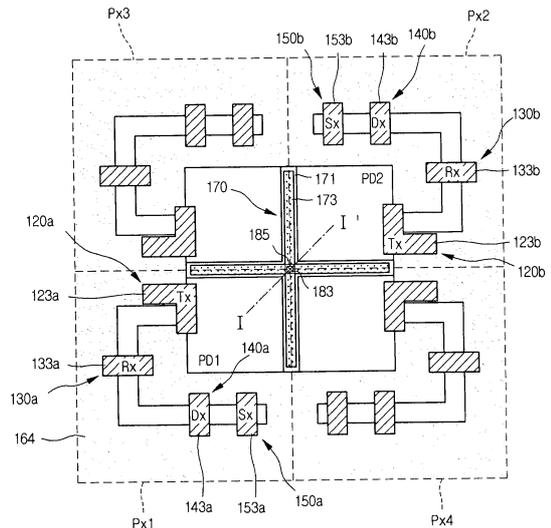
(72) Erfinder:
Shim, Hee Sung, Kangnung, Kangwon, KR

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **CMOS-Bildsensor und Verfahren zu dessen Herstellung**

(57) Zusammenfassung: Ein CMOS-Bildsensor weist eine Fotosensor-Einheit und eine Signalverarbeitungseinheit auf und kann ein Halbleitersubstrat enthalten, das einen Bauelemente-Isolations-Implantationsbereich aufweist, der mit einem ersten Ionenimplantationsbereich und einem komplementären, zweiten Ionenimplantationsbereich im ersten Ionenimplantationsbereich ausgestattet ist; eine Bauelemente-Isolationsschicht in der Signalverarbeitungseinheit; eine Fotodiode in der Fotosensor-Einheit; und Transistoren in der Signalverarbeitungseinheit. Eine Kristalldefekt-Zone in der Nähe der Fotodiode kann minimiert werden, indem ein Bauelemente-Isolations-Implantationsbereich zwischen benachbarten Fotodioden verwendet wird, so dass die Quelle eines Dunkelstroms verringert und das Auftreten von Schnittstellen-Fangstellen verhindert werden kann, was es möglich macht, die Eigenschaften des Bildsensors bei schwachem Licht zu verbessern.



Beschreibung

HINTERGRUND

[0001] Die vorliegende Offenbarung bezieht sich auf einen komplementären Metall-Oxid-Halbleiter-(CMOS)-Bildsensor.

[0002] Im Allgemeinen ist ein Bildsensor ein Halbleiterbauelement, das ein optisches Bild in ein elektrisches Signal umwandelt. Es gibt Komplementär-MOS-(CMOS)-Bildsensoren, bei denen ein Schaltverfahren eingesetzt wird, wobei eine vorher festgelegte Anzahl von MOS-Transistoren pro Bildelement benutzt wird und deren Ausgangssignale sequentiell detektiert werden, und die unter Verwendung von CMOS-Herstellungsverfahren hergestellt werden. Alternativ ist ein anderer Typ von Bildsensor ein ladungsgekoppeltes Bauelement (CCD), bei dem Metall-Oxid-Silizium-(MOS)-Kondensatoren viel enger zueinander angeordnet sind und in denen Ladungsträger gespeichert und in den Kondensator übertragen werden, und ein Steuerungs-Schaltkreis und ein Signalverarbeitungs-Schaltkreis als Peripherie-Schaltkreis vorhanden sind.

[0003] Der CMOS-Bildsensor, der die optische Information eines Objektes in elektrische Signale umwandeln kann, besteht aus Signalverarbeitungs-Schaltkreisen, die Fotodioden, einen Verstärker, einen A/D-Wandler, einen internen Spannungs-Generator, einen Zeitgabe-Generator, digitale Logik, usw. enthalten. Solche Schaltkreise können in einem Chip enthalten sein, was den großen Vorteil der Verringerung von Platz, Leistungsverbrauch und Kosten hat.

[0004] Mittlerweile werden CMOS-Bildsensoren abhängig von der Anzahl der Transistoren pro Bildelement als Typ 3T, 4T und 5T, usw. klassifiziert. Der Typ 3T enthält eine Fotodiode und drei Transistoren pro Bildelement, und der Typ 4T enthält eine Fotodiode und vier Transistoren pro Bildelement, usw.

[0005] Im Folgenden werden ein Beispiel-Schaltkreis und ein Layout eines Bildelementes eines CMOS-Bildsensors vom Typ 4T beschrieben.

[0006] [Fig. 1](#) ist ein Ersatzschaltbild eines CMOS-Bildsensors vom Typ 4T nach der verwandten Technik, und [Fig. 2](#) ist ein Layout, welches ein Bildelement eines CMOS-Bildsensors vom Typ 4T nach der verwandten Technik zeigt.

[0007] Wie in [Fig. 1](#) und [Fig. 2](#) gezeigt, enthält ein Bildelement **100** eines CMOS-Bildsensors eine Fotodiode **10** als fotoelektrischen Wandler und vier Transistoren. Die vier Transistoren sind hier jeweils ein Übertragungs-Transistor **20**, ein Reset-Transistor **30**, ein Treiber-Transistor **40** und ein Auswahl-Transistor

50. Zusätzlich dazu kann ein Lasttransistor **60** elektrisch mit dem Ausgangsanschluss OUT des entsprechenden Bildelementes **100** verbunden sein.

[0008] Auf einem Halbleitersubstrat wird eine Bauelemente-Isolationsschicht hergestellt, wozu ein STI-(Flachgraben-Isolation)- oder LOCOS-Prozess verwendet wird, mit dem ein aktiver Bereich definiert wird, wobei der aktive Bereich die aktiven Bereiche der vier Transistoren enthält. Hierbei ist FD ein Floating-Diffusions-Bereich, Tx das Gate des Übertragungs-Transistors **20**, Rx das Gate des Reset-Transistors **30**, Dx das Gate des Treiber-Transistors **40** und Sx das Gate des Auswahl-Transistors **50**.

[0009] Wie in [Fig. 2](#) gezeigt, ist im Bildelement PX des allgemeinen CMOS-Bildsensors vom Typ 4T ein aktiver Bereich definiert, indem eine Bauelemente-Isolationsschicht (nicht gezeigt) in einem Teil des Substrates ausgebildet wird, der nicht der aktive Bereich ist.

[0010] Eine Fotodiode PD wird in einem Teil des aktiven Bereichs ausgebildet, der eine relativ große Breite hat, und die Gate-Elektroden **23**, **33**, **43** und **53** der vier Transistoren werden in einem anderen Teil des aktiven Bereichs ausgebildet. Mit anderen Worten wird ein Übertragungs-Transistor **20** unter Verwendung der Gate-Elektrode **23** ausgebildet, ein Reset-Transistor **30** wird unter Verwendung der Gate-Elektrode **33** ausgebildet, ein Treiber-Transistor **40** wird unter Verwendung der Gate-Elektrode **43** ausgebildet, und ein Auswahl-Transistor **50** wird unter Verwendung der Gate-Elektrode **53** ausgebildet. Hierbei werden in den aktiven Bereich der entsprechenden Transistoren Dotierungs-Ionen implantiert (mit Ausnahme der Kanal-Bereiche unter den entsprechenden Gate-Elektroden **23**, **33**, **43** und **53**), so dass Source-/Drain-Gebiete (S/D) der entsprechenden Transistoren ausgebildet werden.

[0011] Beschreibt man speziell die Bauelemente-Isolationsschicht, kann die Bauelemente-Isolationsschicht durch lokale Oxidation von Silizium (Local Oxidation of Silicon, LOCOS) in einem CMOS-Bildsensor ausgebildet werden, wobei die minimale Linienbreite eines Schaltkreises $0,35\ \mu\text{m}$ oder mehr beträgt. Die Bauelemente-Isolationsschicht kann jedoch auch durch STI (Flachgraben-Isolation) ausgebildet werden, was bei einer Hochintegration eines Bauelementes in einem CMOS-Bildsensor, in dem die minimale Linienbreite $0,25\ \mu\text{m}$, $0,18\ \mu\text{m}$ oder weniger beträgt, vorteilhaft ist.

[0012] Wenn die Bauelemente-Isolationsschicht auf eine solche STI-Weise ausgebildet wird, tritt häufig in einem Grenzbereich A einer Fotodiode neben der Bauelemente-Isolationsschicht durch Beschädigungen während des Ätzprozesses zur Herstellung einer Graben-Struktur eine Verschiebung des Silizium-Git-

ters auf. Ein solcher Verschiebungs-Teil A in einer Silizium-Gitterstruktur kann als Elektronen Falle wirken, die Elektronen einfängt, so dass sich die Eigenschaften des CMOS-Bildsensors bei schwachen Signalen verschlechtern können. Mit anderen Worten muss, da in einer Umgebung mit schwachem Licht die auf die Fotodiode fallende Lichtmenge klein ist, die Menge an Ladungen, die in der Fotodiode fotoelektrisch umgewandelt wird, entsprechend klein sein. Es wird jedoch angenommen, dass in den oben beschriebenen Elektronenfällen gefangene Elektronen ein Bild erzeugen können, indem sie den Übertragungs-Transistor 16 durchlaufen, so dass sich die Eigenschaften des Bildsensors bei schwachem Licht verschlechtern.

ZUSAMMENFASSUNG

[0013] Ausführungen der Erfindung liefern einen CMOS-Bildsensor und ein Verfahren zu dessen Herstellung, durch die die Eigenschaften des CMOS-Bildsensors bei schwachem Licht verbessert werden. Andere Ausführungen der Erfindung können eine Struktur und ein Verfahren bereitstellen, das die Abmessungen eines Bildelementes verringert und/oder das eine effektive gemeinsame Nutzung von Transistoren in benachbarten Bildelementen ermöglicht.

[0014] Ausführungen der Erfindung liefern einen CMOS-Bildsensor, der eine Fotosensor-Einheit und eine Signalverarbeitungs-Einheit hat und folgendes umfasst: ein Halbleitersubstrat, das einen darin implantierten Bauelemente-Isolationsbereich hat, der einen ersten Ionenimplantationsbereich und einen komplementären zweiten Ionenimplantationsbereich im ersten Ionenimplantationsbereich umfasst; eine Bauelemente-Isolationsschicht in der Signalverarbeitungs-Einheit; eine Fotodiode in der Fotosensor-Einheit; und Transistoren in der Signalverarbeitungs-Einheit.

[0015] Andere Ausführungen liefern ein Verfahren zur Herstellung eines CMOS-Bildsensors das ein Ausbilden einer Bauelemente-Isolationsschicht in einer Signalverarbeitungs-Einheit des Bildsensors umfasst; ein Ausbilden eines vorläufigen Bauelemente-Implantationsbereichs in einer Fotosensor-Einheit durch Ausbilden eines ersten Ionenimplantationsbereichs im Halbleitersubstrat; ein Fertigstellen eines Bauelemente-Implantationsbereichs durch Ausbilden eines komplementären zweiten Ionenimplantationsbereichs im ersten Ionenimplantationsbereich; und ein Ausbilden einer Fotodiode in der Fotosensor-Einheit und von Transistoren in der Signalverarbeitungs-Einheit.

[0016] Weitere Systeme, Verfahren, Eigenschaften und Vorteile sind oder werden für einen Fachmann aus den folgenden Figuren und der detaillierten Be-

schreibung offensichtlich. In diesem Abschnitt darf nichts als Einschränkung der Ansprüche aufgefasst werden. Weitere Aspekte und Vorteile werden im Folgenden in Verbindung mit den Ausführungen erläutert.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0017] [Fig. 1](#) ist ein Ersatzschaltbild eines CMOS-Bildsensors des Typs 4T nach der verwandten Technik.

[0018] [Fig. 2](#) ist ein Layout eines Bildelementes eines CMOS-Bildsensors vom Typ 4T nach der verwandten Technik.

[0019] [Fig. 3](#) ist ein Layout von vier Bildelementen eines CMOS-Bildsensors vom Typ 4T gemäß einer beispielhaften Ausführung.

[0020] [Fig. 4A](#) und [Fig. 4B](#) sind Querschnitts-Ansichten, welche die Fälle zeigen, in denen keine Spannung an den Bauelemente-Isolations-Implantationsbereich angelegt ist, und wenn die Versorgungsspannung an den Bauelemente-Isolations-Implantationsbereich gemäß einer Ausführung angelegt ist.

[0021] [Fig. 5A](#) und [Fig. 5B](#) sind Querschnitts-Ansichten, welche die Fälle zeigen, in denen keine Spannung an den Bauelemente-Isolations-Implantationsbereich angelegt ist, und wenn eine Spannung in Sperrrichtung an den Bauelemente-Isolations-Implantationsbereich gemäß einer anderen Ausführung angelegt ist.

DETAILLIERTE BESCHREIBUNG

[0022] Im Folgenden wird ein CMOS-Bildsensor mit Bezug auf die begleitenden Zeichnungen beschrieben.

[0023] [Fig. 3](#) ist ein Layout eines Blocks von vier Bildelementen eines CMOS-Bildsensors vom Typ 4T gemäß einer Ausführung der Erfindung. Wie in [Fig. 3](#) gezeigt, sind erste bis vierte Bildelemente PX1, PX2, PX3 und PX4 vom Typ 4T einander benachbart.

[0024] Ein CMOS-Bildsensor kann grob unterteilt werden in eine Fotosensor-Einheit, die das einfallende Licht misst, um es in ein elektrisches Signal umzuwandeln, und eine Signalverarbeitungs-Einheit, die das Ausgangssignal der Fotosensor-Einheit verarbeitet, um ein Bild wiederzugeben.

[0025] Die Fotosensor-Einheit kann auch eine Struktur haben, in der ein Teil oder alle aus einer Vielzahl von Bildelementen geordnet oder kombiniert sind, wobei sich der Bauelemente-Isolations-Implantationsbereich hauptsächlich an der Fotodiode-Grenze in der Fotosensor-Einheit befindet, und

für die Bauelemente-Isolations-Schicht in der Signalverarbeitungs-Einheit eine LOCOS- oder STI-Bauelemente-Isolationsschicht **164** verwendet wird. Obwohl die Fotodioden-Bereiche der ersten bis vierten Bildelemente PX1, PX2, PX3 und PX4 benachbart sind, ist sie nicht darauf beschränkt. Es ist jedoch ein Layout, mit dem gezeigt wird, dass ein Bauelemente-Isolations-Implantationsbereich zwischen den Fotodioden-Bereichen benachbarter Bildelemente leicht und/oder gut gemacht werden kann.

[0026] Im Folgenden wird dies detailliert beschrieben, indem aus den ersten bis vierten Bildelementen PX1, PX2, PX3 und PX4 das erste und zweite Bildelement PX1 und PX2 ausgewählt wird.

[0027] Ein erster Fotodioden-Bereich PD1 des ersten Bildelementes PX1 und ein zweiter Fotodioden-Bereich PD2 des zweiten Bildelementes PX2 sind durch den Bauelemente-Isolations-Implantationsbereich **170** voneinander getrennt. Jedes der ersten Bildelemente PX1 und der zweiten Bildelemente PX2 enthält Fotodioden PD1 und PD2 als fotoelektrischen Wandler und vier Transistoren Rx, Dx, Tx und Sx. Die entsprechenden vier Transistoren sind Übertragungs-Transistoren **120a** und **120b**, Reset-Transistoren **130a** und **130b**, Treiber-Transistoren **140a** und **140b** und Auswahl-Transistoren **150a** und **150b**. Die Bauelemente-Isolations-Schicht **164** wird auf dem Halbleitersubstrat durch einen Flachgraben-Isolations-(STI)-Prozess ausgebildet, der einen aktiven Bereich definiert, wobei der aktive Bereich aktive Bereiche der vier Transistoren Rx, Dx, Tx und Sx enthält.

[0028] Hierin repräsentiert FD (nicht erläutert) einen Floating-Diffusions-Bereich, Tx repräsentiert das Gate des Übertragungs-Transistors **120a** und **120b**, Rx repräsentiert das Gate des Reset-Transistors **130a** und **130b**, Dx repräsentiert das Gate des Treiber-Transistors **140a** und **140b**, und Sx repräsentiert das Gate des Auswahl-Transistors **150a** und **15b**.

[0029] Im Bildelement des allgemeinen CMOS-Bildsensors vom Typ 4T wird, da ein aktiver Bereich definiert wird, die Bauelemente-Isolations-Schicht **164** in dem Teil des Substrates ausgebildet, der nicht der aktive Bereich ist, und der Bauelemente-Isolations-Implantationsbereich wird an der Grenze zwischen benachbarten Fotodioden-Bereichen ausgebildet.

[0030] Im ersten Bildelement PX1 wird eine erste Fotodiode PD1 in dem Teil des aktiven Bereichs, der eine große Breite hat, ausgebildet, und die Gate-Elektroden **123a**, **133a**, **143a** und **153a** der vier Transistoren werden in einem anderen Teil des aktiven Bereichs ausgebildet. Im zweiten Bildelement PX2 wird eine zweite Fotodiode PD2 in dem Teil des aktiven Bereichs, der eine große Breite hat, ausgebil-

det, und die Gate-Elektroden **123b**, **133b**, **143b** und **153b** der vier Transistoren werden in einem anderen Teil des aktiven Bereichs ausgebildet. Mit anderen Worten werden im ersten und zweiten Bildelement PX1 und PX2 Übertragungs-Transistoren **120a** und **12b** durch einen Prozess ausgebildet, der die Gate-Elektroden **123a** und **123b** umfasst, Reset-Transistoren **130a** und **130b** werden durch einen Prozess ausgebildet, der die Gate-Elektroden **133a** und **133b** umfasst, Treiber-Transistoren **140a** und **140b** werden durch einen Prozess ausgebildet, der die Gate-Elektroden **143a** und **143b** umfasst, und Auswahl-Transistoren **150a** und **150b** werden durch einen Prozess ausgebildet, der die Gate-Elektroden **153a** und **153b** umfasst. Im ersten und zweiten Bildelement PX1 und PX2 werden die aktiven Bereiche der entsprechenden Transistoren ausschließlich des unteren Seitenteils der entsprechenden Gate-Elektroden **123**, **133**, **143** und **153** mit Dotierungs-Ionen implantiert, so dass Source/Drain-(S/D)-Bereiche der entsprechenden Transistoren ausgebildet werden.

[0031] Der Bauelemente-Isolations-Implantationsbereich **170** wird ausgebildet, indem Dotierstoffe in das/die Grenzgebiet(e) zwischen den Fotodioden-Bereichen PD1 und PD2 implantiert werden. Der Bauelemente-Isolations-Ionenimplantationsbereich **170** umfasst einen ersten Bauelemente-Isolations-Ionenimplantationsbereich **171** und einen zweiten Bauelemente-Isolations-Ionenimplantationsbereich **173**.

[0032] Der erste Bauelemente-Isolations-Ionenimplantationsbereich **171** umfasst oder besteht im Wesentlichen aus einer geringen Konzentration eines p-Typ-Diffusionsbereichs, der bezüglich des/der N-Fotodioden-Ionenimplantationsbereiche(s) **128a** und/oder **128b** tief ausgebildet sein kann (siehe [Fig. 4A](#)), und der zweite, komplementäre Bauelemente-Isolations-Ionenimplantationsbereich **173** umfasst oder besteht im Wesentlichen aus einer hohen Konzentration eines n-Typ-Diffusionsbereichs, der im zweiten Bauelemente-Isolations-Ionenimplantationsbereich **173** relativ flach ausgebildet ist. Mit anderen Worten wird der zweite Bauelemente-Isolations-Ionenimplantationsbereich **173** vom ersten Bauelemente-Isolations-Ionenimplantationsbereich **171** umgeben. Der zweite Bauelemente-Isolations-Ionenimplantationsbereich **173** kann auch mit einer in Sperrrichtung gepolten Spannung oder mit einer Stromversorgung VDD verbunden sein.

[0033] Wenn an ihn eine Spannung in Sperrichtung oder eine Stromversorgung (z. B. Vdd) angelegt wird, bildet der Bauelemente-Isolations-Ionenimplantationsbereich **170** eine Verarmungsschicht **175** tief und dick im Substrat (z. B. eine Silizium-Epitaxieschicht **111**; siehe [Fig. 4B](#) und [Fig. 5B](#)), so dass die benachbarten Fotodioden-Bauelemente gut isoliert werden können.

[0034] Der zweite Bauelemente-Isolations-Ionenimplantationsbereich **173** umfasst einen n-Typ-Diffusionsbereich, der eine hohe Konzentration eines Dotierstoffes hat (z. B. Phosphor, Arsen oder Antimon), der erste Bauelemente-Isolations-Ionenimplantationsbereich **171** umfasst einen p-Typ-Diffusionsbereich, der eine geringe oder mittlere Konzentration eines Dotierstoffes hat (z. B. Bor), und das Substrat oder die Silizium-Epitaxieschicht **111** enthält eine p-Wanne, so dass eine Verarmungsschicht **173** flach an der Seite des n-Typ-Diffusionsbereichs **173** ausgebildet ist und tief in die Richtung vom ersten Bauelemente-Isolations-Ionenimplantationsbereich **171** zur Epitaxieschicht **111** ausgebildet ist.

[0035] Die Seiten des Bauelemente-Isolations-Ionenimplantationsbereichs **170** sind mit ersten und zweiten Fotodioden-Bereichen PD1 und PD2 ausgestattet, und die ersten und zweiten Fotodioden-Bereiche PD1 und PD2 enthalten einen n-Typ-Diffusionsbereich, der eine geringe Konzentration von Dotierstoffen hat, so dass die Verarmungsschicht **175** sich nicht vom ersten Bauelemente-Isolations-Ionenimplantationsbereich **171** in einen Fotodioden-Bereich erstreckt, sondern weiter tief in der Epitaxieschicht **111** ausgebildet ist.

[0036] [Fig. 4A](#) und [Fig. 4B](#) sind Querschnitts-Ansichten entlang der Linie I-I' in [Fig. 3](#).

[0037] [Fig. 4A](#) ist eine Querschnitts-Ansicht, die den Fall zeigt, in dem keine Spannung an den Bauelemente-Isolations-Ionenimplantationsbereich gemäß einer ersten Ausführung angelegt ist, und [Fig. 4B](#) ist eine Querschnitts-Ansicht, die den Fall zeigt, in dem die Versorgungsspannung an den Bauelemente-Isolations-Ionenimplantationsbereich gemäß der ersten Ausführung angelegt ist.

[0038] [Fig. 5A](#) ist eine Querschnitts-Ansicht, die den Fall zeigt, in dem keine Spannung an den Bauelemente-Isolations-Ionenimplantationsbereich gemäß einer zweiten Ausführung angelegt ist, und [Fig. 5B](#) ist eine Querschnitts-Ansicht, die den Fall zeigt, in dem eine Spannung in Sperrrichtung an den Bauelemente-Isolations-Ionenimplantationsbereich gemäß der zweiten Ausführung angelegt ist.

[0039] Die erste Ausführung und die zweite Ausführung sind in Struktur und Betrieb einander ähnlich, so dass sie zusammen beschrieben werden.

[0040] Mit Bezug auf [Fig. 4A](#) und [Fig. 5A](#) wird der Bauelemente-Isolations-Ionenimplantationsbereich **170** an der Grenze zwischen dem ersten Fotodioden-Bereich PD1 und dem zweiten Fotodioden-Bereich PD2 ausgebildet. Das Halbleitersubstrat kann ein p-Typ-Substrat sein, das eine hohe Konzentration von Dotierungs-Fremdatomen hat, die p-Typ-Epitaxieschicht **111** kann auf dem Halbleitersubstrat aus-

gebildet werden und kann eine geringe Konzentration von Dotierstoffen haben, ein Bauelemente-Isolations-Implantationsbereich **170** wird in der p-Typ-Epitaxieschicht **111** ausgebildet und kann (mindestens teilweise) einen aktiven Bereich definieren, und ein erster n-Typ-Fotodioden-Bereich **128a** und ein zweiter Fotodioden-Bereich **128b** können in der p-Typ-Epitaxieschicht **111** ausgebildet werden, indem eine geringe Konzentration von n-Typ-Fremdatomen in die p-Typ-Epitaxieschicht **111** implantiert wird. Eine Isolationsschicht **180** kann dann auf dem Halbleiterbauelement ausgebildet werden, und die Isolationsschicht **180** kann mit einem Kontaktloch **183** versehen werden, das einen (vorher festgelegten) Teil des zweiten Bauelemente-Isolations-Implantationsbereichs **173** freilegt.

[0041] Mit Bezug auf [Fig. 4B](#) und [Fig. 5B](#) ermöglicht es eine Kontakt-Elektrode **185** im Kontaktloch **183**, dass an den zweiten Bauelemente-Isolations-Implantationsbereich **173** eine Spannung in Sperrrichtung oder eine Versorgungsspannung angelegt werden kann.

[0042] Der Bauelemente-Isolations-Ionenimplantationsbereich **170** wird ausgebildet, indem Fremdatome in den Grenzbereich zwischen dem ersten und dem zweiten Fotodioden-Bereich PD1 und PD2 implantiert werden. Der Bauelemente-Isolations-Implantationsbereich **170** umfasst einen ersten Bauelemente-Isolations-Implantationsbereich **171** und einen zweiten Bauelemente-Isolations-Implantationsbereich **173**. Der erste Bauelemente-Isolations-Implantations-(Diffusions)-Bereich **171** enthält eine geringe oder mittlere Konzentration eines p-Typ-Dotierstoffes und kann relativ tief ausgebildet werden, und der zweite Bauelemente-Isolations-Implantations-(Diffusions)-Bereich **173** enthält eine hohe Konzentration eines n-Typ-Dotierstoffes und ist relativ flach im zweiten Bauelemente-Isolations-Ionenimplantationsbereich **173** ausgebildet. Mit anderen Worten wird der zweite Bauelemente-Isolations-Ionenimplantationsbereich **173** vom ersten Bauelemente-Isolations-Ionenimplantationsbereich **171** umgeben.

[0043] Der zweite Bauelemente-Isolations-Implantationsbereich **173** kann dann über einen Kontakt mit einer Spannung in Sperrrichtung oder einer Spannungsversorgung VDD verbunden werden. Im Bauelemente-Isolations-Implantationsbereich **170**, an den eine Vorspannung in Sperrrichtung oder eine Spannung in Sperrrichtung angelegt ist (zum Beispiel durch Anschluss an die Spannungsversorgung VDD), wird eine Verarmungsschicht **175** tief und dick in der Epitaxieschicht **111** ausgebildet, so dass benachbarte Bauelemente gut isoliert werden können.

[0044] Wie oben beschrieben, kann wenn der Bauelemente-Isolations-Implantationsbereich **170** anstelle der Bauelemente-Isolationsschicht verwendet

wird, das Auftreten einer Schnittstellen-Fangstelle, die durch Ätz-Schäden bei der Bildung eines STI-Grabens oder einer vertieften LOCOS-Struktur verursacht wird, verhindert werden, was den Vorteil hat, dass die Fotoverarbeitungs-Eigenschaften bei geringem Licht verbessert werden können.

[0045] Mit den Ausführungen wie oben beschrieben wird der Bauelemente-Isolations-Implantationsbereich ausgebildet, indem Ionen in mindestens einen Teil der Grenze zwischen benachbarten Fotodioden implantiert werden, nicht durch Ausbilden der Bauelemente-Isolationsschicht, wie LOCOS oder STI, und die Verarmungsschicht, das heißt die Isolationschicht, wird vergrößert, indem eine Spannung in Sperrrichtung an den Bauelemente-Isolations-Ionenimplantationsbereich angelegt wird, was es ermöglicht, eine Fotodiode elektrisch von der anderen zu isolieren.

[0046] Folglich wird die Zone mit Kristalldefekten in der Nachbarschaft der Fotodioden minimiert, wenn der Bauelemente-Isolations-Implantationsbereich anstelle der STI-Schicht, die Versetzungen in der Gitterstruktur des Silizium-Wafers erzeugen kann, als Bauelemente-Isolationsschicht benutzt wird, so dass die Quelle des Dunkelstroms verringert und das Auftreten von Schnittstellen-Fangstellen verringert oder verhindert werden kann, was es möglich macht, einen CMOS-Bildsensor mit verbesserten Eigenschaften bei schwachem Licht zu erhalten.

[0047] In der Ausführung wird die Kristalldefekt-Zone in der Nähe der Fotodiode minimiert, da die STI-Bauelemente-Isolationsschicht und der Bauelemente-Isolations-Ionenimplantationsbereich als Bauelemente-Isolationsschicht auf dem Halbleitersubstrat im CMOS-Bildsensor benutzt werden, so dass die Quelle des Dunkelstroms verringert und das Auftreten von Schnittstellen-Fangstellen verringert oder verhindert werden kann, was es möglich macht, die Eigenschaften bei schwachem Licht zu verbessern.

[0048] [Fig. 6](#) zeigt eine Ausführung, in der Transistoren in der Signalverarbeitungseinheit durch benachbarte Fotodioden gemeinsam genutzt werden können. Die Fotodioden **200** und **202** sind benachbart und durch die gemeinsame Signalverarbeitungseinheit **210** anstelle des Bauelemente-Isolations-Implantationsbereichs **170** voneinander getrennt (siehe [Fig. 4A–Fig. 5B](#)). Obwohl jede Fotodiode **200** und **202** ihren eigenen entsprechenden Übertragungs-Transistor Tx **220** und **222** hat, können die beiden Fotodioden **200** und **202** den Reset-, Treiber- und Auswahl-Transistor Rx **230**, Dx **240** und Sx **250** gemeinsam nutzen, wodurch die Anzahl von Transistoren pro Bildelement effektiv auf 2,5 verringert wird. Ein Fachmann kann die zusätzliche Signalverarbeitungs-Logik einfach ändern, um zu erkennen, welcher Bildpunkt (z. B. der Fotodiode **200** enthält oder

der Fotodiode **202** enthält) das elektrische Signal ausgibt, das den Foto-Ladungen entspricht, die zu einer vorgegebenen Zeit in der entsprechenden Fotodiode erzeugt werden.

[0049] Die Abbildungen der hier beschriebenen Ausführungen sind dazu gedacht, für ein allgemeines Verständnis der Struktur der verschiedenen Ausführungen zu sorgen. Die Abbildungen sind nicht dazu gedacht, als komplette Beschreibung aller Elemente und Eigenschaften von Vorrichtungen und Systemen zu dienen, die die hier beschriebenen Strukturen und Verfahren nutzen. Viele andere Ausführungen sind für einen Fachmann bei der Durchsicht der Offenbarung offensichtlich. Andere Ausführungen können genutzt werden und aus der Offenbarung abgeleitet werden, wie z. B. strukturelle und logische Ersetzungen und Änderungen, die vorgenommen werden können, ohne vom Umfang der Offenbarung abzuweichen. Zusätzlich dazu sind die Abbildungen nur repräsentativ und es kann sein, dass sie nicht maßstäblich gezeichnet sind. Bestimmte Proportionen in den Abbildungen können übertrieben dargestellt sein, während andere Proportionen minimiert sein können. Folglich müssen die Offenbarung und die Abbildungen als Beispiel und nicht als Einschränkung betrachtet werden. Der oben offenbarte Gegenstand muss als Beispiel und nicht als Einschränkung betrachtet werden, und es ist beabsichtigt, dass die beigefügten Ansprüche alle derartigen Änderungen, Verbesserungen und andere Ausführungen abdecken, die in den Geist und den Umfang der vorliegenden Erfindung fallen.

Patentansprüche

1. CMOS-Bildsensor, umfassend: ein Halbleiter-Substrat, das eine Fotosensor-Einheit und einen Bauelemente-Isolations-Implantationsbereich hat, der einen ersten Ionenimplantationsbereich und einen zweiten, komplementären Ionenimplantationsbereich im ersten Ionenimplantationsbereich umfasst; eine Bauelemente-Isolationsschicht in einer Signalverarbeitungseinheit auf dem Halbleitersubstrat; eine Fotodiode in dem Fotosensor-Bereich; und Transistoren in der Signalverarbeitungseinheit.
2. CMOS-Bildsensor gemäß Anspruch 1, wobei der erste Ionenimplantationsbereich einen p-Typ-Dotierstoff umfasst und der zweite Ionenimplantationsbereich einen n-Typ-Dotierstoff umfasst.
3. CMOS-Bildsensor gemäß Anspruch 1 oder 2, wobei das Halbleitersubstrat eine epitaktische p-Typ-Siliziumschicht umfasst.
4. CMOS-Bildsensor gemäß einem der Ansprüche 1 bis 3, der ferner eine Kontakt-Elektrode umfasst, die mit dem zweiten Ionenimplantationsbereich

verbunden ist und eingerichtet ist, an den zweiten Ionenimplantationsbereich eine Spannung in Sperrrichtung anzulegen.

5. CMOS-Bildsensor gemäß einem der Ansprüche 1 bis 4, wobei der zweite Ionenimplantationsbereich mit einer Stromversorgung verbunden ist.

6. CMOS-Bildsensor gemäß einem der Ansprüche 1 bis 5, wobei eine in der Halbleiterschicht von der Lage der Sperrschicht des zweiten Ionenimplantationsbereichs und der Halbleiterschicht ausgebildete Verarmungsschicht dicker ist als eine Verarmungsschicht im ersten Ionenimplantationsbereich von der Lage der Sperrschicht des ersten Ionenimplantationsbereichs und des zweiten Ionenimplantationsbereichs.

7. CMOS-Bildsensor gemäß einem der Ansprüche 1 bis 6, wobei der zweite Ionenimplantationsbereich vom ersten Ionenimplantationsbereich umgeben ist.

8. CMOS-Bildsensor gemäß einem der Ansprüche 1 bis 7, wobei der Fotodioden-Bereich durch den Bauelemente-Isolations-Ionenimplantationsbereich in mindestens zwei Bereiche aufgeteilt ist.

9. CMOS-Bildsensor gemäß einem der Ansprüche 1 bis 8, wobei die Fotosensor-Einheit Fotodioden für die mindestens zwei Bildelemente umfasst, wobei die entsprechenden Bildelemente mindestens zwei Transistoren umfassen.

10. CMOS-Bildsensor gemäß Anspruch 9, wobei der Bauelemente-Isolations-Implantationsbereich an einer Grenze zwischen benachbarten Bildelementen ausgebildet wird.

11. Verfahren zur Herstellung eines CMOS-Bildsensors, der eine Fotosensor-Einheit und eine Signalverarbeitungseinheit hat, das die Schritte umfasst:

Ausbilden einer Bauelemente-Isolations-Schicht in der Signalverarbeitungseinheit im Halbleitersubstrat; Ausbilden eines vorläufigen Bauelemente-Isolations-Implantationsbereichs in der Fotosensor-Einheit durch Ausbilden eines ersten Ionenimplantationsbereichs im Halbleitersubstrat; Fertigstellen eines Bauelemente-Isolations-Implantationsbereichs durch Ausbilden eines komplementären zweiten Ionenimplantationsbereichs im ersten Ionenimplantationsbereich; und Ausbilden einer Fotodiode in der Fotosensor-Einheit und von Transistoren in der Signalverarbeitungseinheit.

12. Verfahren gemäß Anspruch 11, ferner umfassend:
Ausbilden einer Isolationsschicht auf der Fotodiode

und den Transistoren;

Ausbilden eines Kontaktlochs in der Isolationschicht, das eine Oberfläche des zweiten Ionenimplantationsbereichs frei legt; und

Ausbilden eines Kontaktes im Kontaktloch, das elektrisch mit dem zweiten Ionenimplantationsbereich verbunden ist.

13. Verfahren gemäß Anspruch 11 oder 12, wobei eine Verarmungsschicht des Bauelemente-Isolations-Implantationsbereichs tiefer wird, wenn eine Spannung in Sperrrichtung an den zweiten Ionenimplantationsbereich angelegt wird.

14. Verfahren gemäß einem der Ansprüche 11 bis 13, wobei der erste Ionenimplantationsbereich einen p-Typ-Dotierstoff umfasst, und der zweite Ionenimplantationsbereich einen n-Typ-Dotierstoff umfasst.

15. Verfahren gemäß Anspruch 12, wobei an den Kontakt eine Spannung in Sperrrichtung angelegt wird.

16. Verfahren gemäß einem der Ansprüche 11 bis 15, wobei an den Kontakt eine Versorgungsspannung angelegt wird.

17. Verfahren gemäß einem der Ansprüche 11 bis 16, wobei die Dicke einer Verarmungsschicht in der Halbleiterschicht von der Lage der Sperrschicht des zweiten Ionenimplantationsbereichs und der Halbleiterschicht größer ist als die einer Verarmungsschicht im ersten Ionenimplantationsbereich von der Sperrschicht des ersten Ionenimplantationsbereichs und des zweiten Ionenimplantationsbereichs.

18. Verfahren gemäß einem der Ansprüche 11 bis 17, wobei die Fotosensor-Einheit Fotodioden in mindestens zwei Bildelementen umfasst, wobei jedes Bildelement mindestens zwei Transistoren umfasst.

19. Verfahren gemäß Anspruch 18, wobei der Bauelemente-Isolations-Implantationsbereich sich an der Grenze zwischen benachbarten Bildelementen befindet.

Es folgen 6 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1

(Verwandte Technik)

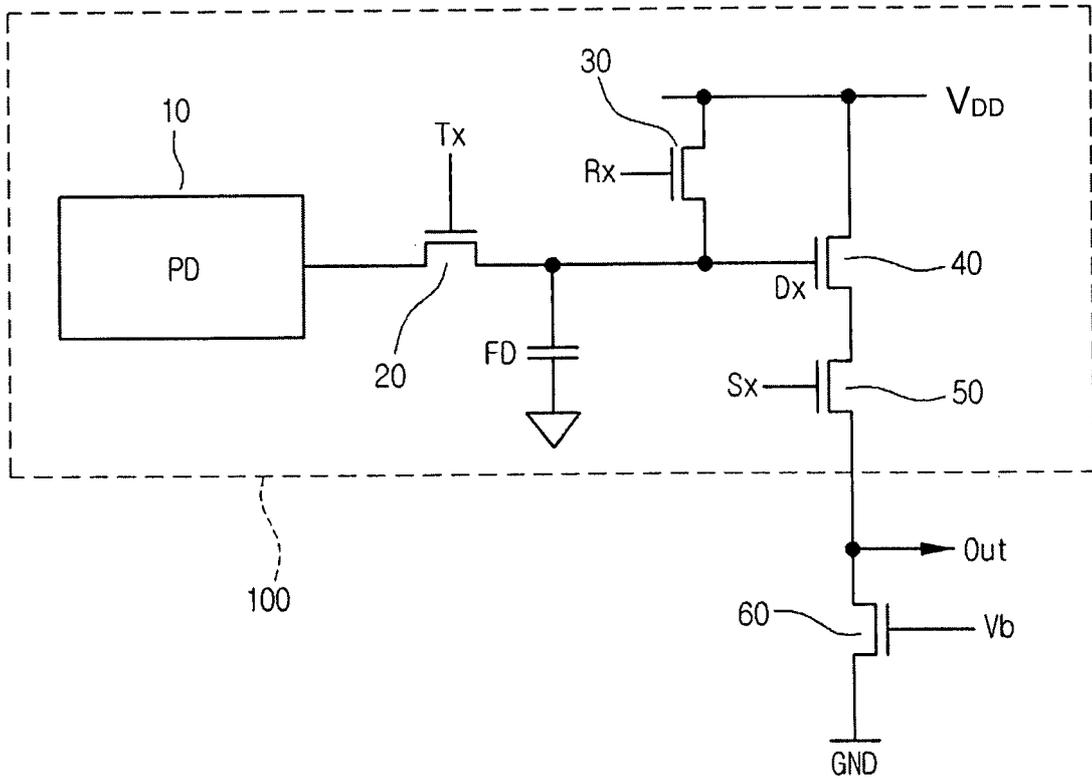


FIG. 2
(Verwandte Technik)

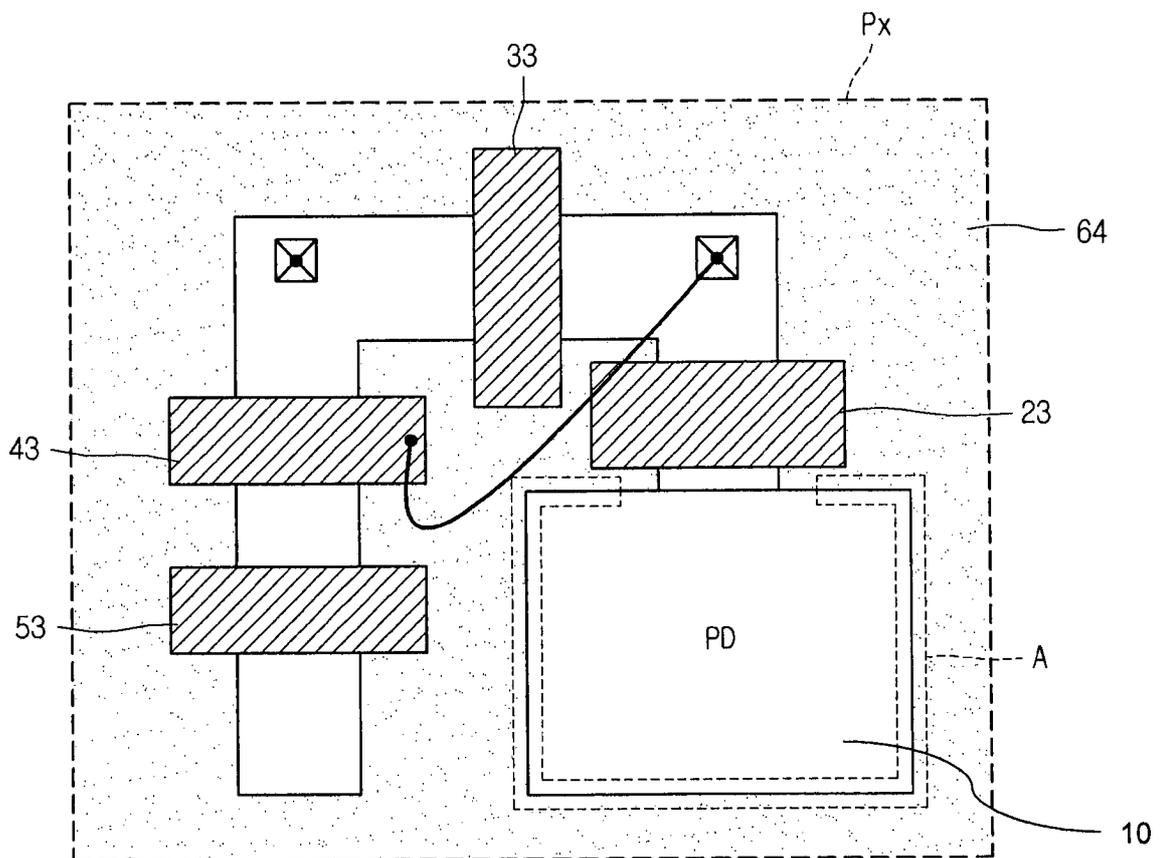


FIG. 3

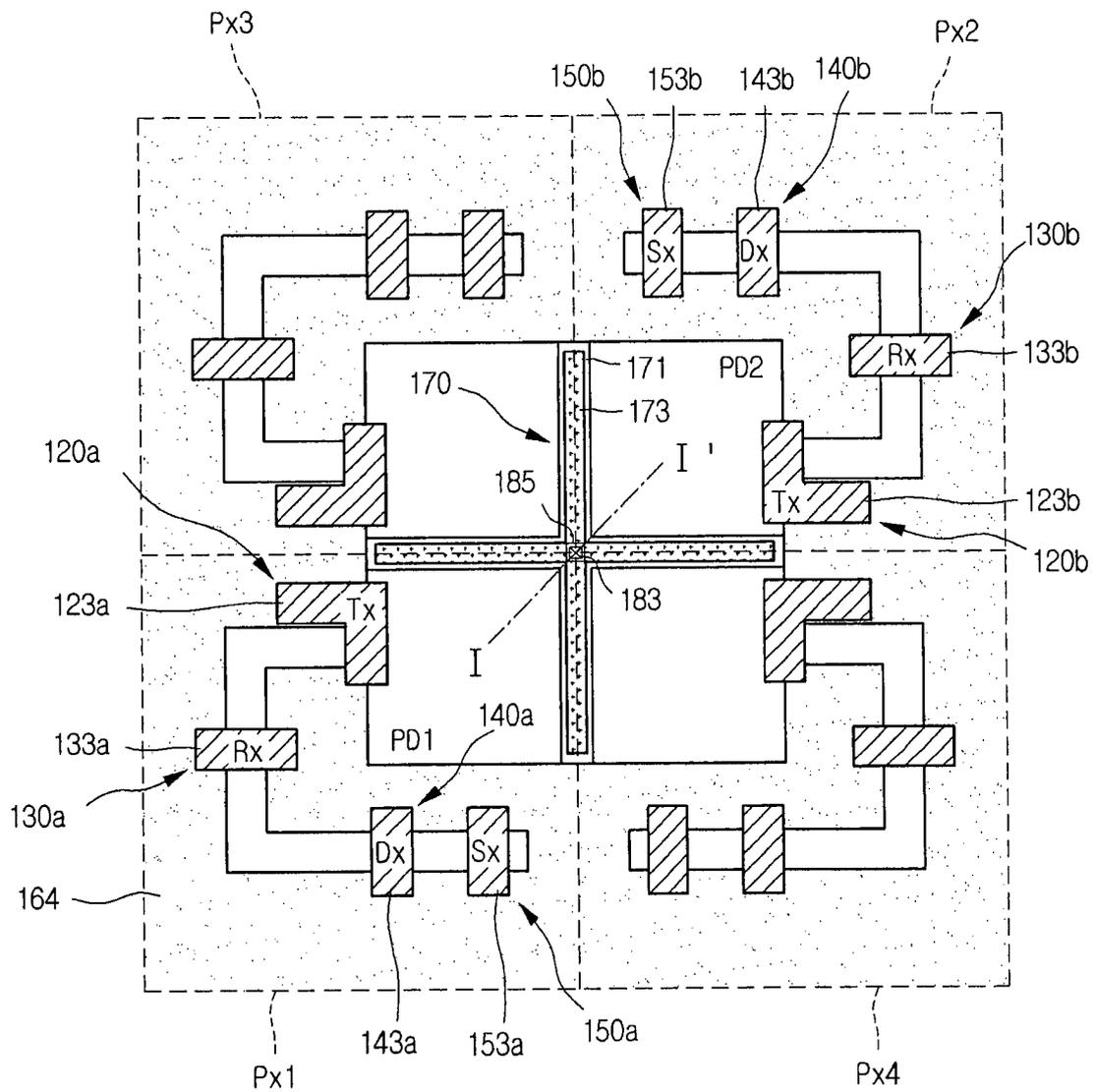


FIG. 4A

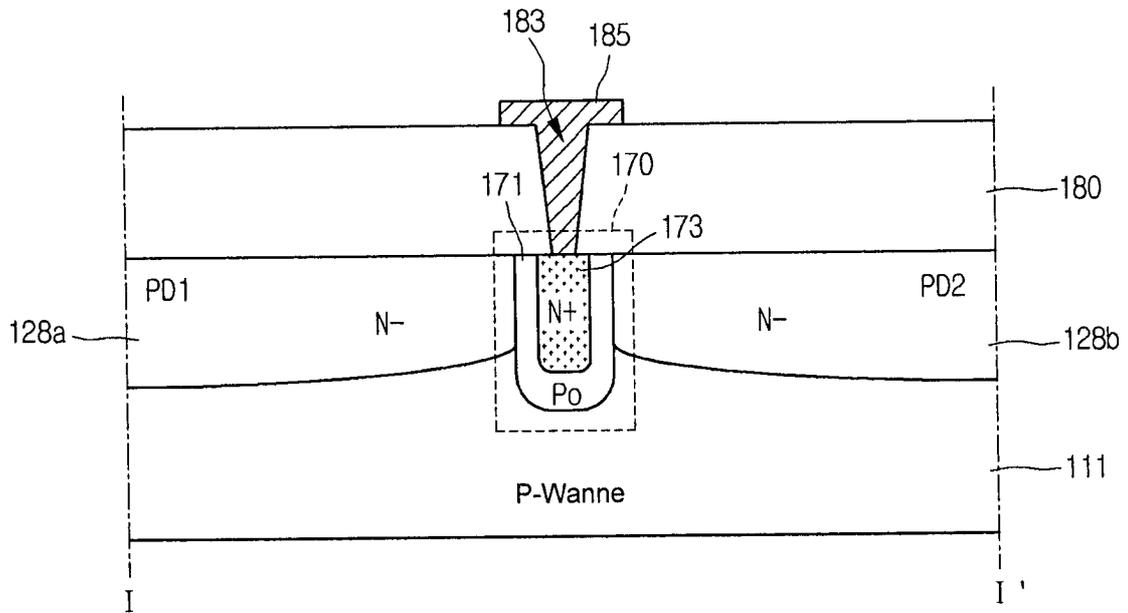


FIG. 4B

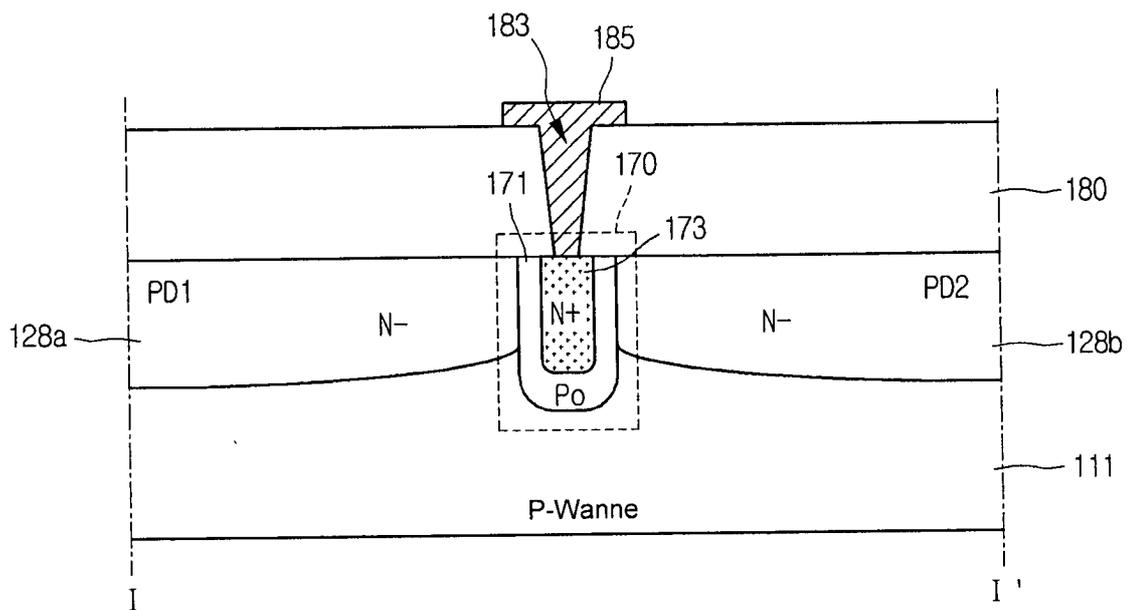


FIG. 5A

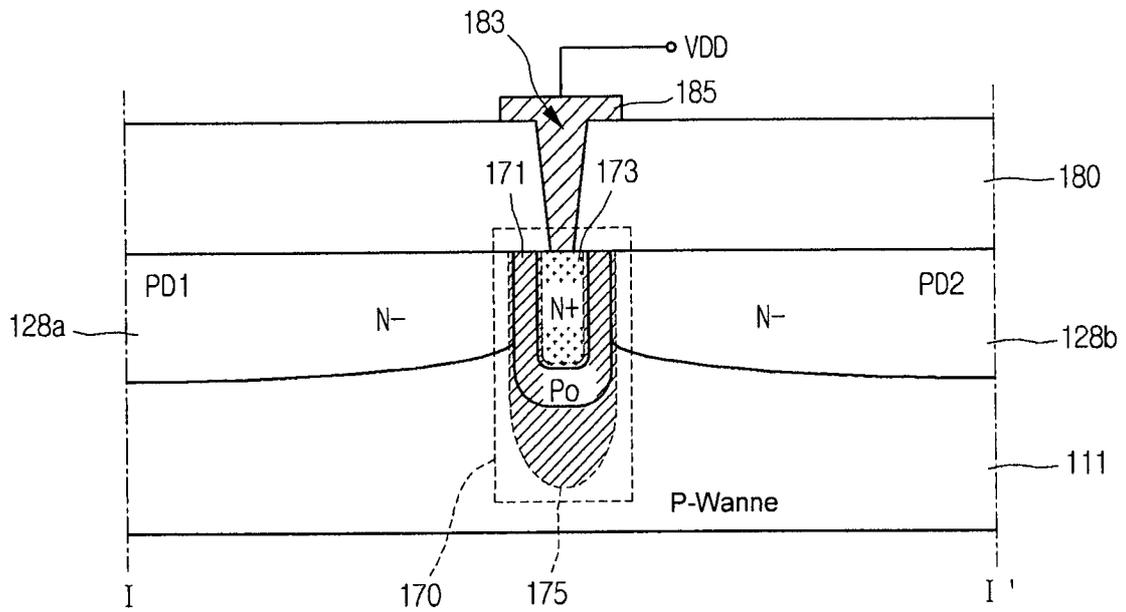


FIG. 5B

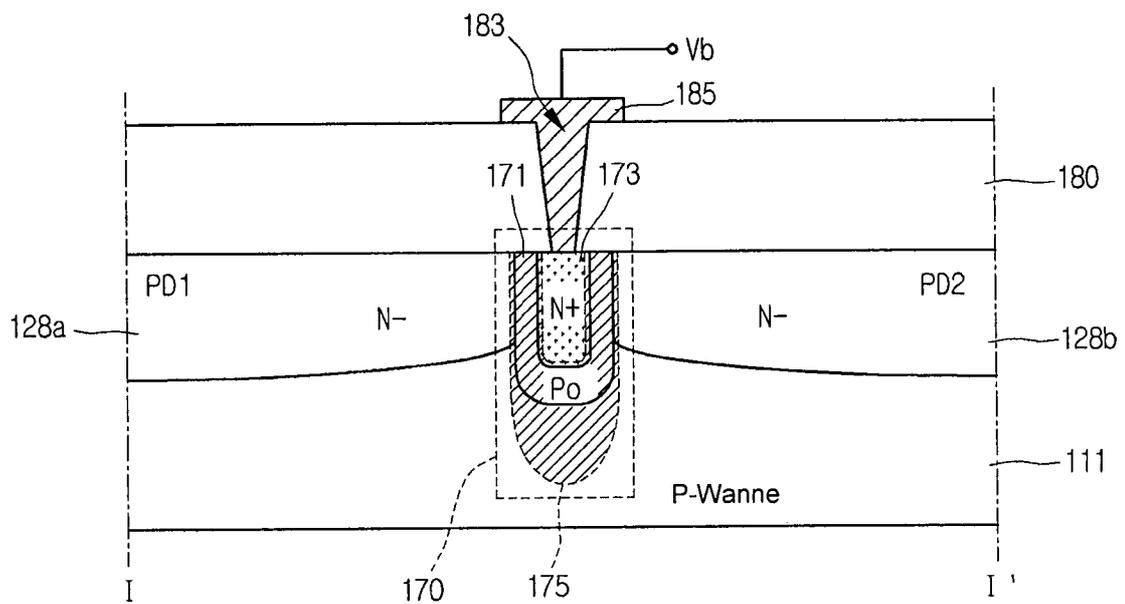


FIG.6

