

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-43101

(P2007-43101A)

(43) 公開日 平成19年2月15日(2007.2.15)

(51) Int. Cl.	F I	テーマコード (参考)
HO 1 L 21/304 (2006.01)	HO 1 L 21/304 6 2 2 J	5 F 1 1 O
HO 1 L 29/786 (2006.01)	HO 1 L 29/78 6 2 6 C	
HO 1 L 21/301 (2006.01)	HO 1 L 21/304 6 3 1	
	HO 1 L 21/78 Q	

審査請求 未請求 請求項の数 12 O L (全 27 頁)

(21) 出願番号	特願2006-162592 (P2006-162592)	(71) 出願人	000153878 株式会社半導体エネルギー研究所
(22) 出願日	平成18年6月12日 (2006. 6. 12)		神奈川県厚木市長谷398番地
(31) 優先権主張番号	特願2005-193172 (P2005-193172)	(72) 発明者	鶴目 卓也
(32) 優先日	平成17年6月30日 (2005. 6. 30)		神奈川県厚木市長谷398番地 株式会社
(33) 優先権主張国	日本国 (JP)	(72) 発明者	楠本 直人
			神奈川県厚木市長谷398番地 株式会社
			半導体エネルギー研究所内

最終頁に続く

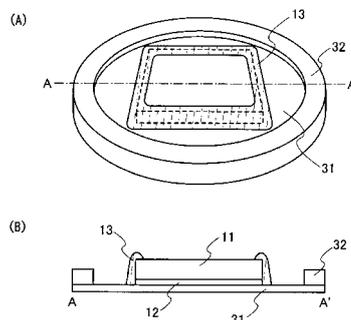
(54) 【発明の名称】 半導体装置の作製方法

(57) 【要約】

【課題】 薄型化された基板を有する半導体装置を歩留まり良く提供する。

【解決手段】 基板の所定部分（少なくとも基板の端面を覆う部分）に保護層を形成した後に、当該基板の研削、研磨を行う。すなわち、基板の一方の面上に複数の集積回路を有する素子層を形成し、少なくとも前記基板の端面に接して保護層を形成し、前記基板を薄くし（例えば、前記基板の他方の面を研削、研磨し）、前記保護層を除去し、前記研磨された基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

基板の一方の面上に複数の集積回路を有する素子層を形成し、
 少なくとも前記基板の端面に接して保護層を形成し、
 物理的な手段を用いて前記基板を薄くし、
 前記保護層を除去し、
 前記研磨された基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成することを特徴とする半導体装置の作製方法。

【請求項 2】

基板の一方の面上に複数の集積回路を有する素子層を形成し、
 少なくとも前記基板の端面に接して保護層を形成し、
 前記基板の他方の面を研削し、
 前記基板の研削された他方の面を研磨し、
 前記保護層を除去し、
 前記研磨された基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成することを特徴とする半導体装置の作製方法。

10

【請求項 3】

基板の一方の面上に複数の集積回路を有する素子層を形成し、
 少なくとも前記基板の端面に接して保護層を形成し、
 前記基板の他方の面を研削し、
 前記基板の研削された他方の面を研磨し、
 前記基板の研磨された他方の面を洗浄し、
 前記基板の洗浄された他方の面を乾燥し、
 前記保護層を除去し、
 前記乾燥された基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成することを特徴とする半導体装置の作製方法。

20

【請求項 4】

基板の一方の面上に複数の集積回路を有する素子層を形成し、
 前記基板の他方の面及び前記基板の端面に接して保護層を形成し、
 前記基板の他方の面を研削し、
 前記基板の研削された他方の面を研磨し、
 前記保護層を除去し、
 前記研磨された基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成することを特徴とする半導体装置の作製方法。

30

【請求項 5】

請求項 2 乃至 4 のいずれか一において、前記研磨された基板の厚さは、 $2\ \mu\text{m}$ 以上 $50\ \mu\text{m}$ 以下であることを特徴とする半導体装置の作製方法。

【請求項 6】

請求項 1 乃至 5 のいずれか一において、可撓性を有するフィルムを用いて前記積層体の片面または両面を封止することを特徴とする半導体装置の作製方法。

40

【請求項 7】

基板の一方の面上に複数の集積回路を有する素子層を形成し、
 前記基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成した後、
 少なくとも前記積層体の端面に接して保護層を形成し、
 前記積層体における基板の他方の面を研削し、
 前記基板の研削された他方の面を研磨し、
 前記保護層を除去することを特徴とする半導体装置の作製方法。

【請求項 8】

基板の一方の面上に複数の集積回路を有する素子層を形成し、

50

前記基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成した後、

前記積層体における基板の他方の面及び前記積層体の端面に接して保護層を形成し、

前記積層体における基板の他方の面を研削し、

前記基板の研削された他方の面を研磨し、

前記保護層を除去することを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 7 または 8 において、前記研磨された基板の厚さは、 $2\ \mu\text{m}$ 以上 $50\ \mu\text{m}$ 以下であることを特徴とする半導体装置の作製方法。

【請求項 10】

請求項 1 乃至 9 のいずれか一において、前記保護層を、スクリーン印刷法、スピニング法、液滴吐出法、またはディスペンサー法により形成することを特徴とする半導体装置の作製方法。

10

【請求項 11】

請求項 1 乃至 10 のいずれか一において、前記保護層として可逆性材料を用いることを特徴とする半導体装置の作製方法。

【請求項 12】

請求項 1 乃至 11 のいずれか一において、前記保護層としてホットメルトワックスまたは UV 剥離性樹脂を用いることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

20

【技術分野】

【0001】

本明細書に開示する発明は半導体装置の作製方法に関する。

【背景技術】

【0002】

近年、無線通信によりデータを送受信することのできる半導体装置（半導体装置）の開発が盛んに進められている。このような半導体装置は、IC タグ、ID タグ、RF (Radio Frequency) タグ、RFID (Radio Frequency Identification) タグ、無線タグ、電子タグ、無線プロセッサ、無線メモリ、無線チップ等と呼ばれている（例えば、特許文献 1 参照）。

30

【0003】

また、半導体装置の薄型化の研究、開発が盛んに進められている。半導体装置の薄型化は、例えば携帯電話機、デジタルカメラのような小型化が要求される製品を形成する上で、非常に重要な技術となる。

【0004】

一般的に、半導体装置は基板（例えば、Si ウエハーやガラス基板など）と、基板の上に設けられたトランジスタ等を有する素子層とから構成されており、半導体装置を薄型化するために基板の薄型化が試みられている。

【0005】

基板を薄型化する方法として、様々な技術が知られている。例えば、基板を化学反応等によって薄型化する薬液処理法や、基板を研削、研磨する方法がある。

40

【特許文献 1】特開 2004 - 282050 号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

上述した方法のうち、薬液処理法では、化学反応が起こっているガラス基板表面の脆弱化が激しく、ガラス基板の厚さを一定に制御することが困難であった。

【0007】

また、上述した方法のうち、基板を研削、研磨する方法については、基板端面に欠け（チップング）が発生しやすく、このためガラス基板の薄型化によりクラックが発生しやす

50

いという問題も生じていた。基板端面にチップングが発生しやすい原因としては、素子層の形成されている側の面をテープで固定し、素子層が形成されていない側の面（基板）を研削、研磨する際に、基板の端面にストレスがかかりやすいことが考えられる。

【0008】

本発明では、上記問題を鑑み、薄型化された基板を有する半導体装置を歩留まりよく提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明は、基板の所定部分（少なくとも基板の端面）に保護層を形成した後に、物理的な手段を用いて当該基板を薄くする。さらに詳しくは、基板の所定部分に保護層を形成した後に、当該基板の研削、研磨を行うことを特徴とする。

10

【0010】

本発明の半導体装置の作製方法の一は、基板の一方の面上に複数の集積回路を有する素子層を形成し、少なくとも前記基板の端面に接して保護層を形成する。そして、前記基板の他方の面を研削し、前記基板の研削された他方の面を研磨し、前記保護層を除去し、前記研削された基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成することを特徴とする。

【0011】

また、本発明の半導体装置の作製方法の一は、基板の一方の面上に複数の集積回路を有する素子層を形成し、少なくとも前記基板の端面に接して保護層を形成する。そして、前記基板の他方の面を研削し、前記基板の研削された他方の面を研磨し、前記基板の研削された他方の面を洗浄し、前記基板の洗浄された他方の面を乾燥し、前記保護層を除去し、前記乾燥された基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成することを特徴とする。

20

【0012】

また、本発明の半導体装置の作製方法の一は、基板の一方の面上に複数の集積回路を有する素子層を形成し、前記基板の他方の面及び前記基板の端面に接して保護層を形成する。そして、前記基板の他方の面を研削し、前記基板の研削された他方の面を研磨し、前記保護層を除去し、前記研削された基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成することを特徴とする。

30

【0013】

また、上記構成において、可撓性を有するフィルムを用いて前記積層体の片面または両面を封止することを特徴とする。

【0014】

また、本発明の半導体装置の作製方法の一は、基板の一方の面上に複数の集積回路を有する素子層を形成し、前記基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成した後、少なくとも前記積層体の端面に接して保護層を形成する。そして、前記積層体における基板の他方の面を研削し、前記基板の研削された他方の面を研磨し、前記保護層を除去することを特徴とする。

【0015】

また、本発明の半導体装置の作製方法の一は、基板の一方の面上に複数の集積回路を有する素子層を形成し、前記基板及び前記素子層を分断して前記複数の集積回路のうち少なくとも一つが設けられた層を有する積層体を形成した後、前記積層体における基板の他方の面及び前記積層体の端面に接して保護層を形成する。そして、前記積層体における基板の他方の面を研削し、前記基板の研削された他方の面を研磨し、前記保護層を除去することを特徴とする。

40

【0016】

上記構成において、前記保護層を、スクリーン印刷法、スピンコーティング法、液滴吐出法、またはディスペンサー法により形成することを特徴とする。また、上記構成において、前記保護層として、可逆性材料を用いることを特徴とする。また、上記構成において

50

、前記保護層としてホットメルトワックスまたはUV剥離性樹脂を用いることを特徴とする。

【0017】

また、上記構成において、前記研磨された基板の厚さは、2 μm以上50 μm以下であることを特徴とする。

【発明の効果】

【0018】

基板の所定部分に保護層を形成した後に、物理的な手段を用いて当該基板を薄くする。さらに詳しくは、基板の所定部分に保護層を形成した後に当該基板の他方の面を研削、研磨することによって、基板の研削、研磨の際に基板端面の欠け（チップング）が発生することを抑制できる。また、チップングを防止することにより、クラックの発生などを抑制する事が可能である。このため、半導体装置の歩留まりが向上し、半導体装置のコストを下げることができる。また、基板の厚さを100 μmよりも薄くすることにより、基板が可撓性を有するようになり、基板から素子層を剥離する方法を用いずに可撓性を有する半導体装置を作製することが可能となる。

10

【発明を実施するための最良の形態】

【0019】

本発明の実施の形態について、図面を用いて以下に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態及び実施例の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用いる。

20

【0020】

また、本明細書では、以下に様々な材料や数値の条件などを記載しているが、これらはいくまで形成しようとする目標の材料や数値の条件であって、実際に形成されたものの元素組成や物性値に若干の誤差が生じることがあることは、当業者であれば容易に理解される。また、様々な分析方法により測定して得られた結果自体にも通常誤差が含まれていることは、当業者であれば容易に理解される。したがって、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではなく、本明細書に記載している材料や数値などの条件から若干誤差を含んでいるものも、本発明の範囲に含まれるものとする。

30

【0021】

（実施の形態1）

本実施の形態では、本発明の半導体装置の作製方法の一構成に関して図面を用いて説明する。

【0022】

まず、基板11の一方の面上に、薄膜トランジスタ等の素子を有する集積回路が複数設けられた層12（以下、「素子層12」と記す。）を形成する（図1）。本明細書において、「基板11の一方の面」とは、素子層12が設けられている側の面をいう。

【0023】

基板11は、ガラス基板や石英基板、シリコン基板（ウェハー）、金属基板、セラミック基板、ステンレス基板、プラスチック基板、アクリル基板、フッ素樹脂を含有するガラスクロス（ガラス繊維から作製された織布）または石英ガラスクロスの積層体の表面が銅箔でコーティングされた基板などを用いることができるが、好ましくはガラス基板を用いる。ガラス基板は、その面積や形状に大きな制限がない。このため、基板11としてガラス基板を用いる場合は、例えば1辺が1メートル以上であって、矩形状のものを容易に用いることが可能であり、生産性を格段に向上させることができる。この点は、円形のシリコン基板を用いる場合と比較すると、大きな優位点である。また、基板自体のコストの点においても、石英基板やシリコン基板、金属基板、セラミック基板、ステンレス基板などよりガラス基板を用いることが好ましい。特に基板の大型化が求められる場合は、それが顕著となり、量産性の点を考慮してもガラス基板を用いることが好ましい。本実施の形態

40

50

では、基板 1 1 としてガラス基板を用いる。

【 0 0 2 4 】

なお、基板 1 1 から素子層 1 2 への不純物などの汚染が懸念される場合には、基板 1 1 と素子層 1 2 との間に下地膜を形成することが好ましい。例えば、基板 1 1 としてガラス基板を用いる場合、下地膜を設けることで、ガラス基板に含まれるナトリウム (Na) などのアルカリ金属が素子層 1 2 に侵入することを防止することができる。

【 0 0 2 5 】

下地膜は単層構造としてもよいし、積層構造としてもよい。また、下地膜の材料としては、スパッタ法やプラズマ CVD (Chemical Vapor Deposition) 法等により、酸化珪素膜 (SiO_x 膜)、窒化珪素膜 (SiN_x 膜)、窒素を含む酸化珪素膜 (SiO_xN_y 膜) (x > y) (x、y は正の整数)、酸素を含む窒化珪素膜 (SiN_xO_y 膜) (x > y) (x、y は正の整数) などを用いることができる。例えば、下地膜を 2 層構造とする場合、1 層目の絶縁膜として酸素を含む窒化珪素膜、2 層目の絶縁膜として窒素を含む酸化珪素膜を用いるとよい。

10

【 0 0 2 6 】

素子層 1 2 は、複数の集積回路を有しており、当該複数の集積回路は、それぞれ後に分断され、半導体装置 (チップ) の一部となる。すなわち、後の半導体装置 (チップ) は、前記複数の集積回路のうち少なくとも一つが設けられた層を有する。集積回路は、少なくとも薄膜トランジスタ (TFT) や抵抗などに代表される素子を有しており、当該素子などを用いることによって、CPU、メモリまたはマイクロプロセッサ等のあらゆる集積回路を形成することができる。また、素子層 1 2 は、薄膜トランジスタなどの素子に加えてアンテナを有する形態もとりうる。例えば、薄膜トランジスタで構成される集積回路は、アンテナで発生した交流の電圧を用いて動作を行い、アンテナに印加する交流の電圧を変調することにより、リーダ/ライタへの送信を行うことができる。アンテナは、薄膜トランジスタとともに形成してもよいし、薄膜トランジスタとは別個に形成し、後に電氣的に接続するようにして設けてもよい。

20

【 0 0 2 7 】

また、素子層 1 2 の強度を確保するための保護層として、素子層 1 2 を覆うように絶縁膜を形成しておいてもよい。この絶縁膜は、素子層 1 2 を覆うように全面に設けることが好ましいが、必ずしも全面に設ける必要はなく、選択的に設けてもよい。絶縁膜としては、DLC (ダイヤモンドライクカーボン) 等の炭素を含む膜、窒素を含む酸化珪素膜、酸素を含む窒化珪素膜、有機材料 (例えば、エポキシ等の樹脂材料) からなる膜を用いることができる。絶縁膜を形成する方法としては、スパッタ法、プラズマ CVD 法等の各種 CVD 法、スピンコーティング法、液滴吐出法、または印刷法などを用いることができる。

30

【 0 0 2 8 】

次に、素子層 1 2 を覆うようにフィルム 3 1 を設け、フィルム 3 1 を基板固定治具 3 2 に接続する。フィルム 3 1 は基板を研削、研磨する際に基板を固定する役割や、素子層 1 2 を保護する役割や、フィルム 3 1 から半導体装置 (チップ) を分離させる際に、半導体装置間の隙間を確保するための役割を果たす。このような役割を果たすフィルムとして、エキスパンドフィルムを用いるとよい。また、素子層 1 2 を保護するフィルムと、エキスパンドフィルムとを積層したフィルムを用いてもよい。

40

【 0 0 2 9 】

また、フィルム 3 1 は、通常の状態ではその接着力が強く、光を照射するとその接着力が弱くなる性質を有することが好ましい。例えば、紫外光を照射するとその接着力が弱くなる UV テープを用いるとよい。

【 0 0 3 0 】

次に、図 2 (A) 及び図 2 (B) に示すように保護層 1 3 を形成する。図 2 (A) は、保護層 1 3 を形成した状態の斜視図を示し、図 2 (B) は図 2 (A) において A - A' 間で切断したときの断面図を示している。本実施の形態では、基板 1 1 及び素子層 1 2 の端面上に加え、基板 1 1 の他方の面上の周辺領域を覆うように保護層 1 3 を形成しているが、

50

保護層 13 は、少なくとも基板 11 の端面（側面）を覆うように形成すれば本発明を実施することができる。したがって、基板 11 及び素子層 12 の端面に加え、基板 11 の他方の面の全体を覆うように保護層 13 を形成してもよい。また、図 2（B）に示すように保護層 13 は基板 11 の高さより高く形成することが好ましい。

【0031】

保護層 13 を形成する方法としては、手塗り、スクリーン印刷法、スピンコーティング法、インクジェット技術を用いた液滴吐出法、ディスペンサー法を用いることができる。また、保護層 13 の材料としては、柔軟性を有する材質を用いることができる。例えばエポキシ樹脂やアクリル樹脂などを塗布した後、焼成して硬化させればよい。後の工程で基板を簡単に剥がすことのできる材質、すなわち可逆性材料を用いることが好ましい。本明細書において「可逆性材料」とは、熱や光を作用させることにより材料の性質が可逆的に変化する材料のことを呼び、ホットメルトワックスや UV 剥離性樹脂が一例として挙げられる。本実施の形態では、可逆性材料を用いる。

10

【0032】

保護層 13 としてエポキシ樹脂やアクリル樹脂などの不可逆性材料を使用する場合は、不可逆性材料が塗布されている領域より内側を切断するようにして、内側に設けられた素子層 12 の領域を半導体装置として使用することが可能である。

【0033】

また、保護層 13 として可逆性材料を使用する場合は、乾燥処理後に可逆性材料を軟化させた後に残存する保護層 13 を除去することにより、素子層 12 全体を半導体装置として使用することが可能である。すなわち、RFID タグの如きチップの作製だけでなく、表示装置の画素が設けられた基板（例えば、EL 表示装置や液晶表示装置に用いるパネル）を作製することも可能である。

20

【0034】

次に、フィルム 31 により基板 11 が貼り付けられた基板固定治具 32（フレーム）を、吸着治具 33 に設置する。このとき、基板固定治具 32 そのものは研削、研磨されないようにするため、基板固定治具 32 の一表面よりも、基板 11 の一方の面（フィルム 31 が設けられている側の面）の方が低くなるようにフィルム 31 を設置する。吸着治具 33 は、例えばポーラスチャック 34 とステージ 35 とから構成されている。また、ポーラスチャック 34 は、多孔質の材料からなり、真空チャック機構を有する。

30

【0035】

次に、物理的な手段を用いて基板 11 を薄くする。さらに詳しくは、研削手段 41 により、基板 11 の他方の面を研削する（図 3）。このとき、基板 11 の厚さとして $100\ \mu\text{m}$ 以下になるように研削する。基板 11 を研削する際に、基板 11 の端面に形成された保護層 13 も研削されている。一般的に、この研削工程では、基板 11 が固定されたステージ 35 と研削手段 41 の一方又は両方を回転させることで、基板 11 の他方の面を研削する。研削手段 41 とは、例えば、砥石に相当する。なお、本明細書において、「基板 11 の他方の面」とは、素子層 13 が設けられている側の面とは逆側の面であり、研削手段 41 により研削される側の面をいう。なお、研削工程により生じたごみを除去するために、必要に応じて洗浄を行ってもよい。この場合、洗浄により生じた水滴を自然乾燥させる、または乾燥手段を用いて乾燥させる。乾燥手段は、具体的には基板 11 を回転させる方法や、ブローアを用いて基板 11 にエア（大気）などのガスを吹き付ける方法などがある。

40

【0036】

次に、研磨手段 42 により、研削した基板 11 の他方の面を研磨する（図 4）。基板 11 を研磨する際に、基板 11 の端面に形成された保護層 13 も研磨されている。基板 11 の厚さとしては $100\ \mu\text{m}$ より薄くなるように研磨すればよいが、好ましくは $2\ \mu\text{m}$ 以上 $50\ \mu\text{m}$ 以下（さらに好ましくは $4\ \mu\text{m}$ 以上 $30\ \mu\text{m}$ 以下）になるように研磨する。このように基板 11 を薄くする（例えば、研削、研磨する）ことにより、基板 11 は可撓性を有するようになり、基板 11 から素子層を剥離する方法を用いずに可撓性を有する半導体

50

装置を作製することが可能となる。この研磨工程も、上記の研削工程と同様に、基板 1 1 が固定されたステージ 3 5 と研磨手段 4 2 の一方又は両方を回転させることにより行われる。研磨手段 4 2 とは、例えば、研磨砥粒を塗布した研磨パッドに相当する。なお、研磨工程により生じたごみを除去するために、必要に応じて洗浄を行ってもよい。この場合、洗浄により生じた水滴を自然乾燥させる、または乾燥手段を用いて乾燥させる。乾燥手段は、具体的には基板 1 1 を回転させる方法や、ブローア-を用いて基板 1 1 にエアー（大気）などのガスを吹き付ける方法などがある。

【0037】

次に、切断手段 4 3 により、基板 1 1 と素子層 1 2 を切断する（図 5）。このとき、素子層 1 2 の有する複数の集積回路が分離されるように、集積回路同士の境界線（集積回路の間）を切断する。また、素子層 1 2 に設けられた素子は切断せず、素子層 1 2 に設けられた絶縁膜を切断するようにする。この切断工程を経て、薄型化された基板 1 1 と前記複数の集積回路のうち少なくとも一つが設けられた層 1 5 とを有する積層体 1 6 が複数形成される。なお、切断手段 4 3 とは、例えば、ダイサー、レーザー、ワイヤソーに相当する。

10

【0038】

なお、保護層 1 3 として可逆性材料を使用した場合は、切断手段 4 3 により切断工程を行う以前に、保護層 1 3 に対して可逆反応を起こし、基板 1 1 から保護層 1 3 を除去するか、保護層 1 3 から基板 1 1 を容易に剥がせる状態にしておくことが好ましい。切断前に保護層 1 3 を予め除去しておくことにより、保護層 1 3 が形成されていた素子層 1 2 の周辺領域も、集積回路が設けられた層 1 5 として利用することができる。本実施の形態では、保護層 1 3 として可逆性材料を使用し、切断前に保護層 1 3 を予め除去しているため、図 5 において保護層 1 3 は図示していない。

20

【0039】

次に、積層体 1 6 の間に隙間が形成されるように、フィルム 3 1 を延伸させる（図 6（A））。この際、積層体 1 6 の間の隙間を均等にするために、フィルム 3 1 の面方向に均等に伸ばす（面方向に均等に引っ張る）ことが好ましい。続いて、フィルム 3 1 に光を照射する。フィルム 3 1 が UV テープの場合は紫外光を照射する。光を照射させることにより、フィルム 3 1 の接着力が弱くなり、フィルム 3 1 と積層体 1 6 との間の密着性が弱くなる。そして、物理的手段により、積層体 1 6 をフィルム 3 1 から分離することができる状態になる。

30

【0040】

なお、本明細書において「物理的手段」とは、具体的には力学の法則に当てはめることが可能な過程を有する力学的手段または機械的手段を指し、何らかの力学的エネルギー（機械的エネルギー）を変化させる手段を指している。つまり、物理的手段により分離するとは、例えば、ノズルから吹付けられるガスの風圧、超音波または楔状の部材を用いた負荷等を用いて外部から衝撃（ストレス）を与えることによって分離することをいう。

【0041】

なお、上記の工程では、フィルム 3 1 を延伸させる工程の後に、フィルム 3 1 に光を照射する工程を行っているが、本発明はこの順番に制約されない。フィルム 3 1 に光を照射する工程の後に、フィルム 3 1 を延伸させる工程を行ってもよい。

40

【0042】

次に、必要に応じて積層体 1 6 の封止処理を行う。封止処理としては 2 通りの方法がある。まず、1 つ目の方法について説明する。

【0043】

1 つ目の方法では、まず、移載手段 4 4 により、フィルム 3 1 から積層体 1 6 を分離する（図 6（B））。続いて、積層体 1 6 の一方の面を第 1 の基体 5 1 に接着させるために、移載手段 4 4 により、積層体 1 6 を第 1 の基体 5 1 上に設置する。なお、移載手段 4 4 とは、具体的には、ピンを使用してのリフトアップ、アームを使用してのピックアップ、真空機構を使用しての真空吸着などの接触移載手段や、磁力、空気圧、静電気力を吸着力

50

または浮上力として用いる非接触移載手段などがある。

【0044】

次に、積層体16の他方の面を第2の基体52に接着させる(図6(C))。この工程は、ラミネート装置(貼り合わせ装置)を用いて行うものであり、当該ラミネート装置は、加熱手段と加圧手段の一方又は両方を有するラミネートロール45と、第2の基体52が巻き付いた供給ロール46とを有する。そして、ラミネートロール45と、供給ロール46とが順次回転することで、積層体16の封止処理を連続的に行う。具体的には、ラミネートロール45により、積層体16の他方の面を第2の基体52に接着させると共に、加熱処理又は加圧処理の一方又は両方を行って、積層体16を第1の基体51と第2の基体52により封止する。

10

【0045】

封止に用いる第1の基体51、第2の基体52としては、帯電防止対策を施したフィルム(帯電防止フィルム)、ポリプロピレン、ポリエステル、ビニル、ポリフッ化ビニル、塩化ビニルなどからなるフィルム、繊維質な材料からなる紙、基材フィルム(ポリエステル、ポリアミド、無機蒸着フィルム(酸化珪素やアルミなどの無機材料が表面に蒸着されたフィルム)、紙類等)と接着性合成樹脂フィルム(アクリル系合成樹脂、エポキシ系合成樹脂等)との積層フィルム等を利用することができる。なお、帯電防止対策を施したフィルムとしては、帯電防止可能な材料を樹脂中に分散させたフィルム、帯電防止可能な材料が貼り付けられたフィルム等が挙げられる。帯電防止可能な材料が貼り付けられたフィルムは、片面に帯電防止可能な材料を貼り付けられたフィルムであってもよいし、両面に帯電防止可能な材料を貼り付けられたフィルムであってもよい。また、片面に帯電防止可能な材料が貼り付けられたフィルムは、帯電防止可能な材料が貼り付けられた面をフィルムの内側になるように貼り付けてもよいし、フィルムの外側になるように貼り付けてもよい。また、帯電防止可能な材料はフィルム全面、あるいは一部に貼り付けてあればよい。なお、帯電防止可能な材料としては、アルミなどの金属、インジウムと錫を含む酸化物(ITO)、両性界面活性剤の金属塩、イミダゾリン型両性界面活性剤、側鎖にカルボキシル基および4級アンモニウム塩基をもつ架橋性共重合体高分子を含む樹脂材料などが挙げられる。帯電防止フィルムを第1の基体51、第2の基体52として用いることで、外部からの静電気によって集積回路に悪影響が及ぶことを防止することができる。

20

【0046】

第1の基体51、第2の基体52は、熱圧着(加熱処理と加圧処理)により、積層体16に接着される。加熱処理と加圧処理を行う際には、第1の基体51と第2の基体52の最表面に設けられた接着層か、または最外層に設けられた層(接着層ではない)を加熱処理によって溶かし、加圧により接着する。また、第1の基体51と第2の基体52の表面には接着層が設けられていてもよいし、接着層が設けられていなくてもよい。接着層は、熱硬化樹脂、紫外線硬化樹脂、エポキシ樹脂系接着剤、樹脂添加剤等の接着剤を含む層に相当する。また、封止処理を行った後に積層体16の内部への水分等の侵入を防止するため、第1の基体51、第2の基体52の表面にシリカコートを行うことが好ましい。なお、本明細書において「シリカコート」とは、二酸化珪素(シリカ)や、酸素を含む窒化珪素、窒素を含む酸化珪素などの粉末を被処理物の表面にコーティングすることをいう。

30

40

【0047】

上記のラミネート処理について以下により詳細に説明する。ラミネートロール45と供給ロール46は、順次回転しており、供給ロール46は、ラミネートロール45に第2の基体52を供給する。また、複数の積層体16が設けられた第1の基体51は、搬送手段47により順次搬送されている。ラミネート処理とは、積層体16が接着された第1の基体51が、ラミネートロール45と搬送手段47との間を通過する際、ラミネートロール45と搬送手段47により、積層体16と第1の基体51と第2の基体52に加圧処理と加熱処理の一方又は両方が行われる処理に相当する。ラミネート処理が行われると、積層体16は、第1の基体51と第2の基体52により封止される。なお、搬送手段47は、ベルトコンベア、複数のローラー又はロボットアームなどに相当する。また、ラミネート

50

ロール 4 5 と搬送手段 4 7 により加熱処理が行われる場合、ラミネートロール 4 5 は、電熱線のヒータ又はオイル等に相当する加熱手段を有する。

【 0 0 4 8 】

次に、切断手段 4 8 により、第 1 の基体 5 1 と第 2 の基体 5 2 を切断する（図 6（D））。切断手段 4 8 は、ダイサー、レーザー、ワイヤソーなどに相当する。以上の工程を経て、半導体装置 1 7（チップ）が完成する。

【 0 0 4 9 】

次に、2 つ目の方法について説明する。

【 0 0 5 0 】

まず、積層体 1 6 の一方の面を覆うように、第 1 の基体 5 1 を設ける（図 7（A））。次に、加熱手段 4 9 により、第 1 の基体 5 1 を加熱することにより、積層体 1 6 の一方の面を第 1 の基体 5 1 に接着させる。続いて、フィルム 3 1 から積層体 1 6 を分離する（図 7（B））。

【 0 0 5 1 】

次に、積層体 1 6 の他方の面を第 2 の基体 5 2 に接着させて、積層体 1 6 を第 1 の基体 5 1 と第 2 の基体 5 2 により封止する（図 6（C））。続いて、第 1 の基体 5 1 と第 2 の基体 5 2 を切断する（図 6（D））。これらの工程は、上記の 1 つ目の方法と同様に行えばよい。以上の工程を経て、半導体装置 1 7（チップ）が完成する。

【 0 0 5 2 】

なお、上記の 2 つ目の方法によると、フィルム 3 1 に光を照射してから、積層体 1 6 の一方の面を覆うように第 1 の基体 5 1 を設けている（図 7（A））。しかしながら、本発明はこの順番に制約されず、積層体 1 6 の一方の面を覆うように第 1 の基体 5 1 を設けて、当該第 1 の基体 5 1 を加熱した後に、フィルム 3 1 と積層体 1 6 との間の密着性を小さくするために、フィルム 3 1 に光を照射してもよい。

【 0 0 5 3 】

また、本実施の形態では、第 1 の基体 5 1、第 2 の基体 5 2 の 2 枚のフィルムを用いて積層体 1 6 を封止したが、第 1 の基体 5 1 のみを用いて積層体 1 6 を封止してもよい。これは、積層体 1 6 における基板 1 1 自体が外部からの水分や不純物の混入を防止する役割を果たすからである。したがって、積層体 1 6 における集積回路が設けられた層 1 5 の表面を第 1 の基体 5 1 で覆う構成としてもよい。

【 0 0 5 4 】

上記工程を経て完成する半導体装置 1 7（チップ）は、少なくとも基板の端面を覆うように保護層を形成した後に基板の研削、研磨を行うため、研削、研磨プロセスでのチップングやクラックが発生しにくい。このため、基板の厚さが薄く、軽量の半導体装置を歩留まりよく作製することができる。また、基板の厚さが薄いために、本半導体装置を物品に実装してもデザイン性を低下させることもない。また、半導体装置 1 7 の可撓性の高低は、そのサイズや形状などにも依存する。したがって、可撓性の高い半導体装置 1 7 を得たい場合は、そのサイズや形状などを適宜設計して半導体装置 1 7 を作製すればよい。

【 0 0 5 5 】

（実施の形態 2）

本実施の形態では、実施の形態 1 で説明した方法とは別の方法による半導体装置の作製方法について説明する。

【 0 0 5 6 】

まず、基板 1 1 の一方の面上に素子層 1 2 を設ける。続いて、素子層 1 2 を覆うようにフィルム 3 1 を設け、フィルム 3 1 を基板固定治具 3 2 に接続する。基板 1 1 や素子層 1 2 の材料や形成方法などについては実施の形態 1 で説明したため、それ以降の工程について詳細に説明する。

【 0 0 5 7 】

次に、基板 1 1 の他方の面側から、基板 1 1 と素子層 1 2 を切断手段 2 1 1 により切断して、基板 1 1 と少なくとも一つの集積回路が設けられた層 1 5 とを有する積層体 2 0 1

10

20

30

40

50

を複数形成する(図8)。なお、切断手段211とは、例えば、ダイサー、レーザー、ワイヤソーに相当する。なお、この切断工程の際に、フィルム31を切断しないようにする。

【0058】

次に、積層体201の端面を少なくとも覆うように保護層13を形成する。本実施の形態では、図9(A)に示すように、積層体201の端面に加えて基板11の他方の面の全体を覆うように保護層13を形成するが、図9(B)に示すように、積層体201の端面に加えて基板11の他方の面の一部を覆うように保護層13を形成してもよい。なお、図9(A)は、保護層13を形成した状態の斜視図及びA-A'間で切断したときの断面図を示しており、図9(B)は、保護層13を形成した状態の斜視図及びB-B'間で切断したときの断面図を示している。

10

【0059】

保護層13を形成する方法としては、手塗り、スクリーン印刷法、スピンコーティング法、インクジェット技術を用いた液滴吐出法、ディスペンサー法を用いることができる。また、保護層13の材料としては、柔軟性を有する材質を用いることができる。例えばエポキシ樹脂やアクリル樹脂などを塗布した後、焼成して硬化させればよい。また、後の工程で基板を簡単に剥がすことのできる材質、すなわち可逆性材料を用いることが好ましい。本実施の形態では、可逆性材料を用いる。

【0060】

次に、フィルム31により積層体201が貼り付けられた基板固定治具32を、吸着治具33に設置する。このとき、基板固定治具32そのものは研削、研磨されないようにするため、基板固定治具32の一表面よりも、基板11の一方の面(フィルム31が設けられている側の面)の方が低くなるようにフィルム31を設置する。吸着治具33は、例えばポーラスチャック34とステージ35とから構成されている。また、ポーラスチャック34は、多孔質の材料からなり、真空チャック機構を有する。

20

【0061】

次に、物理的な手段を用いて基板11を薄くする。さらに詳しくは、研削手段41により、基板11の他方の面を研削する(図10)。この研削工程においては、まず保護層13が研削され、その後基板11の他方の面が研削される。また、この研削工程によって、基板11の厚さが100 μm 以下になるように研削する。一般的に、この研削工程では、基板11が固定されたステージ35と研削手段41の一方又は両方を回転させることで、基板11の他方の面を研削する。研削手段41とは、例えば、砥石に相当する。なお、研削工程により生じたごみを除去するために、必要に応じて洗浄を行ってもよい。この場合、洗浄により生じた水滴を自然乾燥させる、または乾燥手段を用いて乾燥させる。乾燥手段は、具体的には基板11を回転させる方法や、ブローア-を用いて基板11にエアー(大気)などのガスを吹き付ける方法などがある。

30

【0062】

次に、研磨手段42により、研削した基板11の他方の面を研磨する(図11)。この研磨工程によって、基板11の厚さが100 μm より薄くなるように研磨すればよいが、好ましくは2 μm 以上50 μm 以下(さらに好ましくは4 μm 以上30 μm 以下)になるように研磨する。このように基板11を薄くする(例えば、研削、研磨する)ことにより、基板11は可撓性を有するようになり、基板11から素子層を剥離する方法を用いずに可撓性を有する半導体装置を作製することが可能となる。また、この研磨工程も、上記の研削工程と同様に、基板11が固定されたステージ35と研磨手段42の一方又は両方を回転させることにより行われる。研磨手段42とは、例えば、研磨砥粒を塗布した研磨パッドに相当する。なお、研磨工程により生じたごみを除去するために、必要に応じて洗浄を行ってもよい。この場合、洗浄により生じた水滴を自然乾燥させる、または乾燥手段を用いて乾燥させる。乾燥手段は、具体的には基板11を回転させる方法や、ブローア-を用いて基板11にエアー(大気)などのガスを吹き付ける方法などがある。

40

【0063】

50

次に、保護層 13 に対して可逆反応を起こして、残存している保護層 13 を除去する。なお、残存している保護層 13 を除去する代わりに、保護層 13 から積層体 201 を容易に剥がせる状態にしてもよい。以上の工程を経て、薄型化された基板 11 を有する積層体 202 が得られる（図 12）。

【0064】

次に、必要に応じて薄型化された基板 11 を有する積層体 202 を基体（フィルム）を用いて封止処理を行う。以上の工程を経て、半導体装置 17（チップ）が完成する。封止処理については、実施の形態 1 で説明したものをを用いることができるので、ここでは説明を省略する。

【0065】

上記工程を経て完成する半導体装置 17（チップ）は、少なくとも積層体の端面に保護層を形成した後に基板の研削、研磨を行うため、研削、研磨プロセスでのチップングやクラックが発生しにくい。このため、基板の厚さが薄く、軽量の半導体装置を歩留まりよく作製することができる。また、基板の厚さが薄いために、本半導体装置を物品に実装してもデザイン性を低下させることもない。また、半導体装置 17 の可撓性の高低は、そのサイズや形状などにも依存する。したがって、可撓性の高い半導体装置 17 を得たい場合は、そのサイズや形状などを適宜設計して半導体装置 17 を作製すればよい。

【0066】

本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。つまり、上記実施の形態で示した材料や形成方法は、本実施の形態でも利用することができるし、本実施の形態で示した材料や形成方法は上記実施の形態でも利用することができる。

【0067】

（実施の形態 3）

本実施の形態では、薄膜トランジスタ及びアンテナを含む本発明の半導体装置の作製方法について、図面を参照して説明する。特に、素子層の構造について詳細に説明する。

【0068】

まず、基板 701 上に下地膜 703 を形成する（図 13（A））。基板 701、下地膜 703 の材料や形成方法については実施の形態 1 で説明したものをを用いることができるので、ここでは説明を省略する。以後、下地膜 703 上に素子層を形成する工程について説明する。

【0069】

まず、下地膜 703 上に非晶質半導体膜 704（例えば、非晶質珪素を主成分とする膜）を形成する。非晶質半導体膜 704 は、スパッタ法やプラズマ CVD 法等の各種 CVD 法により、25～200nm（好ましくは 30～150nm）の厚さで形成する。続いて、非晶質半導体膜 704 を結晶化して、結晶質半導体膜を形成する。結晶化の方法としては、レーザー結晶化法、RTA またはファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とレーザー結晶化法を組み合わせた方法等を用いることができる。その後、得られた結晶質半導体膜を所望の形状にエッチングして、結晶質半導体膜 706～710 を形成する（図 13（B））。なお、下地膜 703 及び非晶質半導体膜 704 は、大気に曝さずに連続して形成することもできる。

【0070】

結晶質半導体膜 706～710 の作製工程の一例を以下に簡単に説明する。非晶質半導体膜を結晶化する方法としては、レーザー結晶化法、RTA またはファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法とレーザー結晶化法とを組み合わせた方法等が挙げられる。また、他の結晶化の方法として、DC バイアスを印加して熱プラズマを発生させ、当該熱プラズマを半導体膜に作用させることにより結晶化を行ってもよい。

【0071】

本実施の形態では、プラズマ CVD 法により膜厚 40～300nm の非晶質半導体膜を

10

20

30

40

50

形成した後、加熱処理により非晶質半導体膜を結晶化して結晶質半導体膜706~710を形成する。加熱処理としては、レーザー加熱炉、レーザー照射、若しくはレーザー光の代わりにランプから発する光の照射（以下、ランプアニールと表記する）、又はこれらを組み合わせて用いることができる。

【0072】

レーザー照射を用いる場合、連続発振型のレーザー光（CWレーザー光）やパルス発振型のレーザー光（パルスレーザー光）を用いることができる。使用可能なレーザー光としては、Arレーザー、Krレーザー、エキシマレーザーなどの気体レーザー、単結晶のYAG、YVO₄、フォルステライト（Mg₂SiO₄）、YAlO₃、GdVO₄、もしくは多結晶（セラミック）のYAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄に、ドーパントとしてNd、Yb、Cr、Ti、Ho、Er、Tm、Taのうち1種もしくは複数種添加されているものを媒質とするレーザー、ガラスレーザー、ルビーレーザー、アレキサンドライトレーザー、Ti：サファイアレーザー、銅蒸気レーザー、金蒸気レーザーのうち、一種または複数種から発振されるものを用いることができる。このようなレーザー光の基本波、またはこれらの基本波の第2高調波から第4高調波のレーザー光を照射することで、大粒径の結晶を得ることができる。例えば、Nd：YVO₄レーザー（基本波1064nm）の第2高調波（532nm）や第3高調波（355nm）を用いることができる。このときレーザーのエネルギー密度は0.01~100MW/cm²程度（好ましくは0.1~10MW/cm²）が必要である。そして、走査速度を10~2000cm/sec程度として照射する。

10

20

【0073】

なお、単結晶のYAG、YVO₄、フォルステライト（Mg₂SiO₄）、YAlO₃、GdVO₄、若しくは多結晶（セラミック）のYAG、Y₂O₃、YVO₄、YAlO₃、GdVO₄に、ドーパントとしてNd、Yb、Cr、Ti、Ho、Er、Tm、Taのうち1種または複数種添加されているものを媒質とするレーザー、Arイオンレーザー、Ti：サファイアレーザーは、それぞれ連続発振をさせることが可能であり、Qスイッチ動作やモード同期などを行うことによって10MHz以上の発振周波数でパルス発振をさせることも可能である。10MHz以上の発振周波数でレーザー光を発振させると、半導体膜がレーザーによって溶融してから固化するまでの間に、次のパルスが半導体膜に照射される。従って、発振周波数が低いパルスレーザーを用いる場合と異なり、半導体膜中において固液界面を連続的に移動させることができるため、走査方向に向かって連続的に成長した結晶粒を得ることができる。

30

【0074】

上述した連続発振レーザーまたは10MHz以上の周波数で発振するレーザー光を用いて結晶化する場合、結晶化された半導体膜の表面を平坦なものとすることができる。この結果、後に形成するゲート絶縁膜705を薄膜化することも可能であり、また、ゲート絶縁膜の耐圧を向上させることに寄与することができる。

【0075】

また、媒質としてセラミック（多結晶）を用いると、短時間かつ低コストで自由な形状に媒質を形成することが可能である。単結晶を用いる場合、通常、直径数mm、長さ数十mmの円柱状の媒質が用いられているが、セラミックを用いる場合はさらに大きいものを作ることが可能である。

40

【0076】

発光に直接寄与する媒質中のNd、Ybなどのドーパントの濃度は、単結晶中でも多結晶中でも大きく変えることは困難なため、ドーパントの濃度を増加させることによるレーザーの出力向上にはある程度限界がある。しかしながら、セラミックの場合、単結晶と比較して媒質の大きさを著しく大きくすることができるため大幅な出力向上が期待できる。

【0077】

さらに、セラミックの場合では、平行六面体形状や直方体形状の媒質を容易に形成することが可能である。このような形状の媒質を用いて、発振光を媒質の内部でジグザグに進

50

行させると、発振光路を長くとることができる。そのため、増幅が大きくなり、大出力で発振させることが可能になる。また、このような形状の媒質から射出されるレーザー光は射出時の断面形状が四角形状であるため、丸状のビームと比較すると、線状ビームに整形するのに有利である。このように射出されたレーザー光を、光学系を用いて整形することによって、短辺の長さ1mm以下、長辺の長さ数mm～数mの線状ビームを容易に得ることが可能となる。また、励起光を媒質に均一に照射することにより、線状ビームは長辺方向にエネルギー分布の均一なものとなる。

【0078】

この線状ビームを半導体膜に照射することによって、半導体膜をより均一にアニールすることが可能になる。線状ビームの両端まで均一なアニールが必要な場合は、その両端にスリットを配置し、エネルギーの減衰部を遮光するなどの工夫をすればよい。

10

【0079】

このようにして得られた強度が均一な線状ビームを用いて半導体膜をアニールし、この半導体膜を用いて半導体装置を作製すると、その半導体装置の特性を、良好かつ均一なものとすることができる。

【0080】

次に、結晶質半導体膜706～710を覆うゲート絶縁膜705を形成する。ゲート絶縁膜705は、スパッタ法やプラズマCVD法等の各種CVD法により形成すればよい。具体的には、酸化珪素膜(SiO_x 膜)、窒化珪素膜(SiN_x 膜)、窒素を含む酸化珪素膜(SiO_xN_y 膜)($x > y$)(x, y は正の整数)、酸素を含む窒化珪素膜(SiN_xO_y 膜)($x > y$)(x, y は正の整数)を、単層構造として形成するか、当該これらの膜を適宜積層して形成する。また、結晶質半導体膜706～710に対して酸素、窒素、または酸素及び窒素を含む雰囲気中で高密度プラズマ処理を行うことにより、結晶質半導体膜706～710の表面を酸化または窒化し、ゲート絶縁膜を形成してもよい。高密度プラズマ処理により、CVD法やスパッタ法等により形成された膜と比較して膜厚や膜質などの均一性に優れ、且つ緻密なゲート絶縁膜を形成することができる。

20

【0081】

本明細書において「高密度プラズマ処理」とは、プラズマの電子密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上 $1 \times 10^{13} \text{ cm}^{-3}$ 以下であり、プラズマの電子温度が0.5eV以上1.5eV以下であることを特徴としている。以後、本明細書において単に「高密度プラズマ処理」と記載している場合、上述の条件下でプラズマ処理を行っているものとする。プラズマの電子密度が高密度でありながら、基板上に形成された被処理物(金属膜)付近での電子温度が低いため、基板に対するプラズマ損傷を防止することができる。また、プラズマの電子密度が $1 \times 10^{11} \text{ cm}^{-3}$ 以上と高密度であるため、酸化(または窒化)処理によって形成される酸化物(または窒化物)の膜厚均一性に優れ、且つ緻密な膜を形成することができる。また、プラズマの電子温度が1.5eV以下と低いため、プラズマ処理や熱酸化法と比較して低温度で酸化処理(または窒化处理)を行うことができる。たとえば、ガラス基板の歪点温度よりも100度以上低い温度(代表的には、250～550)でプラズマ処理を行っても十分にプラズマ酸化処理(またはプラズマ窒化处理)を行うことができる。なお、プラズマを形成するための電源周波数はマイクロ波(2.45GHz)を用いている。また、プラズマの電位は5V以下と低電位であり、原料分子の過剰解離を抑制することができる。

30

40

【0082】

酸素を含む雰囲気としては、酸素(O_2)、二酸化窒素(NO_2)、もしくは一酸化二窒素(N_2O)と、希ガスとの混合ガス、または、酸素(O_2)、二酸化窒素(NO_2)もしくは一酸化二窒素(N_2O)と、希ガスと、水素(H_2)との混合ガスを用いることができる。希ガスとしては、アルゴン(Ar)、キセノン(Xe)、クリプトン(Kr)が挙げられる。混合ガス中の各ガスの流量比(または圧力比)は、適宜決定すればよい。混合ガスの組み合わせの一例としては、酸素(または二酸化窒素や一酸化二窒素)を0.1～100sccm、アルゴンを100～5000sccmとすればよい。また、混合ガ

50

スの組み合わせの他の一例としては、酸素（または二酸化窒素や一酸化二窒素）を0.1～100 sccm、水素を0.1～100 sccm、アルゴンを100～5000 sccmとすればよく、酸素（または二酸化窒素や一酸化二窒素）：水素：アルゴン＝1：1：100の比率で混合ガスを導入することが好ましい。例えば、酸素（または二酸化窒素や一酸化二窒素）を5 sccm、水素を5 sccm、アルゴンを500 sccmとして混合ガスを導入すればよい。混合ガス中に水素を導入しておくことで、酸化の処理時間を短縮することができる。

【0083】

窒素を含む雰囲気としては、窒素（ N_2 ）もしくはアンモニア（ NH_3 ）と、希ガスとの混合ガス、または、窒素（ N_2 ）もしくはアンモニア（ NH_3 ）と、希ガスと、水素（ H_2 ）との混合ガスを用いることができる。混合ガスの組み合わせの一例としては、窒素（またはアンモニア）を20～2000 sccm、アルゴンを100～10000 sccmとすればよい。また、混合ガスの組み合わせの他の一例としては、窒素（またはアンモニア）を20～2000 sccm、水素を1～500 sccm、アルゴンを100～10000 sccmとすればよく、窒素（またはアンモニア）：水素：アルゴン＝20：1：100の比率で混合ガスを導入することが好ましい。例えば、窒素（またはアンモニア）を100 sccm、水素を5 sccm、アルゴンを500 sccmとして混合ガスを導入すればよい。混合ガス中に水素を導入しておくことで、窒化の処理時間を短縮することができる。

10

【0084】

酸素及び窒素を含む雰囲気としては、 N_2 または NH_3 と、 O_2 と、希ガスとの混合ガスを用いることができる。混合ガスの組み合わせの一例としては、窒素（またはアンモニア）を20～1000 sccm、酸素を10～500 sccm、アルゴンを100～5000 sccmとすればよく、窒素（またはアンモニア）：酸素：アルゴン＝2：1：10の比率で混合ガスを導入することが好ましい。

20

【0085】

高密度プラズマ処理を行ってゲート絶縁膜705を形成する場合、1～20 nm、代表的には5～10 nmの絶縁膜が結晶質半導体膜706～710に形成される。この場合の反応は固相反応であるため、当該絶縁膜と結晶質半導体膜706～710との界面準位密度をきわめて低くすることができる。また、結晶質半導体膜706～710を直接酸化または窒化するため、形成されるゲート絶縁膜705の厚さを、理想的にはばらつきをきわめて小さくすることができる。さらに、結晶性シリコンの結晶粒界でも強い酸化がおこらないため、非常に好ましい状態となる。すなわち、ここで示す高密度プラズマ処理で半導体膜の表面を固相酸化することにより、結晶粒界において異常に酸化反応をさせることなく、且つ、均一性が良く、界面準位密度が低い絶縁膜を形成することができる。

30

【0086】

なお、ゲート絶縁膜705は、高密度プラズマ処理によって形成される絶縁膜のみを用いても良いし、それに加えてプラズマや熱反応を利用したCVD法により酸化珪素、酸素を含む窒化珪素、窒素を含む酸化珪素などの絶縁膜を堆積し、積層させても良い。いずれにしても、高密度プラズマで形成した絶縁膜をゲート絶縁膜の一部又は全部に含んで形成されるトランジスタは、特性のばらつきを小さくすることができる。

40

【0087】

また、非晶質半導体膜704に対し、連続発振レーザーまたは10 MHz以上の周波数で発振するレーザー光を照射しながら一方向に走査して結晶化した結晶質半導体膜706～710は、そのビームの走査方向に結晶が成長する特性がある。したがって、走査方向をチャンネル長方向（チャンネル形成領域が形成されたときにキャリアが流れる方向）に合わせ、トランジスタを配置し、高密度プラズマ処理によって形成されたゲート絶縁膜705を用いることで、特性ばらつきがより小さく、しかも電界効果移動度が高いトランジスタを得ることができる。

【0088】

50

次に、ゲート絶縁膜705上に、第1の導電膜と第2の導電膜とを積層して形成する。第1の導電膜及び第2の導電膜は、それぞれスパッタ法やプラズマCVD法等の各種CVD法により形成すればよい。本実施の形態では、第1の導電膜を20～100nmの厚さに形成し、第2の導電膜を100～400nmの厚さに形成する。また、第1の導電膜と第2の導電膜は、タンタル(Ta)、タングステン(W)、チタン(Ti)、モリブデン(Mo)、アルミニウム(Al)、銅(Cu)、クロム(Cr)、ニオブ(Nb)等から選択された元素またはこれらの元素を主成分とする合金材料若しくは化合物材料を用いて形成することができる。また、リン等の不純物元素をドーピングした多結晶珪素に代表される半導体材料により形成することもできる。第1の導電膜と第2の導電膜の組み合わせの例としては、窒化タンタル(TaN)膜とタングステン(W)膜、窒化タングステン(WN)膜とタングステン膜、窒化モリブデン(MoN)膜とモリブデン(Mo)膜等が挙げられる。タングステンや窒化タンタルは、耐熱性が高いため、第1の導電膜と第2の導電膜を形成した後に、熱活性化を目的とした加熱処理を行うことができる。また、第1の導電膜と第2の導電膜による2層構造ではなく、単層構造としてもよいし、3層構造とすることもできる。単層構造や3層構造にする場合、導電膜の材料として、上述した第1の導電膜、第2の導電膜と同様のものを自由に選択することが可能である。

10

【0089】

次に、フォトリソグラフィ法を用いてレジストからなるマスクを形成し、ゲート電極とゲート線を形成するためのエッチング処理を行って、ゲート電極として機能する導電膜716～725(以下、本明細書において「ゲート電極」とよぶことがある。)を形成する。

20

【0090】

次に、フォトリソグラフィ法により、レジストからなるマスクを形成した後、結晶質半導体膜706、708～710に、イオンドープ法またはイオン注入法により、N型を付与する不純物元素を低濃度に添加する。このようにして、N型不純物領域711、713～715及びチャネル形成領域780、782～784が形成される。N型を付与する不純物元素は、15族に属する元素を用いればよく、例えばリン(P)、砒素(As)を用いる。

【0091】

次に、フォトリソグラフィ法によりレジストからなるマスクを形成して、結晶質半導体膜707に、P型を付与する不純物元素を添加して、P型不純物領域712とチャネル形成領域781を形成する。P型を付与する不純物元素は、例えばボロン(B)を用いる。なお、N型不純物領域711、713～715及びP型不純物領域712を形成する順番は、本実施の形態のようにN型不純物領域711、713～715を形成した後にP型不純物領域712を形成してもよいし、P型不純物領域712を形成した後にN型不純物領域711、713～715を形成してもよい。

30

【0092】

次に、ゲート絶縁膜705と導電膜716～725を覆うように、絶縁膜を形成する。絶縁膜は、スパッタ法やプラズマCVD法等の各種CVD法により、珪素、珪素の酸化物、または珪素の窒化物など無機材料からなる膜や、有機樹脂などの有機材料からなる膜を、単層または積層して形成する。次に、絶縁膜を、垂直方向を主体とした異方性エッチングにより選択的にエッチングして、導電膜716～725の側面に接する絶縁膜(サイドウォールともよばれる)739～743を形成する(図13(C))。また、絶縁膜739～743の作製と同時に、ゲート絶縁膜705がエッチングされて形成された絶縁膜734～738を形成する。絶縁膜739～743は、後にLDD(Lightly Doped drain)領域を形成する際のドーピング用のマスクとして用いる。

40

【0093】

次に、フォトリソグラフィ法により形成したレジストからなるマスクと、絶縁膜739～743をマスクとして用いて、結晶質半導体膜706、708～710にN型を付与する不純物元素を添加して、第1のN型不純物領域(LDD領域ともよぶ)727、729

50

、731、733と、第2のN型不純物領域726、728、730、732とを形成する。第1のN型不純物領域727、729、731、733が含む不純物元素の濃度は、第2のN型不純物領域726、728、730、732の不純物元素の濃度よりも低い。上記工程を経て、N型の薄膜トランジスタ744、746～748と、P型の薄膜トランジスタ745が完成する。

【0094】

なお、LDD領域を形成するためには、ゲート電極を2層以上の積層構造として、当該ゲート電極にテーパがつくようなエッチングや異方性エッチングを行って、当該ゲート電極を構成する下層の導電膜をマスクとして用いる手法と、サイドウォールの絶縁膜をマスクとして用いる手法がある。前者の手法を採用して形成された薄膜トランジスタは、ゲート絶縁膜を介してLDD領域をゲート電極と重ねて配置させた構造となっているが、この構造は、ゲート電極にテーパがつくようなエッチングや異方性エッチングを利用するために、LDD領域の幅を制御することが難しく、エッチング工程が良好に行われなければ、LDD領域を形成することが出来ない場合がある。一方、後者のサイドウォールの絶縁膜をマスクとして用いる手法は、前者の手法と比較すると、LDD領域の幅の制御が容易であり、また、LDD領域を確実に形成することができる。なお、「ゲート電極にテーパがつくようなエッチング」とは、ゲート電極の側面がテーパ状になるようなエッチングのことをいう。

10

【0095】

なお、露出されたN型不純物領域726、728、730、732、及びP型不純物領域785の表面に形成された自然酸化膜を除去した後、金属膜を用いてシリサイド領域をそれぞれ適宜形成してもよい。金属膜としては、ニッケル膜、チタン膜、コバルト膜、白金膜、もしくはこれら元素のうち少なくとも2種類を含む合金でなる膜等を使用することができる。より具体的には、金属膜として例えばニッケル膜を用い、室温の下、成膜電力500W～1kWでニッケル膜をスパッタ法により成膜した後、加熱処理によってシリサイド領域を形成する。加熱処理はRTAやファーンেসアニール等を用いることができる。このとき、金属膜の膜厚、加熱温度、加熱時間を制御することにより、N型不純物領域726、728、730、732、及びP型不純物領域785の表面のみをシリサイド領域にすることもできるし、全体をシリサイド領域とすることもできる。最後に、未反応のニッケルを除去する。例えば、 $\text{HCl} : \text{HNO}_3 : \text{H}_2\text{O} = 3 : 2 : 1$ からなるエッチング溶液を用いて未反応のニッケルを除去する。

20

30

【0096】

なお、本実施の形態では、薄膜トランジスタ744～748をトップゲート型とした例を説明したが、それぞれボトムゲート型の薄膜トランジスタとしてもよいことはいうまでもない。また、薄膜トランジスタ744～748のチャネル形成領域が、各々一つ形成されるシングルゲート構造について説明したが、チャネル形成領域が二つ形成されるダブルゲート構造または三つ形成されるトリプルゲート構造であってもよい。あるいは、チャネル形成領域の上下にゲート絶縁膜を介して配置された2つのゲート電極を有するデュアルゲート型やその他の構造としてもよい。

【0097】

また、薄膜トランジスタ744～748の構造は、それぞれ本実施の形態で説明した構成以外のものとしてもよく、例えば不純物領域（ソース領域、ドレイン領域、LDD領域を含む）を有していてもよいし、Pチャネル型の薄膜トランジスタ、Nチャネル型の薄膜トランジスタ、またはCMOS回路としてもよい。また、半導体膜の上方または下方に設けられるゲート電極の側面と接するように絶縁膜（サイドウォール）を形成してもよい。

40

【0098】

上記工程を経て、N型の薄膜トランジスタ744、746～748と、P型の薄膜トランジスタ745を完成させた後、結晶性半導体膜706～710の結晶性の回復や結晶性半導体膜706～710に添加された不純物元素の活性化を目的とする加熱処理を行ってもよい。また、好ましくは加熱処理を行った後、露出されているゲート絶縁膜705に対

50

して水素を含む雰囲気中で高密度プラズマ処理を行うことにより、当該ゲート絶縁膜705の表面に水素を含有させるようにしてもよい。これは、後の結晶性半導体膜706~710の水素化の工程を行う際に、この水素を利用することができるためである。または、基板に対して350~450の加熱をしながら水素を含む雰囲気中で高密度プラズマ処理を行うことで、結晶性半導体膜706~710の水素化を行うことができる。なお、水素を含む雰囲気としては、水素(H₂)またはアンモニア(NH₃)と、希ガス(例えば、アルゴン(Ar))とを混合したガスを用いることができる。水素を含む雰囲気として、アンモニア(NH₃)と希ガス(例えば、アルゴン(Ar))との混合ガスを用いた場合、ゲート絶縁膜705表面の水素化と同時に表面を窒化することもできる。

【0099】

次に、薄膜トランジスタ744~748を覆うように、絶縁膜を単層または積層して形成する(図14(A))。薄膜トランジスタ744~748を覆う絶縁膜は、SOG(Spin On Glass)法、液滴吐出法等により、珪素の酸化物や珪素の窒化物等の無機材料、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、エポキシ、シロキサン等の有機材料等により、単層または積層で形成する。本明細書においてシロキサンとは、シリコン(Si)と酸素(O)との結合で骨格構造が構成され、置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香族炭化水素)が用いられる。また、置換基として、フルオロ基を用いてもよいし、少なくとも水素を含む有機基及びフルオロ基を用いてもよい。例えば、薄膜トランジスタ744~748を覆う絶縁膜が3層構造の場合、1層目の絶縁膜749として酸化珪素を主成分とする膜を形成し、2層目の絶縁膜750として樹脂を主成分とする膜を形成し、3層目の絶縁膜751として窒化珪素を主成分とする膜を形成するとよい。また、薄膜トランジスタ744~748を覆う絶縁膜を単層構造にする場合、窒化珪素膜または酸素を含む窒化珪素膜を形成するとよい。このとき、好ましくは窒化珪素膜または酸素を含む窒化珪素膜に対して水素を含む雰囲気中で高密度プラズマ処理を行うことにより、当該窒化珪素膜または当該酸素を含む窒化珪素膜の表面に水素を含有させるようにする。これは、後の結晶性半導体膜706~710の水素化の工程を行う際に、この水素を利用することができるためである。または、基板に対して350~450の加熱をしながら水素を含む雰囲気中で高密度プラズマ処理を行うことで、結晶性半導体膜706~710の水素化を行うことができる。なお、水素を含む雰囲気としては、水素(H₂)またはアンモニア(NH₃)と、希ガス(例えば、アルゴン(Ar))とを混合したガスを用いることができる。また、水素を含む雰囲気として、アンモニア(NH₃)と希ガス(例えば、アルゴン(Ar))との混合ガスを用いた場合、ゲート絶縁膜705表面の水素化と同時に表面を窒化することもできる。

【0100】

なお、絶縁膜749~751を形成する前、または絶縁膜749~751のうちの1つまたは複数の薄膜を形成した後に、結晶性半導体膜706~710の結晶性の回復や結晶性半導体膜706~710に添加された不純物元素の活性化、結晶性半導体膜706~710の水素化を目的とした加熱処理を行うとよい。加熱処理には、熱アニール、レーザーアニール法、またはRTA法などを適用するとよい。例えば、不純物元素の活性化を目的とする場合、500以上の熱アニールを行えばよい。また、結晶性半導体膜706~710の水素化を目的とする場合、350~450の熱アニールを行えばよい。

【0101】

次に、フォトリソグラフィ法により絶縁膜749~751をエッチングして、N型不純物領域726、728、730、732、及びP型不純物領域785を露出させるコンタクトホールを形成する。続いて、コンタクトホールを充填するように、導電膜を形成し、当該導電膜をパターン加工して、ソースまたはドレイン配線として機能する導電膜752~761を形成する。

【0102】

導電膜752~761は、スパッタ法やプラズマCVD法等の各種CVD法により、アルミニウム(Al)を主成分とする導電膜を用いて形成する。アルミニウムを主成分とす

10

20

30

40

50

る導電膜とは、例えば、アルミニウムを主成分としニッケルを含む材料、または、アルミニウムを主成分とし、ニッケルと、炭素と珪素の一方または両方を含む合金材料に相当する。アルミニウムを主成分とする導電膜は、一般に耐熱性に難点があるため、アルミニウムを主成分とする導電膜の上下をバリア膜で挟み込む構成とすることが好ましい。バリア膜とは、アルミニウムを主成分とする導電膜のヒロック抑制や、耐熱性を高める機能を有するものを指し、このような機能を有する材料としては、クロム、タンタル、タングステン、モリブデン、チタン、シリコン、ニッケルまたはこれらの窒化物からなるものが挙げられる。

【0103】

導電膜752～761の構造の一例として、基板側から順にチタン膜、アルミニウム膜、チタン膜を順に積層する構造が挙げられる。チタン膜は、還元性の高い元素であるため、結晶質半導体膜上に薄い自然酸化膜ができていたとしても、この自然酸化膜を還元し、結晶質半導体膜と良好なコンタクトをとることができる。また、結晶質半導体膜とアルミニウム膜との間に形成されるチタン膜に対して、窒素を含む雰囲気中で高密度プラズマ処理を行い、表面を窒化することが好ましい。窒素を含む雰囲気としては、 N_2 もしくは NH_3 と、希ガスとの混合ガス、または、 N_2 もしくは NH_3 と、希ガスと、 H_2 との混合ガスを用いればよい。チタン膜の表面を窒化することにより、後の加熱処理の工程などでチタンとアルミニウムが合金化することを防ぎ、チタン膜を突き破って結晶質半導体膜中にアルミニウムが拡散することを防止することができる。なお、ここではアルミニウム膜をチタン膜で挟み込む例について説明したが、チタン膜に変えてクロム膜、タングステン膜などを用いた場合にも同じことが言える。さらに好ましくは、マルチチャンバー装置を用いて、チタン膜の成膜、チタン膜表面の窒化処理、アルミニウム膜の成膜、チタン膜の成膜を大気に曝すことなく連続して行う。

【0104】

次に、導電膜752～761を覆うように、絶縁膜762を形成する(図14(B))。絶縁膜762は、SOG法、液滴吐出法等を用いて、無機材料または有機材料により、単層または積層で形成する。本実施の形態では、絶縁膜762を0.75～3 μm の厚さに形成する。

【0105】

次に、フォトリソグラフィ法により絶縁膜762をエッチングして、導電膜761を露出させるコンタクトホールを形成する。続いて、絶縁膜762の上面及びコンタクトホールを充填するように導電膜763を形成する。この導電膜763は、アンテナとして機能するので、以後、「アンテナ」と記載することがある。なお、導電膜763は、単層構造のみに限定されず、積層構造としてもよい。

【0106】

アンテナとして機能する導電膜763の形状に関して説明する。アンテナ(導電膜763)を有し、非接触データのやりとりが可能である半導体装置(RFIDタグ)における信号の伝送方式は、電磁結合方式、電磁誘導方式またはマイクロ波方式等を用いることができる。伝送方式は、実施者が使用用途を考慮して適宜選択すればよく、伝送方式に伴って最適なアンテナを適宜設ければよい。

【0107】

例えば、半導体装置における信号の伝送方式として、電磁結合方式または電磁誘導方式(例えば13.56MHz帯)を適用する場合には、磁界密度の変化による電磁誘導を利用するため、アンテナとして機能する導電膜を輪状(例えば、ループアンテナ)、らせん状に形成する。

【0108】

半導体装置における信号の伝送方式として、マイクロ波方式(例えば、UHF帯(860～960MHz帯)、2.45GHz帯等)を適用する場合には、信号の伝送に用いる電磁波の波長を考慮してアンテナとして機能する導電膜の長さ等の形状を適宜設定すればよい。例えば、導電膜763を線状(例えば、ダイポールアンテナ)、平坦な形状(例え

10

20

30

40

50

ば、パッチアンテナ)に形成することができる。また、導電膜763の形状は直線状に限られず、電磁波の波長を考慮して曲線状や蛇行形状またはこれらを組み合わせた形状でもよい。

【0109】

次に、アンテナとして機能する導電膜763の形成方法と材料に関して説明する。導電膜763の形成方法としては、CVD法、スパッタ法、スクリーン印刷やグラビア印刷等の印刷法、液滴吐出法、ディスペンサー法、メッキ法等を用いることができる。また、導電膜763の材料としては、アルミニウム(Al)、チタン(Ti)、銀(Ag)、銅(Cu)、金(Au)、白金(Pt)、ニッケル(Ni)、パラジウム(Pd)、タンタル(Ta)、モリブデン(Mo)から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料を用いることができる。また、はんだ(好ましくは鉛フリーのはんだ)を主成分とする微粒子を用いてもよく、この場合は粒径20 μ m以下の微粒子を用いることが好ましい。はんだは、低コストであるという利点を有している。また、セラミックやフェライトなどをアンテナに適用することも可能である。

【0110】

例えば、スクリーン印刷法を用いて導電膜763を形成する場合には、粒径が数nmから数十 μ mの導電体粒子を有機樹脂に溶解または分散させた導電性のペーストを選択的に印刷することによって設けることができる。導電体粒子としては、銀(Ag)、金(Au)、銅(Cu)、ニッケル(Ni)、白金(Pt)、パラジウム(Pd)、タンタル(Ta)、モリブデン(Mo)、及びチタン(Ti)のいずれか一つ以上の金属粒子やハロゲン化銀の微粒子、または分散性ナノ粒子を用いることができる。また、導電性ペーストに含まれる有機樹脂は、金属粒子のバインダー、溶媒、分散剤および被覆材として機能する有機樹脂から選ばれた一つまたは複数を用いることができる。代表的には、エポキシ樹脂、珪素樹脂等の有機樹脂が挙げられる。また、導電膜763の形成にあたり、導電性ペーストを押し出した後に焼成することが好ましい。例えば、導電性ペーストの材料として、銀を主成分とする微粒子(例えば、粒径1nm以上100nm以下)を用いる場合、150~300度の温度範囲で焼成して硬化させることにより、導電膜763を形成することができる。

【0111】

また、電磁結合方式または電磁誘導方式を適用する場合であって、アンテナを有する半導体装置(RFIDタグ)を金属に接して設ける場合には、当該半導体装置と金属との間に高い透磁率を備えた磁性材料を設けることが好ましい。アンテナを備えた半導体装置を金属に接して設ける場合には、磁界の変化に伴い金属に渦電流が流れ、当該渦電流により磁界の変化が弱められて通信距離が低下する。そのため、半導体装置と金属との間に高い透磁率を備えた材料を設けることにより金属への渦電流を抑制し通信距離の低下を抑制することができる。なお、磁性材料としては、高い透磁率を有し高周波損失の少ないフェライトや金属薄膜を用いることができる。

【0112】

以上の工程を経て、素子層が完成される。

【0113】

なお、本実施の形態では、素子層の一部としてアンテナ(導電膜763)が形成された構造について説明したが、アンテナが設けられた基板を別に用意し、当該アンテナが設けられた基板と、素子層が設けられた基板とを貼り合わせた構造としてもよい。すなわち、図16に示すように、アンテナ792が設けられた基板791と、素子層が設けられた基板701とを貼り合わせる構造としてもよい。図16においては、貼り合わせの手段として、異方性導電材料を用いている。異方性導電材料は、導電性の粒子793と流動体を有しており、流動体は、焼成や光照射によって硬化させることにより、接着層794となる。導電膜763と、アンテナ792は、導電性の粒子793の圧着により、導通をとることができる。その他の領域では、導電性の粒子793が十分な間隔を保っているため、電氣的に接続されることはない。なお、異方性導電材料を用いて貼り合わせる方法の他に、

10

20

30

40

50

金属と金属を超音波によって接合する方法（「超音波接合」と呼ぶ。）を用いたり、紫外線硬化樹脂または両面テープ等を用いて貼り合わせる方法を用いることもできる。また、アンテナ792が設けられた基板791としては、ポリプロピレン、ポリエステル、ビニル、ポリフッ化ビニル、塩化ビニルなどからなるフィルムや、繊維質な材料からなる紙などを用いることができる。また、図16においては、導電膜763は、アンテナ792と薄膜トランジスタとを電氣的に接続するための配線として機能している。

【0114】

次に、アンテナとして機能する配線763を覆うように、SOG法、液滴吐出法等により絶縁膜772を形成する（図15）。絶縁膜772は、素子層の強度を確保するための保護層として機能している。絶縁膜772は、下地膜703及び素子層の側面も覆うように形成することが好ましい。本実施の形態では、絶縁膜772が、下地膜703及び素子層を覆うように全面に設けられているが、必ずしも全面に設ける必要はなく選択的に設けてもよい。また、絶縁膜772を設けない構成としても本発明を実施することは可能である。

10

【0115】

絶縁膜772は、DLC（ダイヤモンドライクカーボン）等の炭素を含む膜、窒素を含む酸化珪素膜、酸素を含む窒化珪素膜、有機材料からなる膜（例えば、エポキシ等の樹脂材料からなる膜）などを用いて形成すればよい。絶縁膜772の形成方法としては、スパッタ法、プラズマCVD法等の各種CVD法、スピンコーティング法、液滴吐出法、またはスクリーン印刷法を用いて形成することができる。

20

【0116】

以後、絶縁膜772（保護層）を形成した後の工程については、実施の形態1で説明した方法を適用して半導体装置（チップ）を形成することができるので、ここでは説明を省略する。

【0117】

本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。つまり、上記実施の形態で示した材料や形成方法は、本実施の形態でも利用することができるし、本実施の形態で示した材料や形成方法は上記実施の形態でも利用することができる。

【0118】

（実施の形態4）

本実施の形態では、本発明の半導体装置を非接触でデータの送受信が可能であるRFIDタグとして利用した場合の一実施形態に関して図17を用いて説明する。

30

【0119】

RFIDタグ2020は、非接触でデータを交信する機能を有し、電源回路2011、クロック発生回路2012、データ復調/変調回路2013、他の回路を制御する制御回路2014、インターフェース回路2015、メモリ2016、データバス2017、アンテナ（アンテナコイル）2018を有する（図17（A））。

【0120】

電源回路2011は、アンテナ2018から入力された交流信号を基に、半導体装置の内部の各回路に供給する各種電源を生成する回路である。クロック発生回路2012は、アンテナ2018から入力された交流信号を基に、半導体装置内の各回路に供給する各種クロック信号を生成する回路である。データ復調/変調回路2013は、リーダライタ2019と交信するデータを復調/変調する機能を有する。制御回路2014は、メモリ2016を制御する機能を有する。アンテナ2018は、電磁波の送受信を行う機能を有する。リーダライタ2019は、半導体装置との交信、及びそのデータに関する処理を制御する。なお、RFIDタグは上記構成に制約されず、例えば、電源電圧のリミッタ回路や暗号処理専用ハードウェアといった他の要素を追加した構成であってもよい。

40

【0121】

また、RFIDタグは、各回路への電源電圧の供給を電源（バッテリー）を搭載せず電波により行うタイプとしてもよいし、各回路への電源電圧の供給をアンテナの代わりに電源

50

(バッテリー)を搭載させて行うタイプとしてもよいし、電波と電源により電源電圧を供給するタイプとしてもよい。

【0122】

本発明の半導体装置をRFIDタグ等に利用した場合、非接触で通信を行う点、複数読取りが可能である点、データの書き込みが可能である点、様々な形状に加工可能である点、選択する周波数によっては、指向性が広く、認識範囲が広い点等の利点を有する。RFIDタグは、非接触による無線通信で人や物の個々の情報を識別可能なICタグ、ラベル加工を施して目標物への貼り付けを可能としたラベル、イベントやアミューズメント向けのリストバンド等に適用することができる。また、RFIDタグを樹脂材料により成型加工してもよいし、無線通信を阻害する金属に直接固定してもよい。さらに、RFIDタグは、入退室管理システムや精算システムといった、システムの運用に活用することができる。

10

【0123】

次に、本発明の半導体装置をRFIDタグとして実際に使用するときの一形態について説明する。表示部2031を含む携帯端末の側面には、リーダライタ2030が設けられ、品物2032の側面にはRFIDタグ2033が設けられる(図17(B))。本発明により作製されたRFIDタグ2033は可撓性を有している。このため、品物2032の曲面上にも容易に設けることができる。品物2032に設けられたRFIDタグ2033にリーダライタ2030をかざすと、表示部2031に品物の原材料や原産地、生産工程ごとの検査結果や流通過程の履歴等、更に商品の説明等の商品に関する情報が表示される。また、商品2036をベルトコンベアにより搬送する際に、リーダライタ2034と、商品2036に設けられたRFIDタグ2035を用いて、該商品2036の検品を行うことができる(図17(C))。本発明により作製されたRFIDタグ2035は可撓性を有している。このため、商品2036の曲面上にも容易に設けることができる。このように、システムにRFIDタグを活用することで、情報の取得を簡単に行うことができ、高機能化と高付加価値化を実現する。

20

【0124】

本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。

【0125】

(実施の形態5)

本発明の半導体装置は、RFIDタグとして利用できる。例えば、紙幣、硬貨、有価証券類、証券類、無記名債券類、包装用容器類、書籍類、記録媒体、身の回り品、乗物類、食品類、衣類、保健用品類、生活用品類、薬品類及び電子機器等に設けて使用することができる。これらの具体例に関して図18を用いて説明する。なお、RFIDタグは図18において2720で示す。本発明により作製されたRFIDタグは、可撓性を有している。このため、図18に示すような様々な形状を有する物品にも容易に設けることができる。また、RFIDタグは薄型化されているため、物品のデザイン性の低下を招きにくい。

30

【0126】

紙幣、硬貨とは、市場に流通する金銭であり、特定の地域で貨幣と同じように通用するもの(金券)、記念コイン等を含む。有価証券類とは、小切手、証券、約束手形等を指す(図18(A))。証券類とは、運転免許証等の免許証、住民票等を指す(図18(B))。無記名債券類とは、切手、おこめ券、各種ギフト券等を指す(図18(C))。包装用容器類とは、お弁当等の包装紙、ペットボトル等を指す(図18(D))。書籍類とは、書物、本等を指す(図18(E))。記録媒体とは、DVDソフト、ビデオテープ等を指す(図18(F))。乗物類とは、自転車等の車両、船舶等を指す(図18(G))。身の回り品とは、靴、眼鏡等を指す(図18(H))。食品類とは、食料品、飲料等を指す。衣類とは、衣服、履物等を指す。保健用品類とは、医療器具、健康器具等を指す。生活用品類とは、家具、照明器具等を指す。薬品類とは、医薬品、農薬等を指す。電子機器とは、液晶表示装置、EL表示装置、テレビジョン装置(テレビ受像機、薄型テレビ受像機)、携帯電話機等を指す。

40

50

【 0 1 2 7 】

紙幣、硬貨、有価証券類、証書類、無記名債券類等にRFIDタグを設けることにより、偽造を防止することができる。また、包装用容器類、書籍類、記録媒体等、身の回り品、食品類、生活用品類、電子機器等にRFIDタグを設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。乗物類、保健用品類、薬品類等にRFIDタグを設けることにより、偽造や盗難の防止、薬品類ならば、薬の服用の間違いを防止することができる。RFIDタグの設け方としては、物品の表面に貼ったり、物品に埋め込んだりして設ける。例えば、本ならば紙に埋め込んだり、有機樹脂からなるパッケージなら当該有機樹脂に埋め込んだりするとよい。

【 0 1 2 8 】

このように、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等にRFIDタグを設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。また乗物類にRFIDタグを設けることにより、偽造や盗難を防止することができる。また、動物等の生き物に埋め込むことによって、個々の生き物の識別を容易に行うことができる。例えば、家畜等の生き物にRFIDタグを埋め込むことによって、生まれた年や性別または種類等を容易に識別することが可能となる。

【 0 1 2 9 】

以上のように、本発明の半導体装置は物品であればどのようなものにでも設けて使用することができる。本実施の形態は、上述した他の実施の形態と自由に組み合わせて行うことができる。

【 図面の簡単な説明 】

【 0 1 3 0 】

【 図 1 】 本発明の半導体装置の作製方法を示す図（実施の形態 1）。

【 図 2 】 本発明の半導体装置の作製方法を示す図（実施の形態 1）。

【 図 3 】 本発明の半導体装置の作製方法を示す図（実施の形態 1）。

【 図 4 】 本発明の半導体装置の作製方法を示す図（実施の形態 1）。

【 図 5 】 本発明の半導体装置の作製方法を示す図（実施の形態 1）。

【 図 6 】 本発明の半導体装置の作製方法を示す図（実施の形態 1）。

【 図 7 】 本発明の半導体装置の作製方法を示す図（実施の形態 1）。

【 図 8 】 本発明の半導体装置の作製方法を示す図（実施の形態 2）。

【 図 9 】 本発明の半導体装置の作製方法を示す図（実施の形態 2）。

【 図 1 0 】 本発明の半導体装置の作製方法を示す図（実施の形態 2）。

【 図 1 1 】 本発明の半導体装置の作製方法を示す図（実施の形態 2）。

【 図 1 2 】 本発明の半導体装置の作製方法を示す図（実施の形態 2）。

【 図 1 3 】 本発明の半導体装置の作製方法を示す図（実施の形態 3）。

【 図 1 4 】 本発明の半導体装置の作製方法を示す図（実施の形態 3）。

【 図 1 5 】 本発明の半導体装置の作製方法を示す図（実施の形態 3）。

【 図 1 6 】 本発明の半導体装置の作製方法を示す図（実施の形態 3）。

【 図 1 7 】 本発明の半導体装置の使用形態を説明する図（実施の形態 4）。

【 図 1 8 】 本発明の半導体装置の使用形態を説明する図（実施の形態 5）。

【 符号の説明 】

【 0 1 3 1 】

- 1 1 基板
- 1 2 素子層
- 1 3 保護層
- 1 5 集積回路が設けられた層
- 1 6 集積回路を有する積層体
- 1 7 半導体装置（チップ）
- 5 1 第 1 の基体
- 5 2 第 2 の基体

10

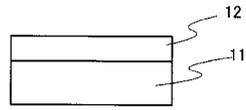
20

30

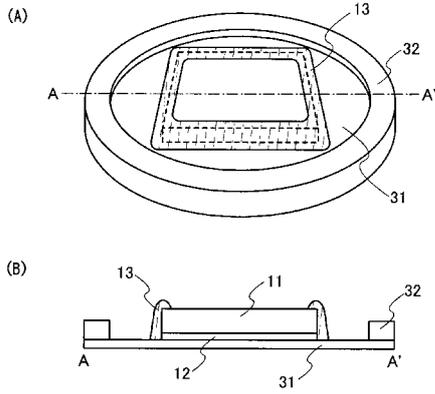
40

50

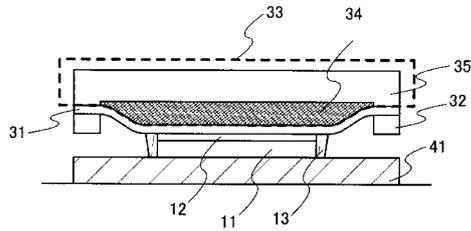
【 図 1 】



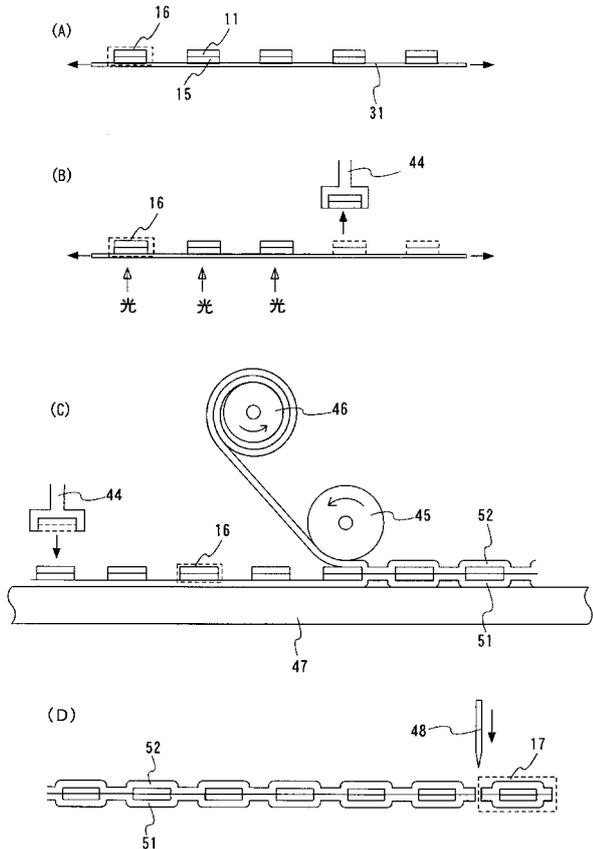
【 図 2 】



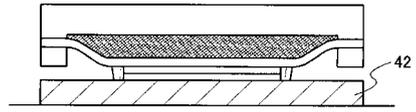
【 図 3 】



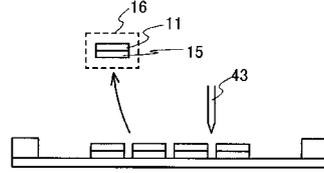
【 図 6 】



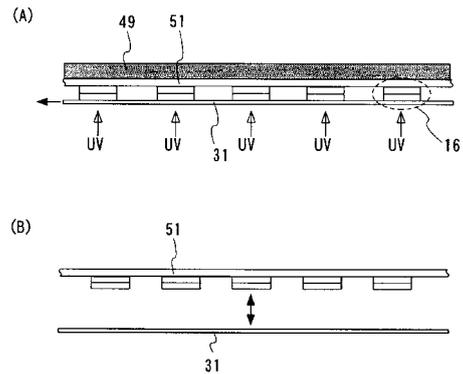
【 図 4 】



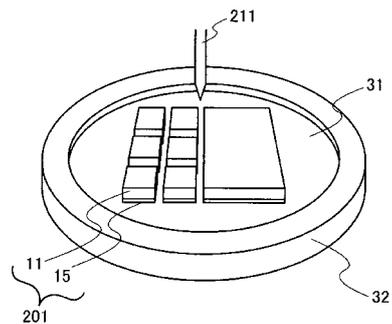
【 図 5 】



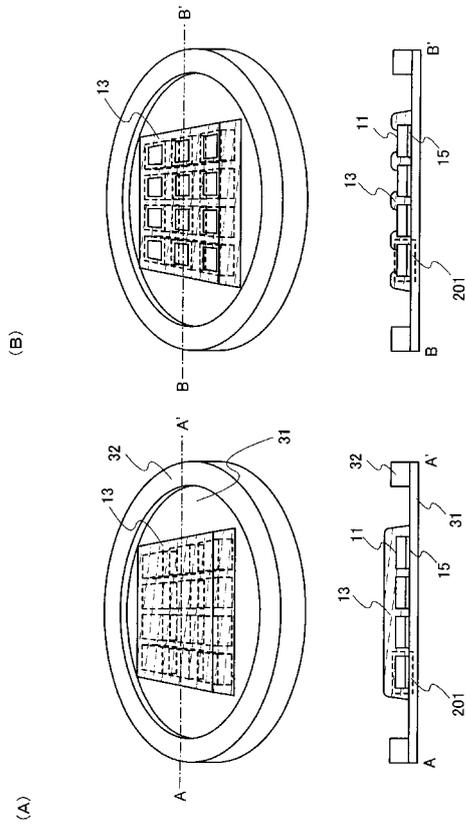
【 図 7 】



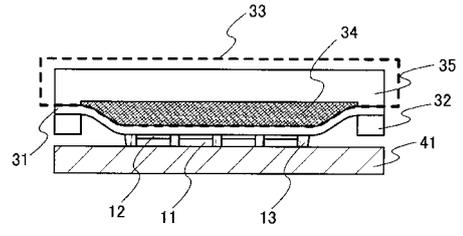
【 図 8 】



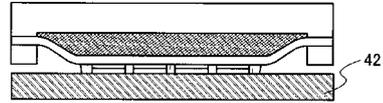
【 図 9 】



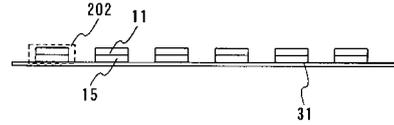
【 図 10 】



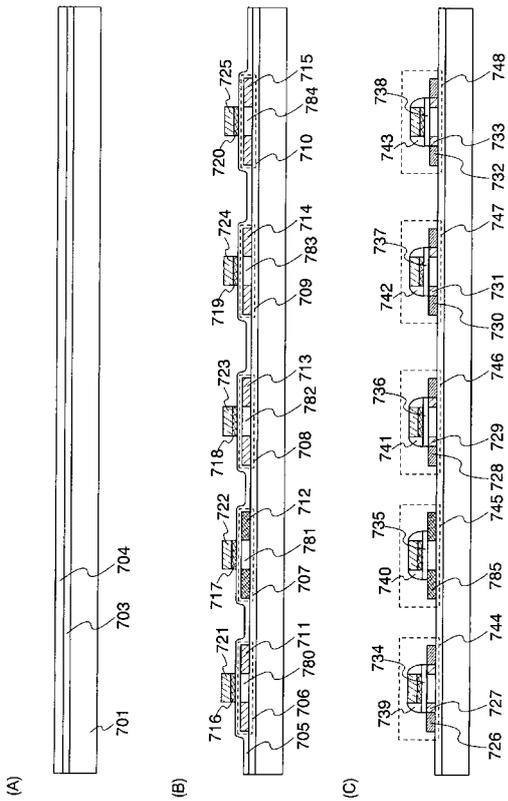
【 図 11 】



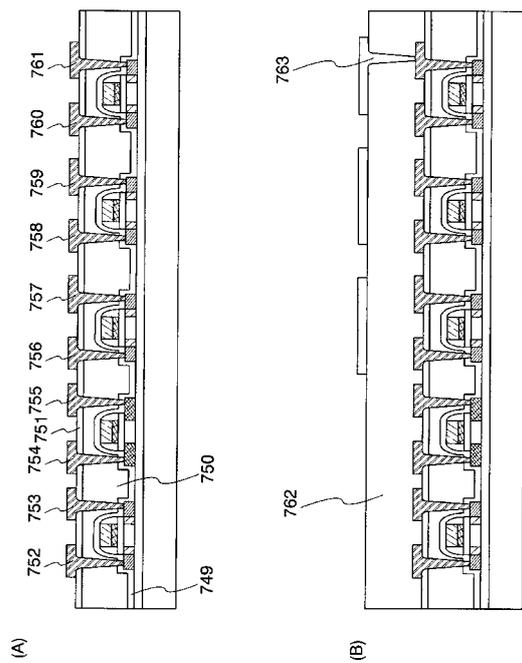
【 図 12 】



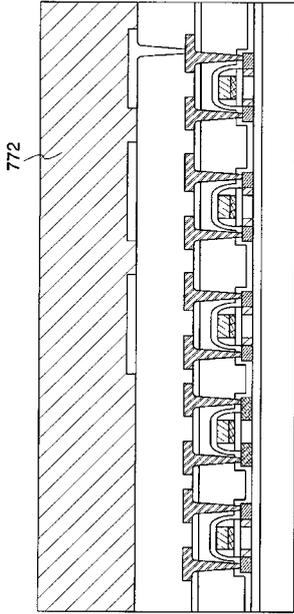
【 図 13 】



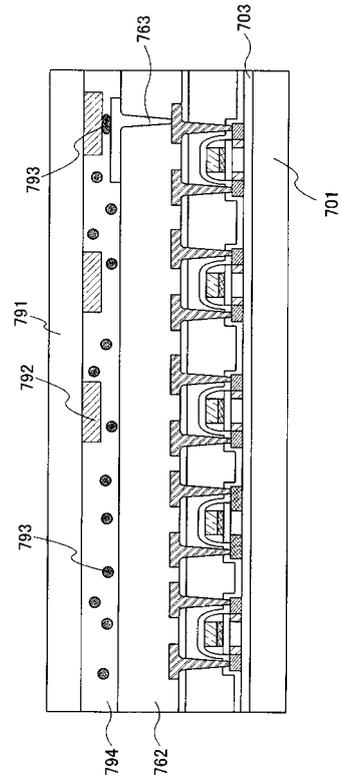
【 図 14 】



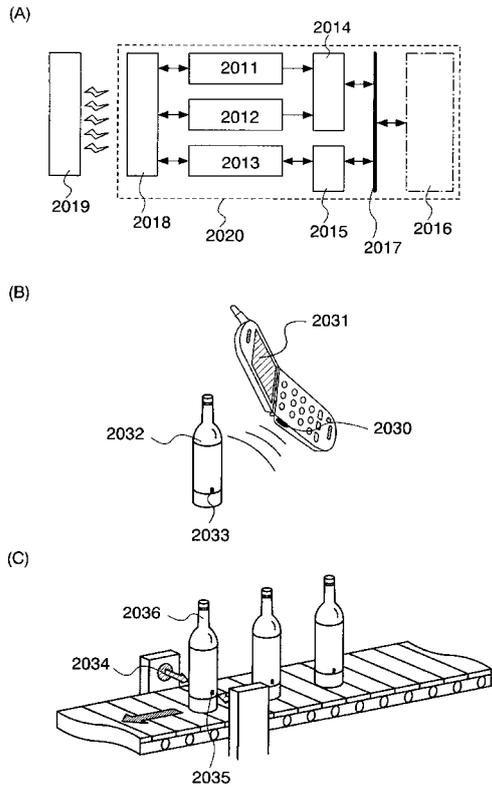
【図15】



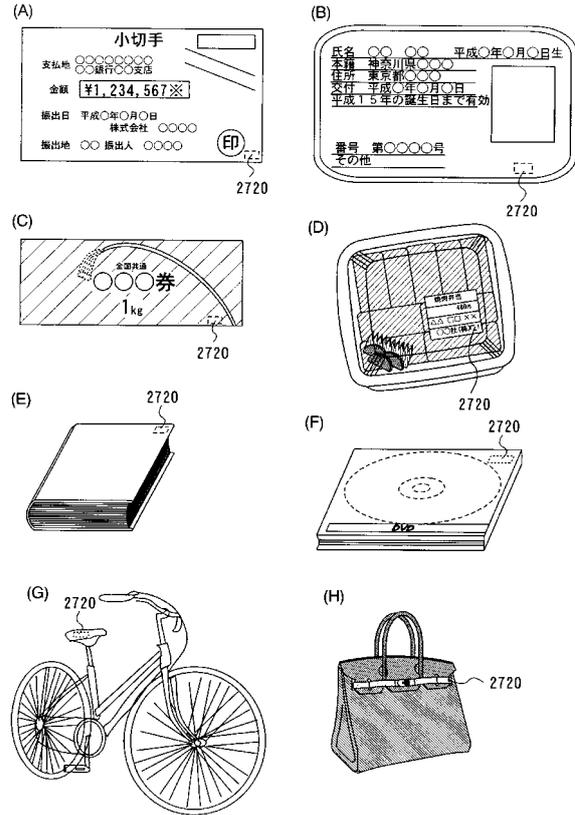
【図16】



【図17】



【図18】



フロントページの続き

F ターム(参考) 5F110 AA30 BB01 BB04 CC02 DD01 DD02 DD03 DD05 DD13 DD14
DD15 EE01 EE02 EE03 EE04 EE09 EE14 EE31 FF02 FF03
FF04 FF09 FF25 FF26 FF28 FF30 GG02 GG13 GG24 GG43
GG45 HJ01 HJ12 HJ13 HJ23 HK05 HK40 HL02 HL04 HL06
HL08 HL12 HL23 HL24 HM15 NN03 NN04 NN23 NN24 NN27
NN36 NN71 PP01 PP02 PP03 PP04 PP05 PP06 PP29 PP34
QQ09 QQ23 QQ25