



(12)发明专利

(10)授权公告号 CN 109004036 B

(45)授权公告日 2020.08.14

(21)申请号 201711445211.6

(22)申请日 2017.12.27

(65)同一申请的已公布的文献号
申请公布号 CN 109004036 A

(43)申请公布日 2018.12.14

(30)优先权数据
62/516,057 2017.06.06 US

(73)专利权人 财团法人工业技术研究院
地址 中国台湾新竹县竹东镇中兴路四段
195号
专利权人 创智智权管理顾问股份有限公司

(72)发明人 黄奕翔 李正中 何家充 陈韦翰
郭信宏

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 祁建国 梁挥

(51)Int.Cl.
H01L 31/0203(2014.01)
H01L 25/04(2014.01)

审查员 邢磊

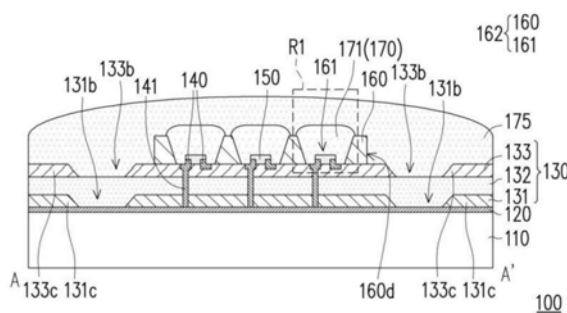
权利要求书2页 说明书16页 附图22页

(54)发明名称

光电元件封装体

(57)摘要

本发明涉及一种光电元件封装体,其包括基板、第一线路层、承载结构、第二线路层、至少一个光电元件以及第一封装层。第一线路层位于基板上。承载结构位于基板上且覆盖第一线路层。承载结构包括第一介电层、弹性层以及第二介电层。弹性层位于第一介电层与第二介电层之间。弹性层的杨氏模量小于第一介电层的杨氏模量与第二介电层的杨氏模量。第二线路层位于承载结构上。光电元件位于承载结构上,且光电元件电连接至第一线路层与第二线路层。第一封装层位于承载结构上且包封光电元件。



1. 一种光电元件封装体,其特征在于,包括:
第一线路层,位于第一基板上;
承载结构,位于所述第一基板上且覆盖所述第一线路层,所述承载结构包括第一介电层、弹性层以及第二介电层,其中所述弹性层位于所述第一介电层与所述第二介电层之间,且所述弹性层的杨氏模量小于所述第一介电层的杨氏模量与所述第二介电层的杨氏模量;
第二线路层,位于所述承载结构上;
至少一个光电元件,位于所述承载结构上,且所述至少一个光电元件电连接至所述第一线路层与所述第二线路层;以及
第一封装层,位于所述承载结构上且包封所述至少一个光电元件;其中:
所述第一介电层具有多个第一沟槽,且所述弹性层填充于所述多个第一沟槽内;或
所述第二介电层具有多个第二沟槽。
2. 如权利要求1所述的光电元件封装体,其特征在于,还包括至少一个导通孔,至少贯穿所述承载结构的所述弹性层以及所述第二介电层,且所述至少一个光电元件通过所述至少一个导通孔电连接至所述第一线路层。
3. 如权利要求1所述的光电元件封装体,其特征在于,所述第一基板包括多个基板开口,且所述第一介电层或所述第二介电层与所述多个基板开口不重叠。
4. 如权利要求3所述的光电元件封装体,其特征在于,所述弹性层填充于所述多个基板开口内。
5. 如权利要求1所述的光电元件封装体,其特征在于,还包括至少一个导光结构,位于所述承载结构上且围绕所述至少一个光电元件,且所述第一封装层填充于所述至少一个导光结构所围绕的区域内。
6. 如权利要求5所述的光电元件封装体,其特征在于,所述导光结构至少具有第一表面、第二表面以及第三表面,其中所述第一表面面向所述承载结构,所述第二表面面向所述至少一个光电元件,且所述第二表面连接于所述第一表面与所述第三表面。
7. 如权利要求6所述的光电元件封装体,其特征在于,所述第一表面与所述第三表面不相邻,所述第一表面的面积大于所述第三表面的面积,所述导光结构包括一出光区,且所述出光区的折射率大于所述第一封装层的折射率。
8. 如权利要求6所述的光电元件封装体,其特征在于,所述第一表面与所述第三表面不相邻,所述第一表面的面积小于所述第三表面的面积,所述导光结构包括出光区,且所述出光区的折射率小于所述第一封装层的折射率。
9. 如权利要求6所述的光电元件封装体,其特征在于,所述第一封装层还覆盖于所述第三表面上。
10. 如权利要求6所述的光电元件封装体,其特征在于,还包括反射层,位于所述第一封装层上且覆盖所述第三表面。
11. 如权利要求1所述的光电元件封装体,其特征在于,所述至少一个光电元件为多个光电元件,所述第一封装层包括彼此分离的多个第一封装部分,且各个所述多个第一封装部分包覆对应的所述多个光电元件。
12. 如权利要求1所述的光电元件封装体,其特征在于,所述至少一个光电元件为多个光电元件,且所述第一封装层还包覆所述多个光电元件。

13. 如权利要求1所述的光电元件封装体,其特征在于,还包括第二封装层,位于所述承载结构上且至少侧向覆盖所述第一封装层,且所述第一封装层的杨氏模量大于所述第二封装层的杨氏模量。

14. 如权利要求13所述的光电元件封装体,其特征在于,所述第二封装层还覆盖于所述第一封装层上。

15. 如权利要求1所述的光电元件封装体,其特征在于,还包括第二封装层,位于所述承载结构上且接触所述弹性层,且所述第一封装层的杨氏模量大于所述第二封装层的杨氏模量。

16. 如权利要求1所述的光电元件封装体,其特征在于,还包括第二基板,其中所述第一线路层、所述承载结构、所述第二线路层、所述至少一个光电元件以及所述第一封装层位于所述第一基板与所述第二基板之间。

17. 如权利要求1所述的光电元件封装体,其特征在于,所述承载结构还包括至少一个主动元件,所述至少一个主动元件包括源极、汲极以及闸极,所述汲极与所述第一线路层电连接。

18. 如权利要求17所述的光电元件封装体,其特征在于,还包括至少一条扫描线以及至少一条数据线,所述至少一条扫描线与所述闸极电连接,所述至少一条数据线与所述源极电连接。

光电元件封装体

技术领域

[0001] 本发明涉及电子元件封装领域,特别涉及一种光电元件封装体。

背景技术

[0002] 在一般的柔性电子产品中,通常是将电子元件配置在柔性基板上,之后再加以封装。然而,以上述的方式所构成的柔性电子产品,在制造过程或是使用时,可能会因为电子元件遭受应力而受损,进而影响柔性电子产品的质量。如何降低施加于电子元件的应力,而提升柔性电子产品的良率及产品的可靠度,实已成目前需解决的课题。

发明内容

[0003] 为了解决上述技术问题,本发明一实施例的目的在于提供一种光电元件封装体,其中包括:

[0004] 第一线路层,位于第一基板上;

[0005] 承载结构,位于该第一基板上且覆盖该第一线路层,该承载结构包括第一介电层、弹性层以及第二介电层,其中该弹性层位于该第一介电层与该第二介电层之间,且该弹性层的杨氏模量小于该第一介电层的杨氏模量与该第二介电层的杨氏模量;

[0006] 第二线路层,位于该承载结构上;

[0007] 至少一个光电元件,位于该承载结构上,且该个光电元件电连接至该第一线路层与该第二线路层;以及

[0008] 第一封装层,位于该承载结构上且包封该个光电元件。

[0009] 在一实施例中,该光电元件封装体,还包括至少一个导通孔,至少贯穿该承载结构的该弹性层以及该第二介电层,且该光电元件通过该导通孔电连接至该第一线路层。

[0010] 在一实施例中,该光电元件封装体,其中该第一基板包括多个基板开口,且该第一介电层或该第二介电层与该基板开口不重叠。

[0011] 在一实施例中,该光电元件封装体,其中该弹性层填充于该基板开口内。

[0012] 在一实施例中,该光电元件封装体,其中该第一介电层具有多个第一沟槽,且该弹性层填充于该第一沟槽内。

[0013] 在一实施例中,该光电元件封装体,其中该第二介电层具有多个第二沟槽。

[0014] 在一实施例中,该光电元件封装体,还包括至少一个导光结构,位于该承载结构上且围绕该光电元件,且该第一封装层填充于该导光结构所围绕的区域内。

[0015] 在一实施例中,该光电元件封装体,其中该导光结构至少具有第一表面、第二表面以及第三表面,其中该第一表面面向该承载结构,该第二表面面向该光电元件,且该第二表面连接于该第一表面与该第三表面。

[0016] 在一实施例中,该光电元件封装体,其中该第一表面与该第三表面不相邻,该第一表面的面积大于该第三表面的面积,该导光结构包括一出光区,且该出光区的折射率大于该第一封装层的折射率。

[0017] 在一实施例中,该光电元件封装体,其中该第一表面与该第三表面不相邻,该第一表面的面积小于该第三表面的面积,该导光结构包括出光区,且该出光区的折射率小于该第一封装层的折射率。

[0018] 在一实施例中,该光电元件封装体,其中该第一封装层还覆盖于该第三表面上。

[0019] 在一实施例中,该光电元件封装体,还包括反射层,位于该第一封装层上且覆盖该第三表面。

[0020] 在一实施例中,该光电元件封装体,其中该光电元件的数量为多个,该第一封装层包括彼此分离的多个第一封装部分,且各个该第一封装部分包覆对应的该光电元件。

[0021] 在一实施例中,该光电元件封装体,其中该光电元件的数量为多个,且该第一封装层还包覆该光电元件。

[0022] 在一实施例中,该光电元件封装体,还包括第二封装层,位于该承载结构上且至少侧向覆盖该第一封装层,且该第一封装层的杨氏模量大于该第二封装层的杨氏模量。

[0023] 在一实施例中,该光电元件封装体,其中该第二封装层还覆盖于该第一封装层上。

[0024] 在一实施例中,该光电元件封装体,其中还包括第二封装层,位于该承载结构上且接触该弹性层,且该第一封装层的杨氏模量大于该第二封装层的杨氏模量。

[0025] 在一实施例中,该光电元件封装体,还包括第二基板,其中该第一线路层、该承载结构、该第二线路层、该光电元件以及该第一封装层位于该第一基板与该第二基板之间。

[0026] 在一实施例中,该光电元件封装体,其中该承载结构还包括至少一个主动元件,该主动元件包括源极、汲极以及闸极,该汲极与该第一线路层电连接。

[0027] 在一实施例中,该光电元件封装体,还包括至少一条扫描线以及至少一条数据线,该扫描线与该闸极电连接,该数据线与该源极电连接。

[0028] 本发明一实施例提供一种光电元件封装体,其承载结构在封装体受力时可形成应力吸收或缓冲的效果,以降低施加于承载光电元件处的应力,而可以提升光电元件封装体的耐弯曲能力。

附图说明

[0029] 图1A至图1H是依照本发明第一实施例的光电元件封装体的制造过程的局部剖面示意图;

[0030] 图1I是依照本发明第一实施例的光电元件封装体的局部俯视示意图;

[0031] 图1J是图1H中区域R1的放大示意图;

[0032] 图2A是依照本发明第二实施例的光电元件封装体的局部剖面示意图;

[0033] 图2B是图2A中区域R2的放大示意图;

[0034] 图3是依照本发明第三实施例的光电元件封装体的局部剖面示意图;

[0035] 图4是依照本发明第四实施例的光电元件封装体的局部剖面示意图;

[0036] 图5是依照本发明第五实施例的光电元件封装体的局部剖面示意图;

[0037] 图6是依照本发明第六实施例的光电元件封装体的局部剖面示意图;

[0038] 图7是依照本发明第七实施例的光电元件封装体的局部剖面示意图;

[0039] 图8是依照本发明第八实施例的光电元件封装体的局部剖面示意图;

[0040] 图9是依照本发明第九实施例的光电元件封装体的局部剖面示意图;

- [0041] 图10是依照本发明第十实施例的光电元件封装体的局部剖面示意图；
 [0042] 图11是依照本发明第十一实施例的光电元件封装体的局部剖面示意图；
 [0043] 图12是依照本发明第十二实施例的光电元件封装体的局部剖面示意图；
 [0044] 图13是依照本发明第十三实施例的光电元件封装体的局部剖面示意图；
 [0045] 图14是依照本发明第十四实施例的光电元件封装体的局部剖面示意图；
 [0046] 图15是依照本发明第十五实施例的光电元件封装体的局部剖面示意图；
 [0047] 图16是依照本发明第十六实施例的光电元件封装体的局部剖面示意图；
 [0048] 图17是依照本发明第十七实施例的光电元件封装体的局部剖面示意图；
 [0049] 图18是依照本发明第十八实施例的光电元件封装体的局部剖面示意图；
 [0050] 图19是依照本发明第十九实施例的光电元件封装体的局部剖面示意图；
 [0051] 图20是依照本发明第二十实施例的光电元件封装体的局部剖面示意图；
 [0052] 图21是依照本发明第二十一实施例的光电元件封装体的局部剖面示意图；
 [0053] 图22A是依照本发明第二十二实施例的光电元件封装体的局部俯视示意图；
 [0054] 图22B是依照本发明第二十二实施例的光电元件封装体的局部剖面示意图；
 [0055] 图23是依照本发明第二十三实施例的光电元件封装体的局部剖面示意图；
 [0056] 图24是依照本发明第二十四实施例的光电元件封装体的局部剖面示意图；
 [0057] 图25是依照本发明第二十五实施例的光电元件封装体的局部剖面示意图；
 [0058] 图26是依照本发明第二十六实施例的光电元件封装体的局部剖面示意图；
 [0059] 图27是依照本发明第二十七实施例的光电元件封装体的局部剖面示意图；
 [0060] 图28是依照本发明第二十八实施例的光电元件封装体的局部剖面示意图；
 [0061] 图29是依照本发明第二十九实施例的光电元件封装体的局部剖面示意图；
 [0062] 图30是依照本发明第三十实施例的光电元件封装体的局部剖面示意图；
 [0063] 图31是依照本发明第三十一实施例的光电元件封装体的局部剖面示意图。

[0064] 符号说明：

- | | |
|---|-------------|
| [0065] 110、510：第一基板 | 510a：基板开口 |
| [0066] 120：第一线路层 | 130a：贯通孔 |
| [0067] 131、1731、1831、1931、2031、2131：第一介电层 | 131a：第一通孔 |
| [0068] 131b、2031b、2031b：第一沟槽 | 132、632：弹性层 |
| [0069] 131c、2031c、2031c'、2031c：第一介电部分 | 132a：第二通孔 |
| [0070] 133、2033、2133b：第二介电层 | 133a：第三通孔 |
| [0071] 133b、2033b、2133b：第二沟槽 | 140：第二线路层 |
| [0072] 133c、2033c、2133c、2133c'：第二介电部分 | 141：导通孔 |
| [0073] 160、260、860、1060：出光区 | 150：光电元件 |
| [0074] 160a、260a、860a：第一表面 | 260h：导光厚度 |
| [0075] 160b、260b、860b：第二表面 | 481：导热膜 |
| [0076] 160c、260c、860c：第三表面 | 482：导热线 |
| [0077] 160d、260d：第四表面 | 483：散热颗粒 |
| [0078] 161、261、861：导光区 | 784h：垫高高度 |
| [0079] 162、262、862、1062：导光结构 | 171：第一封装部分 |

[0080]	170a、1570a:上表面	170b、1570b:侧面
[0081]	175、1575:第二封装层	380、480:第二基板
[0082]	784、984:垫高结构	1185:反射层
[0083]	2290:主动元件	2291:半导体层
[0084]	2291S:源极区	2291C:通道区
[0085]	2291D:汲极区	G:闸极
[0086]	2292、2392、2492:闸介电层	S:源极
[0087]	D:汲极	SL:扫描线
[0088]	2293、2393、2493:钝化层	DL:数据线
[0089]	2294:缓冲层	L1:第一光束
[0090]	L2、L2'、L2":第二光束	PU:像素单元
[0091]	R1、R2:区域	
[0092]	170、1270、1370、1470、1570、1670:第一封装层	
[0093]	130、630、1730、1830、1930、2030、2130、2230、2330、2430、2530、2630、2730、2830、2930、3030、3130:承载结构	
[0094]	100、200、300、400、500、600、700、800、900、1000、1100、1200、1300、1400、1500、1600、1700、1800、1900、2000、2100、2200、2300、2400、2500、2600、2700、2800、2900、3000、3100、3200:光电元件封装体	

具体实施方式

[0095] 为让本发明的上述特征和效果能阐述的更明确易懂,下文特举实施例,并配合说明书附图作详细说明如下。

[0096] 图1A至图1H是依照本发明第一实施例的光电元件封装体的制造过程的局部剖面示意图。图1I是依照本发明第一实施例的光电元件封装体的局部俯视示意图。图1J是图1H中区域R1的放大示意图。为求清晰,图1I省略绘示部分膜层及构件。

[0097] 请参照图1A,提供第一基板110。在本实施例中,第一基板110可为具有可见光穿透性的硬质基板或柔性基板。举例而言,前述的硬质基板的材料例如是玻璃或其他硬质材料,而前述的柔性基板材料例如是聚亚酰胺(polyimide;PI)、聚碳酸酯(polycarbonate;PC)、聚酰胺(polyamide;PA)、聚对苯二甲酸乙二酯(polyethylene terephthalate;PET)、聚萘二甲酸乙二醇酯(polyethylene naphthalate;PEN)、聚乙烯亚胺(polyethylenimine;PEI)、聚氨酯(polyurethane;PU)、聚二甲基硅氧烷(polydimethylsiloxane;PDMS)、压克力系(acrylate)聚合物例如是聚甲基丙烯酸甲酯(polymethylmethacrylate;PMMA)等、醚系(ether)聚合物例如是聚醚砜(polyethersulfone;PES)或聚醚醚酮(polyetheretherketone;PEEK)等、聚烯(polyolefin)、金属箔(metal foil)、薄玻璃或其他柔性材料,但本发明并不限于此。

[0098] 接着,于第一基板110上形成第一线路层120。在本实施例中,可以先在第一基板110上形成一第一导电层。并且,可以通过微影蚀刻等图案化制程将第一导电层图案化,以形成第一线路层120。第一线路层120的材质可为透明导电材料或不透明导电材料。前述的透明导电材料例如是铟锡氧化物(indium tin oxide;ITO)、铟锌氧化物(indium zinc

oxide; IZO) 等,而前述的不透明导电材料例如是金属,但本发明不以此为限。

[0099] 在形成第一线路层120之后,于第一基板110上形成第一介电层131。第一介电层131可以是由一无机材料所构成,其包含:氧化硅(SiO_x)、氮化硅(SiN_x)、氮氧化硅(SiON)、氧化铝(AlO_x)、氮氧化铝(AlON)或是其他类似物。于其他实施例中,第一介电层131可以是由一有机材料所构成,其包含:聚亚酰胺(polyimide;PI)、聚碳酸酯(polycarbonate;PC)、聚酰胺(polyamide;PA)、聚对苯二甲酸乙二酯(polyethylene terephthalate;PET)、聚萘二甲酸乙二酯(polyethylene naphthalate;PEN)、聚乙烯亚胺(polyethylenimine;PEI)、聚氨酯(polyurethane;PU)、聚二甲基硅氧烷(polydimethylsiloxane;PDMS)、压克力系(acrylate)聚合物例如是聚甲基丙烯酸甲酯(polymethylmethacrylate;PMMA)等、醚系(ether)聚合物例如是聚醚砜(polyethersulfone;PES)或聚醚醚酮(polyetheretherketone;PEEK)等、聚烯(polyolefin)或是其他类似物或其组合。于其他可行的实施例中,有机材料和无机材料可交替堆栈以形成第一介电层131。

[0100] 在本实施例中,可以通过机械钻孔(Mechanical drilling)、激光钻孔(laser drilling)、蚀刻制程或其他适宜的制程,以于第一介电层131上形成多个第一通孔131a。第一通孔131a暴露出部分的第一线路层120,以于后续的制程中可以将导电物质填入第一通孔131a内,而使第一线路层120可以与其他元件或膜层电连接。

[0101] 在本实施例中,第一介电层131可以具有多个第一沟槽131b,而使第一介电层131可以具有多个彼此分离的第一介电部分131c,但本发明不限于此。在其他实施例中,第一介电层131也可以是全面性地覆盖第一基板110。

[0102] 请参照图1B,在形成第一介电层131之后,于第一基板110上形成弹性层132。弹性层132的材质包括绝缘的弹性材料,且弹性层132的杨氏模量(Young's modulus)小于第一介电层131的杨氏模量。也就是说,相较于第一介电层131来说,弹性层132受力后的可塑性变形程度较大。举例而言,弹性层132的材质例如是具链状结构的碳氢聚合物(polymer)材料,例如橡胶系列胶材、压克力系列胶材或硅树脂系列胶材,其中橡胶系列胶材包括天然橡胶与合成橡胶,压克力系列胶材包括标准压克力与改良压克力。弹性层132的形成方法例如是涂布法、黏合法、溶胶凝胶法(Sol-Gel method)或压合法。举例而言,弹性材料形成于第一基板110上后,可以依据弹性材料的性质进行光聚合(photopolymerization)或烘烤(baking)制程,使弹性材料固化而形成具有弹性的弹性层132。在本实施例中,第一介电层131的杨氏模量可以介于20十亿帕(gigapascals;GPa)至450GPa,而弹性层132的杨氏模量可以介于0.1百万帕(megapascals;MPa)至40GPa,但本发明不限于此。

[0103] 在本实施例中,可以通过机械钻孔、激光钻孔、蚀刻制程或其他适宜的制程,以于弹性层132上形成多个第二通孔132a。第二通孔132a对应于第一通孔131a,且第二通孔132a暴露出第一通孔131a所暴露出的第一线路层120,以于后续的制程中可以将导电物质填入第二通孔132a与第一通孔131a内,而使第一线路层120可以与其他元件或膜层电连接。

[0104] 在本实施例中,弹性层132可以填充于第一介电层131的第一沟槽131b内。换句话说,填充于第一沟槽131b内的部分弹性层132可以与第一线路层120及/或第一基板110直接接触。

[0105] 请参照图1C,在形成弹性层132之后,于第一基板110上形成第二介电层133。第一介电层131、弹性层132以及第二介电层133可以构成承载结构130。第二介电层133的材质或

形成方式可以相同或相似于第一介电层131的材质或形成方式,但本发明并不以此为限。弹性层132的杨氏模量小于第二介电层133的杨氏模量。也就是说,相较于第二介电层133来说,弹性层132受力后的可塑性变形程度较大。

[0106] 在本实施例中,可以通过机械钻孔、激光钻孔、蚀刻制程或其他适宜的制程,以于第二介电层133上形成多个第三通孔133a。第三通孔133a对应于第二通孔132a及第一通孔131a,且第三通孔133a、第二通孔132a与第一通孔131a构成贯通孔(through via)130a,暴露出第一线路层120,以于后续的制程中可以将导电物质填入贯通孔130a内,而使第一线路层120可以与其他元件或膜层电连接。在本实施例中,第一通孔131a、第二通孔132a以及第三通孔133a可以分别在不同的步骤中形成,但本发明不限于此。在其他实施例中,第一通孔131a、第二通孔132a以及第三通孔133a可以分别在相同的步骤中形成,换句话说,可以在形成第二介电层133后形成贯穿第一介电层131、弹性层132以及第二介电层133的贯通孔130a。

[0107] 在本实施例中,第二介电层133可以具有多个第二沟槽133b,而使第二介电层133可以具有多个彼此分离的第二介电部分133c,但本发明不限于此。在其他实施例中,第二介电层133也可以是全面性地覆盖弹性层132。

[0108] 在本实施例中,第一沟槽131b的图案可以对应于第二沟槽133b的图案。换句话说,第一介电部分131c可以对应于第二介电部分133c。在本实施例中,第一介电部分131c的面积与第二介电部分133c的面积相同,但本发明不限于此。在其他实施例中,第一介电部分131c的面积与第二介电部分133c的面积也可以不同。

[0109] 请参照图1D,在形成通孔之后,可以通过沉积制程及/或电镀制程等适宜的制程在各个贯通孔130a中填入导电物质,以形成多个导通孔141(conductive via),导通孔141可电连接至第一线路层120。在本实施例中,填入贯通孔130a内的导电物质可以进一步至少覆盖于承载结构130的第二介电层133上。随后,例如可以通过微影及蚀刻制程将覆盖于第二介电层133上的导电物质图案化,以形成第二线路层140,且可以使位于导通孔141上的部分第二线路层140通过导通孔141电连接至第一线路层120。

[0110] 请参照图1E,在形成导通孔141之后,可以将出光区160配置于承载结构130上。在本实施例中,可以通过射出成型(injection-molded)的方式将例如聚酯树脂、环氧树脂、硅树脂或其他适宜的高分子材料形成于承载结构130上。并且,可以通过光固化或热固化的方式将前述的高分子材料固化,以形成具有导光区161以及出光区160的导光结构162。导光区161暴露出部分的第二线路层140,且前述的导光区161可于后续的制程中用以容纳例如光电元件150(绘示于图1F)。然而,本发明中对于出光区160的形成方式或材质并不加以限制。在其他实施例中,出光区160也可以是以预先成型(pre-formed)的方式制作成特定形状,而预先成型的出光区160的材质可例如是玻璃、石英、硅胶、聚甲基丙烯酸酯、聚碳酸酯或其他适宜的材质,且预先成型的出光区160可以通过黏着的方式固定于承载结构130上。

[0111] 就结构上而言,光电元件封装体100的出光区160除了在学习上具有出光的效能之外,在光电元件封装体100的制造过程中,出光区160还可以具有类似于挡墙的作用,以防止在形成第一封装层170时,用于形成第一封装层170的材料在制造过程中产生溢流(overflow)。

[0112] 请参照图1F,在形成出光区160之后,可以通过固晶(chip bonding)制程以将至少

一个光电元件150配置于承载结构130上并位于导光结构162的导光区161内,且使前述的光电元件150电连接至第二线路层140以及通过导通孔141电连接至第一线路层120。在图1F所绘示的剖面上,光电元件150的数量是以三个为例,但于本发明中对于光电元件150的数量或其所发出的光波长并不加以限制。

[0113] 在本实施例中,光电元件150可以为发光二极管、次毫米发光二极管(mini LED)或微型发光二极管(micro LED; μ LED),且光电元件150的主动面可以朝向承载结构130,且光电元件150可以通过直接接合(direct bonding)、共晶接合(eutectic bonding)、錫球(solderball)或凸块(bump)接合、银胶或锡膏接合等方式进行固晶。换句话说,光电元件150可以是通过覆晶(flip chip)接合的方式连接于第二线路层140,但本发明不限于此。

[0114] 请参照图1G,在将光电元件150配置于承载结构130上之后,于承载结构130上形成第一封装层170。第一封装层170的材质例如是聚甲基丙烯酸酯(Poly methyl Methacrylate)、聚碳酸酯(Polycarbonate)或其他适宜的硬质封装材质。第一封装层170至少填入导光结构162的导光区161内,以至少包封光电元件150及部分的第二线路层140,而可以提升对光电元件150的保护能力。

[0115] 在本实施例中,第一封装层170覆盖部分的出光区160,但本发明不限于此。在其他的实施例中,第一封装层170也可以进一步地包封整个出光区160。

[0116] 请参照图1H,在本实施例中,在形成第一封装层170之后,可以在承载结构130上形成第二封装层175。第二封装层175的材质或形成方式可以类似于第一封装层170的材质或形成方式,且第二封装层175的杨氏模量可以小于第一封装层170的杨氏模量,以提升封装体100的弯曲或挠曲能力。

[0117] 请参照图1H至图1J,经过上述制程后即可大致上完成本实施例的光电元件封装体100的制作。上述的光电元件封装体100可包括第一基板110、第一线路层120、承载结构130、第二线路层140、导光结构162、光电元件150、第一封装层170以及第二封装层175。

[0118] 光电元件150是由承载结构130的第二介电层133所承载,而弹性层132位于第一介电层131与承载光电元件150的第二介电层133之间,且弹性层132的杨氏模量小于第一介电层131的杨氏模量与第二介电层133的杨氏模量。如此一来,由于弹性层132可以具有应力吸收与缓冲的效果,进而降低封装体100因为受力而导致光电元件150所可能产生的损坏,以提升光电元件封装体100的良率及质量。

[0119] 承载结构130的第一介电层131覆盖第一线路层120,第二线路层140位于承载结构130的第二介电层133上,且部分的第二线路层140通过贯穿第一介电层131、弹性层132以及第二介电层133的导通孔141电连接至第一线路层120。并且,光电元件150是在第二介电层133上与第二线路层140电连接,且导通孔141分别与第一线路层120以及第二线路层140接触的相对两端是位于第一介电层131与第二介电层133内/上。如此一来,可以降低光电元件封装体100因为受力而产生弯折或弯曲时的应力集中而使导通孔141的两端产生裂纹(crack)、断裂或其他降低导电性缺陷的可能,以提升光电元件封装体100的良率及质量。

[0120] 在本实施例中,第一介电层131可以由多个第一介电部分131c所构成,且各个第一介电部分131c通过多个第一沟槽131b而彼此分离。第二介电层133可以由多个第二介电部分133c所构成,且各个第二介电部分133c通过多个第二沟槽133b而彼此分离。第一沟槽131b可对应于第二沟槽133b,第一介电部分131c的面积与对应的第二介电部分133c的面

积基本上相同,且第一介电部分131c与对应的第二介电部分133c可以彼此重叠。第一沟槽131b与第二沟槽133b之间具有弹性层132,且弹性层132至少填入第一沟槽131b。如此一来,位于弹性层132上的各个第二介电部分133c可以类似于浮岛结构(islanding structure),当光电元件封装体100受力时可形成应力吸收或缓冲的效果,以降低施加于承载光电元件150处的应力,而可以提升光电元件封装体100的耐弯曲能力。

[0121] 出光区160位于承载结构130上且围绕光电元件150,以使光电元件150所发出的第一光束L1可以通过反射及/或折射的方式朝预定方向射出,也就是构成射出出光区160的第二光束L2。

[0122] 光电元件150配置于承载结构130上且电连接至第一线路层120及第二线路层140。具体而言,光电元件150可以通过与导通孔141相接的部分第二线路层140、导通孔141以及第一线路层120与一电压源(power supply voltage;Vdd)电连接,且光电元件150可以通过与导通孔141不相接的其余部分第二线路层140接地或电连接至共同电压(common voltage;Vcom)。换句话说,第一线路层120及与导通孔141相接的部分第二线路层140可以为像素电极,而与导通孔141不相接的其余部分第二线路层140可以为共享电极。如此一来,通过像素电极与共用电极间的电压差,可以驱使光电元件150产生对应波长的第一光束L1。

[0123] 在本实施例中,光电元件150的数量可以为多个,第一封装层170包括彼此分离的多个第一封装部分171,且各个第一封装部分171包覆对应的光电元件150。位于相同第二介电部分133c上的多个光电元件150可以构成一像素单元PU,且第一基板110上的多个像素单元PU可以是阵列式排列,但本发明于此不加以限制。

[0124] 在本实施例中,出光区160具有第一表面160a、第二表面160b、第三表面160c以及第四表面160d。第一表面160a面向承载结构130,第二表面160b面向光电元件150以构成导光区161,第三表面160c的面积可小于第一表面160a的面积,且填充于导光区161内的第一封装层170可以进一步地覆盖部分的第三表面160c。在垂直于第一基板110的截面(如:图1H中的纸面)上,第一表面160a、第二表面160b、第三表面160c以及第四表面160d可以构成类似于梯形的四边形结构。并且,出光区160的材质于第一光束L1波长范围内具有低吸收系数(absorption coefficient),且出光区160的折射率小于第一封装层170的折射率。如此一来,光电元件150所发出的第一光束L1可以在出光区160的第二表面160b产生折射,以使光电元件150所发出的第一光束L1可以通过折射的方式构成朝第一基板110方向射出的第二光束L2。也就是说,本实施例的光电元件封装体100是具有折射式的下发光型结构,但本发明不限于此。

[0125] 第一封装层170位于承载结构130上且至少包封光电元件150。第二封装层175位于该承载结构130上且侧向覆盖第一封装层170的侧面170b以及覆盖第一封装层170的上表面170a。第一封装层170的杨氏模量大于该第二封装层175的杨氏模量,以提升对光电元件150的保护能力。相较于第一封装层170,具有较低杨氏模量的第二封装层175可以透过第二沟槽133b连接/接触弹性层132,以提升应力吸收或缓冲的效果。在本实施例中,第一封装层170的杨氏模量可以介于20GPa至500GPa,而第二封装层175的杨氏模量可以介于0.1MPa至40GPa,但本发明不限于此。

[0126] 在本实施例中,第二介电层133、出光区160与第一封装层170可以共同形成保护结构将光电元件150包覆于弹性层132与第二封装层175之间。如此一来,光电元件150可以被

第一介电层131与第一封装层170及/或弹性层132与第二封装层175保护住。进一步,在光电元件封装体100的使用上,若施加应力而使光电元件封装体100产生对应的弯曲或弯曲,导光结构162的出光区160可以在相邻的两个光电元件150作为缓冲,借以降低施加于光电元件150的对应应力,并降低光电元件150损坏与第二线路层140及/或导通孔141断线的可能。除此之外,光电元件150与第一介电层131之间具有弹性层132,且相较于第一介电层131来说,弹性层132受力后的可塑性变形程度较大。在施加应力于光电元件封装体100上之后,可以至少通过弹性层132以降低光电元件100与第一介电层131之间的应力,降低光电元件100与第一介电层131及/或第一基板110脱落的风险,且避免光电元件150脱落或线路断线的可能。

[0127] 图2A是依照本发明第二实施例的光电元件封装体的局部剖面示意图。图2B是图2A中区域R2的放大示意图。第二实施例的光电元件封装体200与图1H至图1J的光电元件封装体100类似,本实施例采用图2A及图2B针对光电元件封装体200进行描述。值得注意的是,在图2A及图2B中,相同或相似的标号表示相同或相似的构件,故针对图1H至图1J中说明过的构件于此不再赘述。

[0128] 请参考图2A与图2B,本实施例的光电元件封装体200的出光区260具有第一表面260a、第二表面260b、第三表面260c以及第四表面260d。第一表面260a面向承载结构130,第二表面260b面向光电元件150以构成导光结构262的导光区261,第三表面260c的面积可大于第一表面260a的面积,且面向光电元件150的第二表面260b可以为光学反射面。具体而言,在垂直于第一基板110的截面(如:图2A或图2B中的纸面)上,第一表面260a、第二表面260b、第三表面260c以及第四表面260d可以构成类似于倒梯形的四边形结构。

[0129] 在另一实施例中,导光结构262的出光区260折射率可小于第一封装层170的折射率。如此一来,光电元件150所发出的第一光束L1可以在出光区260的第二表面260b产生全反射,以使光电元件150所发出的第一光束L1可以通过反射的方式构成朝第一基板110方向射出的第二光束L2。也就是说,本实施例的光电元件封装体200是具有反射式的下发光型结构,但本发明不限于此。在其他实施例中,第二表面260b上也可以具有能反射第一光束L1的材质,使第一光束L1在第二表面260b上构成反射的第二光束L2。

[0130] 图3是依照本发明第三实施例的光电元件封装体的局部剖面示意图。第三实施例的光电元件封装体300与图2A与图2B的光电元件封装体200类似,本实施例采用图3针对光电元件封装体300进行描述。值得注意的是,在图3中,相同或相似的标号表示相同或相似的构件,故针对图2A与图2B中说明过的构件于此不再赘述。

[0131] 请参考图3,本实施例的光电元件封装体300还包括第二基板380,其中第一线路层120、承载结构130、第二线路层140、导光结构162、光电元件150、第一封装层170以及第二封装层175位于第一基板110与第二基板380之间。第二基板380可以覆盖于第二封装层175,以提升对光电元件150的保护能力。在一些实施例中,可以依据设计上的需求而使第二基板380具有柔性、光穿透性及/或导热性,于本发明中并不加以限制。

[0132] 图4是依照本发明第四实施例的光电元件封装体的局部剖面示意图。第四实施例的光电元件封装体400与图3的光电元件封装体300类似,本实施例采用图4针对光电元件封装体400进行描述。值得注意的是,在图4中,相同或相似的标号表示相同或相似的构件,故针对图3中说明过的构件于此不再赘述。

[0133] 请参考图4,本实施例的光电元件封装体400的第二基板480可具有导热性,以提升光电元件封装体400的散热性。

[0134] 在本实施例中,光电元件封装体400可以还包括导热膜481、导热线482及/或散热颗粒483。导热膜481的材质可以包括石墨烯、纳米银或是其他类似物或其组合,且导热膜481可以对应于光电元件150设置或位于第二基板480上。导热线482的材质可以为金属,导热线482可以对应于光电元件150设置且与第一线路层120及第二线路层140分离。散热颗粒483的材质可以包括氮化硼或是其他类似物,且散热颗粒483可分布于第一封装层170及/或第二封装层175中。如此一来,可以通过导热膜481、导热线482及/或散热颗粒483而提升光电元件封装体400的散热能力。

[0135] 图5是依照本发明第五实施例的光电元件封装体的局部剖面示意图。第五实施例的光电元件封装体500与图2的光电元件封装体200类似,本实施例采用图5针对光电元件封装体500进行描述。值得注意的是,在图5中,相同或相似的标号表示相同或相似的构件,故针对图2中说明过的构件于此不再赘述。

[0136] 请参考图5,本实施例的光电元件封装体500可以通过蚀刻、切割或计算机数值控制(Computer Numerical Control;CNC)冲压或其他适宜的方式以于第一基板510上形成多个基板开口510a,基板开口510a可对应于第一沟槽131b及/或第二沟槽133b设置。换句话说,第一介电层131及/或第二介电层133与基板开口510a可不重叠。如此一来,可以通过第一基板510的基板开口510a而提升光电元件封装体500的可弯摺或可弯曲能力。

[0137] 图6是依照本发明第六实施例的光电元件封装体的局部剖面示意图。第六实施例的光电元件封装体600与图5的光电元件封装体500类似,本实施例采用图6针对光电元件封装体600进行描述。值得注意的是,在图6中,相同或相似的标号表示相同或相似的构件,故针对图5中说明过的构件于此不再赘述。

[0138] 请参考图6,本实施例的光电元件封装体600的承载结构630的弹性层632更填充于基板开口510a内。在本实施例中,第一基板510的杨氏系数与弹性层632的杨氏系数的比值可以大于等于10。或者,在另一实施例中,第一基板510的杨氏系数与弹性层632的杨氏系数的比值可以大于等于50。或者,在又一实施例中,第一基板510的杨氏系数与弹性层632的杨氏系数的比值可以大于等于100。也就是说,相较于第一基板510来说,弹性层632受力后的可塑性变形程度较大。

[0139] 图7是依照本发明第七实施例的光电元件的装体的局部剖面示意图。第七实施例的光电元件封装体700与图2A与图2B的光电元件封装体200类似,本实施例采用图7针对光电元件封装体700进行描述。值得注意的是,在图7中,相同或相似的标号表示相同或相似的构件,故针对图2A与图2B中说明过的构件于此不再赘述。

[0140] 请参考图7,本实施例的光电元件封装体700还包括垫高结构784。垫高结构784位于光电元件150与承载结构130之间,且垫高结构784的垫高高度784h小于出光区260的导光厚度260h。如此一来,可以通过垫高结构784来调整光电元件150与承载结构130及/或出光区260之间的相对距离,可以依设计上的需求来调整第一光束L1发射位置或方向来改变光电元件封装体700的出光(第二光束L2)方向。

[0141] 图8是依照本发明第八实施例的光电元件封装体的局部剖面示意图。第八实施例的光电元件封装体800与图7的光电元件封装体700类似,本实施例采用图8针对光电元件封

装体800进行描述。值得注意的是,在图8中,相同或相似的标号表示相同或相似的构件,故针对图7中说明过的构件于此不再赘述。

[0142] 请参考图8,本实施例的光电元件封装体800包括导光结构862,且导光结构862的出光区860具有第一表面860a、第二表面860b以及第三表面860c。第一表面860a面向承载结构130,第二表面860b面向光电元件150以构成导光结构862的导光区861。在垂直于第一基板110的截面(如:图8中的纸面)上,第一表面860a、第二表面860b以及第三表面860c可以构成三角形结构。并且,出光区860的材质于第一光束L1波长范围内具有低吸收系数。在本实施例中,第三表面860c可以为光学反射面,以使光电元件150所发出的第一光束L1可以通过反射的方式构成朝第一基板110方向射出的第二光束L2。

[0143] 在本实施例中,第三表面860c可以包括具有能反射第一光束L1的材质,但本发明不限于此。在其他实施例中,出光区860的折射率可以大于第三表面860c上的介质(如空气或第二封装层175)的折射率,而使第一光束L1可以在出光区860的第三表面860c产生全反射。

[0144] 图9是依照本发明第九实施例的光电元件封装体的局部剖面示意图。第九实施例的光电元件封装体900与图1H至图1J的光电元件封装体100类似,本实施例采用图9针对光电元件封装体900进行描述。值得注意的是,在图9中,相同或相似的标号表示相同或相似的构件,故针对图1H至图1J中说明过的构件于此不再赘述。

[0145] 请参考图9,本实施例的光电元件封装体900还包括类似于前述实施例的垫高结构984。

[0146] 图10是依照本发明第十实施例的光电元件封装体的局部剖面示意图。第十实施例的光电元件封装体1000与图8的光电元件封装体800类似,本实施例采用图10针对光电元件封装体1000进行描述。值得注意的是,在图10中,相同或相似的标号表示相同或相似的构件,故针对图8中说明过的构件于此不再赘述。

[0147] 请参考图10,本实施例的光电元件封装体1000包括导光结构1062,且导光结构1062的出光区1060的第二表面1060b为半穿反(transflective)面,且第三表面1060c可以为光学反射面。射向第二表面1060b的第一光束L1可以部分反射于第二表面1060b且部分穿透第二表面1060b。如此一来,部分的第二光束L2可以朝向远离于第一基板110的方向射出,而其余的部分第二光束L2”可以朝向第一基板110的方向射出。也就是说,本实施例的光电元件封装体1000是具有双面(bifacial)发光型结构。

[0148] 图11是依照本发明第十一实施例的光电元件封装体的局部剖面示意图。第十一实施例的光电元件封装体1100与图7的光电元件封装体700类似,本实施例采用图11针对光电元件封装体1100进行描述。值得注意的是,在图11中,相同或相似的标号表示相同或相似的构件,故针对图7中说明过的构件于此不再赘述。

[0149] 请参考图11,本实施例的光电元件封装体1100还包括反射层1185。反射层1185位于第一封装层170上且覆盖该第三表面260c。如此一来,在具有下发光型结构的光电元件封装体1100中,可以通过反射层1185提升其亮度(luminance)。

[0150] 图12是依照本发明第十二实施例的光电元件封装体的局部剖面示意图。第十二实施例的光电元件封装体1200与图7的光电元件封装体700类似,本实施例采用图12针对光电元件封装体1200进行描述。值得注意的是,在图12中,相同或相似的标号表示相同或相似的

构件,故针对图7中说明过的构件于此不再赘述。

[0151] 请参考图12,本实施例的光电元件封装体1200的第一封装层1270可以包括光转换(photon conversion)材料。举例而言,若前述的光转换材料为上转换材料(upconversion material),则可以使部分的第二光束L2'的频率大于第一光束L1的频率。反之,若前述的光转换材料为下转换材料(downconversion material),则可以使部分的第二光束L2'的频率小于第一光束L1的频率。

[0152] 图13是依照本发明第十三实施例的光电元件封装体的局部剖面示意图。第十三实施例的光电元件封装体1300与图1H至图1J的光电元件封装体100类似,本实施例采用图13针对光电元件封装体1300进行描述。值得注意的是,在图13中,相同或相似的标号表示相同或相似的构件,故针对图1H至图1J中说明过的构件于此不再赘述。

[0153] 请参考图13,本实施例的光电元件封装体1300的光电元件150数量为多个,第一封装层1370包覆多个光电元件150,且第一封装层1370完全覆盖于相邻的两个光电元件150之间的第三表面160c上。

[0154] 图14是依照本发明第十四实施例的光电元件封装体的局部剖面示意图。第十四实施例的光电元件封装体1400与图13的光电元件封装体1300类似,本实施例采用图14针对光电元件封装体1400进行描述。值得注意的是,在图14中,相同或相似的标号表示相同或相似的构件,故针对图13中说明过的构件于此不再赘述。

[0155] 请参考图14,本实施例的光电元件封装体1400的第一封装层1470完全覆盖出光区160,且覆盖在暴露于第二沟槽133b的弹性层132上。

[0156] 图15是依照本发明第十五实施例的光电元件封装体的局部剖面示意图。第十五实施例的光电元件封装体1500与图2的光电元件封装体200类似,本实施例采用图15针对光电元件封装体1500进行描述。值得注意的是,在图15中,相同或相似的标号表示相同或相似的构件,故针对图2中说明过的构件于此不再赘述。

[0157] 请参考图15,本实施例的光电元件封装体1500的第二封装层1575侧向覆盖第一封装层1570的侧面1570b,且第二封装层1575未覆盖于第一封装层1570的上表面1570a。

[0158] 在一些实施例中,第一封装层1570与第二封装层1575可以由相同的材料所形成,并且,可以通过紫外光照射、化学方式、物理方式、加热方式或其他类似的方式进行图案化处理第一封装层1570,使得第二封装层1575的杨氏模量可以小于第一封装层1570的杨氏模量,以提升封装体1500的弯曲或挠曲能力。

[0159] 图16是依照本发明第十六实施例的光电元件封装体的局部剖面示意图。第十六实施例的光电元件封装体1600与图15的光电元件封装体1500类似,本实施例采用图16针对光电元件封装体1600进行描述。值得注意的是,在图16中,相同或相似的标号表示相同或相似的构件,故针对图15中说明过的构件于此不再赘述。

[0160] 在一些实施例中,第一封装层1670与第二封装层1575可以由相同的材料所形成,并且,可以通过紫外光照射、化学方式、物理方式、加热方式或其他类似的方式进行图案化处理第一封装层1670,使得第二封装层1575的杨氏模量可以小于第一封装层1670的杨氏模量,以提升封装体1600的弯曲或挠曲能力。

[0161] 请参考图16,本实施例的光电元件封装体1600的光电元件150数量为多个,第一封装层1670包覆光电元件150,且第一封装层1670完全覆盖于相邻的两个光电元件150之间的

第三表面260c上。

[0162] 图17是依照本发明第十七实施例的光电元件封装体的局部剖面示意图。第十七实施例的光电元件封装体1700与图1H至图1J的光电元件封装体100类似,本实施例采用图17针对光电元件封装体1700进行描述。值得注意的是,在图17中,相同或相似的标号表示相同或相似的构件,故针对图1H至图1J中说明过的构件于此不再赘述。

[0163] 请参考图17,本实施例的光电元件封装体1700的承载结构1730的第一介电层1731可以是全面性地覆盖在第一基板110上。

[0164] 图18是依照本发明第十八实施例的光电元件封装体的局部剖面示意图。第十八实施例的光电元件封装体1800与图1H至图1J的光电元件封装体100类似,本实施例采用图18针对光电元件封装体1800进行描述。值得注意的是,在图18中,相同或相似的标号表示相同或相似的构件,故针对图1H至图1J中说明过的构件于此不再赘述。

[0165] 请参考图18,本实施例的光电元件封装体1800在承载结构1830中,第一介电层1831与第二介电层133可相对应配置,且第一介电层1831的面积大于第二介电层133的面积。

[0166] 图19是依照本发明第十九实施例的光电元件封装体的局部剖面示意图。第十九实施例的光电元件封装体1900与图1H至图1J的光电元件封装体100类似,本实施例采用图19针对光电元件封装体1900进行描述。值得注意的是,在图19中,相同或相似的标号表示相同或相似的构件,故针对图1H至图1J中说明过的构件于此不再赘述。

[0167] 请参考图19,本实施例的光电元件封装体1900在承载结构1930中,第一介电层1931与第二介电层133可相对应配置,且第一介电层1931的面积小于第二介电层133的面积。

[0168] 图20是依照本发明第二十实施例的光电元件封装体的局部剖面示意图。第二十实施例的光电元件封装体2000与图1H至图1J的光电元件封装体100类似,本实施例采用图20针对光电元件封装体2000进行描述。值得注意的是,在图20中,相同或相似的标号表示相同或相似的构件,故针对图1H至图1J中说明过的构件于此不再赘述。

[0169] 请参考图20,本实施例的光电元件封装体2000在承载结构2030中,第一介电层2031可以通过第一沟槽2031b而形成多个彼此分离的第一介电部分2031c、2031c',第二介电层2033可以通过第二沟槽2033b而形成多个彼此分离的第二介电部分2033c,且第一介电部分2031c、2031c'的数量大于第二介电部分2033c的数量。在本实施例中,第二介电部分2033c至少对应于部分的第一介电部分2031c,且部分的第一介电部分2031c'是位于相邻的两个第一介电部分2031c之间。

[0170] 图21是依照本发明第二十一实施例的光电元件封装体的局部剖面示意图。第二十一实施例的光电元件封装体2100与图1H至图1J的光电元件封装体100类似,本实施例采用图21针对光电元件封装体2100进行描述。值得注意的是,在图21中,相同或相似的标号表示相同或相似的构件,故针对图1H至图1J中说明过的构件于此不再赘述。

[0171] 请参考图21,本实施例的光电元件封装体2100在承载结构2130中,第一介电层2131可以通过第一沟槽2131b而形成多个彼此分离的第一介电部分2131c,第二介电层2133可以通过第二沟槽2133b而形成多个彼此分离的第二介电部分2133c、2133c',且第一介电部分2131c的数量小于第二介电部分2133c、2133c'的数量。在本实施例中,第一介电部分

2131c至少对应于部分的第二介电部分2133c。除此之外,未对应于第一介电部分2131c的第二介电部分2133c'是位于相邻的两个第二介电部分2133c之间,且光电元件150以及出光区160可对应于第一介电部分2131c配置。

[0172] 图22A是依照本发明第二十二实施例的光电元件封装体的局部俯视示意图。图22B是依照本发明第二十二实施例的光电元件封装体的局部剖面示意图。为求清晰,图22A省略绘示部分膜层及构件。第二十二实施例的光电元件封装体2200与图1H至图1J的光电元件封装体100类似,本实施例采用图22A与图22B针对光电元件封装体2200进行描述。值得注意的是,在图22A与图22B中,相同或相似的标号表示相同或相似的构件,故针对图1H至图1J中说明过的构件于此不再赘述。

[0173] 请同时参考图22A与图22B,在本实施例中,承载结构2230还包括主动元件2290。主动元件2290包括半导体层2291、闸极(栅极)G、闸介电层2292、源极S以及汲极(漏极)D。半导体层2291可位于第一基板110上且具有源极区2291S、通道区2291C以及汲极区2291D,其中通道区2291C位于源极区2291S与汲极区2291D之间。源极S以及汲极D分别耦接于半导体层2291的源极区2291S以及汲极区2291D。闸极G位于第一基板110上且对应于半导体层191的通道区2291C设置。闸介电层2292位于闸极G与半导体层2291之间,且第一介电层131覆盖闸介电层2292与闸极G。在本实施例中,半导体层2291位于第一基板110与闸极G之间。换句话说,本实施例的主动元件2290可为具有上闸极(top gate)结构的薄膜晶体管,但本发明不限于此。除此之外,主动元件2290可以通过一般的半导体制程所形成,于此不加以赘述。

[0174] 在本实施例中,光电元件封装体2200还包括扫描线SL以及数据线DL。源极S可与数据线DL电连接,闸极G可与扫描线SL电连接,汲极D通过部分的第一线路层120(即,与导通孔141连接的部分第一线路层120)与导通孔141电连接至光电元件150,且光电元件150可以通过主动元件2290的驱动而发光。也就是说,本实施例的光电元件封装体2200可以是具有主动式(active mode)的发光元件,但本发明不限于此。

[0175] 在本实施例中,第一介电层131与弹性层132之间可以具有钝化层(passivation layer)2293,且钝化层2293、闸介电层2292以及第一介电层131可以具有类似的图案,但本发明并不以此为限。

[0176] 在本实施例中,可以在第一基板110上形成缓冲层2294。缓冲层2294可以具有良好的接合力或较低的水气穿透率(water vapor transmission rate; WVTR),以提升光电元件封装体2200的可靠性(reliability)。

[0177] 图23是依照本发明第二十三实施例的光电元件封装体的局部剖面示意图。第二十三实施例的光电元件封装体2300与图22A与图22B的光电元件封装体2200类似,本实施例采用图23针对光电元件封装体2300进行描述。值得注意的是,在图23中,相同或相似的标号表示相同或相似的构件,故针对图22A与图22B中说明过的构件于此不再赘述。

[0178] 请参考图23,本实施例的光电元件封装体2300在承载结构2330中,钝化层2393、闸介电层2392以及第一介电层1731可以是全面性地覆盖在第一基板110上。

[0179] 图24是依照本发明第二十四实施例的光电元件封装体的局部剖面示意图。第二十四实施例的光电元件封装体2400与图22A与图22B的光电元件封装体2200类似,本实施例采用图24针对光电元件封装体2400进行描述。值得注意的是,在图24中,相同或相似的标号表示相同或相似的构件,故针对图22A与图22B中说明过的构件于此不再赘述。

[0180] 请参考图24,本实施例的光电元件封装体2400在承载结构2430中,钝化层2493、闸介电层2492以及第一介电层1931的面积可以小于第二介电层133的面积。

[0181] 图25是依照本发明第二十五实施例的光电元件封装体的局部剖面示意图。第二十五实施例的光电元件封装体2500与图22A与图22B的光电元件封装体2200类似,本实施例采用图25针对光电元件封装体2500进行描述。值得注意的是,在图25中,相同或相似的标号表示相同或相似的构件,故针对图22A与图22B中说明过的构件于此不再赘述。

[0182] 请参考图25,本实施例的光电元件封装体2500在承载结构2530中,第一介电层2031可以通过第一沟槽2031b而形成多个彼此分离的第一介电部分2031c、2031c',第二介电层2033可以通过第二沟槽2033b而形成多个彼此分离的第二介电部分2033c,且第一介电部分2031c、2031c'的数量大于第二介电部分2033c的数量。在本实施例中,第二介电部分2033c至少对应于部分的第一介电部分2031c,且部分的第一介电部分2031c'是位于相邻的两个第一介电部分2031c之间。并且,闸介电层2292与钝化层2293对应于第一介电层2031设置。

[0183] 图26是依照本发明第二十六实施例的光电元件封装体的局部剖面示意图。第二十六实施例的光电元件封装体2600与图22A与图22B的光电元件封装体2200类似,本实施例采用图26针对光电元件封装体2600进行描述。值得注意的是,在图26中,相同或相似的标号表示相同或相似的构件,故针对图22A与图22B中说明过的构件于此不再赘述。

[0184] 请参考图26,本实施例的光电元件封装体2600在承载结构2630中,第一介电层2131可以通过第一沟槽2131b而形成多个彼此分离的第一介电部分2131c,第二介电层2133可以通过第二沟槽2133b而形成多个彼此分离的第二介电部分2133c、2133c',且第一介电部分2131c的数量小于第二介电部分2133c、2133c'的数量。在本实施例中,第一介电部分2131c至少对应于部分的第二介电部分2133c。除此之外,未对应于第一介电部分2131c的第二介电部分2133c'是位于相邻的两个第二介电部分2133c之间,且光电元件150以及出光区160对应于第一介电部分2131c配置。并且,闸介电层2292与钝化层2293对应于第一介电层2131设置。

[0185] 图27是依照本发明第二十七实施例的光电元件封装体的局部剖面示意图。第二十七实施例的光电元件封装体2700与图22A与图22B的光电元件封装体2200类似,本实施例采用图27针对光电元件封装体2700进行描述。值得注意的是,在图27中,相同或相似的标号表示相同或相似的构件,故针对图22A与图22B中说明过的构件于此不再赘述。

[0186] 请参考图27,本实施例的光电元件封装体2700在承载结构2730中,闸介电层2792可以是全面性地覆盖在第一基板110上,且钝化层2293以及第一介电层131可以具有类似的图案。

[0187] 图28是依照本发明第二十八实施例的光电元件封装体的局部剖面示意图。第二十八实施例的光电元件封装体2700与图22A与图22B的光电元件封装体2200类似,本实施例采用图28针对光电元件封装体2800进行描述。值得注意的是,在图28中,相同或相似的标号表示相同或相似的构件,故针对图22A与图22B中说明过的构件于此不再赘述。

[0188] 请参考图28,本实施例的光电元件封装体2800在承载结构2830中,闸介电层2392以及第一介电层1731可以是全面性地覆盖在第一基板110上,且钝化层2293对应于第二介电层133设置且可以与第二介电层133具有类似的图案。

[0189] 图29是依照本发明第二十九实施例的光电元件封装体的局部剖面示意图。第二十九实施例的光电元件封装体2900与图22A与图22B的光电元件封装体2200类似,本实施例采用图29针对光电元件封装体2900进行描述。值得注意的是,在图29中,相同或相似的标号表示相同或相似的构件,故针对图22A与图22B中说明过的构件于此不再赘述。

[0190] 请参考图29,本实施例的光电元件封装体2900在承载结构2930中,闸介电层2392以及钝化层2393可以是全面性地覆盖在第一基板110上,且钝化层2393覆盖于未被第一介电层131所覆盖的闸介电层2392。

[0191] 图30是依照本发明第三十实施例的光电元件封装体的局部剖面示意图。第三十实施例的光电元件封装体3000与图22A与图22B的光电元件封装体2200类似,本实施例采用图30针对光电元件封装体3000进行描述。值得注意的是,在图30中,相同或相似的标号表示相同或相似的构件,故针对图22A与图22B中说明过的构件于此不再赘述。

[0192] 请参考图30,本实施例的光电元件封装体3000在承载结构3030中,钝化层2393以及第一介电层1731可以是全面性地覆盖在第一基板110上,且第一介电层1731覆盖未被闸介电层2292所覆盖的缓冲层2294。闸介电层2292对应于第二介电层133设置且可以与第二介电层133具有类似的图案。

[0193] 图31是依照本发明第三十一实施例的光电元件封装体3100的局部剖面示意图。第三十一实施例的光电元件封装体3100与图22A与图22B的光电元件封装体2200类似,本实施例采用图31针对光电元件封装体3100进行描述。值得注意的是,在图31中,相同或相似的标号表示相同或相似的构件,故针对图22A与图22B中说明过的构件于此不再赘述。

[0194] 请参考图31,本实施例的光电元件封装体3100在承载结构3130中,钝化层2393可以是全面性地覆盖在第一基板110上,且钝化层2393覆盖于未被第一介电层131以及闸介电层2292所覆盖的缓冲层2294。

[0195] 本发明一实施例的光电元件封装体可包括承载结构,其中承载结构由第一介电层、弹性层以及第二介电层所构成,且第一介电层或第二介电层至少具有多个沟槽。如此一来,承载结构在封装体受力时可形成应力吸收或缓冲的效果,以降低施加于承载光电元件处的应力,而可以提升光电元件封装体的耐弯曲能力。

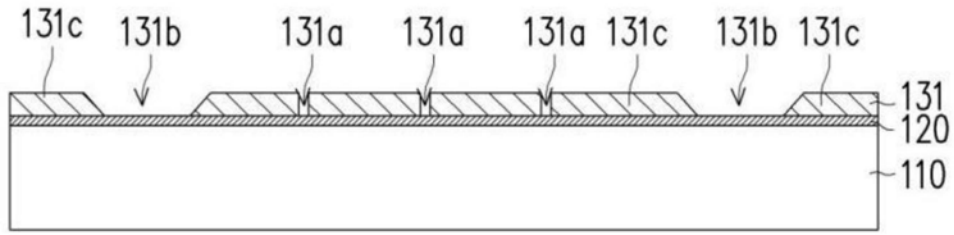


图1A

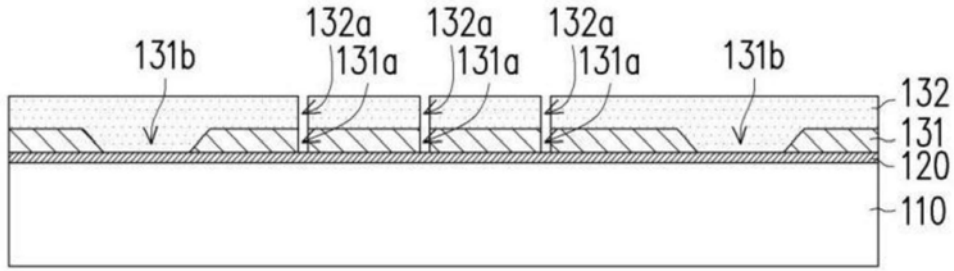


图1B

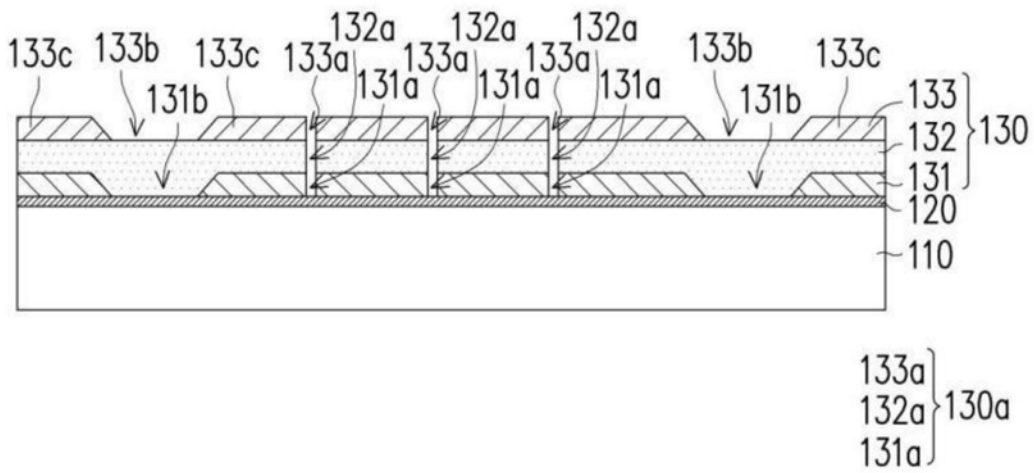


图1C

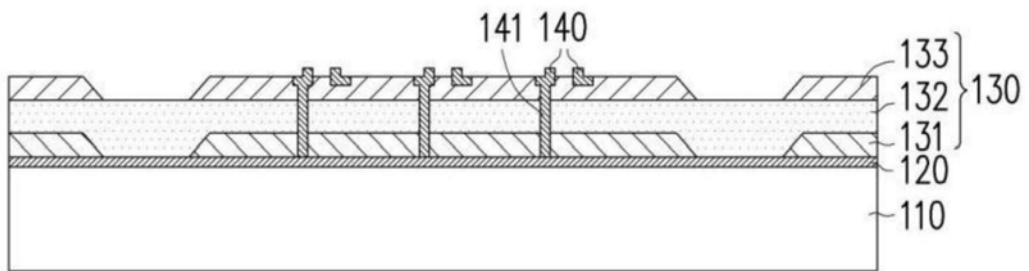


图1D

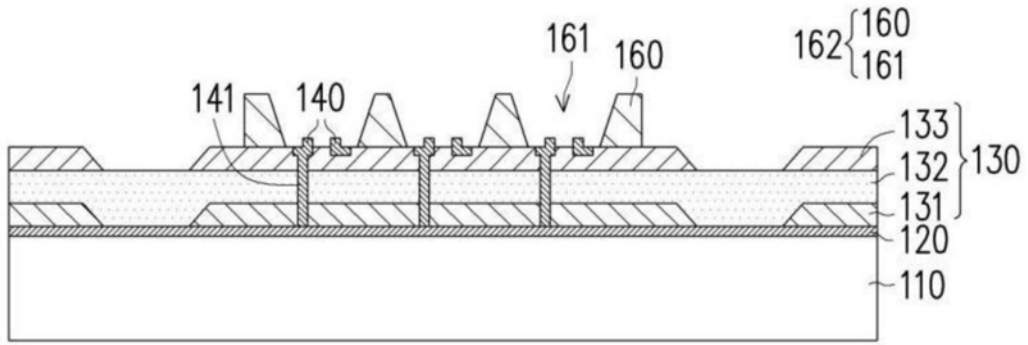


图1E

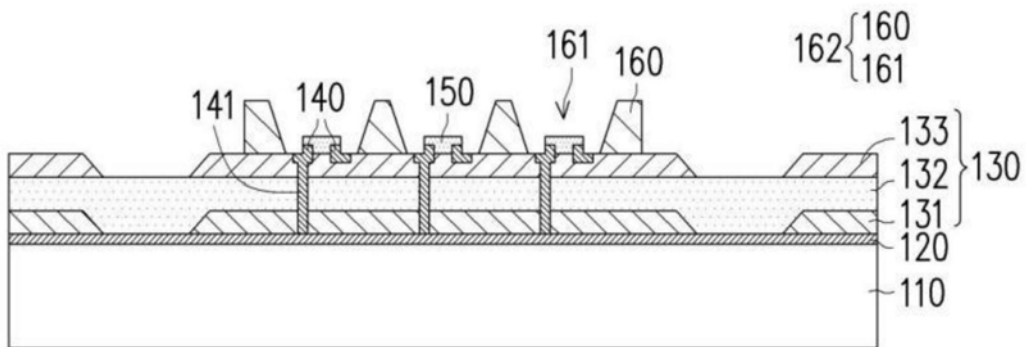


图1F

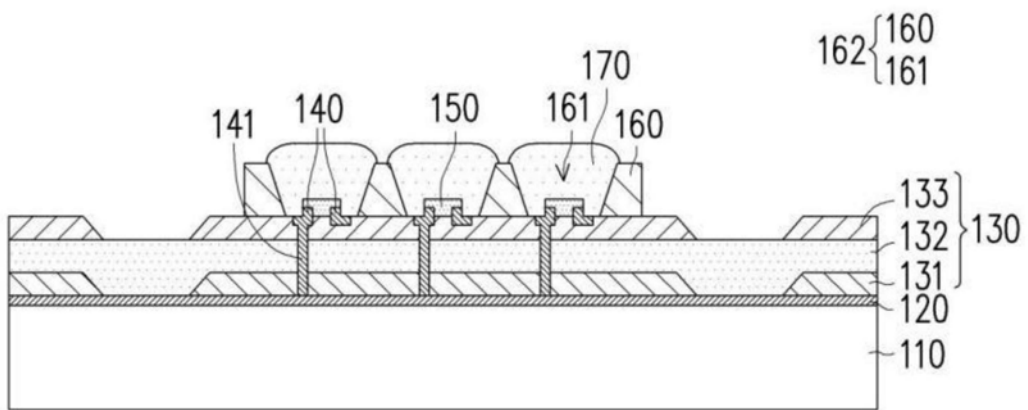


图1G

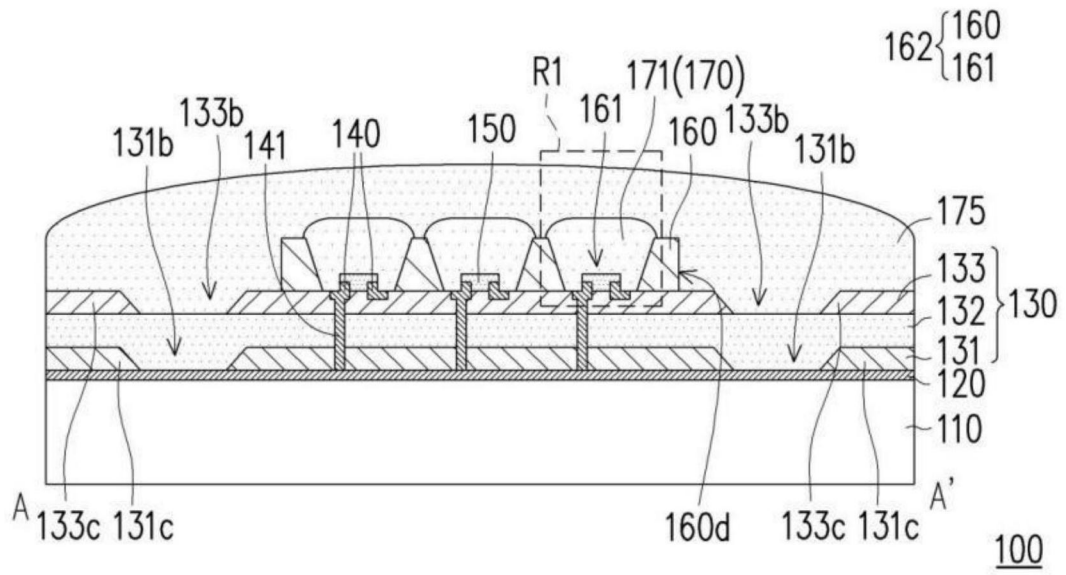


图1H

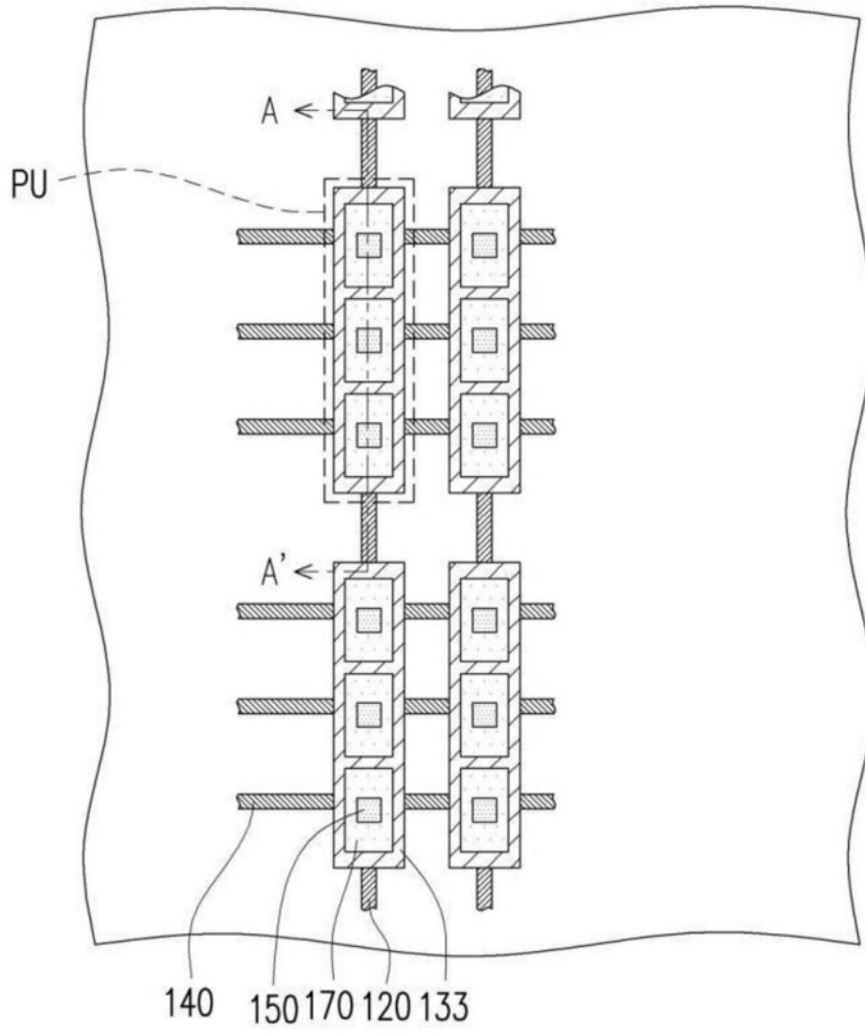


图1I

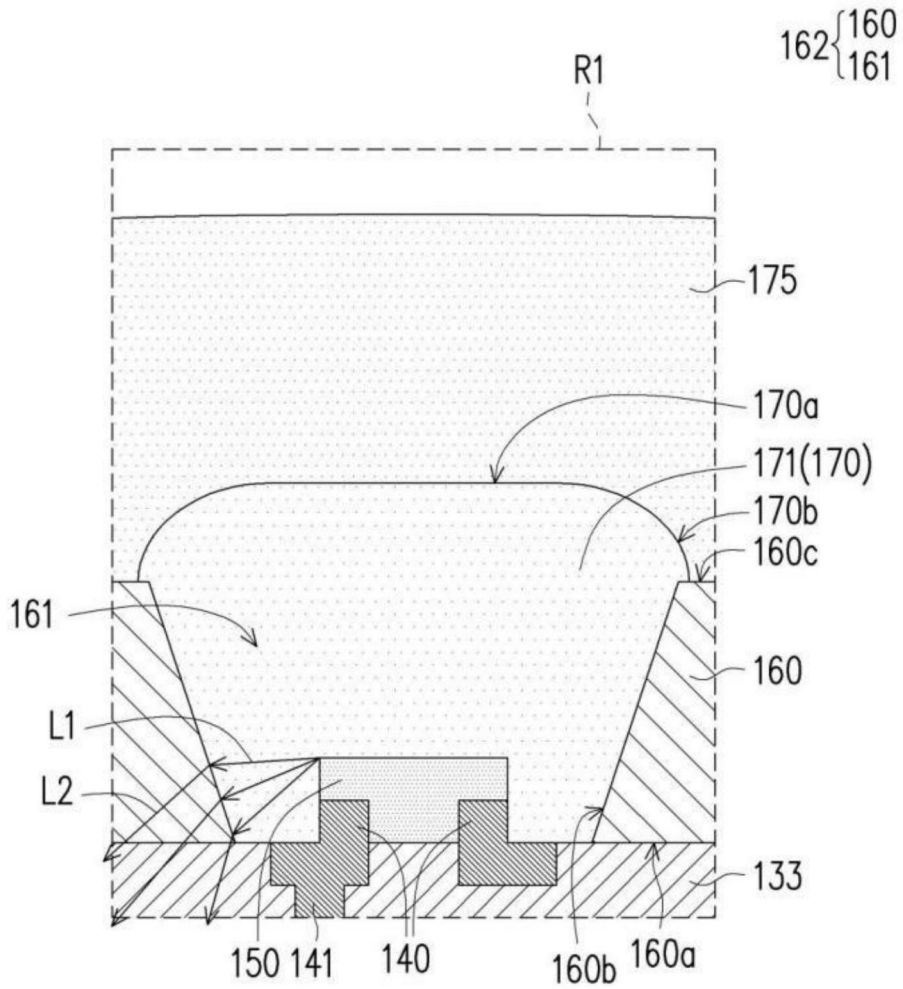


图1J

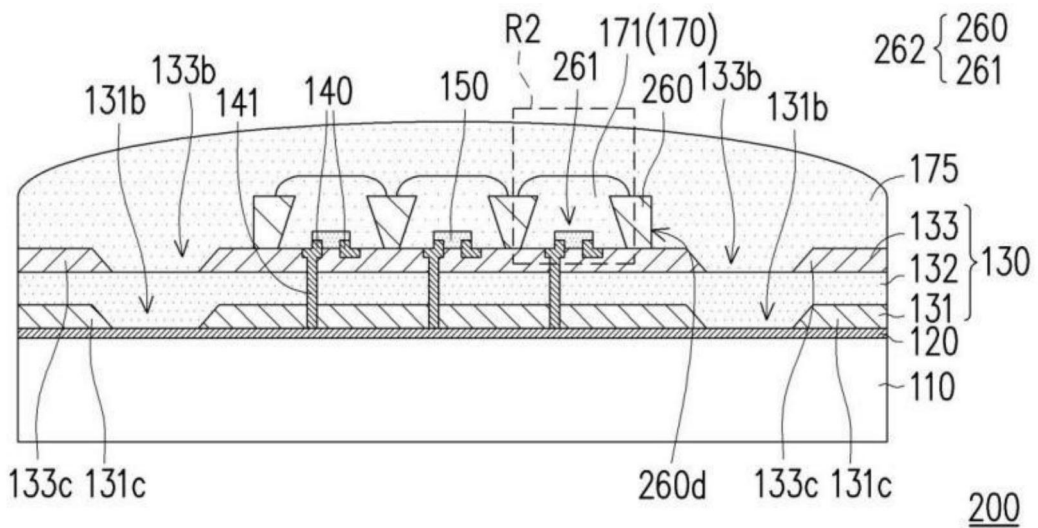


图2A

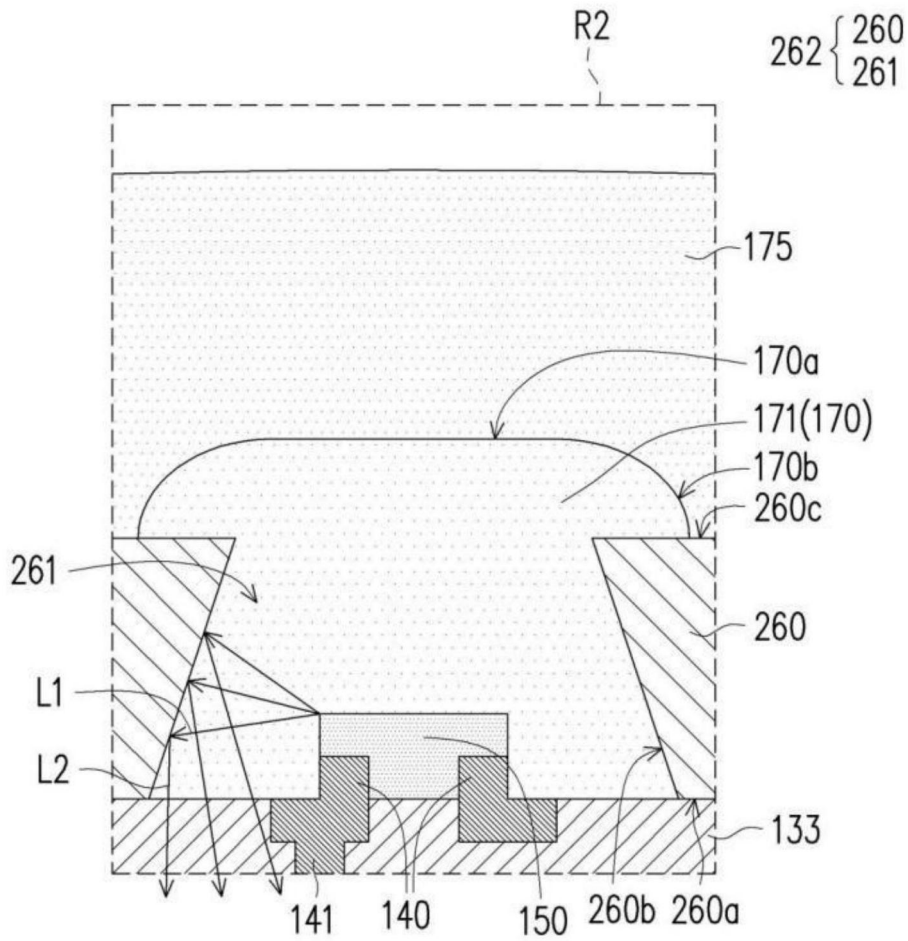


图2B

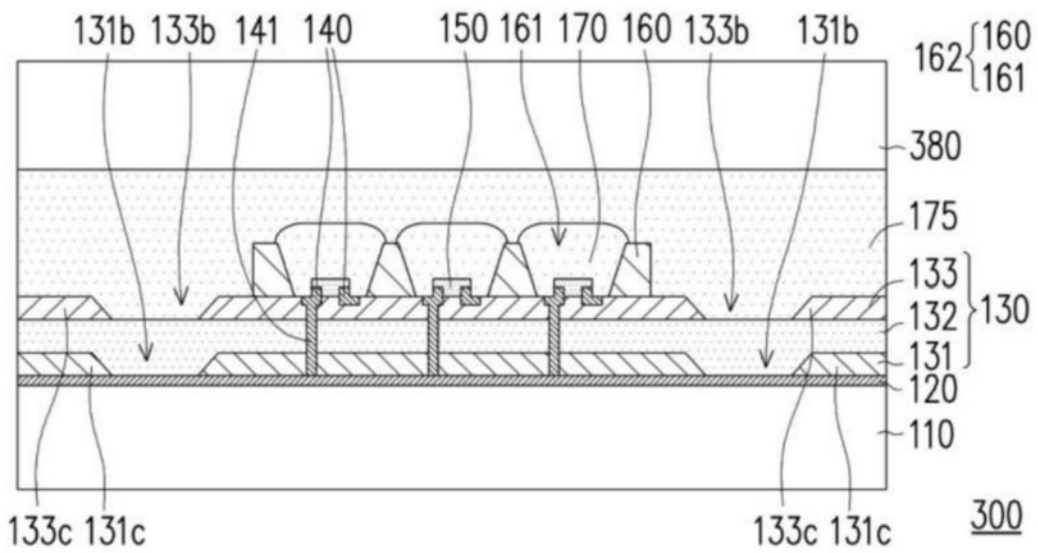


图3

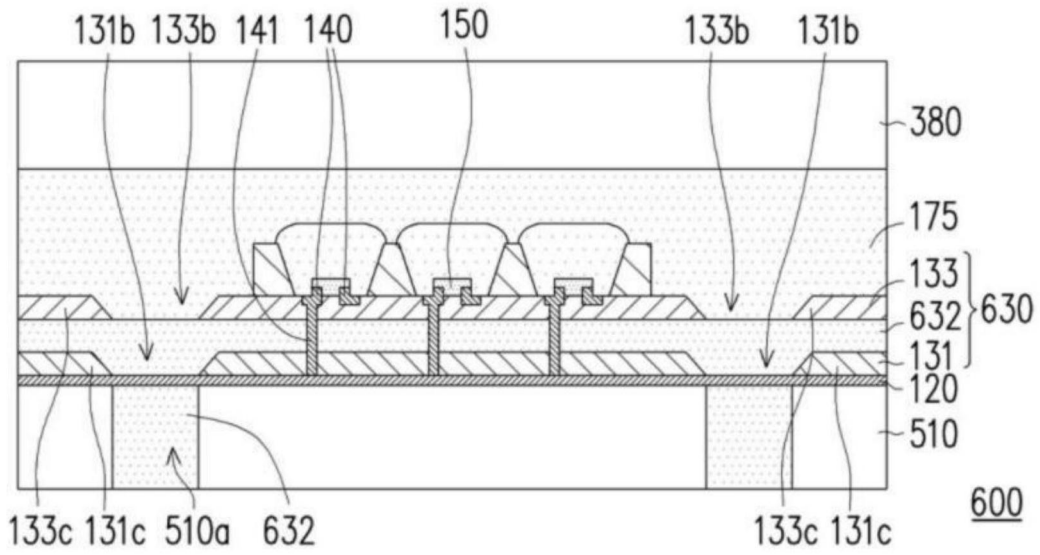


图6

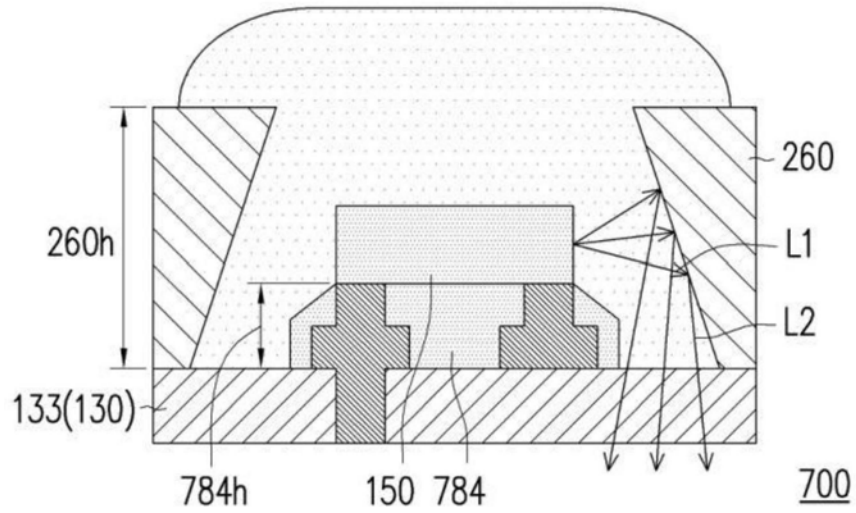


图7

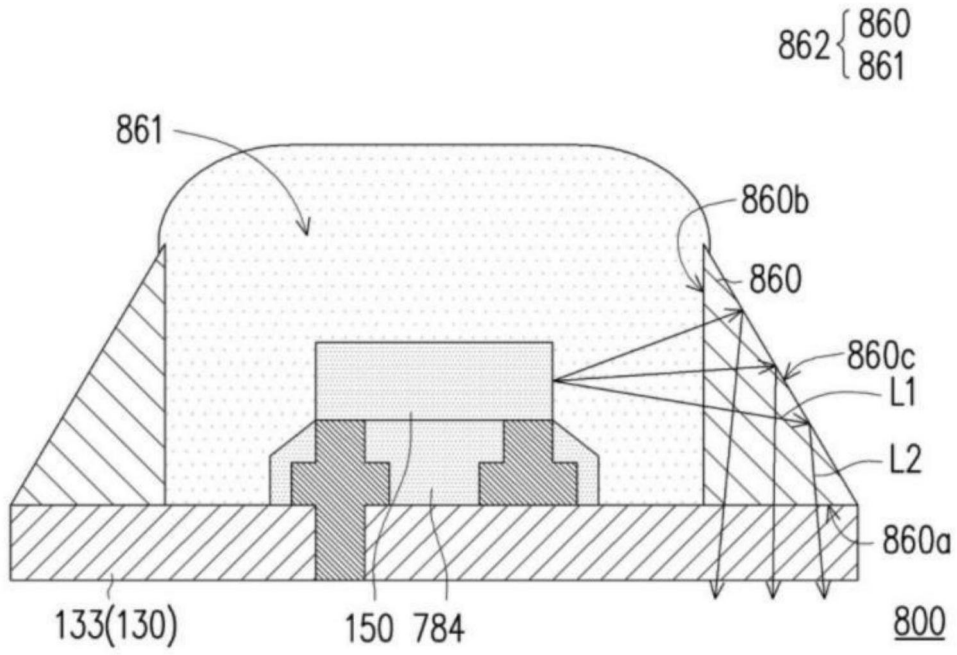


图8

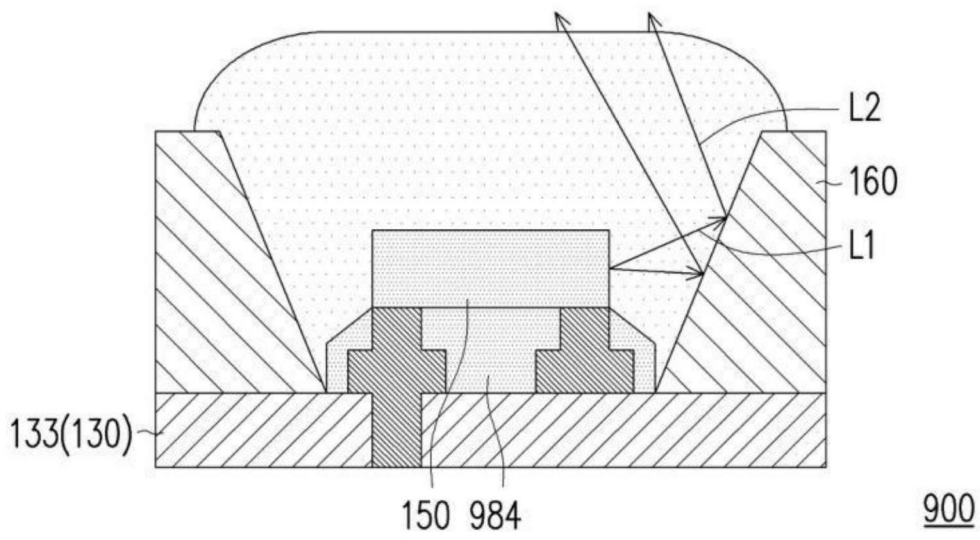


图9

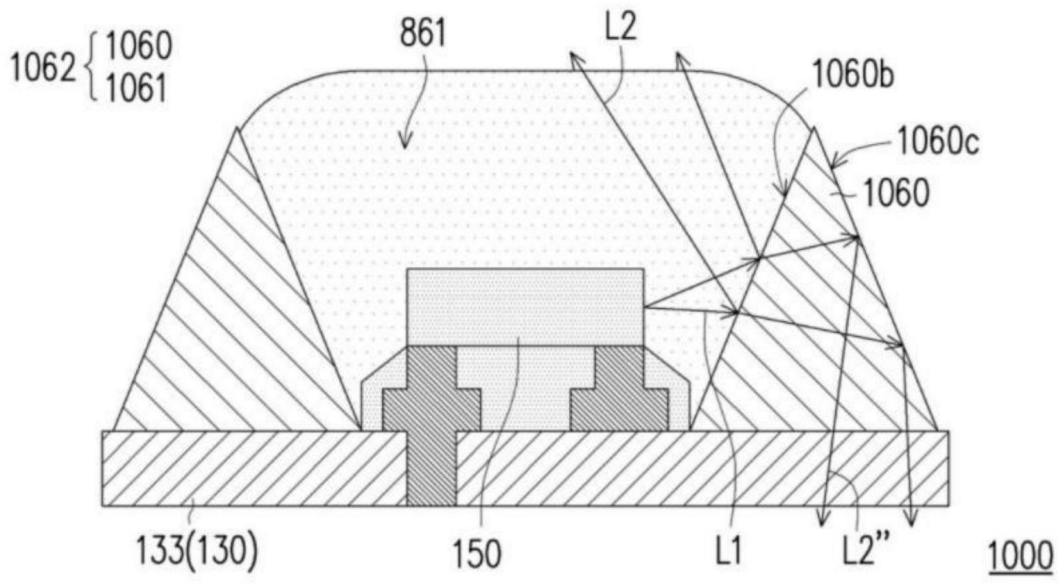


图10

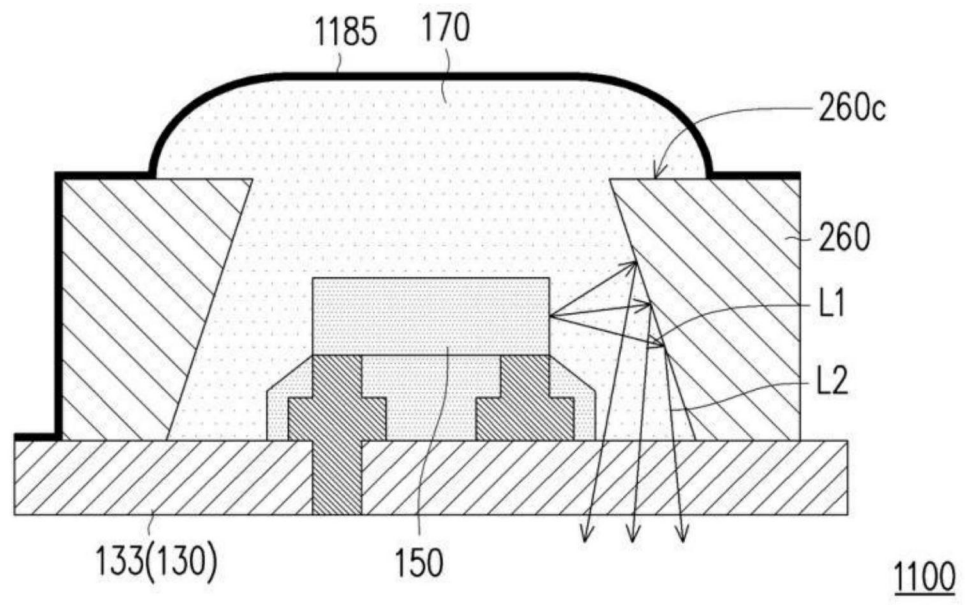


图11

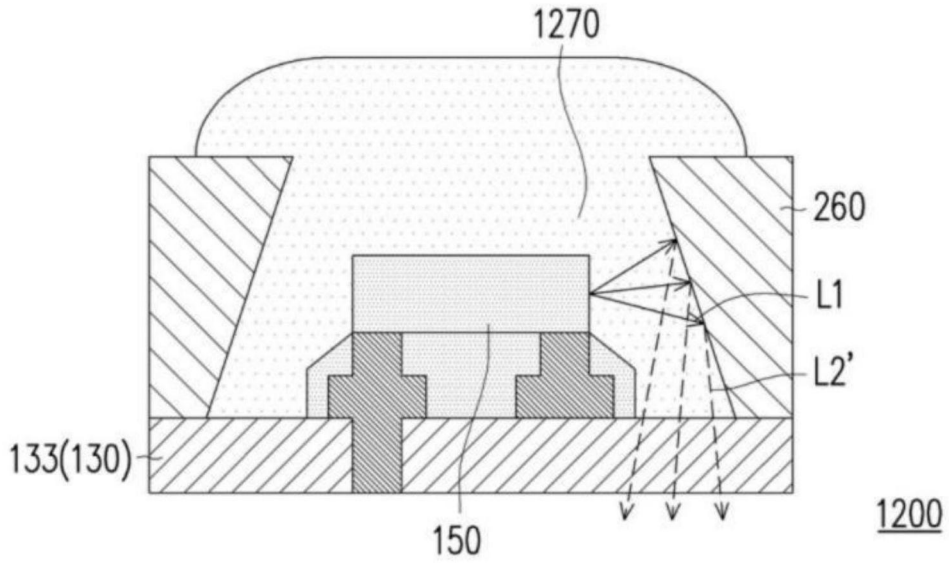


图12

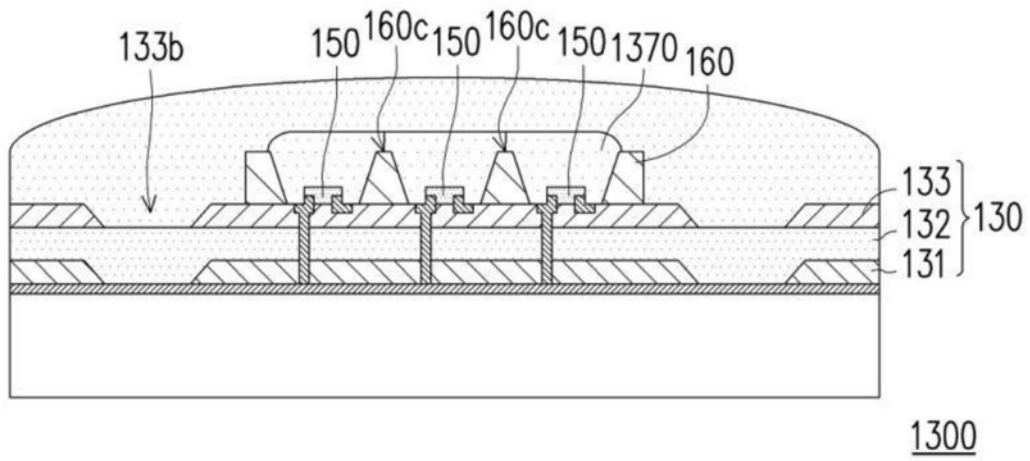


图13

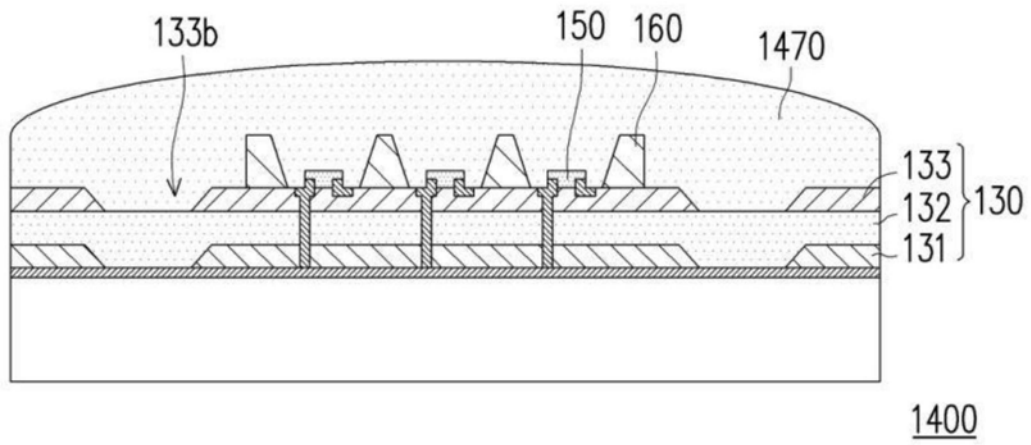


图14

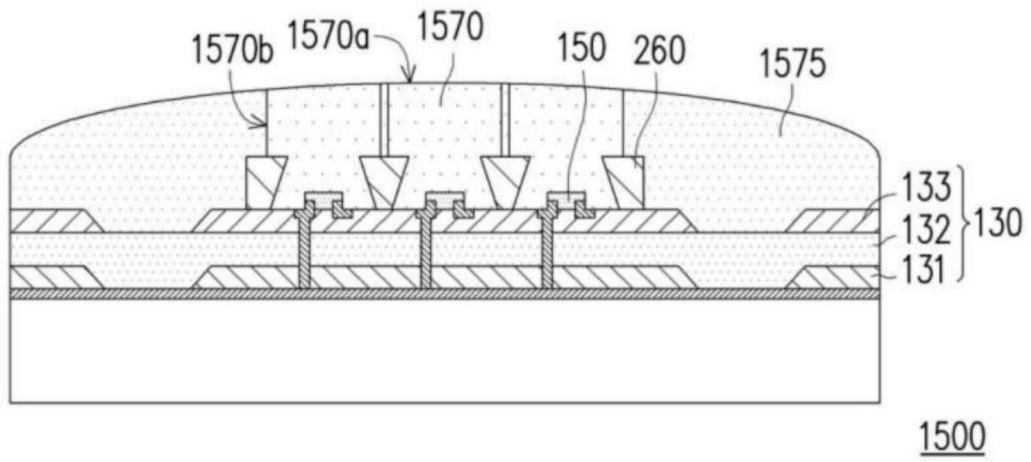


图15

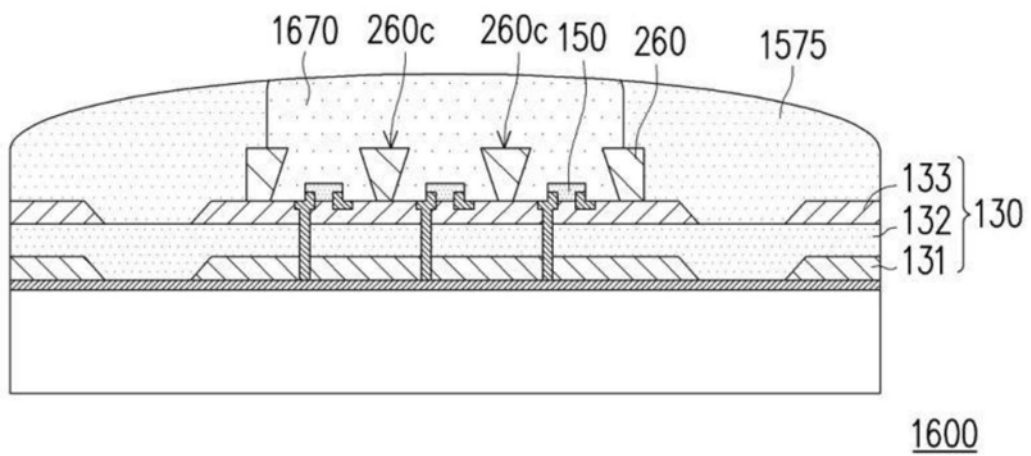


图16

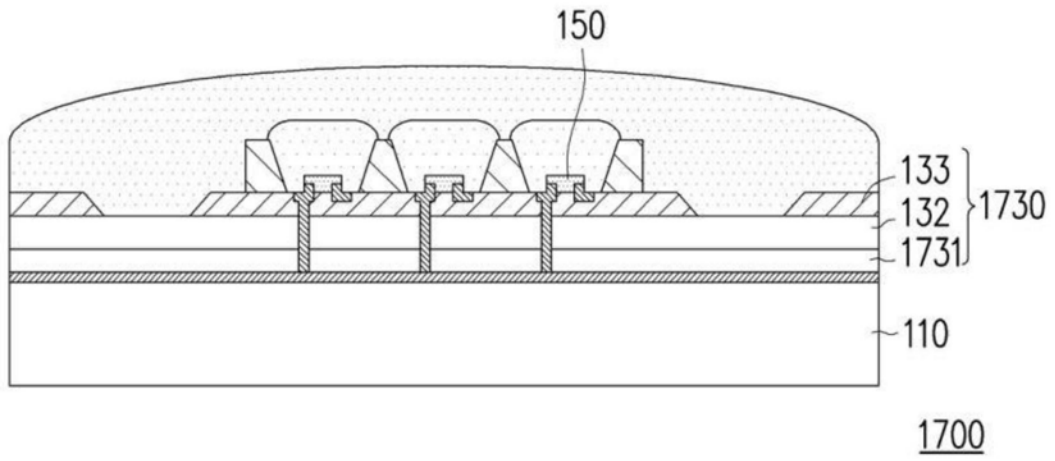


图17

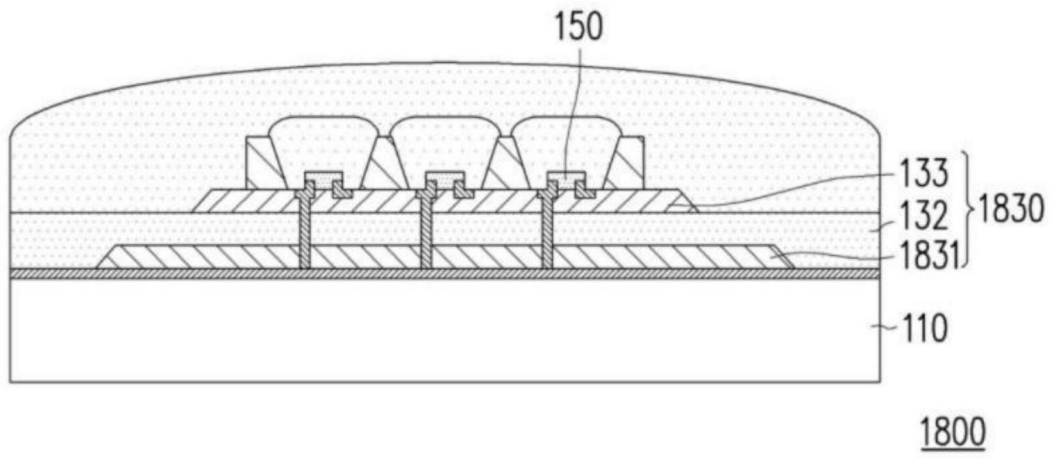


图18

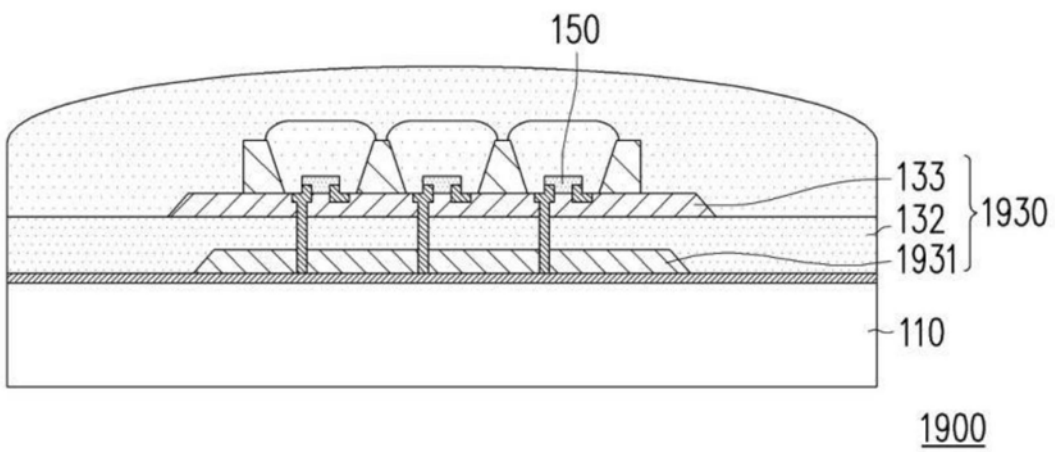


图19

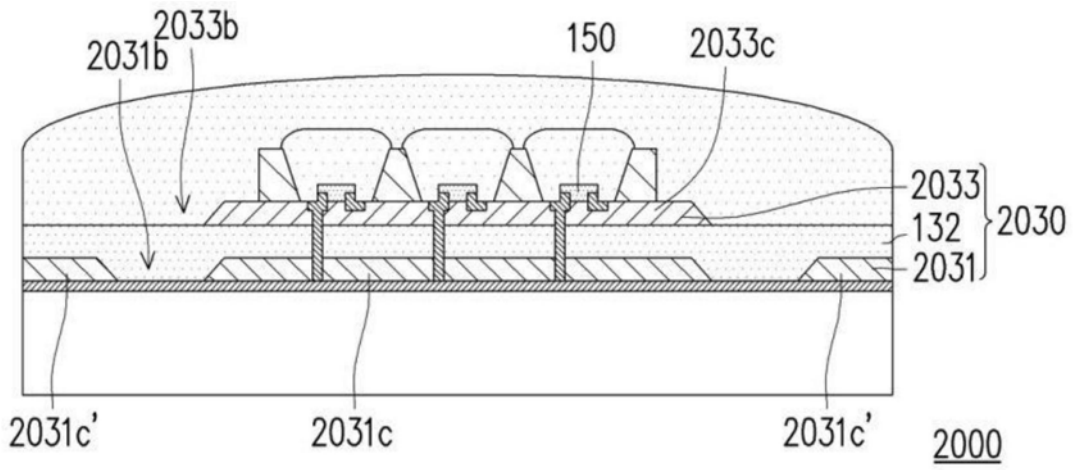


图20

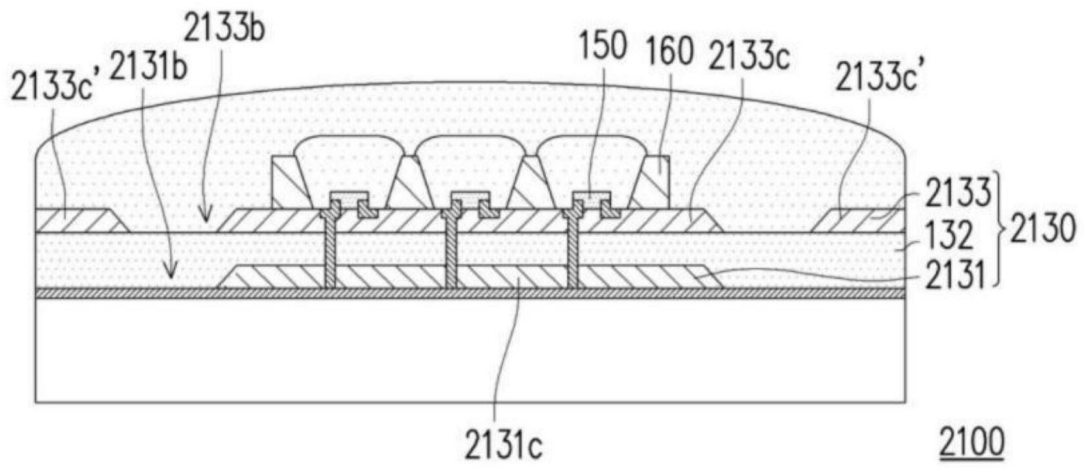


图21

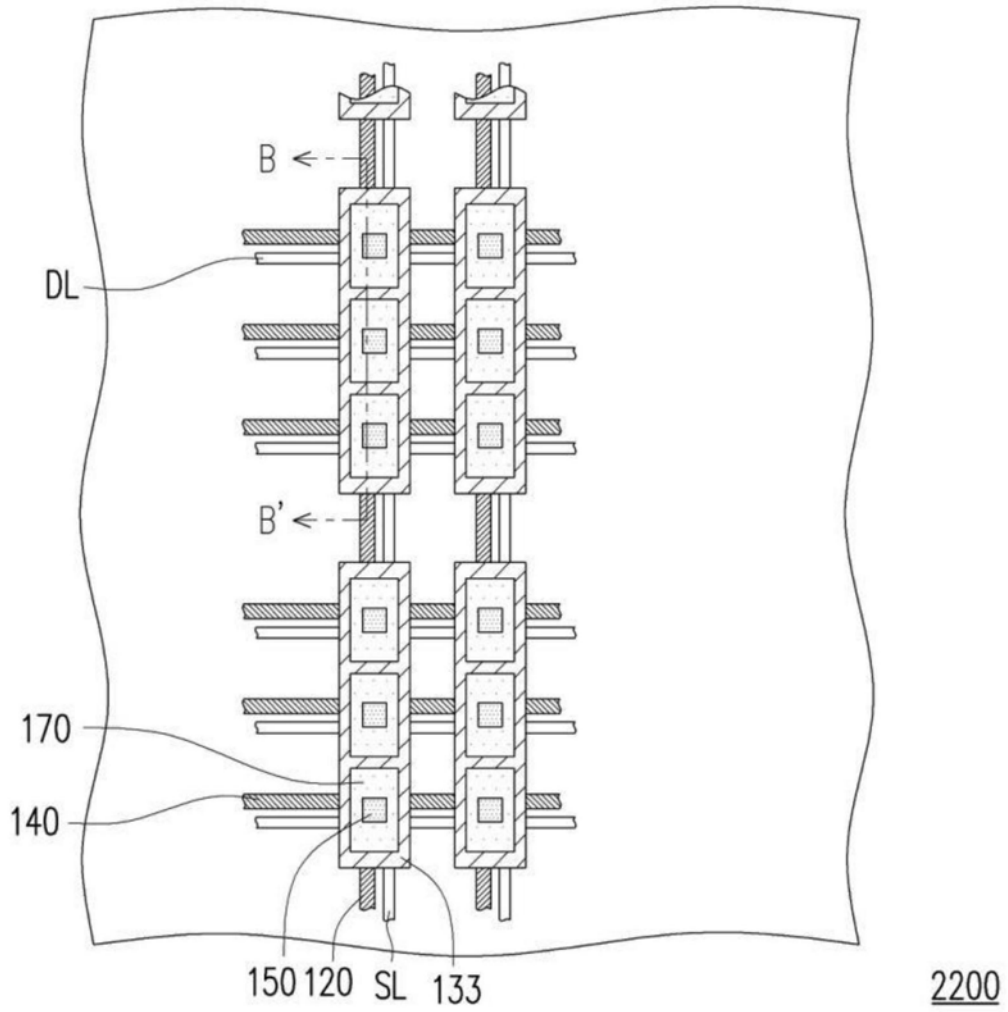


图22A

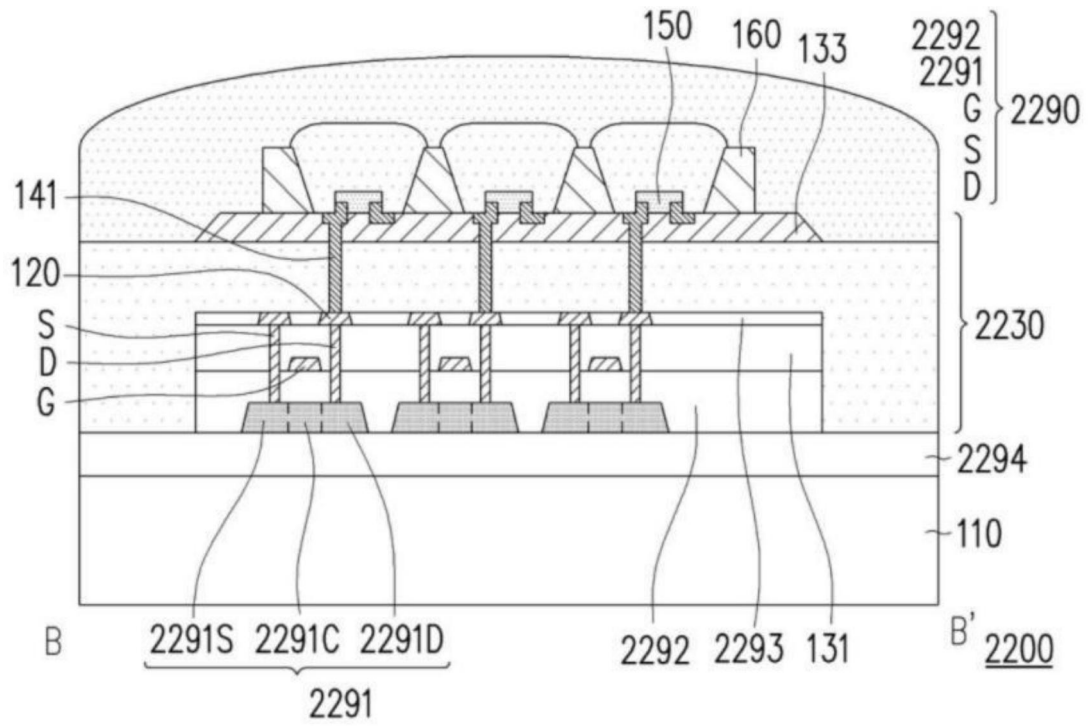


图22B

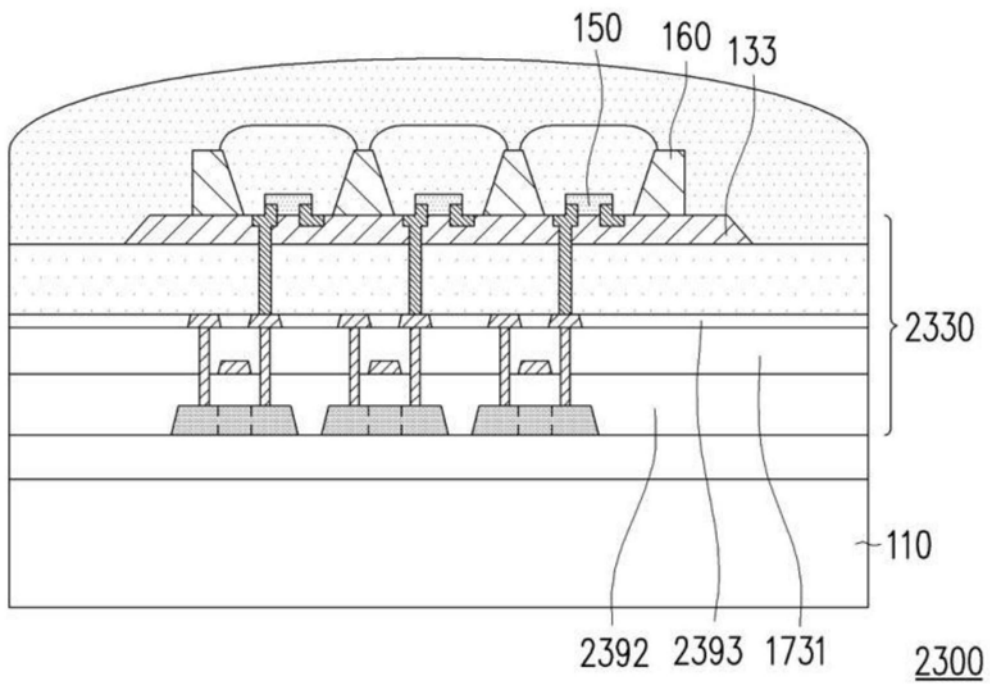


图23

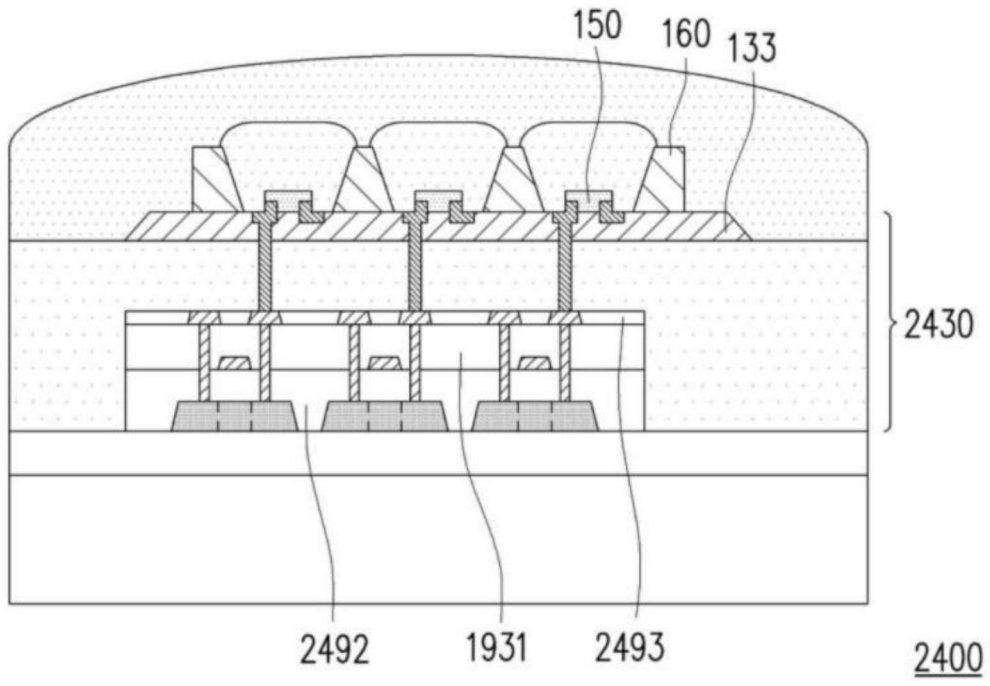


图24

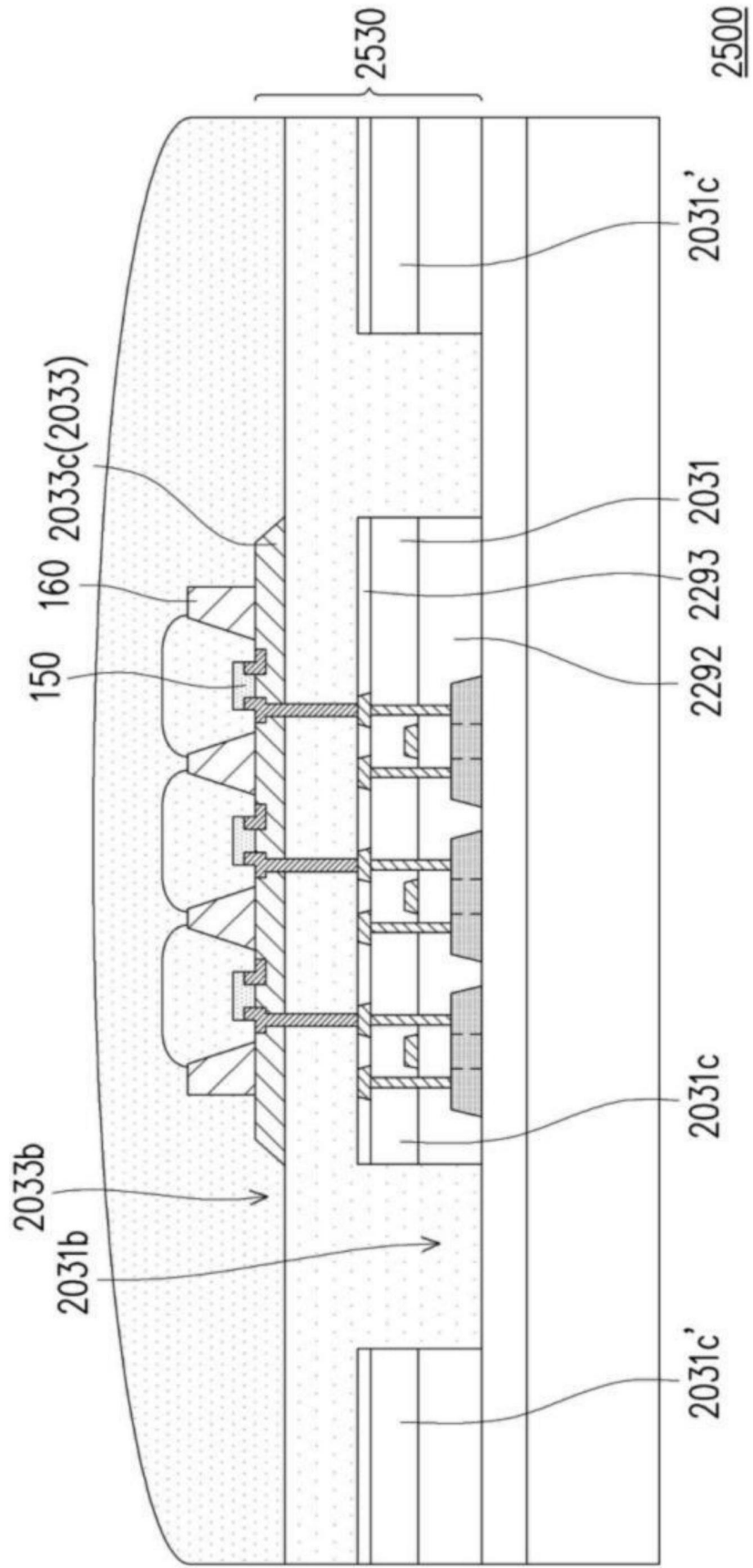


图25

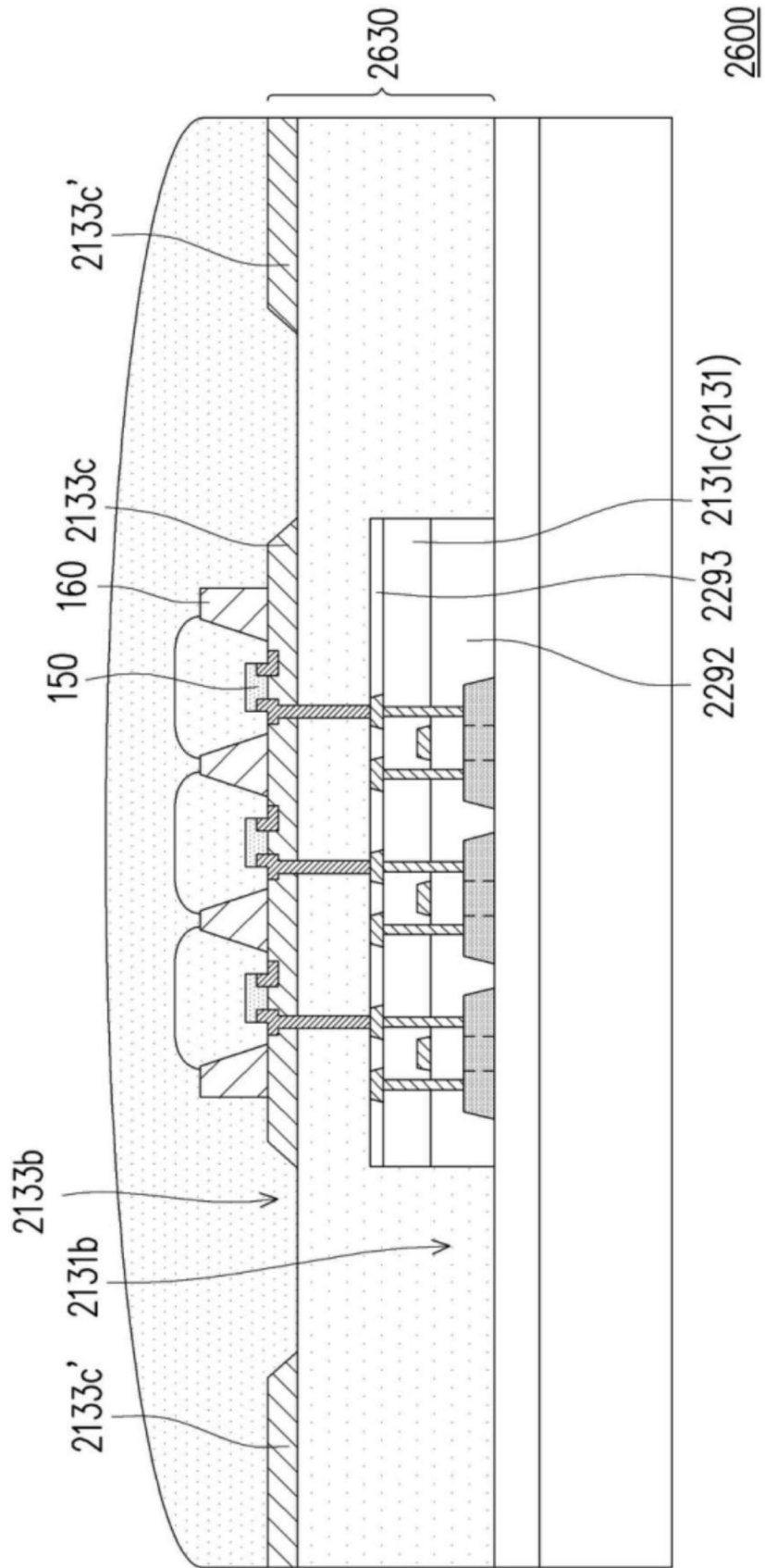


图26

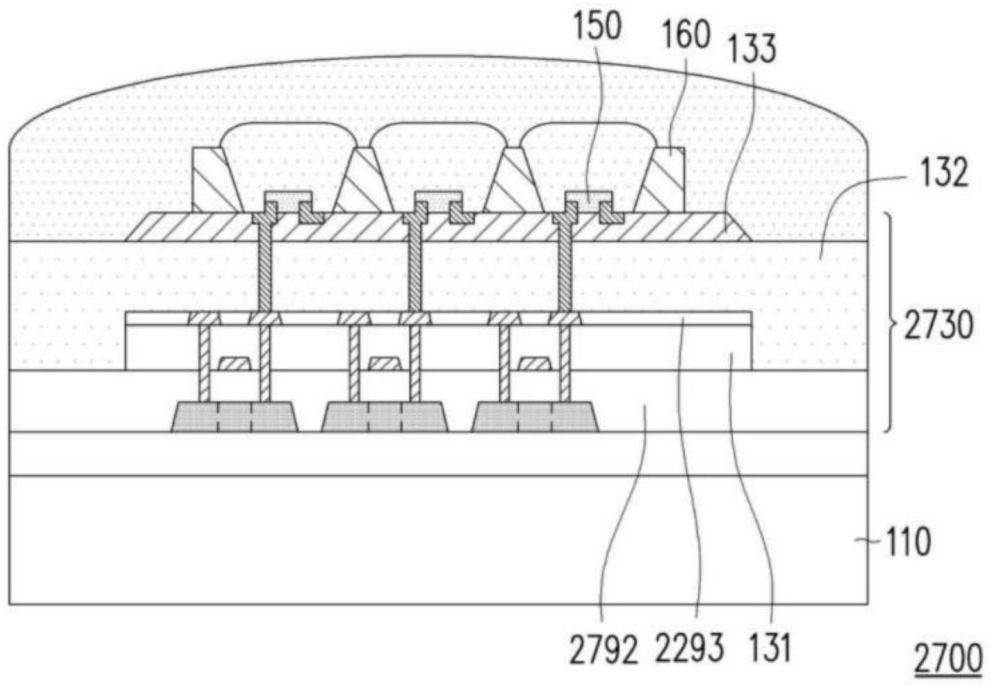


图27

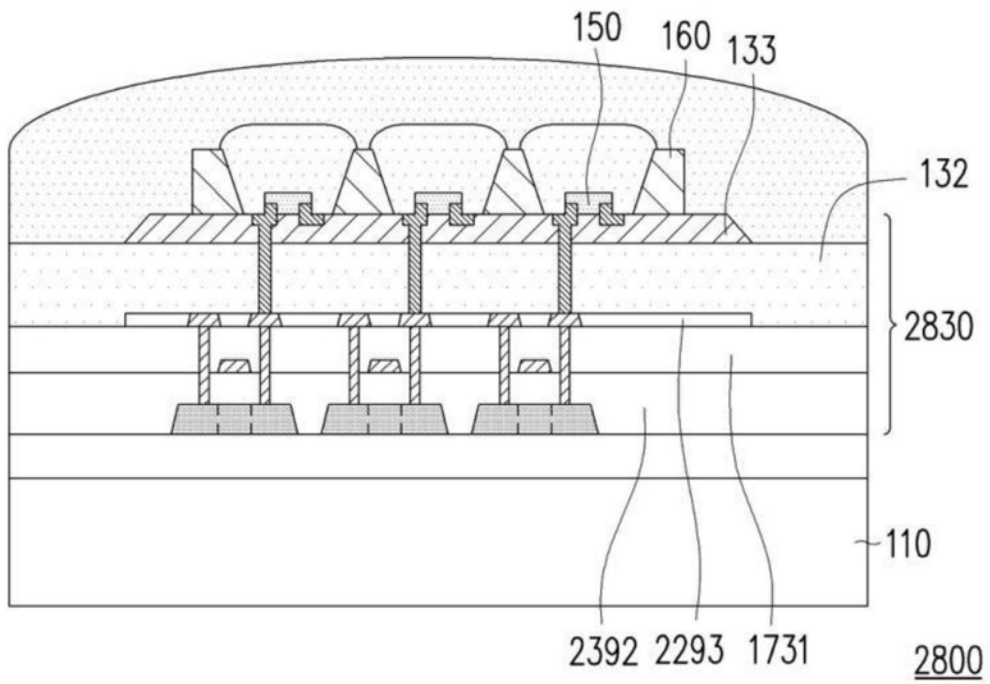


图28

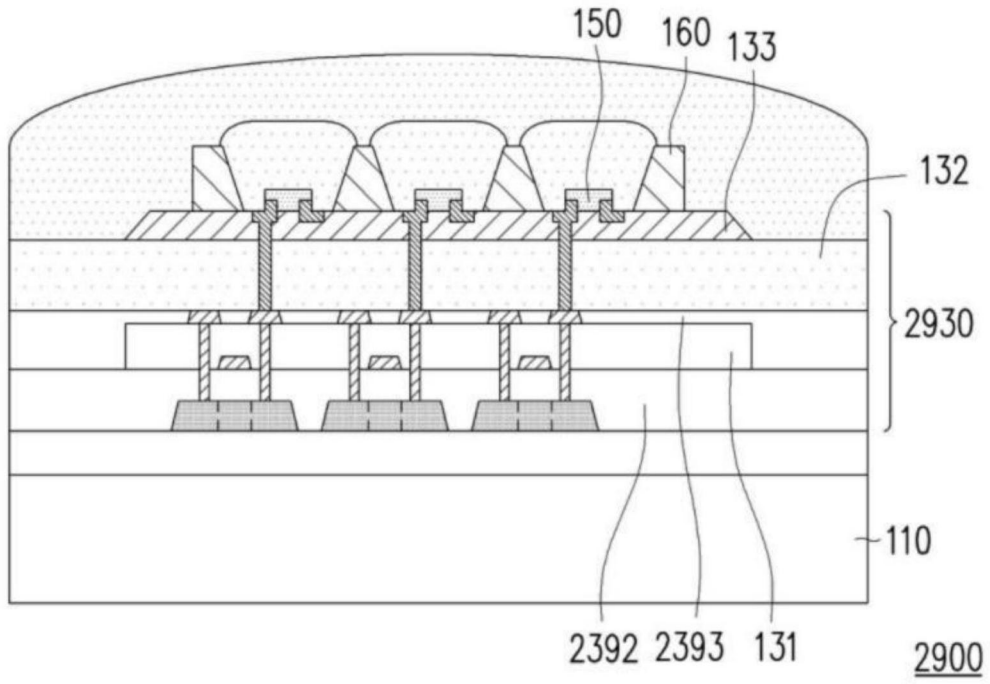


图29

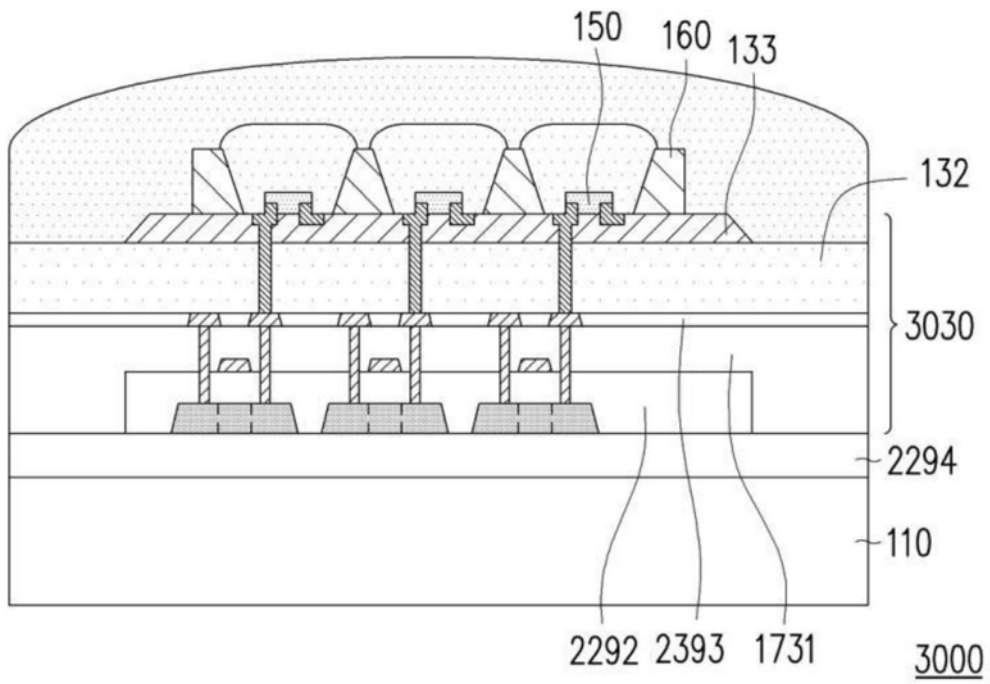


图30

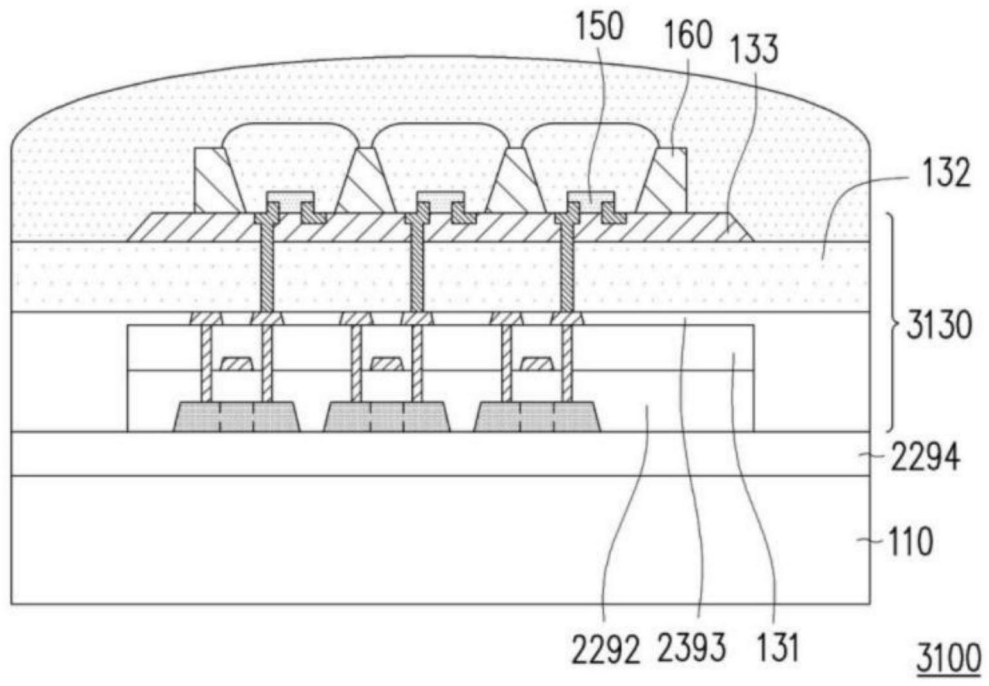


图31