

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-5254  
(P2017-5254A)

(43) 公開日 平成29年1月5日(2017.1.5)

(51) Int.Cl. F I テーマコード(参考)  
**HO 1 L 31/12 (2006.01)** HO 1 L 31/12 E 5 F 8 8 9  
 HO 1 L 31/12 C

審査請求 有 請求項の数 16 O L 外国語出願 (全 28 頁)

(21) 出願番号 特願2016-116246 (P2016-116246)  
 (22) 出願日 平成28年6月10日 (2016. 6. 10)  
 (31) 優先権主張番号 10 2015 007 326.5  
 (32) 優先日 平成27年6月12日 (2015. 6. 12)  
 (33) 優先権主張国 ドイツ (DE)

(71) 出願人 504324855  
 アズール スペース ソーラー パワー  
 ゲゼルシャフト ミット ベシュレンクテ  
 ル ハフツング  
 AZUR SPACE Solar Po  
 wer GmbH  
 ドイツ連邦共和国 ハイムブロン テレー  
 ジエンシュトラッセ 2  
 Theresienstrasse 2,  
 D-74072 Heilbronn,  
 Germany  
 (74) 代理人 100114890  
 弁理士 アイゼル・フェリックス＝ライ  
 ンハルト

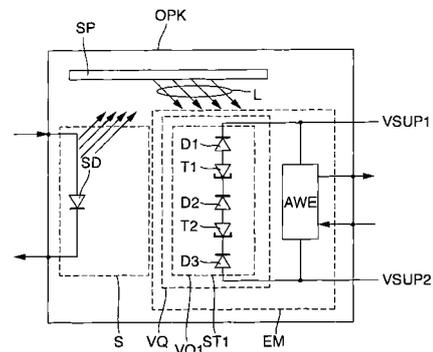
最終頁に続く

(54) 【発明の名称】 フォトカブラ

(57) 【要約】 (修正有)

【課題】 高出力電圧を有するフォトカブラを提供する。  
 【解決手段】 送信モジュールと受信モジュールとは、互いに電氣的に分離されており、且つ、互いに光學的に結合されており、送信モジュールと受信モジュールとは、1つの共通のハウジング内に集積されており、受信モジュールは、電圧源を含み、電圧源は、半導体ダイオードとして構成され互いに直列に接続されたN個の部分電圧源を含み、それぞれの部分電圧源は、pn接合部を備える1つの半導体ダイオードを有し、個々の部分電圧源の部分電源電圧同士の相違は、20%未満であり、それぞれ2つの連続する部分電圧源の間には、1つのトンネルダイオードが形成されており、部分電圧源とトンネルダイオードとは、一緒にモノリシックに集積されている。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

送信モジュール（S）及び受信モジュール（EM）を有するフォトカブラ（OPK）であって、

前記送信モジュール（S）と前記受信モジュール（EM）とは、互いに電氣的に分離されており、且つ、互いに光学的に結合されており、前記送信モジュール（S）と前記受信モジュール（EM）とは、1つの共通のハウジング内に集積されており、

前記受信モジュール（EM）は、

・電圧源のN個の部分電圧源であって、半導体ダイオードとして形成され互いに直列に接続されたN個の部分電圧源を有し、それぞれの前記部分電圧源は、pn接合部を備える1つの半導体ダイオード（D1, D2, D3, D4, D5）を有し、

前記半導体ダイオード（D1, D2, D3, D4, D5）は、p型ドーパされたp型吸収層を有し、

前記半導体ダイオード（D1, D2, D3, D4, D5）は、n型吸収層を有し、前記n型吸収層は、前記n型吸収層のバンドギャップより大きいバンドギャップを有するn型ドーパされたパッシベーション層によってパッシベーションされており、個々の前記部分電圧源の前記部分電源電圧同士の相違は、20%未満であり、それぞれ2つの連続する部分電圧源の間には、1つのトンネルダイオード（T1, T2, T3, T4）が形成されており、

前記トンネルダイオード（T1, T2, T3, T4）は、前記p/n型吸収層の前記バンドギャップより大きいバンドギャップを有する複数の半導体層を有し、前記より大きいバンドギャップを有する前記半導体層は、それぞれ前記半導体ダイオード（D1, D2, D3, D4, D5）の前記p/n型吸収層に対して変更された化学量論量及び/又は前記p/n型吸収層とは異なる元素組成を有する材料からなり、

・前記部分電圧源と前記トンネルダイオード（T1, T2, T3, T4）とは、一緒にモノリシックに集積されており、且つ、表側及び裏側を備える第1積層体（ST1）を一緒に形成しており、前記部分電圧源の個数Nは、3以上であり、

・前記第1積層体（ST1）上において、前記第1積層体（ST1）の前記表側の表面（OB）に光（L）が入射し、前記第1積層体（ST1）の前記表側において照明される前記表面（OB）の大きさは、前記第1積層体（ST1）の前記表側の面積の大きさにほぼ又は少なくとも相当し、

前記第1積層体（ST1）の全体厚さは、12μm未満であり、

・300Kにおいて、前記第1積層体（ST1）に光（L）が照射されている場合には、前記第1積層体（ST1）は、3Vより大きい電源電圧（VQ1）を有し、前記第1積層体（ST1）の前記表側から前記第1積層体（ST1）の前記裏側への光入射方向において、1つの半導体ダイオードの前記p型吸収層及び前記n型吸収層の全体厚さは、最も上にあるダイオード（D1）から最も下にあるダイオード（D3~D5）へと増加していき、前記半導体ダイオード（D1, D2, D3, D4, D5）の各p型吸収層は、前記p型吸収層のバンドギャップより大きいバンドギャップを有するp型ドーパされたパッシベーション層によってパッシベーションされており、

前記電圧源は、前記第1積層体（ST1）の前記裏側の近傍において、周囲を取り囲むテラス状の縁部を有する、

ことを特徴とするフォトカブラ（OPK）。

## 【請求項 2】

前記受信モジュール（EM）の前記部分電圧源の前記部分電源電圧同士の相違は、10%未満である、

請求項1記載のフォトカブラ（OPK）。

## 【請求項 3】

前記受信モジュール（EM）の前記半導体ダイオード（D1, D2, D3, D4, D5）は、それぞれ同じ半導体材料を有する、

請求項 1 又は 2 記載のフォトカブラ (OPK)。

【請求項 4】

前記第 1 積層体 (ST1) は、基板 (SUB) 上に配置されており、

前記基板 (SUB) は、半導体材料を含む、

請求項 1 から 3 のいずれか 1 項に記載のフォトカブラ (OPK)。

【請求項 5】

前記第 1 積層体 (ST1) の底面積は、 $2\text{mm}^2$  未満、又は  $1\text{mm}^2$  未満である、

請求項 1 から 4 のいずれか 1 項に記載のフォトカブラ (OPK)。

【請求項 6】

前記受信モジュール (EM) の前記第 1 積層体 (ST1) の前記表側には、前記縁部の近傍における周囲を取り囲む金属製コンタクトとして、又は、前記縁部 (R) における個別のコンタクト面 (K1) として、第 1 電圧端子 (VSUP) が形成されている、

請求項 1 から 5 のいずれか 1 項に記載のフォトカブラ (OPK)。

10

【請求項 7】

前記受信モジュール (EM) の前記第 1 積層体 (ST1) の前記裏側に、第 2 電圧端子 (VSUP2) が形成されている、

請求項 1 から 6 のいずれか 1 項に記載のフォトカブラ (OPK)。

【請求項 8】

前記受信モジュール (EM) の前記第 2 電圧端子 (VSUP2) は、前記基板によって形成されている、

請求項 7 記載のフォトカブラ (OPK)。

20

【請求項 9】

前記受信モジュール (EM) 内に、第 2 積層体 (ST2) が形成されており、

前記第 1 積層体 (ST1) と前記第 2 積層体 (ST2) とは、1 つの共通の支持体上に互いに隣り合って配置されており、

前記第 1 積層体 (ST1) と前記第 2 積層体 (ST2) とは、互いに直列に接続されており、これによって、前記第 1 積層体 (ST1) の電源電圧 (VQ1) と前記第 2 積層体 (ST2) の電源電圧 (VQ2) とが合計される、

請求項 1 から 8 のいずれか 1 項に記載のフォトカブラ (OPK)。

【請求項 10】

前記受信モジュール (EM) の各前記ダイオードの前記 p 型吸収層と前記 n 型吸収層との間に、真性層が形成されている、

請求項 1 から 9 のいずれか 1 項に記載のフォトカブラ (OPK)。

30

【請求項 11】

前記受信モジュール (EM) の半導体材料及び / 又は基板は、III-V 材料からなる、

請求項 1 から 10 のいずれか 1 項に記載のフォトカブラ (OPK)。

【請求項 12】

前記受信モジュール (EM) の基板は、ゲルマニウム又はガリウムヒ素を含む、

請求項 1 から 11 のいずれか 1 項に記載のフォトカブラ (OPK)。

40

【請求項 13】

前記ハウジング内に、評価回路 (AWE) が集積されており、

前記電圧源は、前記評価回路 (AWE) に電氣的に作用接続されている、

請求項 1 から 12 のいずれか 1 項に記載のフォトカブラ (OPK)。

【請求項 14】

前記受信モジュール (EM) の前記第 1 積層体 (ST1) の最も下にある半導体ダイオードの下に、半導体ミラーが形成されている、

請求項 1 から 13 のいずれか 1 項に記載のフォトカブラ (OPK)。

【請求項 15】

前記受信モジュール (EM) の前記第 1 積層体 (ST1) の前記半導体層は、ヒ化物含

50

有層とリン化合物含有層とを同時に含む、  
請求項 1 から 1 4 のいずれか 1 項に記載のフォトカブラ ( O P K ) 。

【請求項 1 6】

前記縁部のエッジは、前記積層体の直接隣接する側面から少なくとも  $5 \mu\text{m}$ 、最大で  $500 \mu\text{m}$  だけ離間している、

請求項 1 から 1 5 のいずれか 1 項に記載のフォトカブラ ( O P K ) 。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、フォトカブラに関する。

10

【背景技術】

【0002】

フォトカブラは充分に知られている。簡単なフォトカブラは、送信モジュール及び受信モジュールを有し、これら 2 つのモジュールは、電気的には分離されているが、光学的には結合されている。このようなコンポーネントは、米国特許第 4 9 9 6 5 7 7 号明細書から公知である。米国特許出願公開第 2 0 0 6 / 0 0 4 8 8 1 1 号明細書、米国特許第 8 3 5 0 2 0 8 号明細書、及び、国際公開第 2 0 1 3 / 0 6 7 9 6 9 号からも、光学的なコンポーネントが公知である。

【0003】

さらには、米国特許第 4 1 2 7 8 6 2 号明細書、米国特許第 6 2 3 9 3 5 4 号明細書、独国特許出願公開第 1 0 2 0 1 0 0 0 1 4 2 0 号明細書から、及び、Nader M. Kalkhoran, et al 著の "Cobalt disilicide intercell ohmic contacts for multijunction photovoltaic energy Converters", Appl. Phys. Lett. 64, 1980 (1994) から、及び、A. Bett et al 著の "III-V Solar cells under monochromatic illumination", Photovoltaic Specialists Conference, 2008, PVSC '08. 33rd IEEE, 第1-5頁, ISBN:978-1-4244-1640-0 から、スケラブルな電圧源、又は、III-V 材料からなる太陽電池も公知である。

20

【発明の概要】

【発明が解決しようとする課題】

【0004】

上記の背景を元にして、本発明の課題は、従来技術を発展させる装置を提供することである。

30

【課題を解決するための手段】

【0005】

上記の課題は、請求項 1 に記載の特徴を有するフォトカブラによって解決される。本発明の有利な実施形態は、従属請求項の対象である。

【0006】

本発明の 1 つの態様によれば、送信モジュール及び受信モジュールを有するフォトカブラであって、前記送信モジュールと前記受信モジュールとは、互いに電気的に分離されており、且つ、互いに光学的に結合されており、前記送信モジュールと前記受信モジュールとは、1 つの共通のハウジング内に集積されており、前記受信モジュールは、電圧源を含み、前記電圧源は、半導体ダイオードとして構成され互いに直列に接続された N 個の部分電圧源を含み、それぞれの前記部分電圧源は、pn 接合部を備える 1 つの半導体ダイオードを有し、それぞれの半導体ダイオードは、p 型ドーパされた p 型吸収層を有し、前記 p 型吸収層は、該 p 型吸収層のバンドギャップより大きいバンドギャップを有する p 型ドーパされたパッシベーション層によってパッシベーションされており、前記半導体ダイオードは、n 型吸収層を有し、前記 n 型吸収層は、該 n 型吸収層のバンドギャップより大きいバンドギャップを有する n 型ドーパされたパッシベーション層によってパッシベーションされており、個々の前記部分電圧源の部分電圧同士の相違は、20% 未満であり、それぞれ 2 つの連続する部分電圧源の間には、1 つのトンネルダイオードが形成されており、前記トンネルダイオードは、前記 p / n 型吸収層の前記バンドギャップより大きいバン

40

50

ドギャップを有する複数の半導体層を有し、前記より大きいバンドギャップを有する前記半導体層は、それぞれ前記半導体ダイオードの前記 p / n 型の吸収層に対して変更された化学量論量及び / 又は前記 p / n 型の吸収層とは異なる元素組成を有する材料からなり、前記部分電圧源と前記トンネルダイオードとは、一緒にモノリシックに集積されており、且つ、表側及び裏側を備える第 1 積層体を一緒に形成しており、前記部分電圧源の個数 N は、3 以上であり、前記第 1 積層体の前記表側に光が入射し、前記積層体の前記表側における照明面積の大きさは、実質的に、前記第 1 積層体の前記表側の面積の大きさであり、前記第 1 積層体の全体厚さは、12  $\mu$ m 未満であり、300 K において、前記第 1 積層体に光子束が照射されている場合には、前記第 1 積層体は、3 V より大きい電源電圧を有し、前記積層体の前記表側から前記第 1 積層体の前記裏側への光入射方向において、1 つの半導体ダイオードの前記 p 型及び n 型吸収層の全体厚さは、最も上にあるダイオードから最も下にあるダイオードへと増加していき、前記電圧源は、前記積層体の前記裏側の近傍において、周囲を取り囲むテラス状の縁部を有する、フォトカブラが提供される。

10

**【0007】**

実質的に、積層体の表側における照明面積と、第 1 積層体の表側の面積の大きさとの比較に関連した表現は、面積の相違がとりわけ 20 % 未満、又は好ましくは 10 % 未満、又は好ましくは 5 % 未満であること、又は最大で好ましくはこれら 2 つの面積が同じであることを意味することに留意すべきである。

**【0008】**

積層体の表側を照射するための“光”という表現が、吸収層の吸収範囲内の波長のスペクトルを有する光を意味することにも留意すべきである。特定の波長、すなわち吸収波長、すなわち吸収層の吸収範囲内にある波長を有する単色の光も適していることを理解すべきである。

20

**【0009】**

送信モジュールにて光子放出が変調を受ける場合には、この変調が交流電圧に起因するということが、換言すれば、電源電圧の大きさが時間と一緒に変化するということが理解すべきである。さらには、特定の波長の光が、好ましくは第 1 積層体の表側全体、すなわち表面全体又はほぼ表面全体に照射されることに留意すべきである。

**【0010】**

特定の波長の光という表現が、とりわけ LED の光を意味しており、この場合に、放射スペクトルが一般的にガウス形状であり、例えば一般的な 850 nm の LED の場合には 20 ~ 30 nm の半値幅を有することを理解すべきである。光の波長が、少なくとも半導体ダイオードの吸収層のバンドギャップエネルギー以上であることも理解すべきである。

30

**【0011】**

詳細な研究によれば驚くべくことに、本発明のモノリシックな積層体のアプローチにより、従来技術とは異なり、有利にも 3 V を上回る電源電圧が得られることが判明したことに留意すべきである。

**【0012】**

部分電圧源の個数 N は、好ましくは 10 未満であり、第 1 積層体の電源電圧の大きさは、主にこれらの部分電源電圧の合計から決まることを理解すべきである。

40

**【0013】**

本発明に係る装置の利点は、複数の部分電圧源を順次に接続することによって、4 V 以上の電圧値を有する 1 つの電圧源を実現することが可能となること、及び、モノリシックに集積された構造によって、簡単で信頼性が高く低コストの電圧源を製造することが可能となることである。さらなる利点は、積層体の形状に配置することによって、従前のようにシリコンダイオードを水平方向に配置した場合に比べて、面積を格段に節約することができるということである。とりわけ、送信ダイオード又は光源から、受信モジュールの第 1 積層体の格段に小さい受信面積だけを照明すればよくなる。

**【0014】**

好ましくは、部分電圧源の個数 N が 3 以上の場合には、第 1 積層体に特定の波長の光子

50

束が照射されている場合、300 Kにおいて第1積層体は、3 Vより大きい電源電圧を有する。

【0015】

1つの発展形態においては、個々の部分電圧源の電源電圧同士の相違は、10%未満である。こうすることによって、スケラブルな電圧源としての、とりわけ基準電圧源としての置換可能性が格段に改善される。“スケラビリティ”なる概念が、積層体全体の電源電圧の大きさに関連していることを理解すべきである。

【0016】

別の1つの発展形態においては、各半導体ダイオードは、それぞれ同じ半導体材料を有し、この場合には、各半導体ダイオードの半導体材料同士は、同じ結晶組成を有し、好ましくは化学量論量がほぼ又は好ましくは厳密に同じである。第1積層体を基板上に配置することも有利である。1つの実施形態では、半導体材料及び/又は基板は、III-V材料からなる。とりわけ、基板がゲルマニウム又はガリウムヒ素を含むこと、及び/又は、基板上の半導体層がヒ素及び/又はリンを有することが好ましい。換言すれば、半導体層は、As含有層及びP含有層を含み、すなわち、ヒ素層の一例としてGaAs又はAlGaAs又はInGaAsからなる層を含み、リン層の一例としてInGaP層を含む。

10

【0017】

第1積層体の裏側に第2電圧端子を形成し、とりわけこの第2電圧端子を基板によって構成することが好ましい。

【0018】

別の1つの実施形態では、半導体ダイオードは、基板と同じ材料からなる。この場合には、とりわけ2つの部分の膨張係数が同じであることが利点である。半導体ダイオードは、基本的にIII-V材料から形成することが有利である。とりわけ、複数の半導体ダイオードがそれぞれ同じ半導体材料を有することが有利である。とりわけ、GaAsを使用することが好ましい。

20

【0019】

好ましい1つの実施形態では、第1積層体の表側には、縁部の近傍における周囲を取り囲む金属コンタクトとして、又は、縁部における個別のコンタクト面として、第1電圧端子が形成されている。

【0020】

さらには、第1積層体の底面積が $2\text{ mm}^2$ 未満、又は $1\text{ mm}^2$ 未満であることが好ましい。研究の結果、底面を矩形に形成することが有利であることが判明した。積層体の底面は、好ましくは正方形に形成されている。

30

【0021】

また別の研究の結果、より一層大きい電圧を実現するためには、第2積層体を形成し、2つの積層体を互いに直列に接続して、第1積層体の電源電圧と第2積層体の電源電圧とが合計されるようにすることが有利であることが判明した。好ましくは、第1積層体と第2積層体とは、1つの共通の支持体の上に隣り合って配置されている。

【0022】

1つの発展形態においては、第1積層体の電源電圧と第2積層体の電源電圧との相違は、15%未満である。

40

【0023】

研究の結果、評価回路をハウジング内に集積し、電圧源を評価回路に電氣的に作用接続させることが有利であることが判明した。好ましい1つの実施形態では、受信モジュールは、集積された半導体ミラーを含み、この半導体ミラーは、好ましくはモノリシックに、非常に好ましくはそれぞれの積層体内に集積されている。

【0024】

半導体ミラーはさらに、積層体の最も下にある半導体ダイオードの下に形成されていることが好ましい。研究の結果、層を全面的に、好ましくはエピタキシャルに製造した後はいわゆるメサエッチングを実施することによって、複数の積層体を1つの半導体ウェハ又

50

は1つの半導体円盤形基板上に隣り合って形成することが可能であることが判明した。このためには、マスクング工程によってレジストマスクが形成され、次いで、メサトレンチを形成するために好ましくは湿式化学エッチングが実施される。メサエッチングは、好ましくは基板内又は基板上で停止する。

【0025】

1つの実施形態では、各ダイオードのp型吸収層とn型吸収層との間に真性層が形成されている。この場合、真性層とは、 $1 \times 10^{16} \text{ 1/cm}^2$ 未満、好ましくは $5 \times 10^{15} \text{ 1/cm}^2$ 未満、非常に好ましくは $1.5 \times 10^{15} \text{ 1/cm}^2$ 未満のドーピングを有する半導体層であると理解される。

【0026】

1つの発展形態では、それぞれの積層体が、裏側の近傍において、周囲を取り囲むテラス状の縁部を有することが好ましく、2つの積層体が直接隣接している場合には、積層体構造物の外側に、周囲を取り囲む1つの共通の縁部として、周囲を取り囲む縁部が形成されており、従って、複数の電圧源が、周囲を取り囲む1つの共通の縁部を有することとなる。

【0027】

好ましくは、縁部は、テラス状に形成されているか、又は段差として形成されている。この場合には、縁部又は段差の表面は、好ましくは大部分が平坦な面を有しており、縁部又は段差の表面の法線は、第1積層体の表面の法線又は各積層体の表面の法線に対して平行に又はほぼ平行に形成されている。縁部又は段差の側面は、縁部又は段差の表面に対してほぼ又は厳密に垂直に形成されていることに留意すべきである。

【0028】

又は段差のエッジは、第1積層体の4つの側面のそれぞれから、又は、複数の積層体の各側面からそれぞれ、少なくとも $5 \mu\text{m}$ 、最大で $500 \mu\text{m}$ だけ離間している。好ましくは、それぞれのエッジと直接隣接する側面との間の離間範囲は、 $10 \mu\text{m} \sim 300 \mu\text{m}$ にある。この離間範囲は、とりわけ $50 \mu\text{m} \sim 250 \mu\text{m}$ の間にある。

【0029】

好ましくは、第1積層体の側面、とりわけ積層体の全ての側面は平坦であり、とりわけ鉛直に又はほぼ鉛直に形成されている。とりわけ、側面上の法線は、隣接する縁部面の法線、又は、積層体の表面の法線に対して $80^\circ \sim 110^\circ$ の間の角度範囲にある。すなわち、側面の法線と、直接隣接する縁部面の法線とは互いにほぼ直交している。この角度範囲は、好ましくは $85^\circ \sim 105^\circ$ の間にある。

【0030】

以下では、本発明を、図面を参照しながらより詳細に説明する。図面では、同じ種類の部分には、同一の参照符号が付される。図示された実施形態は、極めて概略的に図示されており、すなわち、間隔や、横方向及び垂直方向の長さは縮尺通りではなく、特に指定がない限り互いに導き出せる幾何学的な関係性を有さない。

【図面の簡単な説明】

【0031】

【図1】1つの積層体を備えるスケラブルな電圧源を有するフォトカブラの本発明に係る第1実施形態を示す図である。

【図2】複数の積層体を備えるスケラブルな電圧源を有するフォトカブラの本発明に係る第2実施形態を示す図である。

【図3】吸収領域の厚さがそれぞれ異なる合計5つのダイオードを備える1つの実施形態を示す図である。

【図4】周囲を取り囲むテラス状の段差を備える積層体を示す図である。

【図5a】送信モジュールと受信モジュールとが垂直方向に配置されている断面図である。

【図5b】送信モジュールと受信モジュールとが水平方向に配置されている断面図である。

10

20

30

40

50

## 【発明を実施するための形態】

## 【0032】

図1は、送信ダイオードSDを備える送信モジュールSと、受信モジュールEMと、を有するフォトプラOPKを有する第1実施形態の概略図を示す。受信モジュールEMは、スケラブルな電圧源VQと、評価ユニットAWEと、を有する。“スケラビリティ”なる概念が、積層体全体の電源電圧の大きさに関連していることを理解すべきである。送信ダイオードSDの光Lは、ミラーSPを介してスケラブルな電圧源VQの表面に導かれる。本発明において、フォトプラOPKがハウジング内に収容されていること、すなわち上述した各コンポーネントが1つの共通のハウジング内に集積されていることを理解すべきである。

10

## 【0033】

電圧源VQは、表側及び裏側を備える第1積層体ST1を有し、この第1積層体ST1は、3に等しい個数Nのダイオードを備える。第1積層体ST1は、第1ダイオードD1と、第1トンネルダイオードT1と、第2ダイオードD2と、第2トンネルダイオードT2と、第3ダイオードD3と、からなる直列回路を有する。第1積層体ST1の表側には第1電圧端子VSUP1が形成されており、第1積層体ST1の裏側には第2電圧端子VSUP2が形成されている。本発明では、電源電圧は、個々のダイオードD1~D3の各部分電圧から構成されている。このために第1積層体ST1は、送信ダイオードSDの光子束Lに曝されている。送信ダイオードSDが、変調された光子束を送出した場合には、第1積層体ST1において、第1積層体ST1の電源電圧VQ1も同様に変調される。

20

## 【0034】

ダイオードD1~D3と、トンネルダイオードT1及びT2と、を含む第1積層体ST1は、モノリシックに構成されたブロックとして実現されている。評価ユニットAWEは、集積回路(図示せず)を含む。送信モジュールS及び受信モジュールEMは、それぞれ2つの互いに電氣的に分離された端子を有する。

## 【0035】

図2には、第1積層体ST1と第2積層体ST2とが有利に連続的に配列されている、図1のフォトプラの別の1つの実施形態が実現されている。以下では、図1との相違点についてのみ説明する。第2積層体ST2は、第1積層体ST1と同様に3つのダイオードからなる直列回路を有し、これらのダイオードの間には、それぞれトンネルダイオードが形成されている。2つの積層体ST1及びST2は互いに直列に接続されており、従って、これら2つの積層体ST1及びST2が送信ダイオードSDの光子束Lに曝されている場合には、第1積層体ST1の電源電圧VQ1と、第2積層体ST2の電源電圧VQ2と、が合計される。本実施形態では、受信モジュールEMは評価装置を有しておらず、従って、第1電圧端子VSUP1及び第2電圧端子VSUP3は直接外部に導かれている。

30

## 【0036】

図示されていない1つの実施形態では、2つの積層体ST1及びST2のそれぞれの直列回路に接続されているダイオードの個数は、互いに異なっている。図示されていない別の1つの実施形態では、少なくとも第1積層体ST1及び/又は第2積層体ST2は、各直列回路に接続されているダイオードを4つ以上有する。こうすることによって、電圧源VQの電圧の大きさをスケラブルにすることができる。個数Nは、好ましくは4~8の範囲にある。

40

## 【0037】

図3では、第1積層体ST1を形成するために複数の半導体層が有利に連続的に配列されている1つの実施形態が図示されている。以下では、図1との相違点についてのみ説明する。第1積層体ST1は、ダイオードD1~D5として構成されている合計5つの直列接続された部分電圧源を含む。光Lは、第1ダイオードD1の表面OBに入射する。表面OBは、ほぼ又は完全に照光される。連続する2つのダイオードD1~D5の間には、それぞれ1つのトンネルダイオードT1~T4が形成されている。個々のダイオードD1~D5が表面OBから離れるにつれて吸収領域の厚さは増していき、従って、最も下にある

50

ダイオード D 5 が最も厚い吸収領域を有する。第 1 積層体 S T 1 の全体厚さは、合計して 1 2  $\mu$  m 以下である。最も下にあるダイオード D 5 の下には基板 S U B が形成されている。

【 0 0 3 8 】

図 4 には、第 1 積層体 S T 1 を形成するために複数の半導体層が有利に連続的に配列されており、周囲を取り囲むテラス状の段差が設けられている、1 つの実施形態が図示されている。以下では、図 3 との相違点についてのみ説明する。第 1 積層体 S T 1 の表面 O B の縁部 R に、金属製の第 1 端子コンタクト K 1 が形成されている。第 1 端子コンタクト K 1 は、第 1 電圧端子 V S U P 1 に接続されている（図示せず）。基板 S U B は、表側 O S を有する。基板 S U B の表側 O S は、最も下にあるダイオード、すなわち第 5 ダイオード D 5 に材料結合（材料による束縛）によって接続されている。この場合、基板上に第 5 ダイオードを配置し、この第 5 ダイオードを材料結合によって基板の表側 O S に接続させる前に、この基板上に、薄い核形成層とバッファ層とがエピタキシャルに形成されるということを理解すべきである。基板 S U B の表側 O S は、第 1 積層体 S T 1 の裏側の面積より大きい表面を有する。こうすることによって、周囲を取り囲む段差 S T U が形成される。段差 S T U の縁部は、段差の第 1 積層体 S T 1 の直接隣接する側面から、5  $\mu$  m より長く 5 0 0  $\mu$  m より短い距離だけ離れており、参照符号 S T U の長さとして図示されている。基板 S U B の裏側には、金属製の全面的な第 2 コンタクト K 2 が形成されている。第 2 端子コンタクト K 2 は、第 2 電圧端子 V S U P 2 に接続されている（図示せず）。

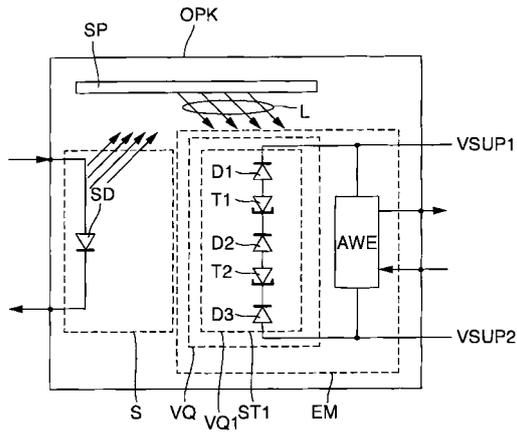
10

【 0 0 3 9 】

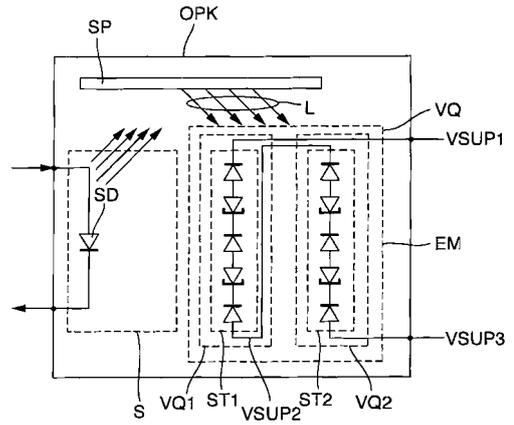
図 5 a には、送信モジュール S と受信モジュール E M とが垂直方向に配置されている断面図が図示されており、図 5 b には、送信モジュール S と受信モジュール E M とが水平方向に配置されている断面図が図示されており、これらの場合には、それぞれ第 1 積層体 S T 1 を備える送信モジュール S は、周囲を取り囲むテラス状の段差を含む。以下では、先行する各図に図示された実施形態との相違点についてのみ説明する。垂直方向の配置の場合にはミラー S P が不要であることが示されている。図面に示された光 L の平行な光線は、光 L の基本的な進行だけを図示したものであることを理解すべきである。送信モジュールの光は、一般的に発散光束を有する。

20

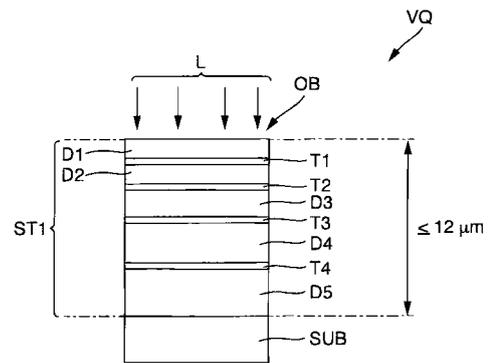
【 図 1 】



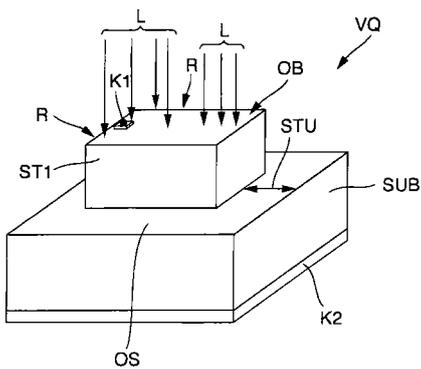
【 図 2 】



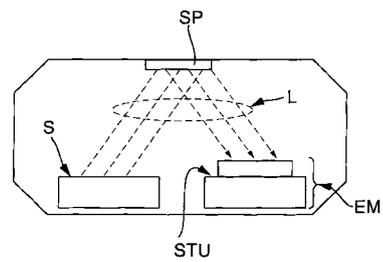
【 図 3 】



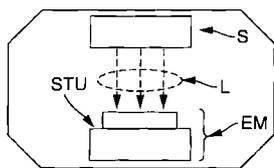
【 図 4 】



【 図 5 b 】



【 図 5 a 】



---

フロントページの続き

(74)代理人 100116403

弁理士 前川 純一

(74)代理人 100135633

弁理士 二宮 浩康

(74)代理人 100162880

弁理士 上島 類

(72)発明者 ヴォルフガング ゲーター

ドイツ連邦共和国 シュトゥットガート ラントハウスシュトラッセ 5 6

(72)発明者 ダニエル フーアマン

ドイツ連邦共和国 ハイльブロン バイ デム シュロス 1 6

(72)発明者 ヴィクトル ホレンコ

ドイツ連邦共和国 ノイエンシュタット・アム・コッハー フォン - ティーアバッハ - シュトラッセ 1 9

Fターム(参考) 5F889 AB01 AB03 AC05 AC06 CA21

## 【 外国語明細書 】

## Optokoppler

Die Erfindung betrifft einen Optokoppler.

5 Optokoppler sind hinlänglich bekannt. Einfache Optokoppler weisen einen  
Sendebaustein und einen Empfängerbaustein auf, wobei die beiden Bausteine  
galvanisch getrennt, jedoch optisch gekoppelt sind. Derartige Bauelemente  
sind aus der US 4 996 577 bekannt. Auch aus der US 2006 /0048811 A1, der  
10 US 8 350 208 B1 und der WO 2013/067969 A1 sind optische Bauelemente  
bekannt.

Ferner sind aus der US 4 127 862, der US 6 239 354 B1, der DE 10 2010 001  
420 A1, aus Nader M. Kalkhoran, et al, "Cobalt disilicide intercell ohmic  
contacts for multijunction photovoltaic energy converters", Appl. Phys. Lett.  
15 64, 1980 (1994) und aus A. Bett et al, "III-V Solar cells under monochro-  
matic illumination", Photovoltaic Specialists Conference, 2008, PVSC '08. 33rd  
IEEE, Seite 1-5, ISBN:978-1-4244-1640-0 sind skalierbare Spannungsquellen  
oder auch Solarzellen aus III-V Materialien bekannt.

20 Vor diesem Hintergrund besteht die Aufgabe der Erfindung darin, eine Vor-  
richtung anzugeben, die den Stand der Technik weiterbildet.

Die Aufgabe wird durch einen Optokoppler mit den Merkmalen des Patentan-  
spruchs 1 gelöst. Vorteilhafte Ausgestaltungen der Erfindung sind Gegen-  
25 stand von Unteransprüchen.

Gemäß dem Gegenstand der Erfindung wird ein Optokoppler, aufweisend ei-  
nen Senderbaustein und einen Empfängerbaustein bereitgestellt, wobei der  
Senderbaustein und der Empfängerbaustein voneinander galvanisch getrennt  
30 und miteinander optisch gekoppelt sind und die beiden Bausteine in einem  
gemeinsamen Gehäuse integriert sind, und der Empfängerbaustein eine  
Spannungsquelle umfasst, wobei die Spannungsquelle eine Anzahl N zuei-  
einander in Serie geschaltete als Halbleiterdioden ausgebildete Teilspannungs-  
quellen umfasst, wobei jede der Teilspannungsquellen eine Halbleiterdiode

mit einem p-n Übergang aufweist, und jede Halbleiterdiode eine p-dotierte Absorptionsschicht aufweist, wobei die p-Absorptionsschicht von einer p-dotierten Passivierungsschicht mit einer größeren Bandlücke als die Bandlücke der p-Absorptionsschicht passiviert ist und die Halbleiterdiode eine n-Absorptionsschicht aufweist, wobei die n-Absorptionsschicht von einer n-dotierten Passivierungsschicht mit einer größeren Bandlücke als die Bandlücke der n-Absorptionsschicht passiviert ist, und die Teilquellenspannungen der einzelnen Teilspannungsquellen zueinander eine Abweichung kleiner als 20% aufweisen, und zwischen jeweils zwei aufeinanderfolgenden Teilspannungsquellen eine Tunnelodiode ausgebildet ist, wobei die Tunnelodiode mehrere Halbleiterschichten mit einer höheren Bandlücke als die Bandlücke der p / n Absorptionsschichten aufweist und die Halbleiterschichten mit der höheren Bandlücke jeweils aus einem Material mit geänderter Stöchiometrie und /oder anderer Elementzusammensetzung als die p / n -Absorptionsschichten der Halbleiterdiode bestehen, und die Teilspannungsquellen und die Tunnelioden zusammen monolithisch integriert sind, und gemeinsam einen ersten Stapel mit einer Oberseite und einer Unterseite ausbilden, und die Anzahl N der Teilspannungsquellen größer gleich drei ist, und das Licht an der Oberseite auf den ersten Stapel auftrifft und die Größe der Beleuchtungsfläche an der Stapeloberseite im Wesentlichen der Größe der Fläche des ersten Stapels an der Oberseite ist, und der erste Stapel eine Gesamtdicke kleiner als  $12\mu\text{m}$  aufweist, und bei 300 K der erste Stapel eine Quellenspannung von größer als 3 Volt aufweist, sofern der erste Stapel mit einem Photonenstrom bestrahlt ist, und wobei in Lichteinfallrichtung von der Oberseite des Stapels hin zu der Unterseite des ersten Stapels die Gesamtdicke der p und n - Absorptionsschichten einer Halbleiterdiode von der obersten Diode hin zu der untersten Diode zunimmt und die Spannungsquelle in der Nähe der Unterseite der Stapel einen umlaufenden, absatzförmigen Rand aufweist.

Es sei angemerkt, dass mit dem Ausdruck wesentlich in Zusammenhang des Vergleichs der Beleuchtungsfläche an der Stapeloberseite mit der Größe der Fläche des ersten Stapels an der Oberseite verstanden wird, einen Unterschied in der Fläche insbesondere kleiner als 20% oder vorzugsweise kleiner

als 10% oder vorzugsweise kleiner als 5% oder höchst vorzugsweise die beiden Flächen gleich sind.

5 Auch sei angemerkt, dass mit dem Ausdruck "Licht" zur Bestrahlung der Stapeloberseite, ein Licht verstanden wird, welches ein Spektrum an Wellenlängen in dem Bereich der Absorption der Absorptionsschichten aufweist. Es versteht sich, dass auch ein monochromatisches Licht, welches eine bestimmte d.h. absorbierende Wellenlänge aufweist, also eine Wellenlänge in dem Bereich der Absorption der Absorptionsschichten, geeignet ist.

10

Es versteht sich, dass sofern die Photonenemission in dem Sendebaustein einer Modulation unterliegt, die Modulation eine Wechselfspannung verursacht, anders ausgedrückt, die Höhe der Quellenspannung verändert sich mit der Zeit. Des Weiteren sei angemerkt, dass vorzugsweise die gesamte Oberseite  
15 des ersten Stapels d.h. die gesamte oder nahezu die gesamte Oberfläche mit Licht einer bestimmten Wellenlänge bestrahlt wird.

Es versteht sich des Weiteren, dass unter der Bezeichnung Licht mit einer bestimmten Wellenlänge, insbesondere das Licht einer LED gemeint ist, und  
20 hierbei das Emissionsspektrum im Allgemeinen Gauß förmig ist und beispielsweise bei einer typischen 850 nm-LED eine Halbwertsbreite von 20-30 nm aufweist. Auch versteht es sich, dass die Wellenlänge des Lichts wenigstens größer oder gleich der Bandlückenenergie der Absorptionsschichten der Halbleiterdioden ist.

25

Es sei angemerkt, dass eingehende Untersuchungen in überraschender Weise zeigten, dass im Unterschied zu dem Stand der Technik sich in vorteilhafter Weise mit dem vorliegenden monolithischen Stapelansatz Quellenspannungen oberhalb von 3V ergeben.

30

Es versteht sich, dass die Anzahl N der Teilspannungsquellen vorzugsweise unterhalb zehn liegt und dass sich die Höhe der Quellenspannung des ersten Stapels vorwiegend aus der Addition der Teilquellenspannungen bestimmt ist.

Ein Vorteil der erfindungsgemäßen Vorrichtung ist es, dass sich durch die Hintereinanderschaltung von einer Vielzahl von Teilspannungsquellen eine Spannungsquelle mit Spannungswerten auch oberhalb von vier oder mehr Volt realisieren lässt und mittels eines monolithisch integrierten Aufbau eine einfache und kostengünstige sowie eine zuverlässige Spannungsquelle her-  
5 stellen lässt. Ein weiterer Vorteil ist, dass mittels der stapelförmigen Anordnung im Vergleich zu der bisherigen lateralen Anordnung mit Siliziumdioden eine große Flächeneinsparung ergibt. Insbesondere muss von der Sendediode oder der Lichtquelle nur die wesentlich kleinere Empfangsfläche des ersten  
10 Stapels des Empfängerbausteins beleuchtet werden.

Bevorzugt ist, wenn die Anzahl  $N$  der Teilspannungsquellen größer gleich drei ist und der erste Stapel bei 300 K eine Quellenspannung von größer als 3 Volt aufweist, sofern der erste Stapel mit einem Photonenstrom mit einer be-  
15 stimmten Wellenlänge bestrahlt ist.

In einer Weiterbildung weicht die Quellenspannung der einzelnen Teilspannungsquellen untereinander weniger als 10% ab. Hierdurch wird die Einsetzbarkeit als skalierbare Spannungsquelle insbesondere als Referenzspannungsquelle wesentlich verbessert. Es versteht sich, dass sich der Begriff der  
20 „Skalierbarkeit“ auf die Höhe der Quellenspannung des gesamten Stapels bezieht.

In einer anderen Weiterbildung weisen die Halbleiterdioden jeweils das gleiche Halbleitermaterial auf, wobei hierbei das Halbleitermaterial der Dioden die gleiche kristalline Zusammensetzung aufweist und vorzugsweise die Stöchiometrie nahezu oder vorzugsweise genau gleich ist Auch ist es vorteilhaft, den ersten Stapel auf einem Substrat anzuordnen. In einer Ausführungsform besteht das Halbleitermaterial und / oder das Substrat aus III-V Materialien.  
25 Insbesondere ist bevorzugt, dass das Substrat Germanium oder Galliumarsenid umfasst und / oder die Halbleiterschichten auf dem Substrat Arsen und / oder Phosphor aufweisen. Anders ausgedrückt umfassen die Halbleiterschichten As-haltige Schichten und P -haltige Schichten, d.h. Schichten aus  
30

GaAs oder AlGaAs oder InGaAs als Beispiele für Arsenid-Schichten und InGaP als ein Beispiel für Phosphid-Schichten.

5 Es ist bevorzugt, auf der Unterseite des ersten Stapels einen zweiten Spannungsanschluss auszubilden und insbesondere, dass der zweite Spannungsanschluss durch das Substrat ausgebildet ist.

10 In einer anderen Ausführungsform bestehen die Halbleiterdioden aus dem gleichen Material wie das Substrat. Ein Vorteil ist, dass sich dann insbesondere die Ausdehnungskoeffizienten der beiden Teile gleichen. Es ist vorteilhaft, wenn die Halbleiterdioden grundsätzlich aus einem III-V Material bestehen. Insbesondere ist es vorteilhaft, wenn die Halbleiterdioden jeweils das gleiche Halbleitermaterial aufweisen. Insbesondere ist es bevorzugt, GaAs zu verwenden.

15

In einer bevorzugten Ausführungsform ist auf der Oberseite des ersten Stapels ein erster Spannungsanschluss als ein umlaufender Metallkontakt in der Nähe des Randes oder als einzelne Kontaktfläche an dem Rand ausgebildet.

20

Des Weiteren ist es bevorzugt, wenn der erste Stapel eine Grundfläche kleiner als  $2 \text{ mm}^2$  oder kleiner als  $1 \text{ mm}^2$  aufweist. Untersuchungen haben gezeigt, dass es vorteilhaft ist, die Grundfläche viereckig auszubilden. Vorzugsweise ist die Grundfläche des Stapels quadratisch ausgebildet.

25

Weitere Untersuchungen haben gezeigt, dass um noch höhere Spannungen zu erzielen es vorteilhaft ist, einen zweiten Stapel auszubilden und die beiden Stapel miteinander in Serie zu verschalten, so dass sich die Quellenspannung des ersten Stapels und die Quellenspannung des zweiten Stapels addieren.

30

Vorzugsweise sind der erste Stapel und der zweite Stapel nebeneinander auf einem gemeinsamen Träger angeordnet.

In einer Weiterbildung weicht die Quellenspannung des ersten Stapels von der Quellenspannung des zweiten Stapels um weniger als 15 % ab.

Untersuchungen haben gezeigt, dass es vorteilhaft ist, in dem Gehäuse eine Auswerteschaltung zu integrieren und wenn die Spannungsquelle in einer elektrischen Wirkverbindung mit der Auswerteschaltung steht. In einer bevorzugten Ausführung umfasst der Empfängerbaustein einen integrierten Halbleiterspiegel, wobei der Halbleiterspiegel vorzugsweise monolithisch höchst vorzugsweise in jedem Stapel integriert ist.

Des Weiteren ist es bevorzugt, dass unterhalb der untersten Halbleiterdiode des Stapels ein Halbleiterspiegel ausgebildet ist. Untersuchungen haben gezeigt, dass sich eine Vielzahl von Stapeln nebeneinander auf einem Halbleiterwafer oder Halbleitersubstratscheibe ausbilden lassen, indem nach der ganzflächigen, vorzugsweise epitaktischen Herstellung der Schichten, eine sogenannte Mesaätzung durchgeführt wird. Hierzu wird mittels eines Maskenprozesses eine Lackmaske erzeugt und anschließend vorzugsweise eine naßchemische Ätzung zur Erzeugung von Mesa-Gräben durchgeführt. Die Mesaätzung stoppt vorzugsweise in dem Substrat oder auf dem Substrat.

In einer Ausführungsform ist zwischen der p Absorptionsschicht und der n-Absorptionsschicht der jeweiligen Diode eine intrinsische Schicht ausgebildet. Hierbei wird unter einer intrinsischen Schicht eine Halbleiterschicht mit einer Dotierung unterhalb  $1 \times 10^{16} \text{ 1/cm}^2$ , vorzugsweise kleiner als  $5 \times 10^{15} \text{ 1/cm}^2$ , höchst vorzugsweise kleiner als  $1,5 \times 10^{15} \text{ 1/cm}^2$  verstanden.

In einer Weiterbildung ist es bevorzugt, dass jeder Stapel in der Nähe der Unterseite einen umlaufenden, absatzförmigen Rand aufweist, wobei bei zwei unmittelbar benachbarten Stapeln an den Außenseiten des Stapelgebildes der umlaufende Rand als ein gemeinsamer umlaufender Rand ausgebildet ist, so dass die Spannungsquelle einen umlaufenden Rand aufweist.

Vorzugsweise ist der Rand stufenförmig oder als Stufe ausgebildet. Hierbei weist die Oberfläche des Randes bzw. der Stufe vorzugsweise größtenteils eine plane Fläche auf, wobei die Normale der Oberfläche des Randes bzw. der Stufe parallel oder nahezu parallel zu der Normalen der Oberfläche des ersten

Stapels oder der Normalen der Oberflächen der jeweiligen Stapel ausgebildet ist. Es sei angemerkt dass die Seitenfläche des Randes oder der Stufe überwiegend oder genau senkrecht zu der Oberfläche des Randes bzw. der Stufe ausgebildet ist.

5

Die Kante des Randes oder der Stufe ist wenigstens 5  $\mu\text{m}$  und maximal 500  $\mu\text{m}$  jeweils von jeder der vier Seitenflächen des ersten Stapels oder jeweils von den Seitenflächen der mehreren Stapeln entfernt. Vorzugsweise liegt der Entfernungsbereich jeweils der Kante zu der unmittelbar angrenzenden Seitenfläche zwischen 10  $\mu\text{m}$  und 300  $\mu\text{m}$ . Insbesondere liegt der Entfernungsbereich zwischen 50  $\mu\text{m}$  und 250  $\mu\text{m}$ .

10

Vorzugsweise sind die Seitenflächen des ersten Stapels und insbesondere alle Seitenflächen der Stapel plan und insbesondere senkrecht oder nahezu senkrecht ausgebildet. Insbesondere liegen die Normalen auf Seitenflächen im Vergleich zu den Normalen der angrenzenden Randflächen oder den Normalen der Stapeloberflächen in einen Winkelbereich zwischen  $80^\circ$  und  $110^\circ$ , d.h. die Normalen einer Seitenfläche und der unmittelbar angrenzenden Randfläche sind zueinander im Wesentlichen orthogonal. Vorzugsweise liegt der Winkelbereich zwischen  $85^\circ$  und  $105^\circ$ .

15

20

Die Erfindung wird nachfolgend unter Bezugnahme auf die Zeichnungen näher erläutert. Hierbei werden gleichartige Teile mit identischen Bezeichnungen beschriftet. Die dargestellten Ausführungsformen sind stark schematisiert, d.h. die Abstände und die lateralen und die vertikalen Erstreckungen sind nicht maßstäblich und weisen, sofern nicht anders angegeben, auch keine ableitbaren geometrischen Relationen zueinander auf. Darin zeigt:

25

30

Figur 1 eine erste erfindungsgemäße Ausführungsform eines Optokopplers mit skalierbarer Spannungsquelle mit einem Stapel,

Figur 2 eine zweite Ausführungsform eines Optokopplers mit einer skalierbaren Spannungsquelle mit mehreren Stapeln.

- Figur 3 eine Ausführungsform mit insgesamt fünf Dioden mit unterschiedlicher Dicke des Absorptionsgebiets,
- 5 Figur 4 einen Stapel mit einer umlaufenden absatzförmigen Stufe,
- Figur 5a eine Querschnittsansicht auf eine vertikale Anordnung von Sende- um Empfängerbaustein,
- 10 Figur 5b eine Querschnittsansicht auf eine laterale Anordnung von Sende- um Empfängerbaustein.

Die Abbildung der Figur 1 zeigt eine schematische Ansicht einer ersten Ausführungsform, aufweisend einen Optokoppler OPK mit einer Senderbaustein S  
 15 mit einer Sendediode SD und einer Empfängerbaustein EM. Die Empfängerbaustein EM weist eine skalierbare Spannungsquelle VQ und eine Auswerteeinheit AWE auf. Es versteht sich, dass sich der Begriff der „Skalierbarkeit“ auf die Höhe der Quellenspannung des gesamten Stapels bezieht. Mittels eines Spiegels SP ist das Licht L der Sendediode SD auf die Oberfläche der skalierbaren Spannungsquelle VQ geleitet. Es versteht sich, dass der Optokoppler  
 20 OPK vorliegend gehäust ist, d.h. die genannten Bauelemente sind in dem gemeinsamen Gehäuse integriert.

Die Spannungsquelle VQ weist einen ersten Stapel ST1 mit einer Oberseite und einer Unterseite mit einer Anzahl N gleich drei Dioden auf. Der erste  
 25 Stapel ST1 weist eine Serienschaltung aus einer ersten Diode D1 und einer ersten Tunnelodiode T1 und einer zweiten Diode D2 und einer zweiten Tunnelodiode T2 und einer dritten Diode D3 auf. An der Oberseite des ersten Stapel ST1 ist ein erster Spannungsanschluss VSUP1 und an der Unterseite  
 30 des ersten Stapel ST1 ein zweiter Spannungsanschluss VSUP2 ausgebildet. Die Quellenspannung setzt sich vorliegend aus den Teilspannungen der einzelnen Diode D1 bis D3 zusammen. Hierzu ist der erste Stapel ST1 einem Photonenstrom L von der Sendediode SD ausgesetzt. Sofern die Sendediode

SD einen modulierten Photonenstrom aussendet, wird in dem ersten Stapel ST1 die Quellenspannung  $V_{Q1}$  des ersten Stapels ST1 ebenfalls moduliert.

5 Der erste Stapel ST1, umfassend die Dioden D1 bis D3 und die Tunnel-  
dioden T1 und T2, ist als monolithisch ausgebildeter Block ausgeführt. Die  
Auswerteeinheit AWE umfasst eine integrierte Schaltung - nicht dargestellt.  
Der Sendebaustein S und der Empfangsbaustein EM weisen jeweils zwei  
voneinander galvanisch getrennte Anschlüsse auf.

10 In der Abbildung der Figur 2 ist eine weitere Ausführungsform des Opto-  
kopplers der Figur 1 mit einer vorteilhaften Aneinanderreihung von dem ers-  
ten Stapel ST1 und einem zweiten Stapel ST2 ausgebildet. Im Folgenden  
werden nur die Unterschiede zu der Abbildung der Figur 1 erläutert. Der  
zweite Stapel ST2 weist wie der erste Stapel ST1 eine Serienschaltung aus  
15 drei Dioden mit dazwischen ausgebildeten Tunnel-  
dioden auf. Beide Stapel  
ST1 und ST2 sind miteinander in Serie verschaltet, sodass sich die Quellen-  
spannung  $V_{Q1}$  des ersten Stapels ST1 und die Quellenspannung  $V_{Q2}$  des  
zweiten Stapel ST2 addieren, sofern die beiden Stapel ST1 und ST2 dem  
Photonenstrom L der Sendediode SD ausgesetzt sind. Vorliegend weist der  
20 Empfangsbaustein EM keine Auswerteschaltung auf, sodass der erste Span-  
nungsanschluss VSUP1 und der zweite Spannungsanschluss VSUP3 unmit-  
telbar nach außen geführt sind.

In einer nicht dargestellten Ausführungsform weisen die beiden Stapel ST1  
25 und ST2 zueinander eine unterschiedliche Anzahl von jeweils in einer Seri-  
enschaltung verbundenen Dioden auf. In einer anderen nicht dargestellten  
Ausführungsform weist wenigstens der erste Stapel ST1 und / oder der  
zweite Stapel ST2 mehr als drei in einer Serienschaltung verbundene Dioden  
auf. Hierdurch lässt sich die Spannungshöhe der Spannungsquelle VQ ska-  
30 lieren. Vorzugsweise liegt die Anzahl N in einem Bereich zwischen vier und  
acht.

In der Abbildung der Figur 3 ist eine Ausführungsform einer vorteilhaften  
Aneinanderreihung von Halbleiterschichten zu dem ersten Stapel ST1 darge-

stellt. Im Folgenden werden nur die Unterschiede zu der Abbildung der Figur 1 erläutert. Der erste Stapel ST1 umfasst insgesamt fünf in Reihe geschaltete als Dioden D1 bis D5 ausgebildete Teilspannungsquellen. Auf die Oberfläche OB der ersten Diode D1 trifft das Licht L auf. Die Oberfläche OB wird  
5 nahezu oder vollständig ausgeleuchtet. Zwischen zwei aufeinanderfolgenden Dioden D1-D5 ist jeweils eine Tunnelodiode T1-T4 ausgebildet. Mit zunehmender Entfernung der einzelnen Diode D1 bis D5 von der Oberfläche OB steigt die Dicke des Absorptionsgebiets, so dass die unterste Diode D5 das dickste Absorptionsgebiet aufweist. Insgesamt beträgt die Gesamtdicke des  
10 ersten Stapels ST1 kleiner gleich  $12\ \mu\text{m}$ . Unterhalb der untersten Diode D5 ist ein Substrat SUB ausgebildet.

In der Abbildung der Figur 4 ist eine Ausführungsform einer vorteilhaften Aneinanderreihung von Halbleiterschichten zu dem ersten Stapel ST1 dargestellt mit einer umlaufenden absatzförmigen Stufe. Im Folgenden werden  
15 nur die Unterschiede zu der Abbildung der Figur 3 erläutert. Auf der Oberfläche OB des ersten Stapels ST1 ist an dem Rand R ein erster metallischer Anschlusskontakt K1 ausgebildet. Der erste Anschlusskontakt K1 ist mit dem ersten Spannungsanschluss VSUP1 verschaltet - nicht dargestellt. Das  
20 Substrat SUB weist eine Oberseite OS auf, wobei die Oberseite OS des Substrats SUB stoffschlüssig mit der untersten, d.h. der fünften Diode D5 verbunden ist. Hierbei versteht es sich, dass auf dem Substrat eine dünne Nukleationsschicht und eine Pufferschicht epitaktisch erzeugt wird, bevor auf dem Substrat die fünfte Diode angeordnet wird und stoffschlüssig mit der  
25 Oberseite OS des Substrats verbunden wird. Die Oberseite OS des Substrats SUB weist eine größere Oberfläche als die Fläche an der Unterseite des ersten Stapels ST1 auf. Hierdurch bildet sich eine umlaufende Stufe STU aus. Der Rand der Stufe STU ist von der unmittelbar angrenzenden Seitenfläche des ersten Stapels ST1 der Stufe um mehr als  $5\ \mu\text{m}$  und weniger als  $500\ \mu\text{m}$   
30 entfernt, dargestellt als Länge des Referenzzeichens STU. An der Unterseite des Substrats SUB ist ein zweiter ganzflächiger metallischer Kontakt K2 ausgebildet. Der zweite Anschlusskontakt K2 ist mit dem zweiten Spannungsanschluss VSUP2 verschaltet - nicht dargestellt.

In den Abbildungen der Figur 5a und 5b eine Querschnittsansicht auf eine vertikale Anordnung von Senderbaustein S und Empfängerbaustein EM und eine Querschnittsansicht auf eine laterale Anordnung von Senderbaustein S und Empfängerbaustein EM auf, wobei der Senderbaustein S mit jeweils dem ersten Stapel ST1 eine umlaufenden absatzförmige Stufe umfasst. Im Folgenden werden nur die Unterschiede zu den Ausführungsformen, dargestellt in den vorangegangenen Figuren, erläutert. Es zeigt sich, dass bei einer vertikalen Anordnung ein Spiegel SP sich erübrigt. Es versteht sich, dass mit den aufgezeigten parallelen Lichtstrahlen des Lichts L nur der prinzipielle Verlauf des Lichtes L aufgezeigt werden soll. Im Allgemeinen weist, das Licht des Senderbausteins ein divergentes Lichtbündel auf.

## Patentansprüche

1. Optokoppler (OPK), aufweisend  
einen Senderbaustein (S) und einen Empfängerbaustein (EM), wobei  
5 der Senderbaustein (S) und der Empfängerbaustein (EM) von einander  
galvanisch getrennt und miteinander optisch gekoppelt sind und die  
beiden Bausteine (S, EM) in einem gemeinsam Gehäuse integriert sind,  
und  
der Empfängerbaustein (EM) aufweist
- 10 - eine Anzahl N zueinander in Serie geschalteter als Halbleiter-  
dioden ausgebildete Teilspannungsquellen, wobei jede der  
Teilspannungsquellen eine Halbleiterdiode (D1, D2, D3, D4, D5)  
mit einen p-n Übergang aufweist, und  
die Halbleiterdiode (D1, D2, D3, D4, D5) eine p-dotierte Absorp-  
15 tionsschicht aufweist, und  
die Halbleiterdiode (D1, D2, D3, D4, D5) eine n-  
Absorptionsschicht aufweist, wobei die n-Absorptionsschicht von  
einer n-dotierten Passivierungsschicht mit einer größeren Band-  
lücke als die Bandlücke der n-Absorptionsschicht passiviert ist,  
20 und die Teilquellenspannungen der einzelnen Teilspannungsquel-  
len zueinander eine Abweichung kleiner als 20% aufweisen, und  
zwischen jeweils zwei aufeinanderfolgenden Teilspannungsquel-  
len eine Tunneldiode (T1, T2; T3, T4) ausgebildet ist, wobei  
die Tunneldiode (T1, T2, T3, T4) mehrere Halbleiterschichten mit  
25 einer höheren Bandlücke als die Bandlücke der p / n Absorpti-  
onsschichten aufweist und die Halbleiterschichten mit der höhe-  
ren Bandlücke jeweils aus einem Material mit geänderter Stöchi-  
ometrie und / oder anderer Elementzusammensetzung als die p  
/ n -Absorptionsschichten der Halbleiterdiode (D1, D2, D3, D4,  
30 D5) bestehen, und
- die Teilspannungsquellen und die Tunneldioden (T1, T2, T3,  
T4) zusammen monolithisch integriert sind, und gemeinsam ei-  
nen ersten Stapel (ST1) mit einer Oberseite und einer Unterseite

ausbilden, und die Anzahl  $N$  der Teilspannungsquellen größer gleich drei ist, und

- auf den ersten Stapel (ST1) Licht (L) an der Oberseite auf die Oberfläche (OB) des ersten Stapels (ST1) auftrifft und die Größe der beleuchteten Oberfläche (OB) an der Stapeloberseite im Wesentlichen oder wenigstens der Größe der Fläche des ersten Stapels (ST1) an der Oberseite entspricht, und der erste Stapel (ST1) eine Gesamtdicke kleiner als  $12\mu\text{m}$  aufweist, und

- bei 300 K der erste Stapel (ST1) eine Quellenspannung (VQ1) von größer als 3 Volt aufweist, sofern der erste Stapel (ST1) mit Licht (L) bestrahlt ist, und wobei in Lichteinfallrichtung von der Oberseite des ersten Stapels (ST1) hin zu der Unterseite des Stapels die Gesamtdicke der p und n -Absorptionsschichten einer Halbleiterdiode von der obersten Diode (D1) hin zu der untersten Diode (D3 - D5) zunimmt und jede p-Absorptionsschicht der Halbleiterdiode (D1, D2, D3, D4) von einer p-dotierten Passivierungsschicht mit einer größeren Bandlücke als die Bandlücke der p-Absorptionsschicht passiviert ist und die Spannungsquelle in der Nähe der Unterseite des Stapels einen umlaufenden, absatzförmigen Rand aufweist.

2. Optokoppler (OPK) nach Anspruch 1, dadurch gekennzeichnet, dass die Teilquellenspannungen der Teilspannungsquellen des Empfängerbausteins (EM) zueinander einer Abweichung kleiner als 10% aufweisen.

3. Optokoppler (OPK) nach Anspruch 1 oder Anspruch 2, dadurch gekennzeichnet, dass die Halbleiterdioden (D1, D2, D3, D4, D5) des Empfängerbausteins (EM) jeweils das gleiche Halbleitermaterial aufweisen.

4. Optokoppler (OPK) nach einem oder mehreren der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass der erste Stapel (ST1) auf

einem Substrat (SUB) angeordnet ist und das Substrat (SUB) ein Halbleitermaterial umfasst.

- 5 5. Optokoppler (OPK) nach einem oder mehreren der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass der erste Stapel (ST1) eine Grundfläche kleiner als  $2 \text{ mm}^2$  oder kleiner als  $1 \text{ mm}^2$  aufweist.
- 10 6. Optokoppler (OPK) nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass auf der Oberseite des ersten Stapels (ST1) des Empfängerbausteins (EM) ein erster Spannungsanschluss (VSUP) als ein umlaufender Metallkontakt in der Nähe des Randes oder als eine einzelne Kontaktfläche (K1) an dem Rand (R) ausgebildet ist ausgebildet ist.
- 15 7. Optokoppler (OPK) nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass auf der Unterseite des ersten Stapels (ST1) des Empfängerbausteins (EM) ein zweiter Spannungsanschluss (VSUP2) ausgebildet ist.
- 20 8. Optokoppler (OPK) nach Anspruch 7, dadurch gekennzeichnet, dass der zweite Spannungsanschluss (VSUP2) des Empfängerbausteins (EM) durch das Substrat ausgebildet ist.
- 25 9. Optokoppler (OPK) nach einem oder mehreren der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass im Empfängerbaustein (EM) ein zweiter Stapel (ST2) ausgebildet ist und der erste Stapel (ST1) und der zweite Stapel (ST2) nebeneinander auf einem gemeinsamen Träger angeordnet sind und die beiden Stapel (ST1, ST2) miteinander in Serie verschaltet sind, so dass sich die Quellenspannung (VQ1) des ersten Stapels (ST1) und die Quellenspannung (VQ2) des zweiten Stapels (ST2) addieren.
- 30 10. Optokoppler (OPK) nach einem oder mehreren der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass zwischen der p Absorptions-

schicht und der n-Absorptionsschicht der jeweiligen Diode des Empfängerbausteins (EM) eine intrinsische Schicht ausgebildet ist.

- 5 11. Optokoppler (OPK) nach einem oder mehreren der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass das Halbleitermaterial und / oder das Substrat des Empfängerbausteins (EM) aus III-V Materialien bestehen
- 10 12. Optokoppler (OPK) nach einem oder mehreren der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass das Substrat des Empfängerbausteins (EM) Germanium oder Galliumarsenid umfasst
- 15 13. Optokoppler (OPK) nach einem der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass in dem Gehäuse eine Auswerteschaltung (AWE) integriert ist und die Spannungsquelle in einer elektrischen Wirkverbindung mit der Auswerteschaltung (AWE) steht.
- 20 14. Optokoppler (OPK) nach einem oder mehreren der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass unterhalb der untersten Halbleiterdiode des Stapels (ST1) des Empfängerbausteins (EM) ein Halbleiterspiegel ausgebildet ist.
- 25 15. Optokoppler (OPK) nach einem oder mehreren der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass die Halbleiterschichten des Stapels (ST1) des Empfängerbausteins (EM) gleichzeitig Arsenid-haltige Schichten und Phosphid-haltige Schichten umfassen.
- 30 16. Optokoppler (OPK) nach einem oder mehreren der vorangegangenen Ansprüche, dadurch gekennzeichnet, dass die Kante des Randes wenigstens 5  $\mu\text{m}$  und maximal 500  $\mu\text{m}$  von der unmittelbar angrenzenden Seitenfläche der Stapel entfernt ist.

**Zusammenfassung:**

Optokoppler, aufweisend einen Senderbaustein und einen Empfängerbaustein, wobei der Senderbaustein und der Empfängerbaustein von einander galvanisch getrennt und miteinander optisch gekoppelt sind und die beiden Bausteine in einem gemeinsamen Gehäuse integriert sind, und der Empfängerbaustein eine Spannungsquelle umfasst, wobei die Spannungsquelle eine Anzahl  $N$  zueinander in Serie geschaltete als Halbleiterdioden ausgebildete Teilspannungsquellen umfasst, wobei jede der Teilspannungsquellen eine Halbleiterdiode mit einem p-n Übergang aufweist und die Teilquellenspannungen der einzelnen Teilspannungsquellen zueinander eine Abweichung kleiner als 20% aufweisen, und zwischen jeweils zwei aufeinanderfolgenden Teilspannungsquellen eine Tunneldiode ausgebildet ist und die Teilspannungsquellen und die Tunneldioden zusammen monolithisch integriert sind, und gemeinsam einen ersten Stapel mit einer Oberseite und einer Unterseite ausbilden, und die Anzahl  $N$  der Teilspannungsquellen größer gleich drei ist, und das Licht an der Oberseite auf den Stapel auftrifft und die Größe der Beleuchtungsfläche an der Stapeloberseite im Wesentlichen der Größe der Fläche des Stapels an der Oberseite ist, und der erste Stapel eine Gesamtdicke kleiner als  $12\mu\text{m}$  aufweist, und bei 300 K der erste Stapel eine Quellenspannung von größer als 3 Volt aufweist, sofern der erste Stapel mit einem Photonstrom mit einer bestimmten Wellenlänge bestrahlt ist, und wobei in Lichteinfallrichtung von der Oberseite des Stapels hin zu der Unterseite des Stapels die Gesamtdicke der p- und n -Absorptionsschichten einer Halbleiterdiode von der obersten Diode hin zu der untersten Diode zunimmt.

Fig. 1

