

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5138927号
(P5138927)

(45) 発行日 平成25年2月6日(2013.2.6)

(24) 登録日 平成24年11月22日(2012.11.22)

(51) Int.Cl.	F I	
HO 1 L 21/336 (2006.01)	HO 1 L 29/78	6 1 7 W
HO 1 L 29/786 (2006.01)	HO 1 L 29/78	6 1 7 T
HO 1 L 21/02 (2006.01)	HO 1 L 29/78	6 1 8 B
HO 1 L 27/12 (2006.01)	HO 1 L 29/78	6 1 2 Z
HO 1 L 51/05 (2006.01)	HO 1 L 29/78	6 2 7 D
請求項の数 17 (全 24 頁) 最終頁に続く		

(21) 出願番号	特願2006-348405 (P2006-348405)	(73) 特許権者	000162113 共同印刷株式会社 東京都文京区小石川4丁目14番12号
(22) 出願日	平成18年12月25日(2006.12.25)	(73) 特許権者	000004352 日本放送協会 東京都渋谷区神南2丁目2番1号
(65) 公開番号	特開2008-159935 (P2008-159935A)	(73) 特許権者	308036402 株式会社JVCケンウッド 神奈川県横浜市神奈川区守屋町3丁目12番地
(43) 公開日	平成20年7月10日(2008.7.10)	(74) 代理人	100091672 弁理士 岡本 啓三
審査請求日	平成21年8月25日(2009.8.25)	(72) 発明者	古川 忠宏 東京都文京区小石川4丁目14番12号 共同印刷株式会社内
		最終頁に続く	

(54) 【発明の名称】フレキシブルTFT基板及びその製造方法とフレキシブルディスプレイ

(57) 【特許請求の範囲】

【請求項1】

画素ごとにTFTが設けられたアクティブマトリクス型のフレキシブルTFT基板であって、

プラスチックフィルムと、

前記プラスチックフィルムの上に形成された接着層と、

前記接着層の上に形成された下側絶縁層と、

前記下側絶縁層に埋設された前記TFTであって、下から順に、有機活性層と、ソース電極及びドレイン電極と、ゲート絶縁層と、ゲート電極とが形成されて構成される前記TFTと、

前記TFTのドレイン電極に電氣的に接続されて、前記画素内に設けられた画素電極とを有し、

前記TFTの前記ゲート絶縁層は、前記ゲート電極を構成する金属パターン層の表層部が陽極酸化されて得られた金属酸化層からなることを特徴とするフレキシブルTFT基板。

【請求項2】

前記ゲート電極を構成する前記金属パターン層はタンタル層であり、前記ゲート絶縁層はタンタル酸化層であることを特徴とする請求項1に記載のフレキシブルTFT基板。

【請求項3】

前記TFTの上に形成された上側絶縁層をさらに有し、

前記画素電極は前記上側絶縁層に埋設されて形成されて、前記 T F T は前記画素電極のパターン領域に重なる位置に配置されており、前記画素電極は前記上側絶縁層に設けられたビアホールを介して前記 T F T のドレイン電極に電氣的に接続されていることを特徴とする請求項 1 に記載のフレキシブル T F T 基板。

【請求項 4】

前記 T F T の前記ゲート電極は、その上面が前記下側絶縁層の上面と同一面となって配置されており、前記ソース電極及び前記ドレイン電極は、前記有機活性層と前記ゲート絶縁層との間から前記ゲート電極の側方にかけて上側にそれぞれ延在していることを特徴とする請求項 1 乃至 3 のいずれか一項に記載のフレキシブル T F T 基板。

【請求項 5】

前記画素電極及び前記上側絶縁層の各上面は同一面となって平坦化されていることを特徴とする請求項 3 に記載のフレキシブル T F T 基板。

【請求項 6】

前記下側絶縁層は無機絶縁層又は有機絶縁層からなる保護層であり、前記上側絶縁層は、無機絶縁層からなるバリア絶縁層と、該バリア絶縁層の上に形成された有機絶縁層からなる層間絶縁層とから構成され、

前記画素電極は前記層間絶縁層に埋設されていることを特徴とする請求項 3 に記載のフレキシブル T F T 基板。

【請求項 7】

前記 T F T の前記有機活性層の下面には、前記有機活性層を保護するキャップ絶縁層が設けられていることを特徴とする請求項 1 乃至 3 のいずれか一項に記載のフレキシブル T F T 基板。

【請求項 8】

請求項 1 乃至 7 のいずれか一項のフレキシブル T F T 基板と、

前記フレキシブル T F T 基板の前記画素電極の上に形成された有機 E L 層と、

前記有機 E L 層の上に形成された対向電極と、

前記対向電極を被覆する封止層とを有することを特徴とするフレキシブルディスプレイ。

【請求項 9】

前記 T F T は、スイッチング用 T F T と、該スイッチング用 T F T に接続された駆動用 T F T とにより構成され、前記駆動用 T F T の前記ドレイン電極が前記画素電極に接続されていることを特徴とする請求項 8 に記載のフレキシブルディスプレイ。

【請求項 10】

前記画素は、赤色画素部、緑色画素部及び青色画素部に画定されており、前記有機 E L 層は、前記赤色画素部に形成された赤色 (R) 発光層と、前記緑色画素部に形成された緑色 (G) 発光層と、前記青色画素部に形成された青色 (B) 発光層とを含むことを特徴とする請求項 8 又は 9 に記載のフレキシブルディスプレイ。

【請求項 11】

前記有機 E L 層は、

発光層と、

前記画素電極と前記発光層との間に形成される正孔輸送層、及び前記発光層と前記対向電極との間に形成される電子輸送層のうちの少なくとも一方とにより構成されることを特徴とする請求項 8 に記載のフレキシブルディスプレイ。

【請求項 12】

請求項 1 乃至 7 のいずれか一項のフレキシブル T F T 基板の前記画素電極の上に第 1 配向膜を備えた構造のフレキシブル T F T 基板と、

前記フレキシブル T F T 基板に所定間隔をもって貼り合わされて配置され、プラスチックフィルム上にコモン電極と第 2 の配向膜とを備えて構成される対向基板と、

前記フレキシブル T F T 基板と前記対向基板との間に封入された液晶とを有することを特徴とするフレキシブルディスプレイ。

10

20

30

40

50

【請求項 13】

画素ごとに T F T が設けられたアクティブマトリクス型のフレキシブル T F T 基板の製造方法であって、

仮基板の上に剥離層を形成する工程と、

前記剥離層の上方に、下から順に、金属パターン層からなるゲート電極と、前記金属パターン層の表層部が陽極酸化されて得られる金属酸化層よりなるゲート絶縁層と、ソース電極及びドレイン電極と、有機活性層とから構成される前記 T F T を形成すると共に、前記 T F T の前記ドレイン電極に電氣的に接続される画素電極を形成する工程と、

前記 T F T の上に第 2 絶縁層を形成する工程と、

前記第 2 絶縁層の上に接着層を介してプラスチックフィルムを接着する工程と、

前記仮基板を前記剥離層との界面から剥離することにより、前記プラスチックフィルム上に、前記接着層を介して、前記第 2 絶縁層、前記 T F T、前記画素電極、及び前記剥離層を転写・形成する工程と、

前記剥離層を除去することにより、前記画素電極を露出させる工程とを有することを特徴とするフレキシブル T F T 基板の製造方法。

10

【請求項 14】

前記 T F T 及び画素電極を形成する工程は、

前記剥離層の上方に前記画素電極を形成する工程と、

前記画素電極の上に第 1 絶縁層を形成する工程と、

前記第 1 絶縁層の上に前記金属パターン層を形成する工程と、

前記金属パターン層の表層部を陽極酸化して金属酸化層を形成することにより、前記金属パターン層からなる前記ゲート電極と、前記金属酸化層からなり前記ゲート電極を被覆する前記ゲート絶縁層を得る工程と、

20

前記第 1 絶縁層の所要部に前記画素電極に到達するビアホールを形成する工程と、

前記ゲート電極を被覆する前記ゲート絶縁層の上に、前記ソース電極、及び前記ビアホールを介して前記画素電極に接続する前記ドレイン電極を形成する工程と、

前記ソース電極及びドレイン電極の上に前記有機活性層を形成する工程とを含むことを特徴とする請求項 13 に記載のフレキシブル T F T 基板の製造方法。

【請求項 15】

前記第 1 絶縁層を形成する工程は、

前記画素電極の上に、該画素電極の段差を埋め込む層間絶縁層を形成する工程と、

前記層間絶縁層の上にバリア絶縁層を形成する工程とを含むことを特徴とする請求項 14 に記載のフレキシブル T F T 基板の製造方法。

30

【請求項 16】

前記画素電極を露出させる工程の後に、

前記画素電極の上に、有機 E L 層、対向電極及び封止層を順に形成することにより、フレキシブル有機 E L ディスプレイが構成されることを特徴とする請求項 13 又は 14 に記載のフレキシブル T F T 基板の製造方法。

【請求項 17】

前記画素電極を露出させる工程の後に、

前記画素電極の上に配向膜を形成することにより、液晶ディスプレイ用のフレキシブル T F T 基板が構成されることを特徴とする請求項 13 又は 14 に記載のフレキシブル T F T 基板の製造方法。

40

【発明の詳細な説明】

【技術分野】

【0001】

本発明はフレキシブル T F T 基板及びその製造方法とフレキシブルディスプレイに係り、さらに詳しくは、プラスチックフィルム上に有機 T F T 素子を備えて構成されるフレキシブル T F T 基板及びその製造方法とその T F T 基板を用いて構成される有機 E L ディスプレイや液晶ディスプレイなどのフレキシブルディスプレイに関する。

50

【背景技術】

【0002】

有機EL (Electroluminescence) ディスプレイや液晶ディスプレイなどの表示装置は、情報機器などへ急速にその用途を拡大している。近年、プラスチックフィルムを基板として使用するフレキシブルディスプレイが注目されている。そのようなフレキシブルディスプレイは、丸めて収納できて持ち運びに便利な超薄型・軽量のモバイル用ばかりではなく、大型ディスプレイ用としても利用できる。

【0003】

しかし、プラスチックフィルムは、剛性が弱く、また熱変形温度が低いため、熱処理を伴う製造工程において反りや膨張収縮のような熱変形が生じ易い。このため、プラスチックフィルム上に直接各種素子を形成する製造方法では、熱処理を伴う製造工程などの条件が制限され、また高精度の位置合わせが困難になるので、所望の特性を有する素子基板を製造できなくなる場合がある。

10

【0004】

このような問題を回避するために、耐熱性で剛性のガラス基板の上に製造条件が制限されないでアモルファスシリコンTFT素子やカラーフィルタなどを高精度で位置合わせして形成して転写層とした後、その転写層をプラスチックフィルム上に転写・形成することにより、液晶表示装置用素子基板を製造する方法がある(特許文献1)。

【0005】

また、フレキシブルディスプレイには曲げに追従できる柔軟なTFT素子が必要であり、従来の駆動用トランジスタとしてのアモルファスシリコンTFTや低温ポリシリコンTFTでは十分な信頼性が得られないおそれがある。このため、フレキシブルディスプレイの駆動用トランジスタとして、曲げに追従できる柔軟な有機半導体を活性層として用いる有機TFTが注目されている。

20

【0006】

特許文献2には、プラスチック基板などの上に、ゲート電極、ゲート絶縁膜、有機半導体層、及びソース・ドレイン電極を順次形成し、ドレイン電極に接続された陽極上に有機EL素子を形成することにより、有機ELディスプレイを製造する方法が記載されている。

【0007】

また、特許文献3には、高温プロセスを必要としない高分子包接錯体から半導体層を形成することにより、ガラス基板だけではなくプラスチック基板上にも有機TFT素子を容易に形成できることが記載されている。

30

【0008】

また、特許文献4には、有機TFTの製造において、ゲート電極をタンタルから形成し、ゲート電極を陽極酸化することにより、高い比誘電率を有する薄膜で緻密なゲート絶縁層を形成することが記載されている。

【特許文献1】特開2001-356370号公報

【特許文献2】特開2003-255857号公報

【特許文献3】特開2003-298067号公報

【特許文献4】特開2003-258261号公報

40

【発明の開示】

【発明が解決しようとする課題】

【0009】

ところで、有機半導体層及び有機EL層は、有機溶剤、水、プラズマ、電子線又は熱処理などの処理を伴うフォトリソグラフィ及びエッチング工程でその性能が劣化したり、ひいてはほとんど機能しなくなったりする問題がある。

【0010】

上記した特許文献2では、有機半導体層を形成した後に、ソース・ドレイン電極などをパターニングする必要があるため、フォトリソグラフィ工程での有機半導体層の性能劣化

50

が問題になるおそれがある。このように、プラスチックフィルムを基板として使用する、有機TFTを備えたフレキシブルTFT基板の製造方法は十分に確立されておらず、プラスチックフィルム上に所望の有機TFTを高歩留りで安定して形成する方法が切望されている。

【0011】

さらには、プラスチックフィルムの上に信頼性の高い高性能な有機TFT素子を形成する際には、特にゲート絶縁層の材料やその形成方法が重要なファクターとなり、その最適化が求められている。特許文献4では、ゲート電極を陽極酸化してゲート絶縁層を形成することで有機TFTの特性を改善することが記載されているものの、有機半導体層を形成した後にソース・ドレイン電極を形成するので、特許文献2と同様に、ソース・ドレイン電極を形成するためのフォトリソグラフィ工程で有機半導体層の性能が劣化するおそれがある。

10

【0012】

本発明は上記した問題点を鑑みて創作されたものであり、プラスチックフィルムの上に所望の有機TFT素子が何ら不具合が発生することなく形成されると共に、信頼性の高い高性能な有機TFT素子を有するフレキシブルTFT基板及びその製造方法とそれを用いたフレキシブルディスプレイを提供することを目的とする。

【課題を解決するための手段】

【0013】

上記した課題を解決するため、本発明はフレキシブルTFT基板に係り、画素ごとにTFTが設けられたアクティブマトリクス型のフレキシブルTFT基板であって、プラスチックフィルムと、前記プラスチックフィルムの上に形成された接着層と、前記接着層の上に形成された下側絶縁層と、前記下側絶縁層に埋設された前記TFTであって、下から順に、有機活性層と、ソース電極及びドレイン電極と、ゲート絶縁層と、ゲート電極とが形成されて構成される前記TFTと、前記TFTのドレイン電極に電気的に接続されて、前記画素内に設けられた画素電極とを有し、前記TFTの前記ゲート絶縁層は、前記ゲート電極を構成する金属パターン層の表層部が陽極酸化されて得られた金属酸化層からなることを特徴とする。

20

【0014】

本発明のフレキシブルTFT基板は、仮基板（ガラス基板など）の上に剥離できる状態で画素電極とそれにドレイン電極が電気接続されたTFT及びそれを被覆する絶縁層が形成された後に、それらがプラスチックフィルムの上に接着層を介して転写・形成されて得られる。このため、TFTは仮基板上に形成された構造と上下反転した状態でプラスチックフィルムの上に転写され、下から順に、有機活性層、ソース電極とドレイン電極、ゲート絶縁層、及びゲート電極が形成されて構成される。

30

【0015】

本発明では、仮基板の上にゲート電極とゲート絶縁層及びソース電極とドレイン電極を形成した後に有機活性層を形成するので、フォトリソグラフィによって有機活性層の性能が劣化するおそれがない。本発明に係わるTFTでは、仮基板上に形成されたTFTが上下反転してプラスチックフィルム上に形成されるので、ゲート電極及びゲート絶縁層の下にソース電極及びドレイン電極が配置され、その下に有機活性層が配置されている。

40

【0016】

本発明のフレキシブルTFT基板のTFTのゲート絶縁層は、金属パターン層（タンタル層など）の表層部が陽極酸化されて得られた金属酸化層（タンタル酸化層など）からなる。陽極酸化によって得られるタンタル酸化層などはシリコン酸化層などよりも大きな比誘電率を有するので、低いV_gをもちかつ高い相互コンダクタンスが得られる高性能なTFTを構成することができる。しかも、陽極酸化によって得られるタンタル酸化層などはその表面の平坦性が優れているので、信頼性の高いTFTを構成することができる。

【0017】

本発明に係わるTFTでは、仮基板上に形成されたTFTが上下反転してプラスチック

50

フィルム上に形成されるので、ゲート電極の表層部が陽極酸化されて形成されるゲート絶縁層がゲート電極の下に配置されている。

【0018】

本発明の一つ好適な態様では、TFTの上に上側絶縁層が形成されており、画素電極が上側絶縁層に埋設されている。そして、TFTは画素電極のパターン領域に重なる位置に配置され、上側絶縁層に設けられたビアホールを介してTFTのドレイン電極が画素電極に接続されている。

【0019】

この態様では、画素電極の配置領域がTFTによって制限されなくなるので、画素電極を各画素部の全体領域に配置することができるようになり、有機ELディスプレイや液晶ディスプレイに適用する際に、開口率（発光部の占有比率）を大きくすることが可能になる。これにより、有機ELディスプレイや液晶ディスプレイなどにおいて、高輝度・高精細化が可能になり、表示特性を向上させることができる。

【0020】

あるいは、高い開口率を考慮しない場合は、上側絶縁層を省略し、画素電極が下側絶縁層に埋設されてTFTの横方向に配置されるようにしてもよい。

【0021】

本発明のフレキシブルTFT基板の画素電極の上に、有機EL層と、対向電極と、封止層とを順に形成することにより、フレキシブル有機ELディスプレイが構成される。また、本発明のフレキシブルTFT基板の画素電極の上に配向膜を形成し、それに対向基板を貼り合わせてそれらの間に液晶を封入することにより、フレキシブル液晶ディスプレイが構成される。

【0022】

また、上記課題を解決するため、本発明はフレキシブルTFT基板の製造方法に係り、画素ごとにTFTが設けられたアクティブマトリクス型のフレキシブルTFT基板の製造方法であって、仮基板の上に剥離層を形成する工程と、前記剥離層の上方に、下から順に、金属パターン層からなるゲート電極と、前記金属パターン層の上面及び側面が陽極酸化されて得られる金属酸化層よりなるゲート絶縁層と、ソース電極及びドレイン電極と、有機活性層とから構成される前記TFTを形成すると共に、前記TFTの前記ドレイン電極に電氣的に接続される画素電極を形成する工程と、前記TFTの上に絶縁層を形成する工程と、前記絶縁層の上に接着層を介してプラスチックフィルムを接着する工程と、前記仮基板を前記剥離層との界面から剥離することにより、前記プラスチックフィルム上に、前記接着層を介して、前記絶縁層、前記TFT、前記画素電極、及び前記剥離層を転写・形成する工程と、前記剥離層を除去することにより、前記画素電極を露出させる工程とを有することを特徴とする。

【0023】

本発明の製造方法を使用することにより、上記した発明のフレキシブルTFT基板を容易に製造することができる。また、本発明のフレキシブルTFT基板の製造方法では、フォトリソグラフィを使用する工程（ゲート電極、ソース電極とドレイン電極、及びビアホールの形成工程）は有機活性層を形成する前に仮基板の上で行うので、位置合わせ精度よくTFTを形成できると共に、有機活性層がフォトリソグラフィの工程でその性能が劣化するおそれがない。

【0024】

さらには、画素電極の上に、フォトリソグラフィを使用することなくマスク蒸着法やインクジェット法などで有機EL層を形成できるので、有機EL層の性能劣化も防止されて、信頼性の高いフレキシブル有機ELディスプレイを製造することができる。

【発明の効果】

【0025】

以上のように、本発明では、プラスチックフィルムの上に所望の有機TFT素子が何ら不具合が発生することなく形成されると共に、比誘電率が高く平坦性の優れたゲート絶縁

10

20

30

40

50

層を使用できるので信頼性の高い高性能な有機 T F T 素子を有するフレキシブルディスプレイ T F T 基板が構成される。

【発明を実施するための最良の形態】

【0026】

以下、本発明の実施の形態について、添付の図面を参照しながら説明する。

【0027】

(第1の実施の形態)

図1～図7は本発明の第1実施形態のフレキシブル T F T 基板の製造方法を示す断面図、図8は同じくフレキシブル T F T 基板を示す断面図である。

【0028】

本実施形態のフレキシブル T F T 基板の製造方法は、図1(a)に示すように、まず、仮基板としてガラス基板10を用意し、そのガラス基板10の上にポリイミド樹脂などからなる剥離層22を形成する。その後、図1(b)に示すように、CVD法やスパッタ法などにより、剥離層22の上に窒化シリコン(SiN_x)などの無機絶縁層からなる下地バリア層24を形成する。さらに、下地バリア層24の上に、画素電極を構成するための膜厚が50～300nmの導電層26aをスパッタ法により形成する。

【0029】

次いで、図1(c)に示すように、導電層26aの上にレジストパターン(不図示)を形成し、それをマスクにして導電層26aをエッチングすることにより、画素電極26を得る。その後、レジストパターンが除去される。画素電極26は、ITO(Indium Tin Oxide)層やIZO(Indium Zinc Oxide)などの透明導電層から形成してもよいし、金(Au)層、白金(Pt)層又は銀(Ag)層などの不透明導電層から形成してもよい。あるいは、画素電極26が下から順にクロム(Cr)層/ITO層が形成されて構成されるようにしてもよい。

【0030】

本実施形態では、ガラス基板10上に画素電極26を形成するので、プラスチックフィルム上に形成する場合と違って成膜温度などのプロセス条件が限定されることがない。例えば、画素電極26としてITO層を使用する場合は、成膜温度が200程度度のスパッタ法などを採用することができる。これにより、画素電極26(ITO)は低抵抗(比抵抗値： $3 \times 10^{-4} \cdot \text{cm}$ 以下)な電気特性をもって形成される。

【0031】

なお、下地バリア層24を省略し、剥離層22の上に画素電極26を直接形成してもよい。

【0032】

続いて、図1(d)に示すように、画素電極26の上にポリイミド樹脂などをスピンコート法によって塗布することにより、画素電極26の段差を埋め込む層間絶縁層28を形成する。これにより、画素電極26の段差が解消されて層間絶縁層28はその上面が平坦となって形成される。さらに、層間絶縁層28の上に、CVD法やスパッタ法などにより無機絶縁層(窒化シリコン(SiN_x)など)のガスバリア機能を有するバリア絶縁層30を形成する。本実施形態では、層間絶縁層28及びバリア絶縁層30によって第1絶縁層が構成される。

【0033】

次いで、図2(a)に示すように、膜厚が250nm程度のタンタル(Ta)層32を蒸着法やスパッタ法などによりバリア絶縁層30の上に形成する。タンタル層32の成膜条件の一例としては、印加電力が200W、スパッタ圧力が0.6PaのRFスパッタ法が採用される。さらに、フォトリソグラフィによってレジストパターン33をタンタル層32の上に形成する。続いて、レジストパターン33をマスクにしてタンタル層32をエッチングした後にレジストパターン33を除去する。これにより、図2(b)に示すように、バリア絶縁層30の上にゲート電極を構成するためのタンタルパターン層32xが得られる。

10

20

30

40

50

【 0 0 3 4 】

続いて、タンタルパターン層 3 2 x の露出面を陽極酸化する。陽極酸化の条件の一例としては、ホウ酸アンモニウム 1 % 水溶液を電解液として用い、タンタルパターン層 3 2 x が形成されたガラス基板 1 0 をその電解液に浸漬させ、タンタルパターン層 3 2 x を陽極に接続し、電圧が 9 0 ~ 1 0 0 V、電流密度が 1 m A / c m² の条件で通電する。

【 0 0 3 5 】

これにより、図 3 (a) に示すように、タンタルパターン層 3 2 x の表層部 (上面及び側面) にタンタル酸化層 (T a₂O₅) が自己整合的に形成されてゲート絶縁層 3 4 が得られる。ゲート絶縁層 3 4 (タンタル酸化層) の膜厚は例えば 1 5 0 n m に設定される。

【 0 0 3 6 】

このとき、ゲート絶縁層 3 4 の下に残るタンタルパターン層 3 2 x がゲート電極 3 2 a、3 2 b となる。このようにして、スイッチング用 T F T (Thin Film Transistor) (以下、S w - T F T と記す) 用のゲート電極 3 2 a 及びそれを被覆するゲート絶縁層 3 4 がバリア絶縁層 3 0 の上に形成される。これと同時に、駆動用 T F T (以下、D r - T F T と記す) 用のゲート電極 3 2 b 及びそれを被覆するゲート絶縁層 3 4 がバリア絶縁層 3 0 の上に形成される。陽極酸化によって得られるタンタル酸化層の比誘電率は 2 4 程度であり、シリコン酸化層 (S i O₂ (比誘電率 : 3 . 9)) やシリコン窒化層 (S i N_x (比誘電率 : 7)) を使用する場合よりも高い誘電率をもつゲート絶縁層 3 4 が得られる。

【 0 0 3 7 】

本願発明者は、原子間力顕微鏡 (A F M) を用いて、上記した条件で形成したタンタル層とタンタル酸化層の各表面の粗さについて調査した。図 1 0 に示すように、陽極酸化する前のタンタル層の表面は比較的粗く 2 0 n m 程度のミクロな凹凸が発生していることが分った。これに対して、図 1 1 に示すように、陽極酸化によって得られるタンタル酸化層の表面はタンタル層の表面より格段に凹凸が少なく、平坦性が優れていることが分った。

【 0 0 3 8 】

このように、タンタルパターン層を陽極酸化して得られるタンタル酸化層はその表面の平坦性が優れているので、信頼性の高い高性能な T F T 用のゲート絶縁層として利用できる。

【 0 0 3 9 】

陽極酸化によって酸化皮膜で覆われる金属としては、タンタルの他に、アルミニウム (A l)、ニオブ (N b)、チタン (T i)、ハフニウム (H f) 又はジルコニウム (Z r) などがあり、いわゆるバルブ金属と呼ばれている。本実施形態では、タンタルの他に上記したようなバルブ金属層を陽極酸化して、ゲート絶縁層 3 4 とゲート電極 3 2 a、3 2 b を形成することも可能である。

【 0 0 4 0 】

次いで、図 3 (b) に戻ってその後の製造方法を説明すると、画素電極 2 6 の所要部上の層間絶縁層 2 8 及びバリア絶縁層 3 0 の部分を加工することにより、画素電極 2 6 に到達する深さのビアホール V H を形成する。ビアホール V H は、開口部が設けられたレジストパターン (不図示) がバリア絶縁層 3 0 の上に形成された後に、その開口部を通してバリア絶縁層 3 0 及び層間絶縁層 2 8 がドライエッチングなどでエッチングされて形成される。

【 0 0 4 1 】

続いて、図 4 (a) に示すように、図 3 (b) の構造体の上面側 (バリア絶縁層 3 0 及びゲート絶縁層 3 4 の上とビアホール V H 内) に、クロム (C r) 層及び金 (A u) 層を順次成膜して金属層を形成した後に、フォトリソグラフィ及びエッチングにより金属層をパターンニングする。これにより、S w - T F T 用のソース電極 3 6 a 及びドレイン電極 3 6 b がゲート電極 3 2 a を被覆するゲート絶縁層 3 4 の上面端側から側面にかけてそれぞれ延在して形成される。

【 0 0 4 2 】

これと同時に、D r - T F T 用のソース電極 3 6 x 及びドレイン電極 3 6 y がゲート電

10

20

30

40

50

極 3 2 b を被覆するゲート絶縁層 3 4 の上面端側から側面にかけてそれぞれ延在して形成される。さらに、Dr - TFT用のドレイン電極 3 6 y はビアホール V H を介して画素電極 2 6 に電氣的に接続されて形成される。

【 0 0 4 3 】

次いで、図 4 (b) に示すように、図 4 (a) の構造体の上面全体に、真空蒸着法などにより膜厚が 5 0 n m 程度の有機半導体からなる有機活性層 3 8 を形成する。有機活性層 3 8 の材料としては、ペンタセン、セキシチオフェン、又はポリチオフェンなどが好適に使用される。

【 0 0 4 4 】

さらに、図 4 (c) に示すように、有機活性層 3 8 の上に真空蒸着法などによってパリレン (ポリパラキシリレン) 樹脂層 4 0 を形成する。続いて、図 5 (a) に示すように、パリレン樹脂層 4 0 の上にシリコン酸化層 (S i O ₂) などからなる無機絶縁層 4 2 を形成する。

【 0 0 4 5 】

続いて、図 5 (b) に示すように、無機絶縁層 4 2 の上に、Sw - TFT用及びDr - TFT用のゲート絶縁層 3 4 に対応するレジストパターン 1 5 を形成する。さらに、図 5 (c) に示すように、そのレジストパターン 1 5 をマスクにして、無機絶縁層 4 2 、パリレン樹脂層 4 0 及び有機活性層 3 8 をエッチングした後に、レジストパターン 1 5 を除去する。

【 0 0 4 6 】

これにより、Sw - TFT用のソース電極 3 6 a 、ドレイン電極 3 6 b 及びゲート絶縁層 3 4 の上に、Sw - TFT用の有機活性層 3 8 a 、パリレン樹脂層 4 0 からなるキャップ保護層 4 0 a 及び無機絶縁層 4 2 からなるキャップバリア層 4 2 a がパターン化されて得られる。それと同時に、Dr - TFT用のソース電極 3 6 x 、ドレイン電極 3 6 y 及びゲート絶縁層 3 4 の上に、Dr - TFT用の有機活性層 3 8 b 、キャップ保護層 4 0 b 及びキャップバリア層 4 2 b がパターンニングされて得られる。

【 0 0 4 7 】

このとき、各有機活性層 3 8 a , 3 8 b は、キャップバリア層 4 2 a , 4 2 b (無機絶縁層) 及びキャップ保護層 4 0 a , 4 0 b (パリレン樹脂層) によって被覆されて保護されるので、フォトリソグラフィ工程でのウェット処理やプラズマなどによる性能劣化が防止される。なお、レジストパターン 1 5 を除去せずに残したままにしても差し支えない。

【 0 0 4 8 】

これによって、ゲート電極 3 2 a 、ゲート絶縁層 3 4 、ソース電極 3 6 a とドレイン電極 3 6 b 、及びソース電極 3 6 a とドレイン電極 3 6 b に電氣的に接続された有機活性層 3 8 a により構成される Sw - TFT 5 が得られる。また、ゲート電極 3 2 b 、ゲート絶縁層 3 4 、ソース電極 3 6 x とドレイン電極 3 6 y 、及びソース電極 3 6 x とドレイン電極 3 6 y に電氣的に接続される有機活性層 3 8 b により構成される Dr - TFT 6 が得られる。そして、Dr - TFT 6 のドレイン電極 3 6 y がビアホール V H を介して Dr - TFT 6 の下側に配置された画素電極 2 6 に電氣的に接続される。

【 0 0 4 9 】

本実施形態では、耐熱性のガラス基板 1 0 の上に Sw - TFT 5 及び Dr - TFT 6 を形成するので、プラスチックフィルム上に直接形成する場合と違って、位置合わせ精度よく所望の TFT を得ることができる。また、前述したようにゲート絶縁層 3 4 の表面の平坦性が優れているので、信頼性の高い高性能な Sw - TFT 5 及び Dr - TFT 6 を得ることができる。

【 0 0 5 0 】

例えば、Sw - TFT 5 のチャンネル長 (ソース電極とドレイン電極の間隔) が 5 0 μ m に設定され、チャンネル幅 (チャンネル長に直交する方向の長さ) が 1 0 0 μ m に設定される。また、Dr - TFT 6 のチャンネル長が 5 0 μ m に設定され、チャンネル幅が 1 0 0 0 μ m に設定される。

10

20

30

40

50

【0051】

なお、有機活性層38a、38b、キャップ保護層40a、40b及びキャップバリア層42a、42bをマスク蒸着法によりパターン化して成膜してもよい。マスク蒸着法は、真空蒸着装置の中でシャドーマスクを高精度で移動させることによって成膜と同時にパターンを形成する方法であり、フォトリソグラフィを使用することなく、パターン化された有機活性層38a、38b、キャップ保護層40a、40b及びキャップバリア層42a、42bを順次積層して形成することができる。

【0052】

このため、フォトリソグラフィ工程で有機活性層38a、38bの性能が劣化するおそれは全くない。あるいは、インクジェット方式により有機活性層38a、38bをパターン化して形成してもよい。

10

【0053】

ここで、本願発明者は、本実施形態の陽極酸化によって得られるタンタル酸化層（比誘電率：24）をゲート絶縁層に使用したTFETのドレイン電流（ I_d ）-ドレイン電圧（ V_d ）特性を調査した（図12）。また、比較例として、シリコン酸化層（比誘電率：3.9）をゲート絶縁層に使用したTFETのドレイン電流（ I_d ）-ドレイン電圧（ V_d ）特性を調査した（図13）。図12及図13において、ゲート電圧（ V_g ）変えたときのドレイン電流（ I_d ）-ドレイン電圧（ V_d ）特性が示されている。なお、TFETの有機活性層として移動度の高いペンタセンを使用した。

【0054】

20

図12及び図13の比較から明らかなように、本実施形態のTFETは比較例のTFETよりも低いドレイン電圧で大きなドレイン電流が得られることが分る。本実施形態のTFETでは比較例のTFETに比べて、1/5のドレイン電圧で2桁大きなドレイン電流が得られている。このように、本実施形態に係るTFETでは、誘電率の高いゲート絶縁層を使用できることから、動作電圧が低減されて低い V_g を使用できると共に、増幅特性の指標になる相互コンダクタンスを大きくすることができるので、高性能なTFETを構成することができる。

【0055】

続いて、製造方法の説明に戻って図5(c)の後の製造方法を説明すると、図6(a)に示すように、Sw-TFET5及びDr-TFET6の上にそれを被覆する保護絶縁層44（第2絶縁層）を形成する。保護絶縁層44としては、パリレン層と、水蒸気やガスの侵入をブロックできるシリコン酸化層（ SiO_x ）、シリコン窒化層（ SiN_x ）又はシリコン酸化窒化層（ $SiON$ ）などの無機絶縁層との積層膜が好適に使用され、CVD法や真空蒸着法によって形成される。あるいは、保護絶縁層44をパリレン以外のポリイミド樹脂、エポキシ樹脂、アクリル樹脂、ポリビニルアルコール又はポリパラキシレンなどの有機樹脂層から形成してもよい。

30

【0056】

その後、図6(b)に示すように、図6(a)の保護絶縁層44の上面に接着層46を介してプラスチックフィルム20を対向させて配置する。さらに、熱処理することにより接着層46を硬化させて、図6(a)の構造体の上にプラスチックフィルム20を接着する。プラスチックフィルム20としては、膜厚が100~200 μm のポリエーテルスルホンフィルムやポリカーボネートフィルムなどが好適に使用される。

40

【0057】

なお、保護絶縁層44をCVD法や真空蒸着法で形成する場合、Sw-TFET5及びDr-TFET6の段差を平坦化するには工程が複雑になることから、保護絶縁層44はその上面に段差が発生して形成される場合が多い。しかしながら、保護絶縁層44の段差は接着層46で埋め込んで解消できるので、接着層46の上面が平坦になった状態でプラスチックフィルム20が接着される。

【0058】

続いて、図7(a)に示すように、プラスチックフィルム20の一端にロール17を固

50

定し、そのロール17を回転させながらガラス基板10を剥離する。このとき、ガラス基板10と剥離層22との界面(図7(a)のA部)に沿って剥離され、ガラス基板10が廃棄される。

【0059】

図7(b)には、図7(a)の構造体からガラス基板10が除去されたものを上下反転させた状態が示されている。図7(b)に示すように、プラスチックフィルム20の上に、下から順に、接着層46、保護絶縁層44、下側にキャップバリア層42a, 42b及びキャップ保護層40a, 40bが設けられたSw-TFT5とDr-TFT6、バリア絶縁層30、層間絶縁層28、画素電極26、下地バリア層24、及び剥離層22が転写・形成される。

10

【0060】

その後、図8に示すように、酸素ガスのプラズマなどで剥離層22を除去することにより下地バリア層24を露出させる。さらに、CF₄プラズマなどで下地バリア層24をエッチングして除去することにより、画素電極26を露出させる。

【0061】

以上により、本実施形態のフレキシブルTFT基板1が得られる。

【0062】

図8に示すように、本実施形態のフレキシブルTFT基板1では、プラスチックフィルム20の上に接着層46及び保護絶縁層44(下側絶縁層)が順に形成されている。保護絶縁層44の中にはSw-TFT5とDr-TFT6が埋設されており、その上にバリア絶縁層30が形成されている。

20

【0063】

Sw-TFT5は、下から順に、有機活性層38a、ソース電極36aとドレイン電極36b、ゲート絶縁層34、及びゲート電極32aが形成されて構成されており、有機活性層38aの下面にはキャップ保護層40a及びキャップバリア層42a(キャップ絶縁層)が設けられている。Dr-TFT6においても、同様に、下から順に、有機活性層38b、ソース電極36xとドレイン電極36y、ゲート絶縁層34、及びゲート電極32bが形成されて構成されており、有機活性層38bの下面にはキャップ保護層40b及びキャップバリア層42bが設けられている。

【0064】

Sw-TFT5とDr-TFT6の各ゲート絶縁層34はゲート電極32a、32bを構成するタンタルパターン層32xが陽極酸化されて得られたものであり、タンタルパターン層32xの陽極酸化されずに残った部分がゲート電極32a、32bとなっている。本実施形態では、前述したように、ゲート絶縁層34として陽極酸化によって得られるタンタル酸化層を使用するので、高性能なTFT5, 6が構成される。

30

【0065】

また、本実施形態では、前述した転写技術を採用するので、Sw-TFT5とDr-TFT6は、バリア絶縁層30の上に形成されたSw-TFT5及びDr-TFT6が上下反転した状態となって配置されている。

【0066】

このため、Sw-TFT5とDr-TFT6において、ゲート電極32a, 32bはその上面が保護絶縁層44の上面と同一面となった状態でバリア絶縁層30の下面から下側に突出して配置されている。そして、ゲート電極32a, 32bの下面及び側面がゲート絶縁層34で被覆されている。さらに、ソース電極36a, 36x及びドレイン電極36b, 36yは、有機活性層38a, 38bとゲート絶縁層34との間からゲート電極32a, 32bの側方にかけて上側にそれぞれ延在している。

40

【0067】

また、ソース電極36a, 36x及びドレイン電極36b, 36yの下側には有機活性層38a, 38bが配置されており、ソース電極36a, 36xとドレイン電極36b, 36yとの間の有機活性層38a, 38bの部分がゲート絶縁層34に接触するTFTの

50

チャンネル部となっている。

【 0 0 6 8 】

さらに、バリア絶縁層 3 0 の上に層間絶縁層 2 8 が形成され、画素電極 2 6 がその上面が露出した状態で層間絶縁層 2 8 に埋設されて形成されている。画素電極 2 6 及び層間絶縁層 2 8 の各上面は同一面となって平坦化されている。本実施形態では、層間絶縁層 2 8 及びバリア絶縁層 3 0 により上側絶縁層が構成される。また、画素電極 2 6 の所要部下の層間絶縁層 2 8 及びバリア絶縁層 3 0 の部分にはピアホール V H が設けられている。そして、D r - T F T 6 のドレイン電極 3 6 y がピアホール V H を介して画素電極 2 6 に電気的に接続されている。

【 0 0 6 9 】

このような構成とすることにより、画素電極 2 6 の配置領域が S w - T F T 5 及び D r - T F T 6 によって制限されることなく、各画素部の全体領域に画素電極 2 6 を配置することができるので、画素部の全体領域に画素電極 2 6 を配置してその面積を大きくすることができる。

【 0 0 7 0 】

また、有機活性層 3 8 a , 3 8 b は、バリア絶縁層 3 0 と保護絶縁層 4 4 との間に配置されるので、外気からの水蒸気やプラスチックフィルム 2 0 内の水分が有機活性層 3 8 a 、 3 8 b に侵入ことが防止され、信頼性の高いフレキシブル T F T 基板が構成される。

【 0 0 7 1 】

図 9 には、本実施形態の変形例のフレキシブル T F T 基板 1 x が示されている。図 9 に示すように、図 8 のフレキシブル T F T 基板 1 と違って高い開口率を必要としない場合は、画素電極 2 6 が S w - T F T 5 及び D r - T F T 6 の横方向に配置されて、保護絶縁層 4 4 (下側絶縁層) に埋設されて形成されるようにしてもよい。そして、同様に、画素電極 2 6 が D r - T F T 6 のドレイン電極 3 6 y に接続される。

【 0 0 7 2 】

変形例のフレキシブル T F T 基板 1 x を採用する場合は、前述したフレキシブル T F T 1 の製造方法の図 4 (a) において、層間絶縁層 2 8 及びバリア絶縁層 3 0 を省略し、下地バリア層 2 4 の上に、ゲート電極 3 2 a 、 3 2 b と、ゲート絶縁層 3 4 と、ソース電極 3 6 a 、 3 6 x 及びドレイン電極 3 6 b , 3 6 y と、ドレイン電極 3 6 y に接続される画素電極 2 6 とを形成する。

【 0 0 7 3 】

このように、画素電極 2 6 は D r - T F T 6 のドレイン電極 3 6 y に電気的に接続された状態で画素内に配置されていればよく、T F T 5 , 6 の上方にそれら重なるように配置してもよいし、T F T 5 , 6 の横方向にそれらに重ならないように配置してもよい。

【 0 0 7 4 】

次に、本実施形態のフレキシブル T F T 基板 1 を使用して有機 E L ディスプレイを製造する方法について説明する。図 1 4 は本発明の第 1 実施形態のフレキシブル有機 E L ディスプレイの製造方法を示す断面図、図 1 5 は同じくフレキシブル有機 E L ディスプレイを示す断面図である。

【 0 0 7 5 】

図 1 4 に示すように、まず、図 8 のフレキシブル T F T 基板 1 の上面側に露出する画素電極 2 6 の上に、マスク蒸着法によって膜厚が例えば 3 0 n m の正孔輸送層 5 2 を選択的に形成する。正孔輸送層 5 2 としては、芳香族 3 級アミン誘導体である - N P D などが好適に使用される。さらに、同じく図 1 4 に示すように、正孔輸送層 5 2 上にマスク蒸着法によって膜厚が例えば 7 0 n m の低分子系の発光層 5 4 を選択的に形成する。

【 0 0 7 6 】

本実施形態では、3 原色の発光層 5 4 を形成してフルカラー化する形態を例示するので、後に図 1 6 で説明するように、3 原色 (赤色 (R) 、緑色 (G) 、青色 (B)) の各画素部の正孔輸送層 5 2 上に赤色発光層、緑色発光層及び青色発光層がそれぞれ形成される。低分子系の発光層 5 4 としては、ホスト材料にドーピング材料が混合されたものが使用

10

20

30

40

50

され、そのドーピング材料（分子）が発光する。ホスト材料では、例えば Alq3 やジスチリルアリーレン誘導体（DPVBi）があり、ドーピング材料では、例えば緑色発光のクマリン6 や赤色発光のDCJT B などがある。

【0077】

続いて、同じく図14に示すように、マスク蒸着法によって発光層54上に電子輸送層56を形成する。電子輸送層56としては、キノリノールアルミ錯体（Alq3）などが好適に使用される。

【0078】

あるいは、インクジェット方式によって、正孔輸送層52、発光層54及び電子輸送層56を形成してもよい。

10

【0079】

これにより、正孔輸送層52、発光層54及び電子輸送層56により構成される有機EL層50が得られる。

【0080】

なお、正孔輸送層52及び電子輸送層56のうちのいずれか一方のみが形成された形態としてもよいし、正孔輸送層52及び電子輸送層56の両者を省略した形態としてもよい。

【0081】

さらに、同じく図14に示すように、電子輸送層56上にマスク蒸着法によって画素電極26に対向する対向電極58を形成する。対向電極58は共通電極として形成される。

20

【0082】

対向電極58としては、ITO層などの透明電極を使用してもよいし、フッ化リチウム/アルミニウム（LiF/Al）積層膜などの不透明電極を使用してもよい。対向電極58を透明電極から形成する場合は、ITO層の下にBCP層、CSを含むBCP層、又は極薄Al層などが形成されたものが好適に使用される。

【0083】

本実施形態では、図14の上側に発光させる形態を示すので、画素電極26が不透明電極から形成され、対向電極58が透明電極から形成される。逆に、図14の下側に発光させる場合は、画素電極26が透明電極から形成され、対向電極58が不透明電極から形成される。これにより、画素電極26、有機EL層50及び対向電極58により構成される有機EL素子2が得られる。

30

【0084】

このように、本実施形態では、有機活性層38a、38bを形成する工程では、有機活性層38a、38bがキャップ保護層40a、40bやキャップバリア層42a、42bで保護されているため、フォトリソグラフィを用いても有機活性層38a、38bの性能が劣化するおそれがない。また、有機EL層50はフォトリソグラフィを使用せずに形成されるので、有機EL層50の性能劣化も生じない。

【0085】

その後、図15に示すように、有機EL素子2の上にそれを被覆する封止層59を形成する。封止層59としては、シリコン酸化層（SiO_x）やシリコン窒化層（SiN_x）などが使用され、例えば成膜温度が100程度程度の低温CVDにより形成される。あるいは、防湿層が形成された樹脂フィルムを貼着して封止層59としてもよい。

40

【0086】

以上により、本発明の第1実施形態に係るフレキシブル有機ELディスプレイ3が完成する。

【0087】

図16には、第1実施形態のフレキシブル有機ELディスプレイ3の3原色の画素部（赤色画素部（R）、緑色画素部（G）、及び青色画素部（B））が描かれている。図16に示すように、3原色の各画素部（R）、（G）、（B）に、前述したSw-TFT5とドレイン電極36yがピアホールVHを介して画素電極26に接続されたDr-TFT6

50

とがそれぞれ配置されている。

【0088】

そして、各画素部(R)、(G)、(B)の画素電極26の上には前述した有機EL層50がそれぞれ形成されており、各画素部(R)、(G)、(B)に、赤色発光層54R、緑色発光層54G及び青色発光層54Bがそれぞれ対応して設けられている。これらの発光層54R、54G、54Bはマスク蒸着法によって順次形成されて得られる。あるいは、インクジェット方式によって赤色発光層54R、緑色発光層54G及び青色発光層54Bを塗り分けしてもよい。そして、3原色の画素部(サブピクセル)が表示単位であるピクセルを構成する。他の要素は図15と同一であるので、同一符号を付してその説明を省略する。

10

【0089】

図17は本発明の第1実施形態のフレキシブル有機ELディスプレイの画素部の等価回路を示す図、図18は本発明の第1実施形態のフレキシブルディスプレイにおける画素部のレイアウトの一例を示す平面図である。

【0090】

図18の平面図を適宜参照しながら図17の等価回路を説明すると、有機EL素子2の対向電極58(陰極)がグランド(GND)66に接続され、有機EL素子2の画素電極26(陽極)がピアホールVHを介してDr-TFT6のドレイン電極36yに接続されている。Dr-TFT6のソース電極36xは電源(Vdd)線60に接続されている。

20

【0091】

また、Dr-TFT6のゲート電極32bと電源(Vdd)線60との間には保持容量Csが形成されている。また、Dr-TFT6のゲート電極32bにSw-TFT5のドレイン電極36bが接続され、Sw-TFT5のソース電極36aがデータ線62に接続されている。さらに、Sw-TFT5のゲート電極32aが走査線64に接続されている。

【0092】

図17の等価回路では以下のように動作する。まず、走査線64の電位を選択状態とし、走査線64に書き込み電位を印加すると、Sw-TFT5が導通して保持容量Csが充電又は放電され、Dr-TFT6のゲート電位は書き込み電位となる。次に、走査線64の電位を非選択状態とすると、走査線64とDr-TFT6とは電氣的に切り離されるが、Dr-TFT6のゲート電位は保持容量Csによって安定に保持される。

30

【0093】

そして、Dr-TFT6及び有機EL素子2に流れる電流は、Dr-TFT6のゲート・ソース間電圧に応じた値となり、有機EL素子2はその電流値に応じた輝度で発光し続ける。

【0094】

このような構成の画素をマトリクス状に複数並べ、走査線64を順次選択しながら、データ線62を通して書き込みを繰り返すことにより、アクティブマトリクス型の有機ELディスプレイを構成することができる。このようにして、各画素部(R)、(G)、(B)の各発光層54R、54G、54Bから外部に所定の色の光がそれぞれ放出されてカラー画像が得られる(図16の矢印の方向)。

40

【0095】

本実施形態では、図18に示すように、走査線64、データ線62及び電源(Vdd)線60によって画定される各画素部の全体に画素電極26(太線で囲まれた領域)がそれぞれ配置され、Sw-TFT5及びDr-TFT6が画素電極26のパターン領域の下に重なった状態で配置されている。

【0096】

特に、図16のようにディスプレイの上側に発光させる場合は、Sw-TFT5とDr-TFT6の配置によって光量が全く影響されない構造となるため、開口率(発光部の占有比率)を格段に向上させることができる。これにより、フレキシブル有機ELディスプ

50

レイの高輝度・高精細化が可能になる。

【0097】

なお、図18の画素部のレイアウトはディスプレイの開口率を向上させるためのレイアウトであって、前述したように、高い開口率を考慮しない場合は、図9に示した変形例のフレキシブルTFT基板1xが使用され、画素電極26(有機EL素子2)がSw-TFT5及びDr-TFT6に重ならないように、それらの横方向に配置される。

【0098】

また、発光層54として白色発光層を形成し、後述する第2実施形態のように画素電極26とSw-TFT5及びDr-TFT6との間(層間絶縁層28とバリア絶縁層30の間)にカラーフィルタ層を形成してフルカラー化してもよい。この場合、ビアホールVHは、層間絶縁層28、カラーフィルタ層及びバリア絶縁層30の部分に形成される。また、この形態では、図16の下側(矢印の方向と反対側)に光が放出されるように設計する必要があるので、画素電極26が透明導電層から形成され、かつ対向電極58が不透明導電層から形成される。

【0099】

(第2の実施の形態)

図19~図22は本発明の第2実施形態のフレキシブル液晶ディスプレイの製造方法を示す断面図、図23は同じくフレキシブル液晶ディスプレイを示す断面図である。第2実施形態では、本発明の実施形態のフレキシブルTFT基板を液晶ディスプレイに適用する形態を例示する。第2実施形態では、第1実施形態と同一工程についてはその詳しい説明を省略する。また、同一要素には同一符号を付してその説明を省略する。

【0100】

図19(a)に示すように、まず、ガラス基板10の上に剥離層22、下地バリア層24及び画素電極26を形成して、第1実施形態の図1(c)と同一の構造体を得る。次いで、図19(b)に示すように、画素電極26を被覆する層間絶縁層28を形成した後に、画素電極26に対応する層間絶縁層28の上にカラーフィルタ層29を形成する。

【0101】

本実施形態ではカラーフィルタ層29でフルカラー化する形態を例示している。図19(b)には1つの画素部のみが示されているが、第1実施形態の図16のような3原色の画素部(R)、(G)、(B)の各画素電極26の上に赤色(R)カラーフィルタ層、緑色(G)カラーフィルタ層、及び青色(B)カラーフィルタ層がそれぞれ形成される。

【0102】

そして、3原色の画素部(サブピクセル)が表示単位であるピクセルを構成する。3原色の各カラーフィルタ層29は、例えば顔料分散タイプの感光性塗布膜がフォトリソグラフィによって順次パターンニングされて形成される。さらに、カラーフィルタ層29の上にバリア絶縁層30が形成される。

【0103】

なお、カラーフィルタ層29を設けずに、時分割でバックライトの3原色を切り替えてフルカラー表示を行うフィールド色順次駆動方式の液晶ディスプレイとしてもよい。

【0104】

次いで、図19(c)に示すように、第1実施形態と同様な方法により、バリア絶縁層30の上にタンタルパターン層を形成した後に、その表層部を陽極酸化することにより、TFT用のゲート電極32及びそれを被覆するゲート絶縁層34を形成する。さらに、図19(d)に示すように、画素電極26の所要部上の層間絶縁層28、カラーフィルタ層29及びバリア絶縁層30の部分にフォトリソグラフィ及びエッチングによりビアホールVHを形成する。

【0105】

続いて、図20(a)に示すように、第1実施形態と同様な方法により、TFT用のソース電極36a及びドレイン電極36bをゲート絶縁層34の上面端側から側面にかけて形成する。ドレイン電極36bはビアホールVHを介して画素電極26に電氣的に接続さ

10

20

30

40

50

れる。さらに、第1実施形態と同様な方法により、ゲート電極32に対応する部分上に有機活性層38、キャップ保護層40及びキャップバリア層42を形成する。

【0106】

これにより、第1実施形態と同様に、ゲート電極32、ゲート絶縁層34、ソース電極36aとドレイン電極36b、及び有機活性層38により構成されるスイッチング用のTF7が形成される。第2実施形態では、液晶ディスプレイを構成するので各画素部に1つのTF7がそれぞれ設けられる。さらに、TF7を埋設する保護絶縁層44を形成する。

【0107】

次いで、図20(b)に示すように、第1実施形態と同様な方法により、保護絶縁層44の上に接着層46を介してプラスチックフィルム20を接着する。さらに、図21(a)に示すように、第1実施形態と同様に、ガラス基板10と剥離層22との界面から剥離し、ガラス基板10を破棄する。図21(a)には、ガラス基板10が破棄された構造体を上下反転させた様子が示されている。

【0108】

続いて、図21(b)に示すように、第1実施形態と同様な方法により、剥離層22及び下地バリア層24を除去することにより、画素電極26を露出させる。さらに、図22に示すように、画素電極26の上に液晶を配向させるための配向膜25を形成する。これにより、液晶ディスプレイ用のフレキシブルTF7基板1aが得られる。

【0109】

図22に示すように、液晶ディスプレイ用のフレキシブルTF7基板1aでは、基板としてプラスチックフィルム20が使用され、その上に、接着層46及び保護絶縁層44が順に形成されている。保護絶縁層44の中には第1実施形態と同様な構成のTF7が埋設されている。例えば、TF7のチャンネル長は20µmに設定され、チャンネル幅は400µmに設定される。

【0110】

さらに、TF7の上にはバリア絶縁層30、カラーフィルタ層29、層間絶縁層28及び画素電極26が順に設けられている。そして、TF7のドレイン電極36bはバリア絶縁層30、カラーフィルタ層29及び層間絶縁層28に設けられたビアホールVHを介して画素電極26に電氣的に接続されている。また、画素電極26の上には配向膜25が設けられている。

【0111】

このようにして、液晶ディスプレイ用のフレキシブルTF7基板1aにおいても、第1実施形態の図18と同様に、画素電極26が各画素部の全体領域に配置され、TF7が画素電極26に重なった状態でその下側に配置されて、高い開口率が得られるようになっている。

【0112】

なお、第2実施形態においても、第1実施形態の変形例のフレキシブルTF7基板1xと同様に、画素電極26がTF7の横方向に配置され、保護絶縁層44に埋設された形態としてもよい。

【0113】

続いて、図23に示すように、フレキシブルTF7基板1aに対向して配置される対向基板1bを用意する。対向基板1bは、プラスチックフィルム20aと、その上に形成されたITOなどからなるコモン電極26aと、その上に形成された配向膜25aとによって基本構成される。

【0114】

そして、フレキシブルTF7基板1aと対向基板1bとがスペーサで所定間隔が確保された状態で、周辺部に設けられるシール材(不図示)によって対向して接着され、さらにフレキシブルTF7基板1aと対向基板1bとの隙間に液晶23が封入される。

【0115】

10

20

30

40

50

以上により、第2実施形態のフレキシブル液晶ディスプレイ4が完成する。

【0116】

第2実施形態のフレキシブル液晶ディスプレイ4では、第1実施形態と同様に、TFT7のゲート絶縁層34として、タンタルパターン層の表層部を陽極酸化して得られるタンタル酸化層を使用するので、信頼性の高い高性能なTFTを構成することができる。

【0117】

なお、本実施形態のフレキシブルTFT基板を有機ELディスプレイや液晶ディスプレイに適用する例を説明したが、電気泳動方式などを使用した電子ペーパーなどの各種のディスプレイに適用することができる。

【図面の簡単な説明】

10

【0118】

【図1】図1(a)~(d)は本発明の第1実施形態のフレキシブルTFT基板の製造方法を示す断面図(その1)である。

【図2】図2(a)及び(b)は本発明の第1実施形態のフレキシブルTFT基板の製造方法を示す断面図(その2)である。

【図3】図3(a)及び(b)は本発明の第1実施形態のフレキシブルTFT基板の製造方法を示す断面図(その3)である。

【図4】図4(a)~(c)は本発明の第1実施形態のフレキシブルTFT基板の製造方法を示す断面図(その4)である。

【図5】図5(a)~(c)は本発明の本発明の第1実施形態のフレキシブルTFT基板の製造方法を示す断面図(その5)である。

20

【図6】図6(a)及び(b)は本発明の第1実施形態のフレキシブルTFT基板の製造方法を示す断面図(その6)である。

【図7】図7(a)及び(b)は本発明の第1実施形態のフレキシブルTFT基板の製造方法を示す断面図(その7)である。

【図8】図8は本発明の本発明の第1実施形態のフレキシブルTFT基板を示す断面図である。

【図9】図9は本発明の本発明の第1実施形態の変形例のフレキシブルTFT基板を示す断面図である

【図10】図10はタンタル酸化層の表面の平坦性を示す図である。

30

【図11】図11は陽極酸化によって得られたタンタル酸化層の平坦性を示す図である。

【図12】図12は本実施形態のTFTのドレイン電流(I_d)/ドレイン電圧(V_d)特性を示す図である。

【図13】図13は比較例のTFTのドレイン電流(I_d)/ドレイン電圧(V_d)特性を示す図である。

【図14】図14は本発明の第1実施形態のフレキシブルTFT基板に有機EL素子が形成された様子を示す断面図である。

【図15】図15は本発明の第1実施形態のフレキシブル有機ELディスプレイを示す断面図である。

【図16】図16は本発明の第1実施形態のフレキシブル有機ELディスプレイの赤色画素部(R)、緑色画素部(G)及び青色画素部(B)を示す断面図である。

40

【図17】図17は発明の第1実施形態のフレキシブル有機ELディスプレイの一つの画素部の等価回路を示す図である。

【図18】図18は発明の第1実施形態のフレキシブル有機ELディスプレイにおける画素部のレイアウトの一例を示す平面図である。

【図19】図19(a)~(d)は本発明の第2実施形態のフレキシブル液晶ディスプレイの製造方法を示す断面図(その1)である。

【図20】図20(a)及び(b)は本発明の第2実施形態のフレキシブル液晶ディスプレイの製造方法を示す断面図(その2)である。

【図21】図21(a)及び(b)は本発明の第2実施形態のフレキシブル液晶ディス

50

レイの製造方法を示す断面図(その3)である。

【図22】図22は本発明の第2実施形態のフレキシブル液晶ディスプレイの製造方法を示す断面図(その4)である。

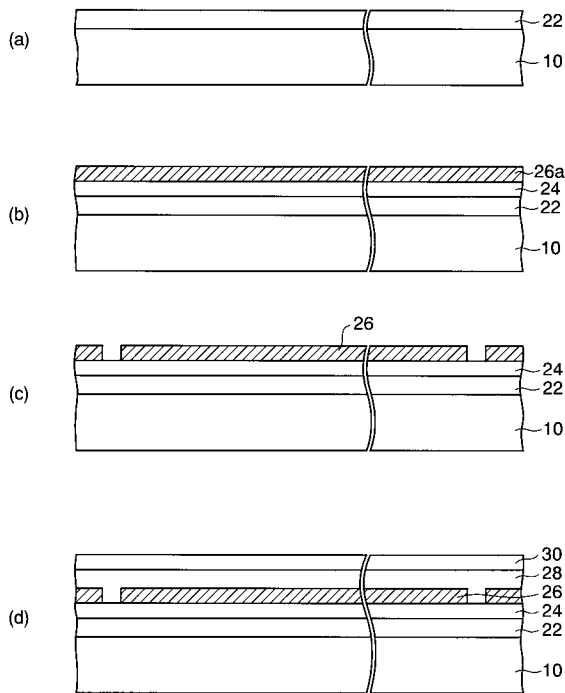
【図23】図23は本発明の第2実施形態のフレキシブル液晶ディスプレイを示す断面図である。

【符号の説明】

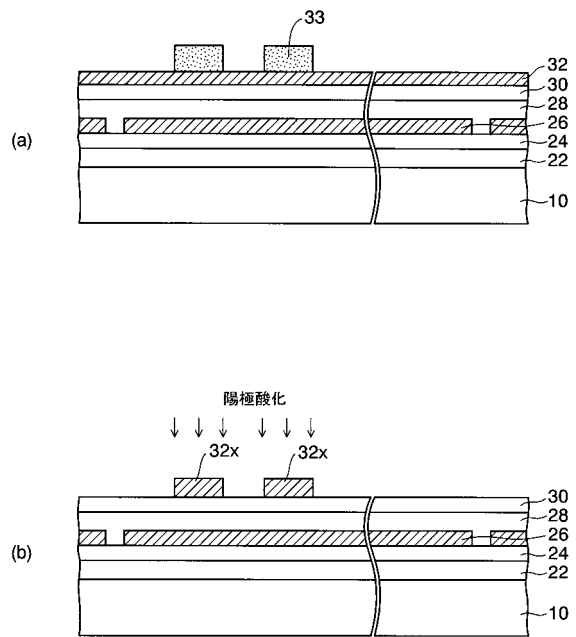
【0119】

1, 1x...フレキシブルTFT基板(有機ELディスプレイ用)、1a...フレキシブルTFT基板(液晶ディスプレイ用)、1b...対向基板、2...有機EL素子、3...フレキシブル有機ELディスプレイ、4...フレキシブル液晶ディスプレイ、5...Sw-TFT、6...Dr-TFT、7...TFT、10...ガラス基板、15, 33...レジストパターン、17...ロール、20, 20a...プラスチックフィルム、22...剥離層、23...液晶、24...下地バリア層、25, 25a...配向膜、26...画素電極、26a...コモン電極、28...層間絶縁層、29...カラーフィルタ層、30...バリア絶縁層、32...タンタル層、32x...タンタルパターン層、32a, 32b...ゲート電極、34...ゲート絶縁層、36a, 36x...ソース電極、36b, 36y...ドレイン電極、38a, 38b...有機活性層、40a, 40b...キャップ保護層(パリレン樹脂層)、42a, 42b...キャップバリア層(無機絶縁層)、44...保護絶縁層、46...接着層、50...有機EL層、52...正孔輸送層、54...発光層、56...電子輸送層、VH...ビアホール。

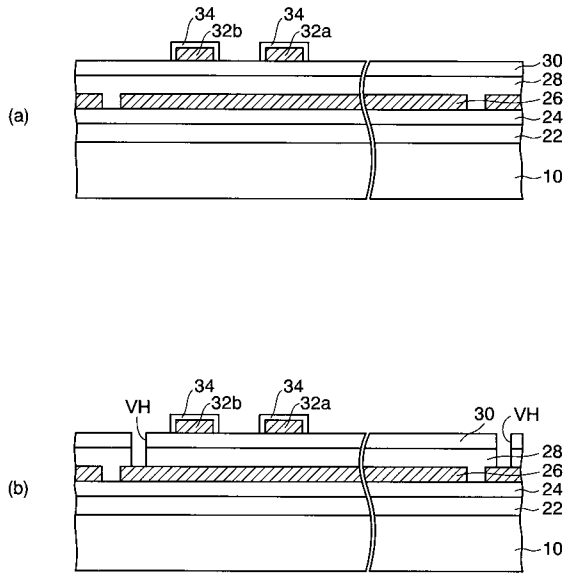
【図1】



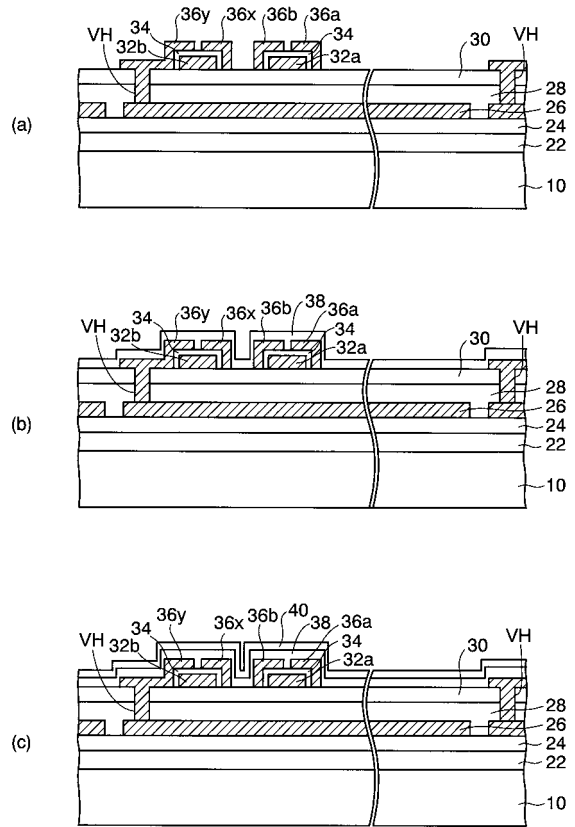
【図2】



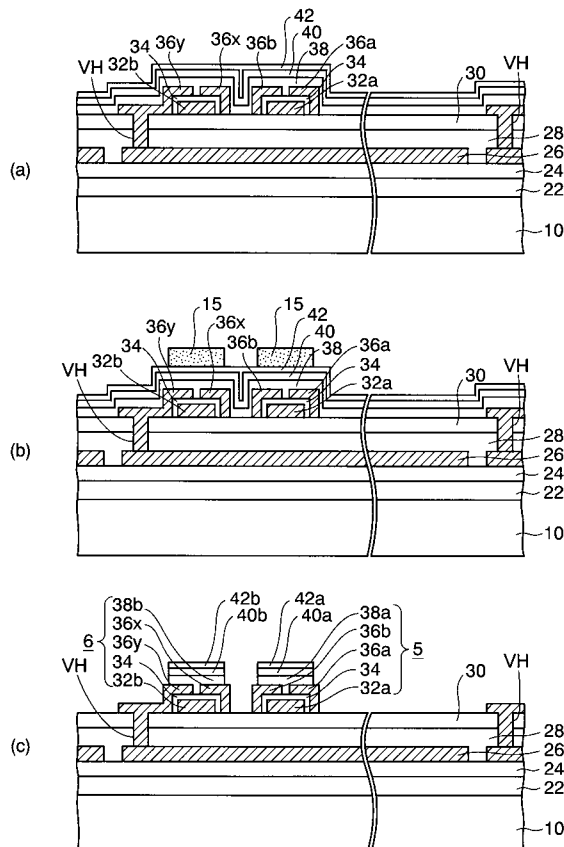
【図3】



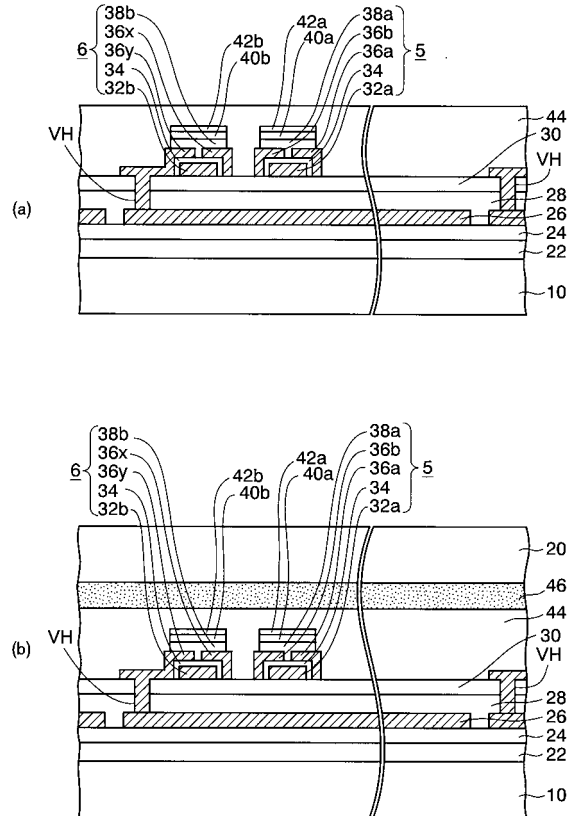
【図4】



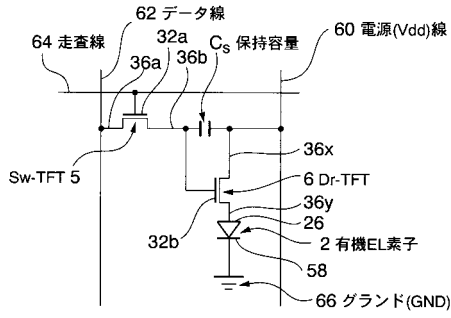
【図5】



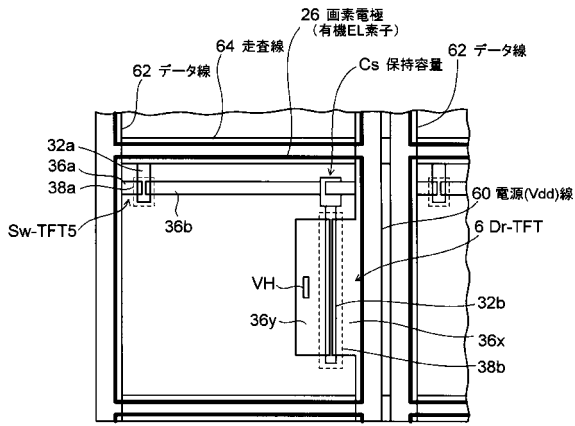
【図6】



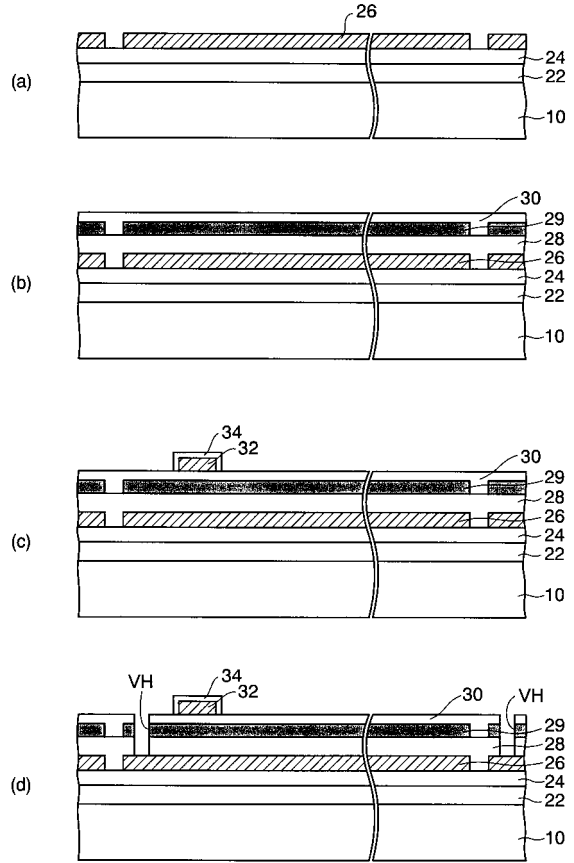
【図17】



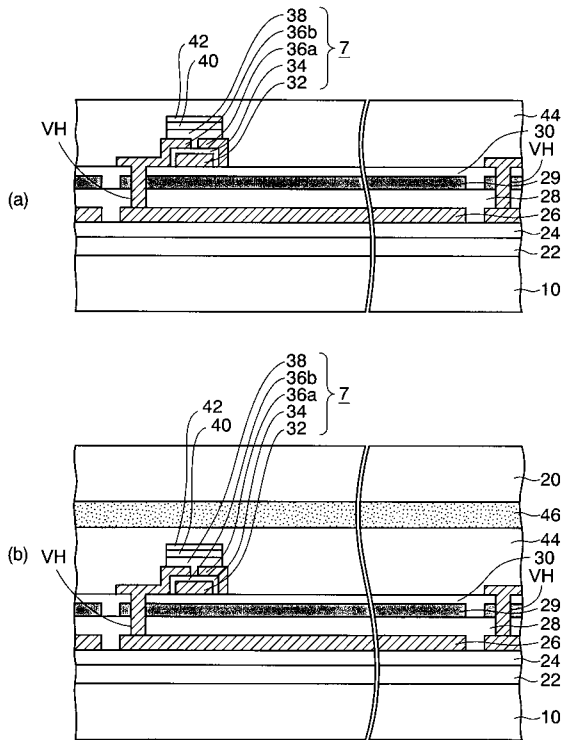
【図18】



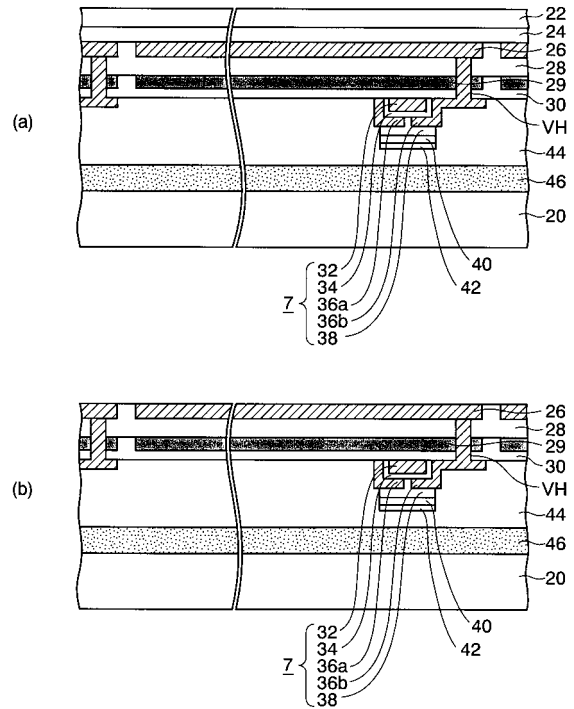
【図19】



【図20】



【図21】



フロントページの続き

(51)Int.Cl.		F I
H 0 5 B 33/02 (2006.01)	H 0 1 L 27/12	B
H 0 1 L 51/50 (2006.01)	H 0 1 L 29/28	1 0 0 A
H 0 5 B 33/12 (2006.01)	H 0 5 B 33/02	
G 0 2 F 1/1368 (2006.01)	H 0 5 B 33/14	A
G 0 2 F 1/1345 (2006.01)	H 0 5 B 33/12	B
H 0 1 L 21/316 (2006.01)	G 0 2 F 1/1368	
	G 0 2 F 1/1345	
	H 0 1 L 21/316	U

- (72)発明者 時任 静士
東京都世田谷区砧1丁目10番11号 日本放送協会放送技術研究所内
- (72)発明者 山本 敏裕
東京都世田谷区砧1丁目10番11号 日本放送協会放送技術研究所内
- (72)発明者 中嶋 宜樹
東京都世田谷区砧1丁目10番11号 日本放送協会放送技術研究所内
- (72)発明者 藤崎 好英
東京都世田谷区砧1丁目10番11号 日本放送協会放送技術研究所内
- (72)発明者 武井 達哉
東京都世田谷区砧1丁目10番11号 日本放送協会放送技術研究所内
- (72)発明者 水上 誠
神奈川県横浜市神奈川区守屋町3丁目12番地 日本ビクター株式会社内

審査官 大橋 達也

- (56)参考文献 特開2001-356370(JP,A)
特開2003-255857(JP,A)
特開2003-298067(JP,A)
特開2003-229435(JP,A)
特開2004-349539(JP,A)
国際公開第2005/093695(WO,A1)
特開2005-311325(JP,A)
特開2006-332613(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 0 1 L 2 1 / 3 3 6
G 0 2 F 1 / 1 3 4 5
G 0 2 F 1 / 1 3 6 8
H 0 1 L 2 1 / 0 2
H 0 1 L 2 1 / 3 1 6
H 0 1 L 2 7 / 1 2
H 0 1 L 2 9 / 7 8 6
H 0 1 L 5 1 / 0 5
H 0 1 L 5 1 / 5 0
H 0 5 B 3 3 / 0 2
H 0 5 B 3 3 / 1 2