

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号

特許第6824362号  
(P6824362)

(45) 発行日 令和3年2月3日(2021.2.3)

(24) 登録日 令和3年1月14日(2021.1.14)

(51) Int.Cl.		F I			
HO2M	3/28	(2006.01)	HO2M	3/28	H
HO2M	7/12	(2006.01)	HO2M	7/12	Q

請求項の数 5 (全 11 頁)

(21) 出願番号	特願2019-194845 (P2019-194845)	(73) 特許権者	000006013
(22) 出願日	令和1年10月28日 (2019.10.28)		三菱電機株式会社
審査請求日	令和1年10月28日 (2019.10.28)		東京都千代田区丸の内二丁目7番3号
		(74) 代理人	110002941
			特許業務法人ばるも特許事務所
		(72) 発明者	松井 孝太
			東京都千代田区丸の内二丁目7番3号 三
			菱電機株式会社内
		審査官	柳下 勝幸

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項1】

交流電圧を直流電圧に変換するAC/DCコンバータ部と、前記AC/DCコンバータ部の直流側に接続された平滑用コンデンサと、半導体スイッチング素子を備えて前記平滑用コンデンサの直流電力をDC/DC変換して負荷に供給するDC/DCコンバータ部と、前記DC/DCコンバータ部から前記負荷への出力電流を検出する出力電流検出器と、比例積分制御により前記出力電流が目標電流に追従するように前記半導体スイッチング素子をオンオフ制御する制御部とを備え、

前記制御部は、前記出力電流検出器で検出した前記出力電流のリプル量が予め設定された閾値よりも大きい場合には、前記比例積分制御に基づくゲインを、予め設定された第1のゲインから当該第1のゲインよりも大きな値をもつ第2のゲインに変更する、電力変換装置。

【請求項2】

前記制御部は、前記第2のゲインを、前記リプル量と前記閾値との差分に応じて増加する補正量を前記第1のゲインに加えた値に設定する、請求項1に記載の電力変換装置。

【請求項3】

前記制御部は、前記第2のゲインを、前記リプル量と前記閾値との差分に応じて増加する補正量を前記第1のゲインに乗じた値に設定する、請求項1に記載の電力変換装置。

【請求項4】

前記制御部は、前記交流電圧の交流周期毎に、前記出力電流の最大値と前記出力電流の最

小値とに基づいて前記リップル量を検出する、請求項 1 から請求項 3 のいずれか 1 項に記載の電力変換装置。

【請求項 5】

前記制御部は、前記第 2 のゲインが予め設定された上限値よりも大きくなった場合には、前記 DC / DC コンバータ部を構成する前記半導体スイッチング素子をオフに制御する、請求項 1 から請求項 4 のいずれか 1 項に記載の電力変換装置。

【発明の詳細な説明】

【技術分野】

【0001】

本願は、電力変換装置に関するものである。

10

【背景技術】

【0002】

コンバータ等の電力変換装置は、半導体スイッチング素子を用いてリアクトルに印加する電圧を変化させることにより、入出力電流が目標値に追従するように制御しつつ電力変換を行う。電流が目標値に追従するように半導体スイッチング素子の駆動を制御する方法として、リアクトルの直流重畳特性に基づいて設定したゲインを用いた比例積分制御（PI 制御）による電流フィードバック制御が知られている（例えば、下記の特許文献 1 参照）。

【0003】

また、従来の電力変換装置には、交流電源を入力として交流電圧を直流電圧に変換する AC / DC コンバータ部と、この AC / DC コンバータ部の直流側に接続された平滑用コンデンサと、この平滑用コンデンサの直流電力を DC / DC 変換して負荷に供給する DC / DC コンバータ部と、上記の各コンバータ部を構成する半導体スイッチング素子の Duty 制御により各コンバータ部を制御する制御部とを備えたものがある。

20

【0004】

この構成の電力変換装置において、AC / DC コンバータ部の出力電圧は、交流電圧が整流、平滑された電圧であるため、直流電圧に交流電源の倍周波数成分のリップルを含んだ電圧となる。したがって、DC / DC コンバータ部の入力電圧は、直流電圧に交流電源の倍周波数成分のリップルを含んだ電圧であるため、DC / DC コンバータ部から安定化された直流電流を出力するには、交流電源の倍周波数成分による変動を抑制するように半導体スイッチング素子の動作を制御する必要がある。すなわち、所定の周波数の電流成分を抑制するための電流応答性が得られるよう、制御部における比例積分制御のゲインを適切に設定する必要がある。

30

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2017 - 99196 号公報

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、上述した従来の各種の電力変換装置においては、リアクトルの特性のみでなく、負荷側のインピーダンスの影響によって、出力の電流応答性が変化する点について十分に考慮されていない。

40

【0007】

本願は、上記のような課題を解決するための技術を開示するものであり、いかなるインピーダンス成分を含む負荷が接続された場合でも、出力のリップル電流を閾値以下に抑制して安定化し、ひいては負荷となるバッテリー等のユーザー保守費用を軽減可能な電力変換装置を提供することを目的とする。

【課題を解決するための手段】

【0008】

50

本願に開示される電力変換装置は、交流電圧を直流電圧に変換するAC/DCコンバータ部と、前記AC/DCコンバータ部の直流側に接続された平滑用コンデンサと、半導体スイッチング素子を備えて前記平滑用コンデンサの直流電力をDC/DC変換して負荷に供給するDC/DCコンバータ部と、前記DC/DCコンバータ部から前記負荷への出力電流を検出する出力電流検出器と、比例積分制御により前記出力電流が目標電流に追従するように前記半導体スイッチング素子をオンオフ制御する制御部とを備え、

前記制御部は、前記出力電流検出器で検出した前記出力電流のリプル量が予め設定された閾値よりも大きい場合には、前記比例積分制御に基づくゲインを、予め設定された第1のゲインから当該第1のゲインよりも大きな値をもつ第2のゲインに変更するものである。

10

【発明の効果】

【0009】

本願に開示される電力変換装置によれば、いかなるインピーダンス成分を含む負荷が接続された場合でも、出力のリプル電流を閾値以下に抑制して安定化し、ひいては負荷となるバッテリー等のユーザー保守費用を軽減することが可能となる。

【図面の簡単な説明】

【0010】

【図1】実施の形態1に係る電力変換装置を示す回路構成図である。

【図2】AC/DCコンバータ部を構成する半導体スイッチング素子をパルス幅変調制御する場合の制御部の機能ブロック図である。

20

【図3】交流電源の電圧波形とDC/DCコンバータ部からの出力電流波形との関係を示す波形図である。

【図4】DC/DCコンバータ部を構成する半導体スイッチング素子をパルス幅変調制御する場合の制御部の機能ブロック図である。

【図5】ゲイン補正部の動作内容を説明するためのタイミングチャートである。

【図6】図4のゲイン補正部による補正量  $K_p$  の設定例を示す説明図である。

【図7】負荷側のインピーダンスの影響も含めた電流フィードバック制御の一巡伝達関数のゲイン - 周波数の関係を示す特性図である。

【発明を実施するための形態】

【0011】

30

ここで、本願の実施の形態の説明に入る前に、前述したように、電力変換装置において、リアクトルの特性のみでなく、負荷側のインピーダンスの影響によって、出力の電流応答性が変化する点について説明する。

【0012】

図7は、負荷側のインピーダンスの影響も含めた電流フィードバック制御の一巡伝達関数のゲイン - 周波数の関係を示す特性図である。

【0013】

図7から分るように、負荷に含まれる抵抗成分が大きくなるほど、リアクトルの特性に対して抵抗成分の影響が増大し、電流フィードバック制御系のゲインが0dBとなるクロスオーバー周波数が低下する。すなわち、電流応答性が低下するため、所定の周波数成分の電流を抑制できず、リプル電流が増加する。このため、安定した出力が得られず、特に負荷としてバッテリーが接続される場合は、リプル電流によりバッテリー寿命が低下するという課題があった。

40

【0014】

これに対して、以下に説明する実施の形態に係る電力変換装置は、出力のリプル電流を検出し、そのリプル電流量に応じて電流制御における比例積分制御時のゲインを調整することにより電流応答性を向上させ、これにより、いかなるインピーダンス成分を含む負荷が接続された場合でも、出力のリプル電流を閾値以下に抑制して安定化し、ひいては負荷となるバッテリー等のユーザー保守費用を軽減することが可能となる。

【0015】

50

## 実施の形態 1 .

図 1 は、本願の実施の形態 1 における電力変換装置を示す回路構成図である。

この実施の形態 1 の電力変換装置 1000 は、交流電源 1 からの交流電圧を直流電圧に変換する AC / DC コンバータ部 100、この AC / DC コンバータ部 100 の出力を平滑化する平滑用コンデンサ 2、この平滑用コンデンサ 2 の直流電力を DC / DC 変換して負荷 3 に供給する DC / DC コンバータ部 200、および AC / DC コンバータ部 100 ならびに DC / DC コンバータ部 200 の動作を共に制御する制御部 4 を備えている。なお、本例では、負荷 3 は高圧バッテリーとしているが、これに限定されるものではない。

## 【0016】

AC / DC コンバータ部 100 は、交流電源 1 と平滑用コンデンサ 2 との間に配置されている。すなわち、交流電源 1 は整流回路としてのダイオードブリッジ回路 5 に接続され、ダイオードブリッジ回路 5 の出力は、限流回路としてのリアクトル 6 に接続されている。リアクトル 6 の後段には半導体スイッチング素子 7 の一端および整流ダイオード 8 が接続され、整流ダイオード 8 のカソード側が出力段の平滑用コンデンサ 2 の正極に接続され、さらに半導体スイッチング素子 7 の他端は、平滑用コンデンサ 2 の負極に接続されている。

10

## 【0017】

この場合の上記の半導体スイッチング素子 7 は、例えばソース・ドレイン間にダイオードが内蔵された MOSFET (Metal Oxide Semiconductor Field Effect Transistor) が適用される。

20

## 【0018】

また、ダイオードブリッジ回路 5 の入力側には、交流電源 1 に並列に接続されて交流電圧  $V_{in}$  を検出する入力電圧検出器 (SV1) 20、および交流電源 1 に直列に接続されて交流電源 1 からの交流の入力電流  $I_{in}$  を検出する入力電流検出器 (SI1) 21 が設けられており、また平滑用コンデンサ 2 に並列して平滑用コンデンサ 2 の直流電圧  $V_{dc}$  を検出する直流電圧検出器 (SV2) 22 が接続されている。

## 【0019】

一方、DC / DC コンバータ部 200 は、平滑用コンデンサ 2 と負荷 3 との間に設けられている。すなわち、平滑用コンデンサ 2 の後段には、4 つの半導体スイッチング素子 9 ~ 12 がフルブリッジ型に接続されている。この場合の各々の半導体スイッチング素子 9 ~ 12 は、前述の半導体スイッチング素子 7 と同様、例えば MOSFET が適用される。

30

## 【0020】

そして、半導体スイッチング素子 9、11 のドレインは、平滑用コンデンサ 2 の正極側に接続され、半導体スイッチング素子 10、12 のソースは、平滑用コンデンサ 2 の負極側に接続されている。また、トランス 13 の一次巻線の一端が、半導体スイッチング素子 9 のソースと半導体スイッチング素子 10 のドレインとの接続点に接続されており、トランス 13 の一次巻線の他端が、半導体スイッチング素子 11 のソースと半導体スイッチング素子 12 のドレインとの接続点に接続されている。

## 【0021】

また、トランス 13 の二次巻線には、整流用ダイオード 14 ~ 17 がフルブリッジ構成で接続されている。整流用ダイオード 14 ~ 17 の後段には、平滑用リアクトル 18 および出力電流  $I_{out}$  を検出する出力電流検出器 (SI2) 23 が接続されると共に、平滑用コンデンサ 19 が接続されている。そして、この平滑用コンデンサ 19 に並列して、出力電圧  $V_{out}$  を検出する出力電圧検出器 (SV3) 24 が接続されている。

40

## 【0022】

上記の各々の検出器 20 ~ 24 で検出された電流値および電圧値は、制御部 4 へ送られる。制御部 4 は、電流目標値として、入力電流の振幅指令値ならびに出力電流の目標値を生成し、検出された電流値が電流目標値に追従するよう AC / DC コンバータ部 100 の半導体スイッチング素子 7、ならびに DC / DC コンバータ部 200 の各々の半導体スイッチング素子 9 ~ 12 をパルス幅変調制御 (以下、PWM 制御と表記) する。

50

## 【 0 0 2 3 】

次に、制御部 4 による A C / D C コンバータ部 1 0 0 の制御内容について説明する。

図 2 は、制御部 4 において、A C / D C コンバータ部 1 0 0 の半導体スイッチング素子 7 を P W M 制御する部分の構成を示す機能ブロック図である。

## 【 0 0 2 4 】

制御部 4 は、出力電圧検出器 ( S V 3 ) 2 4 で検出される出力電圧  $V_{out}$  に応じて、D C / D C コンバータ部 2 0 0 が高効率で動作するように、A C / D C コンバータ部 1 0 0 の平滑用コンデンサ 2 の直流電圧  $V_{dc}$  を調整している。

## 【 0 0 2 5 】

すなわち、図 2 において、差分器 1 0 1 は、直流電圧検出器 ( S V 2 ) 2 2 が検出した直流電圧  $V_{dc}$  と予め設定された平滑用コンデンサ 2 の直流電圧目標値  $V_{dc}^*$  との差分  $V_1$  を求める。次に、比例積分器 1 0 2 は、この差分  $V_1$  をフィードバック量として比例積分 ( P I ) 制御した値を振幅指令値  $S_a$  として出力する。また、交流電源同期正弦波発生器 1 0 3 からは、入力電圧検出器 ( S V 1 ) 2 0 が検出した交流電源 1 からの入力電圧  $V_{in}$  に同期した振幅「1」の信号を同期正弦波  $S_b$  として出力する。乗算器 1 0 4 は、上記の振幅指令値  $S_a$  を上記同期正弦波  $S_b$  に乗算して目標電流値  $I_{in}^*$  として生成する。

10

## 【 0 0 2 6 】

次に、差分器 1 0 5 は、上記の目標電流値  $I_{in}^*$  と入力電流検出器 ( S I 1 ) 2 1 で検出された入力電流  $I_{in}$  との差分  $I_1$  を求め、続いて、比例積分器 1 0 6 は、この差分  $I_1$  をフィードバック量として比例積分 ( P I ) 制御した値をリアクトル 6 への印加電圧としての目標値である目標電圧  $V_{Lin}$  として出力する。

20

## 【 0 0 2 7 】

次に、半導体スイッチング素子 7 が任意のデューティ比  $D_1$  で動作するとき、半導体スイッチング素子 7 のスイッチング周期の 1 周期分について、入力電圧検出器 ( S V 1 ) 2 0 で検出された入力電圧  $V_{in}$ 、直流電圧検出器 ( S V 2 ) 2 2 で検出された直流電圧  $V_{dc}$ 、および目標電圧  $V_{Lin}$  の関係は、以下の式で表わされる。

## 【 0 0 2 8 】

$$V_{in} = V_{Lin} + V_{dc} \cdot (1 - D_1) \quad (1)$$

## 【 0 0 2 9 】

これより、ゲート信号生成器 1 0 7 は、次の式 ( 2 ) に従ってデューティ比  $D_1$  を演算し、このデューティ比  $D_1$  に従って P W M 制御すべきゲート信号  $G_7$  を半導体スイッチング素子 7 へ出力する。

30

## 【 0 0 3 0 】

$$D_1 = 1 - (V_{in} - V_{Lin}) / V_{dc} \quad (2)$$

## 【 0 0 3 1 】

次に、制御部 4 による D C / D C コンバータ部 2 0 0 の制御内容について説明する。

まず、D C / D C コンバータ部 2 0 0 の出力電流  $I_{out}$  のリップル量を検出する方法について説明する。

## 【 0 0 3 2 】

図 3 は入力電圧検出器 ( S V 1 ) 2 0 で検出される交流電源 1 の入力電圧  $V_{in}$  の波形と、出力電流検出器 ( S I 2 ) 2 3 で検出される D C / D C コンバータ部 2 0 0 からの出力電流  $I_{out}$  の波形との関係を示す波形図である。

40

## 【 0 0 3 3 】

制御部 4 は、交流電源 1 の入力電圧  $V_{in}$  の交流周期  $T_1$  毎に、D C / D C コンバータ部 2 0 0 からの出力電流  $I_{out}$  の最大値  $I_{out\_max}$  および最小値  $I_{out\_min}$  を記憶する。このとき、次の式 ( 3 ) に従って求めた両者  $I_{out\_max}$ 、 $I_{out\_min}$  の差分  $I_{out}$  を出力電流  $I_{out}$  のリップル量  $I_{out}$  として検出する。

## 【 0 0 3 4 】

$$I_{out} = (I_{out\_max}) - (I_{out\_min}) \quad (3)$$

50

## 【 0 0 3 5 】

このリップル量  $I_{out}$  は、交流周期  $T_1$  毎に更新する。ここで、出力電流  $I_{out}$  は、AC/DCコンバータ部 100 により交流電源 1 からの入力電圧  $V_{in}$  を整流、平滑化して得られる直流電圧  $V_{dc}$  を入力として、DC/DCコンバータ部 200 により出力される電流であるため、出力電流  $I_{out}$  は少なくとも入力電圧  $V_{in}$  の倍周波数成分を含む波形となる。したがって、リップル量  $I_{out}$  を上記のように交流周期  $T_1$  毎に更新することにより、入力電圧  $V_{in}$  の倍周波数成分を含んだリップル量を検出することができる。

## 【 0 0 3 6 】

次に、制御部 4 によるリップル量  $I_{out}$  に応じた DC/DCコンバータ部 200 の出力電流制御、すなわち、比例積分制御 (PI 制御) のゲインを調整しつつ出力電流  $I_{out}$  が目標電流に追従するように前記半導体スイッチング素子 9 ~ 12 をオンオフ制御する内容について説明する。

10

## 【 0 0 3 7 】

図 4 は、制御部 4 において DC/DCコンバータ部 200 の半導体スイッチング素子 9 ~ 12 を PWM 制御する部分の構成を示す機能ブロックである。

## 【 0 0 3 8 】

差分器 201 は、出力電流検出器 (SI2) 23 により検出した出力電流  $I_{out}$  と予め設定された出力電流指令値  $I_{out}^*$  との差分  $I_2$  を求める。次に、比例積分器 202 は、この差分  $I_2$  をフィードバック量として比例積分 (PI) 制御した値を平滑用リアクトル 18 に対する印加電圧としての目標値である目標電圧  $V_{Lout}$  として出力する。このとき、比例積分器 202 が比例積分制御 (PI 制御) する場合のゲイン  $K_p$  は、前述の式 (3) により求まるリップル量  $I_{out}$  および予め設定した閾値  $I_{out\_th}$  に基づいてゲイン補正部 203 により設定される。この場合のゲイン補正部 203 によるゲイン  $K_p$  の設定動作については、後に詳述する。

20

## 【 0 0 3 9 】

次に、半導体スイッチング素子 9 ~ 12 がデューティ比  $D_2$  となるよう動作するとき、トランス 13 の一次側の巻き数を  $N_1$ 、二次側の巻き数を  $N_2$  とすると、半導体スイッチング素子 9 ~ 12 のスイッチング周期の 1 周期分について、出力電圧検出器 (SV3) 24 で検出される出力電圧  $V_{out}$ 、直流電圧検出器 (SV2) 22 で検出される直流電圧  $V_{dc}$ 、および目標電圧  $V_{Lout}$  の関係は、以下の式 (4) で表わされる。

30

## 【 0 0 4 0 】

$$V_{out} = (N_2 / N_1) \cdot V_{dc} \cdot D_2 \quad V_{Lout} \quad (4)$$

## 【 0 0 4 1 】

これより、ゲート信号生成器 204 は、以下に示される式 (5) に従ってデューティ比  $D_2$  を演算し、このデューティ比  $D_2$  に従って PWM 制御すべきゲート信号  $G_9 \sim G_{12}$  を半導体スイッチング素子 9 ~ 12 へ個別に出力する。

## 【 0 0 4 2 】

$$D_2 = (N_1 / N_2) \cdot (V_{out} + V_{Lout}) / V_{dc} \quad (5)$$

## 【 0 0 4 3 】

ここで、制御部 4 が DC/DCコンバータ部 200 の出力電流制御を行う場合の、比例積分制御 (PI 制御) のゲインを設定するゲイン補正部 203 の動作について説明する。

40

## 【 0 0 4 4 】

図 5 (図 5 A ~ 図 5 E) はゲイン補正部 203 の動作内容を説明するためのタイミングチャートである。なお、図 5 A は交流電源 1 による入力電圧  $V_{in}$  の波形、図 5 B は DC/DCコンバータ部 200 の出力電流  $I_{out}$  の波形、図 5 C は前述の式 (3) で得られるリップル量  $I_{out}$ 、図 5 D はゲイン補正部 203 がリップル量  $I_{out}$  と予め設定した閾値  $I_{out\_th}$  の差分に応じて設定する補正量  $K_p$ 、図 5 E はゲイン補正部 203 が比例積分器 202 に出力する補正後のゲイン  $K_p$  の値を、それぞれ時間経過に伴って示している。

50

## 【0045】

前述のように、制御部4は、交流電源1の入力電圧 $V_{in}$ の交流周期 $T_1$ 毎に式(3)に基づいてリップル量 $I_{out}$ を算出するが、これに合わせてゲイン補正部203も交流電源1の入力電圧 $V_{in}$ の交流周期 $T_1$ 毎に比例積分器202に出力するゲイン $K_p$ の値を更新する。

## 【0046】

この場合、ゲイン補正部203は、リップル量 $I_{out}$ が閾値 $I_{out\_th}$ 以上( $I_{out} > I_{out\_th}$ )の場合、リップル量 $I_{out}$ と閾値 $I_{out\_th}$ の差分に応じて補正量 $K_p$ を、以下の式(6)に基づいて算出する。ただし、リップル量 $I_{out}$ が閾値 $I_{out\_th}$ より小さくなった場合( $I_{out} < I_{out\_th}$ )には、補正量 $K_p$ を零とする( $K_p = 0$ )。 10

## 【0047】

$$K_p = A \cdot (I_{out} - I_{out\_th}) \quad (6)$$

ここに、 $A$ は正の比例定数である。

## 【0048】

具体的にゲイン補正部203の時間経過に伴う動作について説明すると、制御部4は、交流電源1の入力電圧 $V_{in}$ の交流周期 $T_1$ の経過前(図5の時刻 $t_0 \sim t_1$ の期間)では、リップル量 $I_{out}$ は更新しておらず、初期値「0」を設定している( $I_{out} = 0$ )。このとき、補正量 $K_{p1} = 0$ となるため、ゲイン補正部203は、比例積分器202に与えるゲイン $K_p (= K_{p1})$ を、予め決定した第1のゲイン $K_{p1}$ に設定する( $K_p = K_{p1} = K_{p1} + 0$ )。 20

## 【0049】

次の入力電圧 $V_{in}$ の交流周期 $T_1$ (時刻 $t_1 \sim t_2$ )では、ゲイン補正部203は、比例積分器202に与えるゲイン $K_p (= K_{p2})$ として、式(6)で得られた今回の補正量 $K_{p2}$ を前回設定したゲイン $K_{p1}$ に加算してこれを今回のゲインとして設定する( $K_p = K_{p2} = K_{p1} + K_{p2}$ )。

## 【0050】

次の入力電圧 $V_{in}$ の交流周期 $T_1$ (時刻 $t_2 \sim t_3$ )では、ゲイン補正部203は、比例積分器202に与えるゲイン $K_p (= K_{p3})$ として、式(6)で得られた今回の補正量 $K_{p3}$ を前回設定したゲイン $K_{p2}$ に加算してこれを今回のゲインとして設定する( $K_p = K_{p3} = K_{p2} + K_{p3}$ )。 30

## 【0051】

次の入力電圧 $V_{in}$ の交流周期 $T_1$ (時刻 $t_3 \sim t_4$ )では、リップル量 $I_{out}$ が閾値 $I_{out\_th}$ より小さくなる( $I_{out} < I_{out\_th}$ )。このためゲイン補正部203は、補正量 $K_p$ を零に設定し( $K_p = 0$ )、比例積分器202に与えるゲイン $K_p (= K_{p4})$ として、前回設定したゲイン $K_{p3}$ の値をそのまま維持する( $K_p = K_{p4} = K_{p3} + 0$ )。

以降は、入力電圧 $V_{in}$ の交流周期 $T_1$ 毎に同様の処理が継続される。

## 【0052】

このように、ゲイン補正部203は、リップル量 $I_{out}$ が閾値 $I_{out\_th}$ より小さくなるまで比例積分制御(PI制御)におけるゲイン $K_p$ を増加させるため、電流応答性を改善可能であり、出力電流 $I_{out}$ のリップル量を低減でき、安定した出力を得ることができる。 40

## 【0053】

上述の通り、ゲイン補正部203は、リップル量 $I_{out}$ と閾値 $I_{out\_th}$ の差分に応じて比例積分器202に与えるゲイン $K_p$ が増加するように、第2のゲイン $K_{p2}$ を設定したが、比例積分器202のゲイン $K_p$ が過大となると制御が不安定となる。よって、前述の式(7)で設定される第2のゲイン $K_{p2}$ が予め決められた上限値 $K_{p\_lim}$ を超えるような場合、制御部4は半導体スイッチング素子7ならびに半導体スイッチング素子9~12をオフにして電力変換を停止する。以上により制御不安定化することなく 50

安定した出力を得ることができる。

【0054】

なお、上記の説明では、前述の(6)式に基づいて補正量  $K_p$  を求めた上で、(7)式に基づいて第1のゲイン  $K_{p1}$  に補正量  $K_p$  を加えた値を第2のゲイン  $K_{p2}$  として設定しているが、これに限らず、第2のゲイン  $K_{p2}$  は、補正量  $K_p$  に応じて増加するように設定すればよく、具体的には次のようにして第2のゲイン  $K_{p2}$  を設定することもできる。

【0055】

例えば、以下の式(8)のように、第1のゲイン  $K_{p1}$  に補正量  $K_p$  を乗じた値を第2のゲイン  $K_{p2}$  として設定し、この第2のゲイン  $K_{p2}$  を比例積分器202に対するゲイン  $K_p$  として出力してもよい。

【0056】

$$K_{p2} = K_{p1} \cdot K_p \quad (8)$$

【0057】

さらに、上記実施の形態では、ゲイン補正部203は、補正量  $K_p$  について、前述の式(6)に示したように、リップル量  $I_{out}$  と閾値  $I_{out\_th}$  の差分に応じて線形(比例定数A)に増加するよう算出したが、補正量  $K_p$  はリップル量  $I_{out}$  と閾値  $I_{out\_th}$  の差分に応じて単調増加するよう設定されればよく、例えば、図6に示すように、リップル量  $I_{out}$  と閾値  $I_{out\_th}$  の差分に対して非線形に増加するように補正量  $K_p$  を設定してもよい。

【0058】

この場合でも、ゲイン補正部203は、リップル量  $I_{out}$  が閾値  $I_{out\_th}$  より小さくなるまで比例積分制御(PI制御)時のゲインを増加させるため、電流応答性を改善可能であり、出力電流  $I_{out}$  のリップル量を低減して安定した出力を得ることができる。

【0059】

以上のように、本願によれば、DC/DCコンバータ部200の出力電流  $I_{out}$  のリップル量  $I_{out}$  を検出し、そのリップル量  $I_{out}$  に応じて電流制御における比例積分制御(PI制御)時のゲインを調整することにより電流応答性を向上させるので、これにより、いかなるインピーダンス成分を含む負荷3が接続された場合でも、出力のリップル電流を閾値以下に抑制して出力電流を安定化することができる。このため、負荷3として例えば高圧バッテリーが接続される場合でもリップル電流によるバッテリー寿命の低下を抑制することができ、ユーザー保守費用を軽減することが可能となる。

【0060】

なお、上記の実施の形態1では、本願の内容の理解を容易にするために、制御部4の構成として、図2および図4に機能ブロック図としてのハードウェア構成を示したが、これに限らず、コンピュータが備える記憶装置に所定のプログラムをインストールすることにより、ソフトウェアとして構成することも可能である。

【0061】

また、本願は、例示的な実施の形態が記載されているが、この実施の形態に記載された様々な特徴、態様、および機能はこの実施の形態の適用に限られるものではなく、単独で、または様々な組み合わせで実施の形態に適用可能である。

【0062】

したがって、例示されていない無数の変形例が、本願に開示される技術の範囲内において想定される。例えば、少なくとも一つの構成要素を変形する場合、追加する場合、または省略する場合が含まれものとする。

【符号の説明】

【0063】

1000 電力変換装置、100 AC/DCコンバータ部、  
200 DC/DCコンバータ部、1 交流電源、2 平滑用コンデンサ、

10

20

30

40

50



- 3 負荷（高圧バッテリー）、4 制御部、6 リアクトル、
- 7 半導体スイッチング素子、9, 10, 11, 12 半導体スイッチング素子、
- 13 トランス、18 平滑用リアクトル、19 平滑用コンデンサ、
- 20 入力電圧検出器（SV1）、21 入力電流検出器（SI1）、
- 22 直流電圧検出器（SV2）、23 出力電流検出器（SI2）、
- 24 出力電圧検出器（SV3）。

【要約】

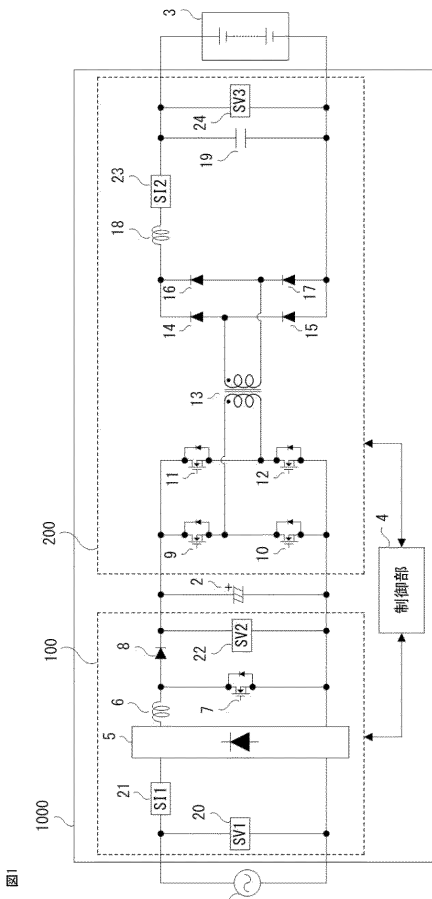
【課題】いかなるインピーダンス成分を含む負荷に接続された場合でも出力のリプル電流を閾値以下に抑制して安定化することが可能な電力変換装置を提供する。

【解決手段】AC/DCコンバータ部100、平滑用コンデンサ2、およびDC/DCコンバータ部200を備えるとともに、DC/DCコンバータ部200から負荷3への出力電流を検出する出力電流検出器23および比例積分制御により出力電流が目標電流に追従するようにDC/DCコンバータ200の半導体スイッチング素子9~12をオンオフ制御する制御部4を有し、かつ制御部4は、出力電流検出器23で検出した出力電流のリプル量が予め設定された閾値よりも大きい場合には、比例積分制御に基づくゲインを、予め設定された第1のゲインから当該第1のゲインよりも大きな値をもつ第2のゲインに変更する。

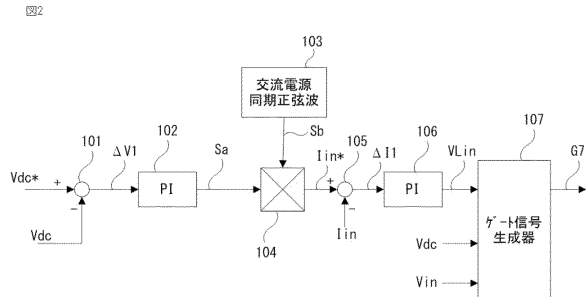
10

【選択図】図1

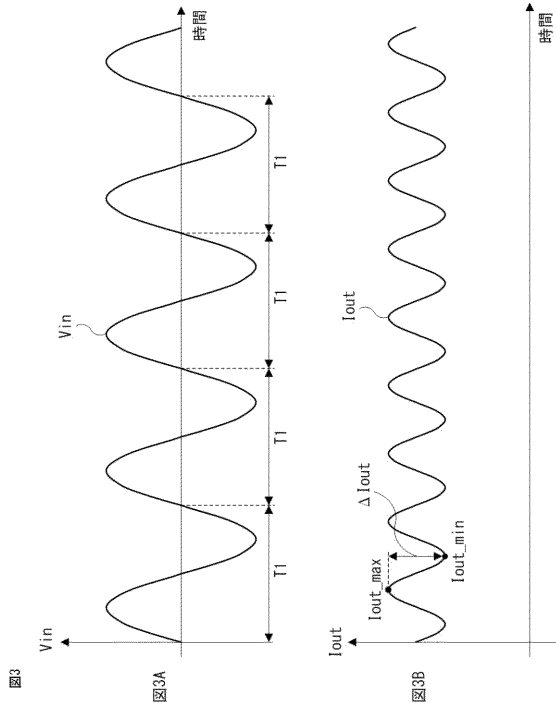
【図1】



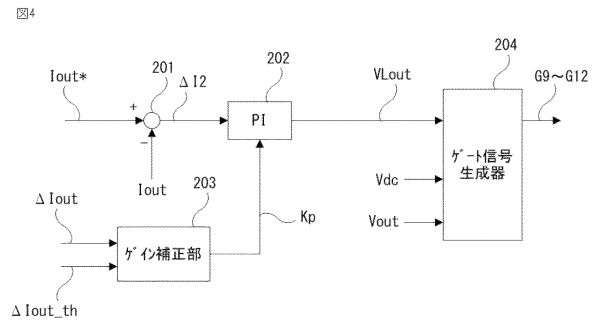
【図2】



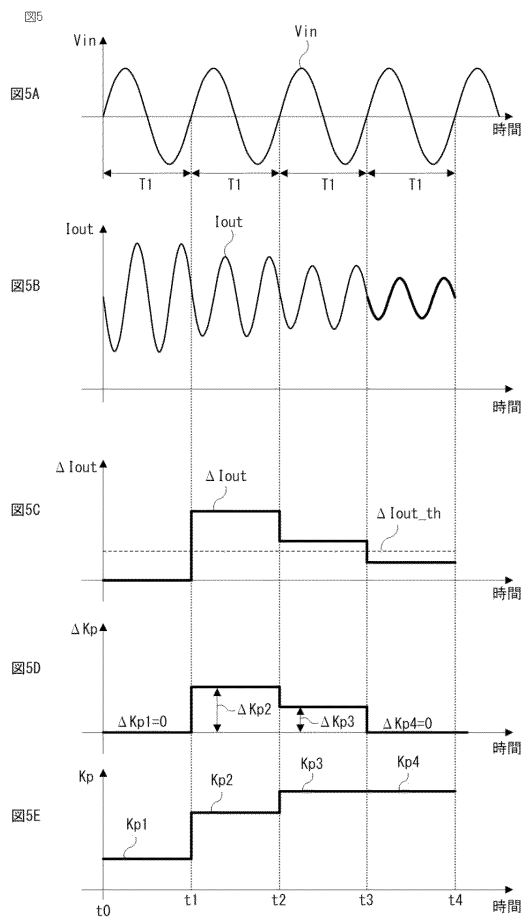
【図3】



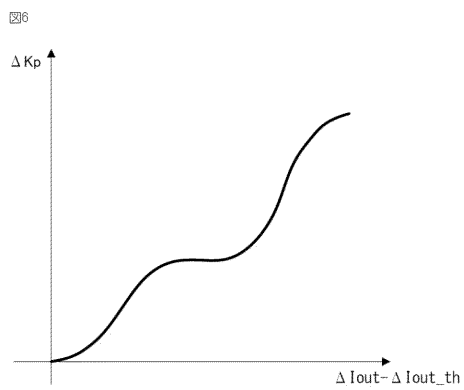
【図4】



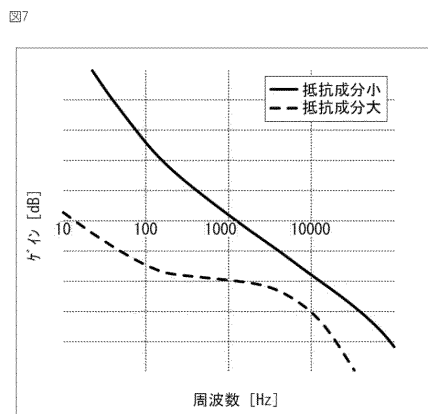
【図5】



【図6】



【図7】



---

フロントページの続き

- (56)参考文献 特開2013-247836(JP,A)  
国際公開第2017/131096(WO,A1)  
特開2013-93952(JP,A)  
特開2013-158179(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 3/00 - 3/44  
H02M 7/12