



(10) **DE 11 2019 005 424 T5** 2021.09.02

(12)

## Veröffentlichung

der internationalen Anmeldung mit der  
(87) Veröffentlichungs-Nr.: **WO 2020/090403**  
in der deutschen Übersetzung (Art. III § 8 Abs. 2  
IntPatÜG)

(21) Deutsches Aktenzeichen: **11 2019 005 424.4**

(86) PCT-Aktenzeichen: **PCT/JP2019/039986**

(86) PCT-Anmeldetag: **10.10.2019**

(87) PCT-Veröffentlichungstag: **07.05.2020**

(43) Veröffentlichungstag der PCT Anmeldung  
in deutscher Übersetzung: **02.09.2021**

(51) Int Cl.: **H01L 27/146** (2006.01)  
**H04N 5/374** (2011.01)

(30) Unionspriorität:  
**2018-203704**      **30.10.2018**      **JP**

(71) Anmelder:  
**SONY SEMICONDUCTOR SOLUTIONS  
CORPORATION, Atsugi-shi, Kanagawa, JP**

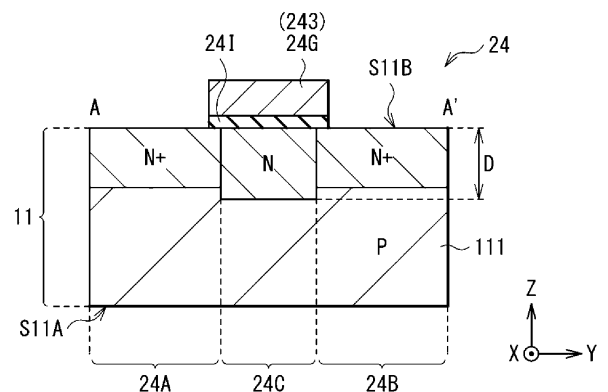
(74) Vertreter:  
**MFG Patentanwälte Meyer-Wildhagen Meggle-  
Freund Gerhard PartG mbB, 80799 München, DE**

(72) Erfinder:  
**Yamakawa, Shinya, Atsugi-shi, Kanagawa, JP**

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen.

(54) Bezeichnung: **Festkörper-Bildgebungselement und Bildgebungsvorrichtung**

(57) Zusammenfassung: Ein Festkörper-Bildgebungselement, das versehen ist mit: einem ersten Substrat, das einen photoelektrischen Umwandlungsabschnitt und einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist, aufweist; einem zweiten Substrat, das so angeordnet ist, dass es dem ersten Substrat zugewandt ist und einen Ausgangstransistor aufweist, der eine Gate-Elektrode, einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, der so angeordnet ist, dass er der Gate-Elektrode zugewandt ist, und einen Source-Drain-Bereich des ersten elektrischen Leitfähigkeitstyps, der dem Kanalbereich benachbart ist, aufweist; und einer Ansteuerschaltung, an die eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.



**Beschreibung**

## Technisches Gebiet

**[0001]** Die vorliegende Technologie bezieht sich auf ein Festkörper-Bildgebungselement, das einen photoelektrischen Umwandlungsabschnitt aufweist, und eine Bildgebungsvorrichtung.

## Stand der Technik

**[0002]** In den letzten Jahren werden Bildsensoren nicht nur in Anwendungen zum Fotografieren von Bildern verwendet, sondern auch zum Überwachen und automatisierten Fahren von Kraftfahrzeugen. In solchen Bildsensoren werden beispielsweise Festkörper-Bildgebungselemente wie CCD (ladungsggekoppelte Vorrichtung) und CMOS (komplementärer Metall-Oxid-Halbleiter) usw. verwendet.

**[0003]** Festkörper-Bildgebungselemente umfassen beispielsweise einen photoelektrischen Umwandlungsabschnitt und einen Ausgangstransistor. Der photoelektrische Umwandlungsabschnitt ist für jedes Pixel bereitgestellt. Der Ausgangstransistor gibt die in dem photoelektrischen Umwandlungsabschnitt erzeugten elektrischen Signalladungen an eine Ansteuerschaltung aus (siehe z. B. PTL 1).

## Entgegenhaltungsliste

## Patentdokument(e)

**[0004]** PTL 1: Japanische ungeprüfte Offenlegungsschrift Nr. 2012-54876

## Zusammenfassung der Erfindung

**[0005]** In einem solchen Festkörper-Bildgebungselement soll Rauschen unterdrückt werden.

**[0006]** Es ist daher wünschenswert, ein Festkörper-Bildgebungselement und eine Bildgebungsvorrichtung, die das Festkörper-Bildgebungselement umfasst, zu schaffen, die ermöglichen, ein Rauschen zu unterdrücken.

**[0007]** Ein Festkörper-Bildgebungselement (1) gemäß einer Ausführungsform der vorliegenden Offenbarung umfasst: ein erstes Substrat, das einen photoelektrischen Umwandlungsabschnitt und einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist, aufweist; ein zweites Substrat, das dem ersten Substrat gegenüberliegend bereitgestellt ist und einen Ausgangstransistor aufweist, wobei der Ausgangstransistor Gate-Elektrode, einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, der der Gate-Elektrode gegenüberliegend angeordnet ist, und Source-Drain-Bereiche des ersten elek-

trischen Leitfähigkeitstyps, die dem Kanalbereich benachbart sind, umfasst; und eine Ansteuerschaltung, die es ermöglicht, dass eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.

**[0008]** Eine Bildgebungsvorrichtung (1) gemäß einer Ausführungsform der vorliegenden Offenbarung umfasst das Festkörper-Bildgebungselement (1) gemäß der vorstehenden Ausführungsform der vorliegenden Offenbarung.

**[0009]** Ein Festkörper-Bildgebungselement (2) gemäß einer Ausführungsform der vorliegenden Offenbarung umfasst: einen photoelektrischen Umwandlungsabschnitt; einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist; einen Ausgangstransistor, der mit dem Übertragungstransistor elektrisch gekoppelt ist und einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, eine Gate-Elektrode mit mehreren Flächen, die den Kanalbereich bedeckt, und Source-Drain-Bereiche des ersten elektrischen Leitfähigkeitstyps, die dem Kanalbereich benachbart sind, umfasst; und eine Ansteuerschaltung, die es ermöglicht, dass eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.

**[0010]** Eine Bildgebungsvorrichtung (2) gemäß einer Ausführungsform der vorliegenden Offenbarung umfasst das Festkörper-Bildgebungselement (2) gemäß der vorstehenden Ausführungsform der vorliegenden Offenbarung.

**[0011]** In den Festkörper-Bildgebungselementen (1) und (2) und den Bildgebungsvorrichtungen (1) und (2) gemäß den Ausführungsformen der vorliegenden Offenbarung umfasst der Ausgangstransistor den Kanalbereich des gleichen elektrischen Leitfähigkeitstyps (ersten Leitfähigkeitstyps) wie des elektrischen Leitfähigkeitstyps der Source-Drain-Bereiche. Somit wird ein Strompfad des Kanalbereichs weg von einer Grenzfläche auf einer Seite, auf der die Gate-Elektrode angeordnet ist, gebildet. Dies macht es weniger wahrscheinlich, dass in dem Kanalbereich fließende Ladungsträger von der Grenzfläche auf der Seite, auf der die Gate-Elektrode angeordnet ist, eingefangen werden.

**[0012]** Es ist zu beachten, dass die nachstehend beschriebenen Wirkungen nicht notwendigerweise beschränkt sind und eine beliebige in der vorliegenden Offenbarung beschriebene Wirkung bereitgestellt werden kann.

## Figurenliste

[Fig. 1] **Fig. 1** ist ein Blockdiagramm, das ein Beispiel einer funktionellen Konfiguration eines Bildgebungselements gemäß einer ersten Ausführungsform der vorliegenden Offenbarung darstellt.

[Fig. 2] **Fig. 2** ist ein Diagramm, das ein Beispiel einer Schaltungskonfiguration eines in **Fig. 1** dargestellten Pixels darstellt.

[Fig. 3] **Fig. 3** ist eine schematische Draufsicht, die ein Beispiel einer Konfiguration des in **Fig. 1** dargestellten Pixels darstellt.

[Fig. 4A] **Fig. 4A** ist eine schematische Ansicht, die eine Querschnittskonfiguration entlang einer in **Fig. 3** dargestellten A-A'-Linie darstellt.

[Fig. 4B] **Fig. 4B** ist eine schematische Ansicht, die einen Querschnitt entlang einer in **Fig. 3** dargestellten B-B'-Linie darstellt.

[Fig. 5] **Fig. 5** ist eine schematische Querschnittsansicht, die ein weiteres Beispiel einer Konfiguration einer in **Fig. 4B** dargestellten Gate-Elektrode darstellt.

[Fig. 6A] **Fig. 6A** ist eine **Fig. 4A** entsprechende schematische Querschnittsansicht eines Verstärkungstransistors gemäß einem Vergleichsbeispiel.

[Fig. 6B] **Fig. 6B** ist eine **Fig. 4B** entsprechende schematische Querschnittsansicht des Verstärkungstransistors gemäß dem Vergleichsbeispiel.

[Fig. 7] **Fig. 7** ist eine schematische Querschnittsansicht, die einen Strompfad darstellt, der in einem Verstärkungstransistor fließt, der in **Fig. 7** dargestellt ist. 4B.

[Fig. 8] **Fig. 8** ist eine schematische Querschnittsansicht, die eine Konfiguration eines Bildgebungselements gemäß einem Abwandlungsbeispiel 1 darstellt.

[Fig. 9] **Fig. 9** ist eine schematische Querschnittsansicht, die eine Konfiguration eines Bildgebungselements gemäß einem Abwandlungsbeispiel 2 darstellt.

[Fig. 10] **Fig. 10** ist ein Diagramm, das ein Beispiel einer Schaltungskonfiguration eines Pixels eines Bildgebungselements gemäß einem Abwandlungsbeispiel 3 darstellt.

[Fig. 11] **Fig. 11** ist eine schematische Ansicht, die ein Beispiel einer ebenen Konfiguration des in **Fig. 10** dargestellten Bildgebungselements darstellt.

[Fig. 12] **Fig. 12** ist ein schematisches Diagramm, das im Abriss eine Konfiguration eines Hauptabschnitts eines Bildgebungse-

ments gemäß einer zweiten Ausführungsform der vorliegenden Offenbarung darstellt.

[Fig. 13] **Fig. 13** ist ein Diagramm, das ein Beispiel eines Pixels und einer Ausleseschaltung in **Fig. 12** darstellt.

[Fig. 14] **Fig. 14** ist ein Diagramm, das ein Beispiel des Pixels und der Ausleseschaltung in **Fig. 12** darstellt.

[Fig. 15] **Fig. 15** ist ein Diagramm, das ein Beispiel des Pixels und der Ausleseschaltung in **Fig. 12** darstellt.

[Fig. 16] **Fig. 16** ist ein Diagramm, das ein Beispiel des Pixels und der Ausleseschaltung in **Fig. 12** darstellt.

[Fig. 17] **Fig. 17** ist ein Diagramm, das ein Beispiel eines Kopplungsmodus zwischen mehreren Ausleseschaltungen und mehreren vertikalen Signalleitungen darstellt.

[Fig. 18] **Fig. 18** ist eine Ansicht, die ein Beispiel einer Querschnittskonfiguration des Bildgebungselements in vertikaler Richtung in **Fig. 12** darstellt.

[Fig. 19] **Fig. 19** ist eine schematische Draufsicht, die eine Konfiguration eines Hauptteils eines Bildgebungselements gemäß einem Abwandlungsbeispiel 4 darstellt.

[Fig. 20A] **Fig. 20A** ist eine schematische Ansicht, die eine Querschnittskonfiguration entlang einer in **Fig. 19** dargestellten A-A'-Linie darstellt.

[Fig. 20B] **Fig. 20B** ist eine schematische Ansicht, die eine Querschnittskonfiguration entlang einer in 19 dargestellten B-B'-Linie darstellt.

[Fig. 21A] **Fig. 21A** ist eine schematische Querschnittsansicht, die einen Prozess eines Verfahrens zum Herstellen des in **Fig. 20A** usw. dargestellten Bildgebungselements darstellt.

[Fig. 21B] **Fig. 21B** ist eine schematische Querschnittsansicht, die einen Prozess im Anschluss an **Fig. 21A** darstellt.

[Fig. 21C] **Fig. 21C** ist eine schematische Querschnittsansicht, die einen Prozess im Anschluss an **Fig. 21B** darstellt.

[Fig. 22A] **Fig. 22A** ist eine schematische Querschnittsansicht, die ein weiteres Beispiel eines Prozesses nach **Fig. 21C** darstellt.

[Fig. 22B] **Fig. 22B** ist eine schematische Querschnittsansicht, die einen Prozess im Anschluss an **Fig. 22A** darstellt.

[Fig. 22C] **Fig. 22C** ist eine schematische Querschnittsansicht, die einen Prozess im Anschluss an **Fig. 22B** darstellt.

[Fig. 22D] **Fig. 22D** ist eine schematische Querschnittsansicht, die einen Prozess im Anschluss an **Fig. 22C** darstellt.

[Fig. 22E] **Fig. 22E** ist eine schematische Querschnittsansicht, die einen Prozess im Anschluss an **Fig. 22D** darstellt.

[Fig. 22F] **Fig. 22F** ist eine schematische Querschnittsansicht, die einen Prozess im Anschluss an **Fig. 22E** darstellt.

[Fig. 22G] **Fig. 22G** ist eine schematische Querschnittsansicht, die einen Prozess im Anschluss an **Fig. 22F** darstellt.

[Fig. 22H] **Fig. 22H** ist eine schematische Querschnittsansicht, die einen Prozess im Anschluss an **Fig. 22G** darstellt.

[Fig. 23] **Fig. 23** ist eine schematische Querschnittsansicht, die eine Konfiguration eines Hauptabschnitts eines Bildgebungselements gemäß einem Abwandlungsbeispiel 5 darstellt.

[Fig. 24] **Fig. 24** ist ein Diagramm, das ein Beispiel einer Querschnittskonfiguration des Bildgebungselements in horizontaler Richtung in **Fig. 23** darstellt.

[Fig. 25] **Fig. 25** ist ein Diagramm, das ein Beispiel der Querschnittskonfiguration des Bildgebungselements in horizontaler Richtung in **Fig. 23** darstellt.

[Fig. 26] **Fig. 26** ist ein Diagramm, das ein Beispiel eines Verdrahtungsentwurfs des Bildgebungselements in **Fig. 23** in einer horizontalen Ebene darstellt.

[Fig. 27] **Fig. 27** ist ein Diagramm, das ein Beispiel des Verdrahtungsentwurfs des Bildgebungselements in **Fig. 23** in der horizontalen Ebene darstellt.

[Fig. 28] **Fig. 28** ist ein Diagramm, das ein Beispiel des Verdrahtungsentwurfs des Bildgebungselements in **Fig. 23** in der horizontalen Ebene darstellt.

[Fig. 29] **Fig. 29** ist ein Diagramm, das ein Beispiel des Verdrahtungsentwurfs des Bildgebungselements in **Fig. 23** in der horizontalen Ebene darstellt.

[Fig. 30] **Fig. 30** ist eine Ansicht, die ein Beispiel einer Querschnittskonfiguration eines Bildgebungselements gemäß einem Abwandlungsbeispiel 6 in vertikaler Richtung darstellt.

[Fig. 31] **Fig. 31** ist ein Diagramm, das ein Beispiel einer Querschnittskonfiguration eines Bildgebungselements gemäß einem Abwandlungsbeispiel 7 in horizontaler Richtung darstellt.

[Fig. 32] **Fig. 32** ist ein Diagramm, das ein weiteres Beispiel einer Querschnittskonfiguration des

in **Fig. 23** dargestellten Bildgebungselements in horizontaler Richtung darstellt.

[Fig. 33] **Fig. 33** ist ein Diagramm, das ein Beispiel einer Querschnittskonfiguration eines Bildgebungselements gemäß einem Abwandlungsbeispiel 8 in horizontaler Richtung darstellt.

[Fig. 34] **Fig. 34** ist ein Diagramm, das ein Beispiel einer Querschnittskonfiguration eines Bildgebungselements gemäß einem Abwandlungsbeispiel 9 in horizontaler Richtung darstellt.

[Fig. 35] **Fig. 35** ist ein Diagramm, das ein Beispiel einer Querschnittskonfiguration eines Bildgebungselements gemäß einem Abwandlungsbeispiel 10 in horizontaler Richtung darstellt.

[Fig. 36] **Fig. 36** ist ein Diagramm, das ein weiteres Beispiel (1) der Querschnittskonfiguration des in **Fig. 35** dargestellten Bildgebungselements in horizontaler Richtung darstellt.

[Fig. 37] **Fig. 37** ist ein Diagramm, das ein weiteres Beispiel (2) der Querschnittskonfiguration des in **Fig. 35** dargestellten Bildgebungselements in horizontaler Richtung darstellt.

[Fig. 38] **Fig. 38** ist ein Diagramm, das ein Beispiel einer Schaltungskonfiguration des Bildgebungselements gemäß der zweiten Ausführungsform und der oben beschriebenen Abwandlungsbeispiele davon darstellt.

[Fig. 39] **Fig. 39** ist ein Diagramm, das ein Beispiel darstellt, in dem das Bildgebungselement in **Fig. 38** drei Substrate aufweist, die gestapelt sind.

[Fig. 40] **Fig. 40** ist ein Diagramm, das ein Beispiel darstellt, in dem eine Logikschaltung getrennt ist, so dass sie in einem Substrat, auf dem ein Pixel **P** bereitgestellt ist, und einem Substrat, auf dem die Ausleseschaltung bereitgestellt ist, ausgebildet ist.

[Fig. 41] **Fig. 41** ist ein Diagramm, das ein Beispiel darstellt, in dem die Logikschaltung in einem dritten Substrat ausgebildet ist.

[Fig. 42] **Fig. 42** ist ein Diagramm, das ein Beispiel einer schematischen Konfiguration einer Bildgebungsvorrichtung darstellt, die das Bildgebungselement gemäß den Ausführungsformen und den oben beschriebenen Abwandlungsbeispielen davon umfasst.

[Fig. 43] **Fig. 43** ist ein Diagramm, das ein Beispiel einer Bildgebungsprozedur in der Bildgebungsvorrichtung in **Fig. 42** darstellt.

[Fig. 44] **Fig. 44** ist ein Blockdiagramm, das ein Beispiel einer schematischen Konfiguration eines In-vivo-Informationserfassungssystems zeigt.

**[Fig. 45]** **Fig. 45** ist eine Ansicht, die ein Beispiel einer schematischen Konfiguration eines endoskopischen Chirurgesystems zeigt.

**[Fig. 46]** **Fig. 46** ist ein Blockdiagramm, das ein Beispiel einer funktionellen Konfiguration eines Kamerakopfs und einer Kamerasteuereinheit (CCU) zeigt.

**[Fig. 47]** **Fig. 47** ist ein Blockdiagramm, das ein Beispiel einer schematischen Konfiguration eines Fahrzeugsteuersystems zeigt.

**[Fig. 48]** **Fig. 48** ist ein Diagramm zur Unterstützung bei der Erläuterung eines Beispiels von Installationspositionen eines Fahrzeugumgebungs-Informationsdetektionsabschnitts und eines Bildgebungsabschnitts.

#### Arten der Ausführung der Erfindung

**[0013]** Im Folgenden werden einige Ausführungsformen der vorliegenden Technologie unter Bezugnahme auf die Zeichnungen im Einzelnen beschrieben. Es ist zu beachten, dass die Beschreibung in der folgenden Reihenfolge erfolgt.

1. Erste Ausführungsform (ein Beispiel eines Festkörper-Bildgebungselements, das mit einem Verstärkungstransistor versehen ist, der einen Kanalbereich des gleichen elektrischen Leitfähigkeitstyps wie die Source-Drain-Bereiche aufweist)
2. Abwandlungsbeispiel **1** (ein Beispiel, bei dem der Verstärkungstransistor eine Lamellen-FET-Struktur (Lamellen-Feldeffekttransistor-Struktur) aufweist)
3. Abwandlungsbeispiel **2** (ein Beispiel, bei dem der Verstärkungstransistor eine GAA-Struktur (Gate-Rundum-Struktur) aufweist)
4. Abwandlungsbeispiel **3** (ein Beispiel, bei dem sich mehrere Pixel den Verstärkungstransistor teilen)
5. Zweite Ausführungsform (ein Beispiel eines Festkörper-Bildgebungselements mit einer gestapelten Struktur aus einem ersten Substrat, einem zweiten Substrat und einem dritten Substrat)
6. Abwandlungsbeispiel **4** (ein Beispiel, in dem ein Rücksetztransistor, ein Verstärkungstransistor und ein Auswahltransistor die Lamellen-FET-Struktur aufweisen)
7. Abwandlungsbeispiel **5** (ein Beispiel mit einer FTI-Struktur (Vollgrabenisierungsstruktur))
8. Abwandlungsbeispiel **6** (ein Beispiel, bei dem eine Cu-Cu-Verbindung an einer Außenkante einer Tafel verwendet wird)

9. Abwandlungsbeispiel **7** (ein Beispiel, bei dem ein Versatz zwischen einem Pixel und einer Ausleseschaltung bereitgestellt ist)

10. Abwandlungsbeispiel **8** (ein Beispiel, bei dem ein Siliziumsubstrat, auf dem eine Ausleseschaltung bereitgestellt ist, eine Inselform aufweist)

11. Abwandlungsbeispiel **9** (ein Beispiel, bei dem das Siliziumsubstrat, auf dem die Ausleseschaltung bereitgestellt ist, die Inselform hat)

12. Abwandlungsbeispiel **10** (ein Beispiel, bei dem sich vier Pixel **P** einen FD teilen)

13. Abwandlungsbeispiel **11** (ein Beispiel, bei dem eine Signalverarbeitungsschaltung eine gemeinsame Spalten-ADC-Schaltung aufweist)

14. Abwandlungsbeispiel **12** (ein Beispiel, bei dem ein Bildgebungselement drei gestapelte Substrate aufweist)

15. Abwandlungsbeispiel **13** (ein Beispiel, bei dem eine Logikschaltung auf einem ersten Substrat und einem zweiten Substrat bereitgestellt ist)

16. Abwandlungsbeispiel **14** (ein Beispiel, bei dem eine Logikschaltung auf einem dritten Substrat bereitgestellt ist)

17. Anwendungsbeispiel (ein Beispiel einer elektronischen Einrichtung)

18. Praktische Anwendungsbeispiele

<Erste Ausführungsform>

(Gesamtconfiguration des Bildgebungselements 10)

**[0014]** **Fig. 1** ist ein Blockdiagramm, das ein Beispiel einer funktionellen Konfiguration eines Festkörper-Bildgebungselements (Bildgebungselements **10**) gemäß einer ersten Ausführungsform der vorliegenden Offenbarung darstellt. Das Bildgebungselement **10** ist beispielsweise ein Festkörper-Bildgebungselement vom Verstärkungstyp, wie etwa ein CMOS-Bildsensor. Das Bildgebungselement **10** kann ein Festkörper-Bildgebungselement vom Verstärkungstyp oder ein Festkörper-Bildgebungselement vom Ladungsübertragungs-Typ wie etwa eine CCD sein.

**[0015]** Das Bildgebungselement **10** umfasst ein Halbleitersubstrat **11**, auf dem eine Pixelanordnungseinheit **12** und eine Peripherieschaltungseinheit bereitgestellt sind. Die Pixelanordnungseinheit **12** ist beispielsweise in einem Mittelabschnitt des Halbleitersubstrats **11** bereitgestellt, während die Peripherieschaltungseinheit außerhalb der Pixelanordnungseinheit **12** bereitgestellt ist. Die Peripherieschaltungseinheit umfasst beispielsweise eine vertikale Ansteuerschaltung **13**, eine Signalverarbeitungsschaltung

**14**, eine horizontale Ansteuerschaltung **15** und eine Systemsteuerschaltung **16**.

**[0016]** In der Pixelanordnungseinheit **12** sind Einheitspixel (Pixel **P**) zweidimensional in einer Matrix angeordnet. Die Einheitspixel umfassen jeweils einen photoelektrischen Umwandlungsabschnitt, der elektrische Signalladungen mit einer Menge an elektrischen Ladungen, die einer Menge des eintretenden Lichts entspricht, erzeugt und die elektrischen Signalladungen im Inneren sammelt. Mit anderen Worten sind die mehreren Pixel **P** entlang einer X-Richtung (ersten Richtung) und einer Y-Richtung (zweiten Richtung) in **Fig. 1** angeordnet. Das hier verwendete „Einheitspixel“ ist ein Bildgebungspixel zum Erfassen eines Bildgebungssignals. Spezifische Schaltungskonfigurationen des Pixels **P** (Bildgebungspixels) werden später beschrieben.

**[0017]** In der Pixelanordnungseinheit **12** sind für die Pixelanordnung in der Matrix die Pixelansteuerleitungen **17** entlang einer Zeilenrichtung (Anordnungsrichtung der Pixel in einer Pixelzeile) für jeweilige Pixelzeilen verdrahtet und die vertikalen Signalleitungen **18** sind entlang einer Spaltenrichtung (Anordnungsrichtung der Pixel in einer Pixelspalte) für jeweilige Pixelspalten verdrahtet. Die Pixelansteuerleitungen **17** übertragen ein Ansteuersignal zur Pixelansteuerung. Das Ansteuersignal wird in Einheiten von Zeilen aus der vertikalen Ansteuerschaltung **13** ausgegeben. In **Fig. 1** ist die Pixelansteuerleitung **17** als einzelne Verdrahtung dargestellt, ist jedoch nicht auf die einzelne Verdrahtung beschränkt. Ein Ende der Pixelansteuerungsleitung **17** ist mit einem Ausgangsanschluss gekoppelt, der jeder Zeile der vertikalen Ansteuerschaltung **13** entspricht.

**[0018]** Die vertikale Ansteuerschaltung **13** umfasst beispielsweise ein Schieberegister und einen Adressdecodierer und steuert jedes Pixel der Pixelanordnungseinheit **12** beispielsweise in Einheiten von Zeilen an. Hier ist die Darstellung spezifischer Konfigurationen der vertikalen Ansteuerschaltung **13** weggelassen, aber im Allgemeinen weist die vertikale Ansteuerschaltung **13** eine Konfiguration auf, die zwei Abtastsysteme umfasst, nämlich ein Ausleseabtastsystem und ein Entladungsabtastsystem.

**[0019]** Das Ausleseabtastsystem führt ein sequentielles selektives Abtasten der Einheitspixel der Pixelanordnungseinheit **12** in Einheiten von Zeilen durch, um ein Signal aus dem Einheitspixel auszulesen. Das aus dem Einheitspixel auszulesende Signal ist ein analoges Signal. Das Entladungsabtastsystem führt eine Entladungsabtastung einer Auslesezeile, die einer Ausleseabtastung durch das Ausleseabtastsystem unterzogen werden soll, vor der Ausleseabtastung zu der Zeit einer Verschlussgeschwindigkeit durch.

**[0020]** Durch die Entladungsabtastung mittels des Entladungsabtastsystems werden unnötige elektrische Ladungen aus dem photoelektrischen Umwandlungsabschnitt des Einheitspixels in der Auslesezeile entladen, wodurch der photoelektrische Umwandlungsabschnitt zurückgesetzt wird. Somit wird durch das Entladen (Zurücksetzen) der unnötigen elektrischen Ladungen durch das Entladungsabtastsystem eine sogenannte elektronische Verschlussoperation ausgeführt. Hier bezieht sich die elektronische Verschlussoperation auf eine Operation zum Abführen der elektrischen Signalladungen in dem photoelektrischen Umwandlungsabschnitt, um die Belichtung neu zu starten (die Sammlung der elektrischen Signalladungen zu starten).

**[0021]** Das Signal, das durch eine Ausleseoperation durch das Auslese-Abtastsystem ausgelesen werden soll, entspricht einer Menge an einfallendem Licht bei und nach einer vorhergehenden Ausleseoperation oder der elektronischen Verschlussoperation. Darüber hinaus dient eine Periode von der Auslesezeitvorgabe durch die vorhergehende Ausleseoperation oder der Entladezeitvorgabe durch die elektronische Verschlussoperation bis zu der Auslesezeitvorgabe durch die aktuelle Ausleseoperation als Sammelperiode (Belichtungsperiode) von elektrischen Signalladungen in dem Einheitspixel.

**[0022]** Das Signal, das aus jedem der Einheitspixel der Pixelzeile ausgegeben werden soll, das der selektiven Abtastung durch die vertikale Ansteuerschaltung **13** unterzogen wird, wird über jeweilige der vertikalen Signalleitungen **18** an die Signalverarbeitungsschaltung **14** geliefert. Die Signalverarbeitungsschaltung **14** führt für jede Pixelspalte der Pixelanordnungseinheit **12** eine vorbestimmte Signalverarbeitung an dem Signal, das von jedem Pixel einer ausgewählten Zeile über die vertikale Signalleitung **18** ausgegeben werden soll, durch und hält vorübergehend nach der Signalverarbeitung das Pixelsignal.

**[0023]** Insbesondere empfängt die Signalverarbeitungsschaltung **14** das Signal des Einheitspixels und führt an dem Signal eine Signalverarbeitung durch, beispielsweise Rauschunterdrückung durch CDS (korrelierte Doppelabtastung), Signalverstärkung und AD-Umsetzung (Analog-Digital-Umsetzung) usw. Durch den Rauschunterdrückungsprozess werden das Rücksetzrauschen und das pixel-spezifische Rauschen mit festem Muster wie beispielsweise die Schwellvariation eines Verstärkungstransistors entfernt. Es ist zu beachten, dass die hier beispielhaft dargestellte Signalverarbeitung nur ein Beispiel ist und die Signalverarbeitung nicht auf diese beschränkt ist. Hier entspricht die Signalverarbeitungsschaltung **14** einem spezifischen Beispiel der Ansteuerschaltung der vorliegenden Offenbarung.

**[0024]** Die horizontale Ansteuerschaltung **15** umfasst beispielsweise ein Schieberegister und einen Adressdecodierer und führt eine sequentielle selektive Abtastung einer Einheitsschaltung durch, die der Pixelspalte der Signalverarbeitungsschaltung **14** entspricht. Durch die selektive Abtastung mittels der horizontalen Ansteuerschaltung **15** wird das Pixelsignal, das der Signalverarbeitung durch jede Einheitsschaltung der Signalverarbeitungsschaltung **14** unterzogen wird, reihenfolgetreu an einen horizontalen Bus B ausgegeben und über den horizontalen Bus B aus dem Halbleitersubstrat **11** nach außen übertragen.

**[0025]** Die Systemsteuerschaltung **16** empfängt beispielsweise einen von außerhalb des Halbleitersubstrats **11** vorgegebenen Takt und Daten, die einen Befehl eines Betriebsmodus angeben. Darüber hinaus gibt die Systemsteuerschaltung **16** Daten wie etwa interne Informationen des Bildgebungselements **10** aus. Darüber hinaus umfasst die Systemsteuerschaltung **16** einen Zeitvorgabegenerator, der verschiedene Zeitvorgabesignale erzeugt. Auf der Basis der verschiedenen Zeitvorgabesignale, die in dem Zeitvorgabegenerator erzeugt werden, führt die Systemsteuerschaltung **16** eine Ansteuersteuerung der Peripherieschaltungseinheit wie etwa der vertikalen Ansteuerschaltung **13**, der Signalverarbeitungsschaltung **14** und der horizontalen Ansteuerschaltung **15** durch.

(Schaltungskonfiguration von Pixel P)

**[0026]** Fig. 2 ist ein Schaltungsdiagramm, das ein Beispiel einer Ausleseschaltung **20** darstellt, die das Pixelsignal basierend auf den aus jedem Pixel **P** ausgegebenen elektrischen Ladungen ausgibt.

**[0027]** Jedes Pixel **P** umfasst beispielsweise eine Photodiode **21** als photoelektrischen Umwandlungsabschnitt. Mit der für jedes Pixel **P** bereitgestellten Photodiode **21** sind beispielsweise ein Übertragungstransistor **22**, ein Rücksetztransistor **23**, ein Verstärkungstransistor **24** und ein Auswahltransistor **25** gekoppelt. Hier ist ein spezifisches Beispiel eines Ausgangstransistors der vorliegenden Offenbarung der Verstärkungstransistor **24**.

**[0028]** Darüber hinaus sind in Bezug auf das Pixel **P** als Pixelansteuerleitung **17** drei Ansteuerdrahtungen, z. B. eine Übertragungsleitung **17a**, eine Rücksetzleitung **17b** und eine Auswahlleitung **17c**, für jedes Pixel **P** der gleichen Pixelzeile gemeinsam bereitgestellt. Jeweils ein Ende der Übertragungsleitung **17a**, der Rücksetzleitung **17b** und der Auswahlleitung **17c** ist in Einheiten von Pixelzeilen mit dem Ausgangsanschluss der vertikalen Ansteuerschaltung **13**, der jeder Pixelzeile entspricht, gekoppelt, um einen Übertragungsimpuls  $\phi_{TRF}$ , einen Rücksetzimpuls  $\phi_{RST}$  und einen Auswahlimpuls

$\phi_{SEL}$  als Ansteuersignal, das das Pixel **P** ansteuert, zu übertragen.

**[0029]** Die Photodiode **21** umfasst eine Anodenelektrode, die mit einer negativseitigen Leistungsversorgung (z. B. Masse) gekoppelt ist, und führt eine photoelektrische Umwandlung von empfangenem Licht (eintretendem Licht) in elektrische Signalladungen von einer Menge an elektrischer Ladungen, die einer Menge von Licht entspricht, durch, um die elektrischen Signalladungen zu sammeln. Die Photodiode **21** umfasst eine Kathodenelektrode, die über den Übertragungstransistor **22** mit einer Gate-Elektrode des Verstärkungstransistors **24** elektrisch gekoppelt ist. Ein Knoten, der mit der Gate-Elektrode des Verstärkungstransistors **24** elektrisch gekoppelt ist, wird als FD-Abschnitt (schwebender Diffusionsabschnitt) **26** (Abschnitt zur Sammlung elektrischer Ladung) bezeichnet.

**[0030]** Der Übertragungstransistor **22** ist zwischen der Kathodenelektrode der Photodiode **21** und dem FD-Abschnitt **26** eingekoppelt. An eine Gate-Elektrode des Übertragungstransistors **22** wird der Übertragungsimpuls  $\phi_{TRF}$ , in dem ein hoher Pegel (z. B. Vdd-Pegel) aktiv ist (im Folgenden als hoch-aktiv bezeichnet), durch die Übertragungsleitung **17a** gegeben. Somit wird der Übertragungstransistor **22** in einen leitenden Zustand gebracht, wodurch bewirkt wird, dass die von der Photodiode **21** photoelektrisch umgewandelten elektrischen Signalladungen an den FD-Abschnitt **26** übertragen werden.

**[0031]** Der Rücksetztransistor **23** umfasst eine Drain-Elektrode, die mit einer Pixelleistungsversorgung Vdd gekoppelt ist, und eine Source-Elektrode, die mit dem FD-Abschnitt **26** gekoppelt ist. An eine Gate-Elektrode des Rücksetztransistors **23** wird der Rücksetzimpuls  $\phi_{RST}$  hoch-aktiv durch die Rücksetzleitung **17b** gegeben. Somit wird der Rücksetztransistor **23** in einen leitenden Zustand gebracht und der FD-Abschnitt **26** wird zurückgesetzt, indem die elektrischen Ladungen des FD-Abschnitts **26** in die Pixelleistungsversorgung Vdd entladen werden.

**[0032]** Der Verstärkungstransistor **24** umfasst eine Gate-Elektrode, die mit dem FD-Abschnitt **26** gekoppelt ist, und eine Drain-Elektrode, die mit der Pixelleistungsversorgung Vdd gekoppelt ist. Somit gibt der Verstärkungstransistor **24** als Rücksetzsignal (Rücksetzpegel)  $V_{rst}$  ein Potential des FD-Abschnitts **26** nach dem Rücksetzen durch den Rücksetztransistor **23** aus. Ferner gibt der Verstärkungstransistor **24** als optisches Sammelsignal (Signalpegel)  $V_{sig}$ , das Potential des FD-Abschnitts **26** nach dem Übertragen der elektrischen Signalladungen durch den Übertragungstransistor **22** aus.

**[0033]** Der Auswahltransistor **25** umfasst beispielsweise eine Drain-Elektrode, die mit der Source-Elek-

trode des Verstärkungstransistors **24** gekoppelt ist, und eine Source-Elektrode, die mit der vertikalen Signalleitung **18** gekoppelt ist. An eine Gate-Elektrode des Auswahltransistors **25** wird der Auswahlimpuls  $\phi$ SEL hoch-aktiv über die Auswahlleitung **17c** gegeben. Somit wird der Auswahltransistor **25** in einen leitenden Zustand gebracht, wodurch das Einheitspixel **P** in einen ausgewählten Zustand gebracht wird und bewirkt wird, dass das aus dem Verstärkungstransistor **24** gelieferte Signal an die vertikale Signalleitung **18** ausgegeben wird.

**[0034]** Die vertikale Signalleitung **18** ist mit einem Transistor (nicht dargestellt) einer Konstantstromquelle gekoppelt, die mit einer konstanten Spannung vorgespannt ist. Dementsprechend bilden der Verstärkungstransistor **24**, der Auswahltransistor **25** und die vertikale Signalleitung **18** eine sogenannte Source-Folger-Schaltung.

**[0035]** In dem Beispiel von **Fig. 2** ist eine Schaltungskonfiguration angegeben, bei der der Auswahltransistor **25** zwischen der Source-Elektrode des Verstärkungstransistors **24** und der vertikalen Signalleitung **18** eingekoppelt ist. Es kann jedoch auch eine Schaltungskonfiguration hergenommen werden, bei der der Auswahltransistor **25** zwischen der Pixelleistungsversorgung  $V_{dd}$  und der Drain-Elektrode des Verstärkungstransistors **24** eingekoppelt ist.

**[0036]** Eine Schaltungskonfiguration jedes Pixels **P** ist nicht auf die der oben beschriebenen Pixelkonfiguration mit den vier Transistoren beschränkt. Beispielsweise können auch andere Pixelkonfigurationen möglich sein, die beispielsweise drei Transistoren umfassen, von denen einer sowohl als Verstärkungstransistor **24** als auch als Auswahltransistor **25** dient. Es gibt keine Einschränkung hinsichtlich der Konfigurationen der Pixelschaltung.

(Spezifische Konfiguration von Pixel P)

**[0037]** Im Folgenden wird eine spezifische Konfiguration des Pixels **P** unter Bezugnahme auf **Fig. 3**, **Fig. 4A** und **Fig. 4B** beschrieben. **Fig. 3** zeigt schematisch eine ebene Konfiguration des Pixels **P**. **Fig. 4A** und **Fig. 4B** zeigen schematisch jeweils eine Querschnittskonfiguration entlang einer in **Fig. 3** dargestellten A-A'-Linie und eine Querschnittskonfiguration entlang einer in **Fig. 3** dargestellten B-B'-Linie.

**[0038]** Das Bildgebungselement **10** ist beispielsweise ein Bildgebungselement eines Rückseitenbeleuchtungstyps. Über einen weiten Bereich jedes Pixels **P** ist beispielsweise die Photodiode **21** in einer im Wesentlichen rechteckigen planaren Form bereitgestellt. In der Nähe eines Endes jedes Pixels **P** sind beispielsweise der Rücksetztransistor **23**, der Verstärkungstransistor **24** und der Auswahltransistor **25** in dieser Reihenfolge nebeneinander angeordnet.

Zwischen dem Rücksetztransistor **23** und der Photodiode **21** sind der FD-Abschnitt **26** und der Übertragungstransistor **22** bereitgestellt (**Fig. 3**). Der Verstärkungstransistor **24** ist auf einer Seite einer Oberfläche (Oberfläche **S11B**, die später beschrieben ist) des Halbleitersubstrats **11** bereitgestellt und umfasst eine Gate-Elektrode **24G**, einen Gate-Isolierfilm **24I**, einen Kanalbereich **24C** und ein Paar Source-Drain-Bereiche **24A** und **24B**.

**[0039]** Das Halbleitersubstrat **11** weist eine Oberfläche **S11A** auf der Lichteintrittsseite und die Oberfläche **S11B** gegenüber der Oberfläche **S11A** auf. Das Halbleitersubstrat **11** enthält beispielsweise Silizium (Si). In dem Halbleitersubstrat **11** ist für jedes Pixel **P** die Photodiode **21** bereitgestellt. Die Photodiode **21** ist beispielsweise eine Photodiode mit einem pn-Übergang und umfasst einen p-Typ-Verunreinigungsbereich **21a** und einen n-Typ-Verunreinigungsbereich **21b**, der in einem p-Typ-Topfbereich **111** ausgebildet ist. Beispielsweise sind der p-Typ-Verunreinigungsbereich **21a** und der n-Typ-Verunreinigungsbereich **21b** in dieser Reihenfolge entlang einer Dickenrichtung von der Seite des Halbleitersubstrats **11** aus, auf der die Oberfläche **S11B** angeordnet ist, bereitgestellt. Beispielsweise beträgt eine Größe des p-Typ-Verunreinigungsbereichs **21a** in einer Tiefenrichtung (Z-Richtung in **Fig. 4B**) etwa 30 nm bis 200 nm. Eine Größe des n-Typ-Verunreinigungsbereichs **21b** in der Tiefenrichtung beträgt etwa 1  $\mu$ m bis 5  $\mu$ m. Beispielsweise beträgt eine Verunreinigungskonzentration des p-Typ-Verunreinigungsbereichs **21a** etwa  $1 \times 10^{18} \text{ cm}^{-3}$  bis  $1 \times 10^{19} \text{ cm}^{-3}$ . Eine Verunreinigungskonzentration des n-Typ-Verunreinigungsbereichs **21b** beträgt etwa  $1 \times 10^{15} \text{ cm}^{-3} \times 1 \times 10^{18} \text{ cm}^{-3}$ . Eine Verunreinigungskonzentration des p-Typ-Topfbereichs **111** beträgt beispielsweise etwa  $1 \times 10^{16} \text{ cm}^{-3}$  bis  $1 \times 10^{18} \text{ cm}^{-3}$ .

**[0040]** In der Nähe der Oberfläche **S11B** innerhalb des Halbleitersubstrats **11** sind der Kanalbereich **24C** und das Paar Source-Drain-Bereiche **24A** und **24B** des Verstärkungstransistors **24** bereitgestellt. Das Paar Source-Drain-Bereiche **24A** und **24B** sind beispielsweise n-Typ-Verunreinigungsdiffusionsbereiche (vom ersten elektrischen Leitfähigkeitstyp), die in dem p-Typ-Topfbereich **111** gebildet sind, und sind dem Kanalbereich **24C** benachbart bereitgestellt. Entlang einer Kanallängenrichtung (Y-Richtung in **Fig. 4A**) des Verstärkungstransistors **24** sind der Source-Drain-Bereich **24A**, der Kanalbereich **24C** und der Source-Drain-Bereich **24B** in dieser Reihenfolge bereitgestellt. Eine Verunreinigungskonzentration der Source-Drain-Bereiche **24A** und **24B** beträgt beispielsweise etwa  $1 \times 10^{19} \text{ cm}^{-3} \times 1 \times 10^{21} \text{ cm}^{-3}$ . In der vorliegenden Ausführungsform umfasst der Kanalbereich **24C** des Verstärkungstransistors **24** den Verunreinigungsdiffusionsbereich vom n-Typ, d. h. dem gleichen elektrischen Leitfähigkeitstyp wie die Source-Drain-Bereiche **24A** und **24B**. Mit



anderen Worten hat der Verstärkungstransistor **24** eine übergangslose Struktur. Auch wenn Einzelheiten später beschrieben werden, macht es dies weniger wahrscheinlich, dass Ladungsträger, die in dem Kanalbereich **24C** fließen, an einer Grenzfläche mit dem Gate-Isolierfilm **241** aufgenommen (eingefangen) werden. Daher ist es möglich, das Auftreten von Rauschen in dem Verstärkungstransistor **24** zu unterdrücken.

**[0041]** Der Kanalbereich **24C**, der zwischen dem Paar Source-Drain-Bereiche **24A** und **24B** angeordnet ist, ist ein n-Typ-Verunreinigungsdiffusionsbereich, der in dem p-Typ-Topfbereich 111 ausgebildet ist. Eine Verunreinigungskonzentration dieses Kanalbereichs **24C** beträgt etwa  $5 \times 10^{17} \text{ cm}^{-3} \times 1 \times 10^{19} \text{ cm}^{-3}$ . Der Kanalbereich **24C** ist von der Gate-Elektrode **24G** umgeben. Eine Größe des Kanalbereichs **24C** in der Kanallängenrichtung beträgt beispielsweise etwa 200 nm bis 3000 nm. Eine Größe des Kanalbereichs **24C** in einer Kanalbreitenrichtung (X-Richtung in **Fig. 4B**) beträgt beispielsweise etwa 20 nm bis 200 nm. Eine Größe (Größe D) des Kanalbereichs **24C** in Tiefenrichtung ist beispielsweise größer als eine Größe des Paares Source-Drain-Bereiche **24A** und **24B** in Tiefenrichtung und beträgt etwa 50 nm bis 500 nm.

**[0042]** Die den Kanalbereich **24C** umgebende Gate-Elektrode **24G** umfasst ein Paar gegenüberliegender Seitenflächen **241** und **242** und eine obere Oberfläche **243**, die das Paar Seitenflächen **241** und **242** verbindet. Dieses Paar Seitenflächen **241** und **242** und die obere Oberfläche **243** sind jeweils dem Kanalbereich **24C** gegenüberliegend. Mit anderen Worten bilden das Paar Seitenflächen **241** und **242** und die obere Oberfläche **243** eine Aussparungsform, die den Kanalbereich **24C** umgibt.

**[0043]** Das Paar Seitenflächen **241** und **242** ist eine Ebene, die im Wesentlichen senkrecht zu der Oberfläche **S11B** des Halbleitersubstrats **11** (YZ-Ebene in **Fig. 4B**) ist und der Kanalbreitenrichtung entgegengesetzt ist. Der Kanalbereich **24C** ist zwischen dem Paar Seitenflächen **241** und **242** bereitgestellt. Ein Abschnitt oder die Gesamtheit des Paares Seitenflächen **241** und **242** ist in dem Halbleitersubstrat **11** vergraben. Innerhalb des Paares Seitenflächen **241** und **242** beträgt eine Größe des in dem Halbleitersubstrat **11** vergrabenen Abschnitts in Tiefenrichtung beispielsweise etwa 100 nm bis 500 nm.

**[0044]** **Fig. 5** zeigt ein weiteres Beispiel des Paares Seitenflächen **241** und **242**. Ein Abschnitt des Kanalbereichs **24C** kann von dem Paar Seitenflächen **241** und **242** freigelegt sein. Es ist bevorzugt, dass die Hälfte oder mehr der Größe des Kanalbereichs **24C** in Tiefenrichtung mit dem Paar Seitenflächen **241** und **242** bedeckt ist.

**[0045]** Die obere Fläche **243** ist eine Ebene, die im Wesentlichen parallel zur Oberfläche **S11B** des Halbleitersubstrats **11** (XY-Ebene in **Fig. 3B**) ist, und ist außerhalb des Halbleitersubstrats **11** bereitgestellt. Das heißt, die obere Fläche **243** ist dem Halbleitersubstrat **11** gegenüberliegend bereitgestellt. Die obere Fläche **243** steht in Kontakt einem Ende jeder des Paares Seitenflächen **241** und **242**.

**[0046]** Die Gate-Elektrode **24G**, die das Paar Seitenflächen **241** und **242** aufweist, und die obere Fläche **243** enthalten beispielsweise Polysilizium (Poly-Si) vom p-Typ (zweiten elektrischen Leitfähigkeitstyp) usw. Die Gate-Elektrode **24G** kann ein Metall wie Wolfram (W), Titan (Ti), Titanitrid (TiN), Hafnium (Hf), Hafniumsilizid (HfSi), Ruthenium (Ru), Iridium (Ir) und Kobalt (Co) enthalten.

**[0047]** Zwischen jeder des Paares Seitenflächen **241** und **242** und der oberen Fläche **243** und dem Kanalbereich **24C** ist der Gate-Isolierfilm **241** bereitgestellt. Der Gate-Isolierfilm **241** umfasst einen Isolierfilm wie beispielsweise Siliziumoxid (SiO). Eine Dicke des Gate-Isolierfilms **241** beträgt beispielsweise etwa 3 nm bis 15 nm.

**[0048]** Um die Seitenflächen **241** und **242**, die in dem Halbleitersubstrat **11** vergraben sind, sind Elementisolierbereiche (STIs: Flachgrabenisolierung) **112** bereitgestellt. Die Elementisolierbereiche **112** enthalten beispielsweise ein Isoliermaterial wie Siliziumoxid usw. Innerhalb des Halbleitersubstrats **11** zwischen der Seitenfläche **242** und der Photodiode **21** ist der Elementisolierbereich **112** bereitgestellt.

(Betrieb des Bildgebungselements 10)

**[0049]** In dem Bildgebungselement **10** tritt Licht (beispielsweise Licht einer Wellenlänge in einem sichtbaren Bereich) aus der Oberfläche **S11A** des Halbleitersubstrats **11** in die Photodiode **21** ein und daraufhin werden Paare von Löchern und Elektronen in der Photodiode **21** erzeugt (photoelektrische Umwandlung wird durchgeführt). Der Übertragungstransistor **22** wird eingeschaltet und daraufhin werden die in der Photodiode **21** gesammelten elektrischen Signalladungen in den FD-Abschnitt **26** übertragen. In dem FD-Abschnitt **26** werden die elektrischen Signalladungen in ein Spannungssignal umgewandelt und das Spannungssignal wird über den Verstärkungstransistor **24** und den Auswahltransistor **25** an die vertikale Signalleitung **18** ausgegeben.

(Arbeitsweise und Wirkungen des Bildgebungselements 10)

**[0050]** In dem Bildgebungselement **10** der vorliegenden Ausführungsform ist der Verstärkungstransistor **24** ein sogenannter übergangsloser Transistor und umfasst den Kanalbereich **24C** des gleichen elektri-

schen Leitfähigkeitstyps wie des elektrischen Leitfähigkeitstyps (n-Typ) der Source-Drain-Bereiche **24A** und **24B**. Dies bewirkt, dass ein Strompfad in dem Kanalbereich **24C** von der Grenzfläche mit dem Gate-Isolierfilm **241** weg ausgebildet ist, was es weniger wahrscheinlich macht, dass in dem Kanalbereich **24C** fließende Ladungsträger an der Grenzfläche mit dem Gate-Isolierfilm **241** eingefangen werden. Im Folgenden werden die Arbeitsweise und Wirkungen anhand eines Vergleichsbeispiels beschrieben.

**[0051]** Fig. 6A und Fig. 6B zeigen eine schematische Querschnittskonfiguration eines Verstärkungstransistors (Verstärkungstransistor **124**) gemäß dem Vergleichsbeispiel. Fig. 6A entspricht einer Querschnittskonfiguration entlang der A-A'-Linie in Fig. 3 und Fig. 6B entspricht einer Querschnittskonfiguration entlang der B-B'-Linie in Fig. 3. Eine Gate-Elektrode (Gate-Elektrode **124G**) des Verstärkungstransistors **124** weist nur eine einzelne Ebene auf, die außerhalb des Halbleitersubstrats **11** bereitgestellt ist. Die Gate-Elektrode **124G** ist nicht in dem Halbleitersubstrat **11** vergraben. Ein Kanalbereich **124C**, der der Gate-Elektrode **124G** gegenüberliegt, umfasst beispielsweise einen Verunreinigungsdiffusionsbereich eines entgegengesetzten elektrischen Leitfähigkeitstyps (p-Typ) zu dem elektrischen Leitfähigkeitstyp (n-Typ) des Paares Source-Drain-Bereiche **24A** und **24B**. Der Kanalbereich **124C** kann vom n-Typ mit niedriger Konzentration sein, es ist jedoch schwierig, eine Größe (Größe **D100**) des Kanalbereichs **124C** in Tiefenrichtung (Z-Richtung in Fig. 6A) zu erhöhen. Ein Grund dafür ist, dass das Ein- und Ausschalten des Verstärkungstransistors **124** durch die Gate-Elektrode **124G** gesteuert wird, die ausschließlich außerhalb des Halbleitersubstrats **11** bereitgestellt ist. Die Größe **D100** in der Tiefenrichtung des Kanalbereichs **124C** beträgt beispielsweise etwa 50 nm und ist kleiner als die Größe der Source-Drain-Bereiche **24A** und **24B** in Tiefenrichtung.

**[0052]** Bei einem solchen Verstärkungstransistor **124** wird ein Strompfad in dem Kanalbereich **124C** in der Nähe einer Grenzfläche mit dem Gate-Isolierfilm **241** gebildet. Dementsprechend bewirkt das Vorhandensein eines Fangniveaus in dem Gate-Isolierfilm **241**, dass in dem Kanalbereich **124C** fließende Ladungsträger von dem Fangniveau eingefangen oder vom Fangniveau freigesetzt werden. Dies führt zum Auftreten von Schwankungen des in dem Kanalbereich **124C** fließenden Stroms. Diese Schwankungen des Stroms tragen zur Erzeugung von Rauschen bei.

**[0053]** Ein mögliches Verfahren zum Unterdrücken des Rauschens kann darin bestehen, den belegten Bereich des Verstärkungstransistors zu vergrößern. Bei diesem Verfahren wird jedoch der belegte Bereich einer Photodiode, die in demselben Halbleitersubstrat wie der Verstärkungstransistor bereitgestellt ist, verringert. Dies hat beispielsweise Einfluss auf die

Empfindlichkeit und einen Betrag der Sättigung der Ansammlung von elektrischen Signalladungen.

**[0054]** Im Gegensatz dazu umfasst bei dem Bildgebungselement **10** der Kanalbereich **24C** den n-Typ-Verunreinigungsdiffusionsbereich mit einer hohen Verunreinigungskonzentration. Somit wird die Nähe der Grenzfläche zwischen dem Kanalbereich **24C** und dem Gate-Isolierfilm **241** zu einer Verarmungsschicht, wodurch der Strompfad in dem Kanalbereich **24C** an einer Position weg von dem Gate-Isolierfilm **241** gebildet wird.

**[0055]** Fig. 7 zeigt schematisch einen Strom (Strom C), der in dem Verstärkungstransistor **24** in einem Ein-Zustand fließt. Somit fließt in dem Verstärkungstransistor **24** der größte Teil des Stroms C durch einen in Tiefenrichtung mittleren Abschnitt des Kanalbereichs **24C**. Zudem ist das Paar Seitenflächen **241** und **242** der Gate-Elektrode **24G** in dem Halbleitersubstrat **11** vergraben. Dies ermöglicht es, die Größe D (Fig. 4A) des Kanalbereichs **24C** in Tiefenrichtung zu erhöhen.

**[0056]** Dementsprechend werden selbst in dem Fall, in dem ein Fangniveau in dem Gate-Isolierfilm **241** vorhanden ist, Ladungsträger, die in dem Kanalbereich **24C** des Verstärkungstransistors **24** fließen, von diesem Fangniveau kaum eingefangen. Somit wird die Erzeugung des Rauschens aufgrund der Schwankungen des in dem Kanalbereich **24C** fließenden Stroms unterdrückt.

**[0057]** Ferner wird das Rauschen unterdrückt, ohne den belegten Bereich des Verstärkungstransistors **24** zu vergrößern. Dies ermöglicht es, den belegten Bereich der Photodiode **21** beizubehalten. Dementsprechend werden beispielsweise die Einflüsse auf die Empfindlichkeit und den Betrag der Sättigung der Ansammlung der elektrischen Signalladungen ebenfalls unterdrückt.

**[0058]** Wie es oben beschrieben ist, umfasst der Verstärkungstransistor **24** bei dem Bildgebungselement **10** der vorliegenden Ausführungsform den Kanalbereich **24C** des gleichen elektrischen Leitfähigkeitstyps (n-Typ) wie des elektrischen Leitfähigkeitstyps der Source-Drain-Bereiche **24A** und **24B**. Dies macht es möglich, das Rauschen aufgrund der an der Grenzfläche auf der Seite des Kanalbereichs **24C**, auf der die Gate-Elektrode **24G** angeordnet ist, eingefangenen Ladungsträger zu reduzieren. Daher ist es möglich, das Rauschen zu unterdrücken.

**[0059]** Darüber hinaus ist in dem Bildgebungselement **10** das Paar Seitenflächen **241** und **242** der Gate-Elektrode **24G** in dem Halbleitersubstrat **11** vergraben. Dies macht es einfacher, die Größe D des Kanalbereichs **24C** in Tiefenrichtung zu erhöhen. Da-

her ist es möglich, die Erzeugung des Rauschens wirksamer zu unterdrücken.

**[0060]** Bei dem Bildgebungselement **10** ist es möglich, das Rauschen zu unterdrücken und ein hohes SN-Verhältnis zu erreichen. Dementsprechend ist es beispielsweise auch beim nächtlichen Fotografieren möglich, ein klares Bild zu erhalten.

**[0061]** Im Folgenden werden Abwandlungsbeispiele der vorstehenden ersten Ausführungsform und andere Ausführungsformen beschrieben. In der folgenden Beschreibung werden jedoch die gleichen Bestandteile wie bei der vorhergehenden ersten Ausführungsform mit denselben Bezugszeichen bezeichnet und deren Beschreibung wird gegebenenfalls weglassen.

<Abwandlungsbeispiel 1>

**[0062]** **Fig. 8** zeigt eine schematische Querschnittskonfiguration eines Hauptabschnitts des Bildgebungselements **10** (**Fig. 1**) gemäß einem Abwandlungsbeispiel **1** der vorstehenden ersten Ausführungsform. **Fig. 8** entspricht der Querschnittskonfiguration entlang der B-B'-Linie in **Fig. 8**. Das Bildgebungselement **10** umfasst den Verstärkungstransistor **24** mit einer Lamellen-FET-Struktur. Ansonsten hat das Bildgebungselement **10** gemäß dem Abwandlungsbeispiel **1** eine ähnliche Konfiguration wie das Bildgebungselement **10** der vorhergehenden ersten Ausführungsform und weist ähnliche Funktionen und Wirkungen auf.

**[0063]** Der Verstärkungstransistor **24** mit der Lamellen-FET-Struktur umfasst eine Lamelle F, in der der Kanalbereich **24C** bereitgestellt ist, die Gate-Elektrode **24G**, die um die Lamelle F herum bereitgestellt ist, und den Gate-Isolierfilm **241**, der zwischen der Gate-Elektrode **24G** und der Lamelle F bereitgestellt ist.

**[0064]** Die Lamelle F enthält beispielsweise Silizium (Si) usw., in das eine n-Typ-Verunreinigung diffundiert ist. Die Lamelle F ist auf der Oberfläche **S11B** des Halbleitersubstrats **11** im Wesentlichen senkrecht zu der Oberfläche **S11B** bereitgestellt. Das heißt, der Verstärkungstransistor **24** mit der Lamellen-FET-Struktur umfasst den n-Typ-Kanalbereich **24C** außerhalb des Halbleitersubstrats **11**, in dem die Photodiode **21** bereitgestellt ist. Dies ermöglicht es, den belegten Bereich des Verstärkungstransistors **24** zu vergrößern und zugleich die Einflüsse auf den belegten Bereich der Photodiode **21** zu unterdrücken. Die Verunreinigungskonzentration des Kanalbereichs **24C** beträgt beispielsweise etwa  $5 \times 10^{17} \text{ cm}^{-3}$  bis  $1 \times 10^{19} \text{ cm}^{-3}$ . Die Lamelle F erstreckt sich in der Kanallängenrichtung (Y-Richtung in **Fig. 8**). Die Lamelle F ist benachbart zu dem Kanalbereich **24C** mit den Source-Drain-Bereichen **24A** und **24B** (**Fig. 4A**) versehen. Die Source-Drain-Bereiche **24A** und **24B**

haben den gleichen elektrischen Leitfähigkeitstyp (n-Typ) wie der Kanalbereich **24C**.

**[0065]** Die Gate-Elektrode **24G** ist zusammen mit der Lamelle F auf der Oberfläche **S11B** des Halbleitersubstrats **11** bereitgestellt. Die Gate-Elektrode **24G** umfasst das Paar Seitenflächen **241** und **242**, die sich mit der Lamelle F dazwischen gegenüberliegen, und die obere Fläche **243**, die das Paar Seitenflächen **241** und **242** verbindet. Die obere Fläche **243** liegt der Oberfläche **S11B** des Halbleitersubstrats **11** gegenüber, wobei die Lamelle F dazwischen liegt. Die Gate-Elektrode **24G** enthält beispielsweise p-Typ-Polysilizium usw. Zwischen der Lamelle F und jeder des Paares Seitenflächen **241** und **242** und der oberen Fläche **234** ist der Gate-Isolierfilm **241** bereitgestellt. Der Gate-Isolierfilm **241** enthält beispielsweise Siliziumoxid (SiO) usw.

**[0066]** Bei dem Bildgebungselement **10** gemäß dem vorliegenden Abwandlungsbeispiel umfasst der Verstärkungstransistor **24** wie auch in der bei der vorhergehenden ersten Ausführungsform gegebenen Beschreibung den Kanalbereich **24C** des gleichen elektrischen Leitfähigkeitstyps (n-Typ) wie des elektrischen Leitfähigkeitstyps der Source-Drain-Bereiche **24A** und **24B**. Daher ist es möglich, das Rauschen zu reduzieren, das durch die an der Grenzfläche auf der Seite des Kanalbereichs **24C**, auf der die Gate-Elektrode **24G** angeordnet ist, eingefangenen Ladungsträger verursacht wird. Darüber hinaus ist der Kanalbereich **24C** (Lamelle F) außerhalb des Halbleitersubstrats **11** bereitgestellt, in dem die Photodiode **21** bereitgestellt ist. Dies ermöglicht es, den belegten Bereich des Verstärkungstransistors **24** zu vergrößern. Daher ist es möglich, das Rauschen wirksamer zu unterdrücken.

<Abwandlungsbeispiel 2>

**[0067]** **Fig. 9** zeigt eine schematische Querschnittskonfiguration eines Hauptabschnitts des Bildgebungselements **10** (**Fig. 1**) gemäß einem Abwandlungsbeispiel **2** der vorstehenden ersten Ausführungsform. **Fig. 9** entspricht der Querschnittskonfiguration entlang der B'-B'-Linie in **Fig. 3**. Das Bildgebungselement **10** umfasst den Verstärkungstransistor **24** mit einer GAA-Struktur. Ansonsten hat das Bildgebungselement **10** gemäß dem Abwandlungsbeispiel **2** eine ähnliche Konfiguration wie das Bildgebungselement **10** der vorhergehenden ersten Ausführungsform und weist auch die ähnlichen Funktionen und Wirkungen auf.

**[0068]** Der Verstärkungstransistor **24** mit der GAA-Struktur umfasst einen Halbleiterabschnitt **24N**, in dem der Kanalbereich **24C** bereitgestellt ist, die Gate-Elektrode **24G**, die den Halbleiterabschnitt **24N** umgibt, und den Gate-Isolierfilm **241**, der zwischen

der Gate-Elektrode **24G** und dem Halbleiterabschnitt **24N** bereitgestellt ist.

**[0069]** Der Halbleiterabschnitt **24N** enthält beispielsweise Silizium (Si) usw., in das eine n-Typ-Verunreinigung diffundiert ist. Der Halbleiterabschnitt **24N** kann beispielsweise einen Nanodraht umfassen. Der Halbleiterabschnitt **24N** ist auf der Oberfläche **S11B** des Halbleitersubstrats **11** bereitgestellt und erstreckt sich in der Kanallängenrichtung (Y-Richtung in **Fig. 9**). In einem Bereich, der von der Gate-Elektrode **24G** des Halbleiterabschnitts **24N** umgeben ist, ist der n-Typ-Kanalbereich **24C** bereitgestellt. In einem Bereich, der dem Kanalbereich **24C** benachbart ist, sind die n-Typ-Source-Drain-Bereiche **24A** und **24B** (**Fig. 4A**) bereitgestellt.

**[0070]** Die Gate-Elektrode **24G** ist zusammen mit dem Halbleiterabschnitt **24N** auf der Oberfläche **S11B** des Halbleitersubstrats **11** bereitgestellt. Die Gate-Elektrode **24G** umfasst das Paar Seitenflächen **241** und **242**, die im Wesentlichen senkrecht zu dem Halbleitersubstrat **11** (der Oberfläche **S11B**) bereitgestellt sind, und die obere Fläche **243** und eine untere Fläche **244** sind im Wesentlichen parallel zum Halbleitersubstrat **11** (der Oberfläche **S11B**) bereitgestellt. Das Paar Seitenflächen **241** und **242** liegt sich gegenüber, wobei der Halbleiterabschnitt **24N** dazwischen liegt. Die obere Fläche **243** und die untere Fläche **244** verbinden das Paar Seitenflächen **241** und **242** und liegen sich gegenüber, wobei Nanodraht dazwischen liegt. Unter der oberen Fläche **243** und der unteren Fläche **244** ist die untere Fläche **244** an einer Position bereitgestellt, die dem Halbleitersubstrat **11** näher ist. Die Gate-Elektrode **24G** enthält beispielsweise p-Typ-Polysilicium usw.

**[0071]** Bei dem Bildgebungselement **10** gemäß dem vorliegenden Abwandlungsbeispiel umfasst der Verstärkungstransistor **24** genau wie bei der Beschreibung in der vorstehenden ersten Ausführungsform den Kanalbereich **24C** des gleichen elektrischen Leitfähigkeitstyps (n-Typ) wie des elektrischen Leitfähigkeitstyps des Source-Drain-Bereiche **24A** und **24B**. Daher ist es möglich, das Rauschen zu reduzieren, das durch die an der Grenzfläche auf der Seite des Kanalbereichs **24C**, auf der die Gate-Elektrode **24G** angeordnet ist, eingefangenen Ladungsträger verursacht wird. Darüber hinaus ist der Kanalbereich **24C** (Halbleiterabschnitt **24N**) außerhalb des Halbleitersubstrats **11** bereitgestellt, in dem die Photodiode **21** bereitgestellt ist. Dies ermöglicht es, den belegten Bereich des Verstärkungstransistors **24** zu vergrößern. Daher ist es möglich, das Rauschen wirksamer zu unterdrücken.

<Abwandlungsbeispiel 3>

**[0072]** **Fig. 10** zeigt ein Beispiel einer Konfiguration einer Ersatzschaltung des Bildgebungselements

**10 (Fig. 1)** gemäß einem Abwandlungsbeispiel **3** der vorhergehenden ersten Ausführungsform. Bei diesem Bildgebungselement **10** teilen sich mehrere Pixel **P** den Verstärkungstransistor **24** usw. Ansonsten hat das Bildgebungselement **10** gemäß dem Abwandlungsbeispiel **3** eine ähnliche Konfiguration wie das Bildgebungselement **10** der vorhergehenden ersten Ausführungsform und hat auch die gleichen Funktionen und Wirkungen.

**[0073]** Bei dem Bildgebungselement **10** teilen sich beispielsweise vier Pixel **P** den FD-Abschnitt **26**, den Rücksetztransistor **23**, den Verstärkungstransistor **24** und den Auswahltransistor **25**.

**[0074]** **Fig. 11** zeigt eine schematische ebene Konfiguration der vier Pixel **P** und des FD-Abschnitts **26**, des Rücksetztransistors **23**, des Verstärkungstransistors **24** und des Auswahltransistors **25**, die sich die vier Pixel **P** teilen. Eine Konfiguration des Bildgebungselements **10** des vorliegenden Abwandlungsbeispiels wird unter Verwendung von **Fig. 11** zusammen mit **Fig. 10** beschrieben.

**[0075]** Die Photodiode (eine beliebige der Photodioden **21-1**, **21-2**, **21-3** und **21-4**) ist in einem entsprechenden der vier Pixel **P** bereitgestellt. Die Photodiode **21-1** ist mit dem Übertragungstransistor **22-1** gekoppelt. Die Photodiode **21-2** ist mit dem Übertragungstransistor **22-2** gekoppelt. Die Photodiode **21-3** ist mit dem Übertragungstransistor **22-4** gekoppelt. Das heißt, in dem einzelnen Pixel **P** sind die einzelne Photodiode (eine beliebige der Photodioden **21-1**, **21-2**, **21-3** und **21-4**) und der einzelne Übertragungstransistor (ein beliebiger der Übertragungstransistoren **22-1**, **22-2**, **22-3** und **22-4**) angeordnet. Die Gate-Elektroden der Übertragungstransistoren **22-1**, **22-2**, **22-3** und **22-4** sind so ausgelegt, dass sie jeweils mit dem Übertragungsimpuls  $\phi_{TRF1}$ ,  $\phi_{TRF2}$ , ( $\phi_{TRF3}$  und ( $\phi_{TRF4}$  über die Übertragungsleitungen **17a-1**, **17a-2**, **17a-3** und **17a-4** versorgt werden (**Fig. 10**).

**[0076]** Der FD-Abschnitt **26** ist in dem mittleren Abschnitt der vier Pixel **P** bereitgestellt (**Fig. 11**). Die in jeder der Photodioden **21-1**, **21-2**, **21-3** und **21-4** photoelektrisch umgewandelten elektrischen Signal Ladungen werden über die Übertragungstransistoren **22-1**, **22-2**, **22-3** und **22-4** an den FD-Abschnitt **26** übertragen.

**[0077]** Der Rücksetztransistor **23**, der Verstärkungstransistor **24** und der Auswahltransistor **25** sind beispielsweise nebeneinander entlang eines Endes der vier Pixel **P**, die sich die Transistoren teilen, angeordnet (z. B. entlang des Endes in der X-Richtung in **Fig. 11**). Die Konfiguration des Verstärkungstransistors **24** ist beispielsweise ähnlich der in der vorhergehenden ersten Ausführungsform beschriebenen (siehe **Fig. 4A** und **Fig. 4B**). Alternativ kann die Konfiguration des Verstärkungstransistors **24** ähnlich der

in dem Abwandlungsbeispiel 1 (Fig. 8) oder dem Abwandlungsbeispiel 2 (Fig. 9) beschrieben sein.

[0078] Bei dem Bildgebungs-element 10 gemäß dem vorliegenden Abwandlungsbeispiel umfasst der Verstärkungstransistor 24 wie bei der Beschreibung in der vorhergehenden ersten Ausführungsform den Kanalbereich 24C des gleichen elektrischen Leitfähigkeitstyps (n-Typ) wie des elektrischen Leitfähigkeitstyps der Source-Drain-Bereiche 24A und 24B. Daher ist es möglich, das Rauschen aufgrund der an der Grenzfläche auf der Seite des Kanalbereichs 24C, auf der die Gate-Elektrode 24G angeordnet ist, eingefangenen Ladungsträger zu verringern.

<Zweite Ausführungsform>

[0079] Fig. 12 zeigt eine schematische Konfiguration eines Festkörper-Bildgebungs-elementes (Bildgebungs-elementes 10A) gemäß einer zweiten Ausführungsform der vorliegenden Offenbarung. Das Bildgebungs-element 10A umfasst eine gestapelte Struktur aus einem ersten Substrat 11A, einem zweiten Substrat 30 und einem dritten Substrat 40. Auf dem ersten Substrat 11A ist die Photodiode 21 usw. bereitgestellt. Auf dem zweiten Substrat 30 sind die Ausleseschaltung 20 (insbesondere der Verstärkungstransistor 24 und der Auswahltransistor 25) bereitgestellt. Auf dem dritten Substrat 40 ist eine Logikschaltung (Ansteuerschaltung) bereitgestellt. Ansonsten hat das Bildgebungs-element 10A der zweiten Ausführungsform eine ähnliche Konfiguration wie das Bildgebungs-element 10 der vorhergehenden ersten Ausführungsform und weist auch ähnliche Funktionen und Wirkungen auf. Hier sind spezifische Beispiele des Ausgangstransistors der vorliegenden Offenbarung der Verstärkungstransistor 24 und der Auswahltransistor 25.

[0080] Bei dem Bildgebungs-element 10A sind das erste Substrat 11A, das zweite Substrat 30 und das dritte Substrat 40 in dieser Reihenfolge gestapelt. Das Bildgebungs-element 10A ist so ausgelegt, dass Licht von einer Seite eintreten kann, auf der das erste Substrat 11A angeordnet ist. Das heißt, das Bildgebungs-element 10A ist ein Bildgebungs-element vom Rückseitenbeleuchtungstyp.

[0081] Das erste Substrat 11A weist auf dem Halbleitersubstrat 11 die mehreren Pixel P auf, die die photoelektrische Umwandlung durchführen. Das zweite Substrat 30 weist auf einer Halbleiterschicht 30S die Ausleseschaltungen 20 auf, die beispielsweise jeweils für jeden vierten Pixel P bereitgestellt sind. Das zweite Substrat 30 weist die Pixelansteuerleitungen 17 und die vertikalen Signalleitungen 18 auf. Das dritte Substrat 40 weist in einer Halbleiterschicht 40S eine Logikschaltung LC auf, die eine Verarbeitung des Pixelsignals durchführt. Die Logikschaltung LC umfasst beispielsweise die vertikale Ansteuerschaltung

13, die Signalverarbeitungsschaltung 14, die horizontale Ansteuerschaltung 15 und die Systemsteuerschaltung 16. Die Logikschaltung LC (speziell die horizontale Ansteuerschaltung 15) gibt eine Ausgangsspannung Vout für jedes Pixel P nach außen aus. In der Logikschaltung LC kann beispielsweise ein niederohmiger Bereich, der ein Silizid wie CoSi<sub>2</sub> oder NiSi enthält, in einer Vorderfläche eines Verunreinigungsdiffusionsbereichs in Kontakt mit einer Source-Elektrode und einer Drain-Elektrode ausgebildet sein. Das Silizid wird unter Verwendung eines Salicide-Prozesses (selbstjustierenden Silizid-Prozesses) gebildet.

[0082] Fig. 13 zeigt ein Beispiel des Pixels P und der Ausleseschaltung 20. Im Folgenden wird ein Fall beschrieben, in dem sich die vier Pixel P die einzelne Ausleseschaltung 20 teilen, wie es in Fig. 13 dargestellt ist. Hier bedeutet „teilen“, dass Ausgaben der vier Pixel P in die gemeinsame Ausleseschaltung 20 eingegeben werden.

[0083] Die Pixel P weisen jeweils gemeinsame Bestandteile auf. Um die Bestandteile der jeweiligen Pixel P in Fig. 13 voneinander zu unterscheiden, sind die Identifikationsnummern (1, 2, 3 und 4) an den Enden der Bezugszeichen der Bestandteile der jeweiligen Pixel P angehängt. In einem Fall, in dem es notwendig ist, die Bestandteile der jeweiligen Pixel P voneinander zu unterscheiden, sind im Folgenden die Identifikationsnummern an den Enden der Bezugszeichen der Bestandteile der jeweiligen Pixel P angebracht, in einem Fall jedoch, in dem es nicht notwendig ist, die Bestandteile der jeweiligen Pixel P voneinander zu unterscheiden, werden die Identifikationsnummern an den Enden der Bezugszeichen der Bestandteile der jeweiligen Pixel P weggelassen.

[0084] Jedes der Pixel P umfasst beispielsweise die Photodiode 21, den Übertragungstransistor 22 und den FD-Abschnitt 26. Der Übertragungstransistor 22 ist mit der Photodiode 21 elektrisch gekoppelt. Der FD-Abschnitt 26 hält vorübergehend die elektrischen Ladungen, die durch den Übertragungstransistor 22 aus der Photodiode 21 ausgegeben werden. Die Photodiode 21 führt die photoelektrische Umwandlung durch, um die elektrischen Ladungen zu erzeugen, die der Menge des empfangenen Lichts entsprechen. Die Kathode der Photodiode 21 ist mit der Source des Übertragungstransistors 22 elektrisch gekoppelt und die Anode der Photodiode 21 ist mit einer Referenzpotentialleitung (beispielsweise Masse) elektrisch gekoppelt. Der Drain des Übertragungstransistors 22 ist mit dem FD-Abschnitt 26 elektrisch gekoppelt und das Gate des Übertragungstransistors 22 ist mit der Pixelansteuerleitung 17 elektrisch gekoppelt. Der Übertragungstransistor 22 ist beispielsweise ein CMOS-Transistor (komplementärer Metall-Oxid-Halbleiter-Transistor).

**[0085]** Die FD-Abschnitte **26** der jeweiligen Pixel **P**, die sich die einzelne Ausleseschaltung **20** teilen, sind miteinander elektrisch gekoppelt und mit einem Eingangsanschluss der gemeinsamen Ausleseschaltung **20** elektrisch gekoppelt. Die Ausleseschaltung **20** umfasst beispielsweise den Rücksetztransistor **23**, den Auswahltransistor **25** und den Verstärkungstransistor **24**. Es ist zu beachten, dass der Auswahltransistor **25** bei Bedarf weggelassen werden kann. Die Source des Rücksetztransistors **23** (der Eingangsanschluss der Ausleseschaltung **20**) ist mit dem FD-Abschnitt **26** elektrisch gekoppelt und der Drain des Rücksetztransistors **23** ist mit einer Leistungsversorgungsleitung VDD und dem Drain des Verstärkungstransistors **24** elektrisch gekoppelt. Das Gate des Rücksetztransistors **23** ist mit der Pixelansteuerleitung **17** elektrisch gekoppelt (siehe **Fig. 12**). Die Source des Verstärkungstransistors **24** ist mit dem Drain des Auswahltransistors **25** elektrisch gekoppelt und das Gate des Verstärkungstransistors **24** ist mit der Source des Rücksetztransistors **23** elektrisch gekoppelt. Die Source des Auswahltransistors **25** (der Ausgangsanschluss der Ausleseschaltung **20**) ist mit der vertikalen Signalleitung **18** elektrisch gekoppelt und das Gate des Auswahltransistors **25** ist mit der Pixelansteuerleitung **17** elektrisch gekoppelt (siehe **Fig. 12**).

**[0086]** In einem Fall, in dem der Übertragungstransistor **22** eingeschaltet ist, überträgt der Übertragungstransistor **22** die elektrischen Ladungen der Photodiode **21** an den FD-Abschnitt **26**. Der Rücksetztransistor **23** setzt das Potential des FD-Abschnitts **26** auf ein vorbestimmtes Potential zurück. In einem Fall, in dem der Rücksetztransistor **23** eingeschaltet ist, wird das Potential des FD-Abschnitts **26** auf ein Potential der Leistungsversorgungsleitung VDD zurückgesetzt. Der Auswahltransistor **25** steuert eine Ausgabezeitvorgabe des Pixelsignals aus der Ausleseschaltung **20**. Der Verstärkungstransistor **24** erzeugt als Pixelsignal ein Signal einer Spannung, die einem Pegel der in dem FD-Abschnitt **26** gehaltenen elektrischen Ladungen entspricht. Der Verstärkungstransistor **24** bildet einen Source-Folger-Verstärker und gibt das Pixelsignal einer Spannung aus, die einem Pegel der von der Photodiode **21** erzeugten elektrischen Ladungen entspricht. In einem Fall, in dem der Auswahltransistor **25** eingeschaltet ist, verstärkt der Verstärkungstransistor **24** das Potential des FD-Abschnitts **26** und gibt eine Spannung, die dem relevanten Potential entspricht, über die vertikale Signalleitung **18** an die Signalverarbeitungsschaltung **14** aus. Der Rücksetztransistor **23**, der Verstärkungstransistor **24** und der Auswahltransistor **25** sind beispielsweise CMOS-Transistoren.

**[0087]** Es ist zu beachten, dass, wie es in **Fig. 14** gezeigt ist, der Auswahltransistor **25** zwischen der Leistungsversorgungsleitung VDD und dem Verstärkungstransistor **24** bereitgestellt sein kann. In die-

sem Fall ist der Drain des Rücksetztransistors **23** mit der Leistungsversorgungsleitung VDD und dem Drain des Auswahltransistors **25** elektrisch gekoppelt. Die Source des Auswahltransistors **25** ist mit dem Drain des Verstärkungstransistors **24** elektrisch gekoppelt und das Gate des Auswahltransistors **25** ist mit der Pixelansteuerleitung **17** elektrisch gekoppelt (siehe **Fig. 1**). Die Source des Verstärkungstransistors **24** (der Ausgangsanschluss der Ausleseschaltung **20**) ist mit der vertikalen Signalleitung **18** elektrisch gekoppelt und das Gate des Verstärkungstransistors **24** ist mit der Source des Rücksetztransistors **23** elektrisch gekoppelt. Wie es in **Fig. 15** und **Fig. 16** gezeigt ist, kann ein FD-Übertragungstransistor **27** zwischen der Source des Rücksetztransistors **23** und dem Gate des Verstärkungstransistors **24** bereitgestellt sein.

**[0088]** Der FD-Übertragungstransistor **27** wird verwendet, um die Umwandlungseffizienz umzuschalten. Im Allgemeinen ist das Pixelsignal beim Fotografieren an einem dunklen Ort klein. In einem Fall, in dem die Umwandlung von elektrischen Ladungen in eine Spannung auf der Basis von  $Q = CV$  durchgeführt wird, bewirkt eine große Kapazität (FD-Kapazität  $C$ ) des FD-Abschnitts **26**, dass  $V$  bei der Umwandlung in die Spannung durch die Verstärkungstransistor **24** klein wird. Im Gegensatz dazu wird an einem hellen Ort das Pixelsignal groß und dementsprechend kann der FD-Abschnitt **26** in einem Fall, in dem die FD-Kapazität  $C$  nicht groß ist, die elektrischen Ladungen der Photodiode **21** nicht empfangen. Um zu verhindern, dass  $V$  bei der Umwandlung in die Spannung durch den Verstärkungstransistor **24** übermäßig groß wird (mit anderen Worten, um  $V$  klein zu machen), muss die FD-Kapazität  $C$  groß sein. In Anbetracht dessen kommt es in einem Fall, in dem der FD-Übertragungstransistor **27** eingeschaltet ist, zu einer Erhöhung um eine Gate-Kapazität des FD-Übertragungstransistors **27**, was zu einer Erhöhung der gesamten FD-Kapazität  $C$  führt. Wenn der FD-Übertragungstransistor **27** ausgeschaltet ist, wird die gesamte FD-Kapazität  $C$  klein. Das Ein- und Ausschalten des FD-Übertragungstransistors **27** ermöglicht es somit, die FD-Kapazität  $C$  variabel zu machen und die Umwandlungseffizienz umzuschalten.

**[0089]** **Fig. 17** zeigt ein Beispiel eines Kopplungsmodus zwischen mehreren der Ausleseschaltungen **20** und mehreren vertikalen Signalleitungen **18**. In einem Fall, in dem die mehreren Ausleseschaltungen **20** in einer Erstreckungsrichtung (beispielsweise der Spaltenrichtung) der vertikalen Signalleitungen **18** nebeneinander angeordnet sind, können die mehreren vertikalen Signalleitungen **18** eine nach der anderen den jeweiligen Ausleseschaltungen **20** zugeordnet sein. Wie es in **Fig. 17** dargestellt ist, können beispielsweise in einem Fall, in dem die vier Ausleseschaltungen **20** in der Erstreckungsrichtung (beispielsweise der Spaltenrichtung) der vertikalen Signalleitungen

**18** nebeneinander angeordnet sind, die vier vertikalen Signalleitungen **18** eine nach der anderen jeweiligen der Ausleseschaltungen **20** zugewiesen sein. Es ist zu beachten, dass in **Fig. 17** zur Unterscheidung jeweiliger der vertikalen Signalleitungen **18** Identifikationsnummern (**1**, **2**, **3** und **4**) an Enden von Bezugszeichen der jeweiligen vertikalen Signalleitungen **18** angehängt sind.

**[0090]** **Fig. 18** zeigt ein Beispiel einer Querschnittskonfiguration in vertikaler Richtung des Bildgebungselements **10A**. Das erste Substrat **11A** umfasst das Halbleitersubstrat **11** und einen Zwischenschicht-Isolierfilm **19** auf dem Halbleitersubstrat **11**. Das zweite Substrat **30** ist dem ersten Substrat **11A** gegenüberliegend bereitgestellt und umfasst die Halbleiterschicht **30S**, einen Zwischenschicht-Isolierfilm **30I** und eine Mehrschicht-Verdrahtungsschicht **30W** in dieser Reihenfolge von der Seite aus, auf der das erste Substrat **11A** (der Zwischenschicht-Isolierfilm **19**) angeordnet ist. Das dritte Substrat **40** umfasst eine Mehrschicht-Verdrahtungsschicht **40W**, einen Zwischenschicht-Isolierfilm **40I** und die Halbleiterschicht **40S** in dieser Reihenfolge von der Seite aus, auf der das zweite Substrat **30** (die Mehrschicht-Verdrahtungsschicht **30W**) angeordnet ist. Eine Verbindungsfläche **S** ist zwischen der Mehrschicht-Verdrahtungsschicht **30W** des zweiten Substrats **30** und der Mehrschicht-Verdrahtungsschicht **40W** des dritten Substrats **40** bereitgestellt.

**[0091]** In dem Halbleitersubstrat **11** sind beispielsweise die Photodiode **21** und der FD-Abschnitt **26** bereitgestellt. Der FD-Abschnitt **26** ist in der Nähe der Oberfläche **S11B** innerhalb des Halbleitersubstrats **11** bereitgestellt. Der FD-Abschnitt **26** umfasst beispielsweise einen Verunreinigungsdiffusionsbereich, in dem eine n-Typ-Verunreinigung in den p-Typ-Topfbereich **111** diffundiert ist. Die Konzentration der n-Typ-Verunreinigung des FD-Abschnitts **26** beträgt beispielsweise etwa  $1 \times 10^{19} \text{ cm}^{-3}$  bis  $1 \times 10^{20} \text{ cm}^{-3}$ . Die Oberfläche **S11A** des Halbleitersubstrats **11** dient als Lichteintrittsfläche.

**[0092]** In der Nähe der Oberfläche **S11B** des Halbleitersubstrats **11** ist zusammen mit dem FD-Abschnitt **26** der Übertragungstransistor **22** bereitgestellt. Der Übertragungstransistor **22** umfasst beispielsweise eine Gate-Elektrode **22G** und einen Gate-Isolierfilm **22I**. Die Gate-Elektrode **22G** ist dem Halbleitersubstrat **11** gegenüberliegend außerhalb des Halbleitersubstrats **11** bereitgestellt. Die Gate-Elektrode **22G** enthält beispielsweise p-Typ-Polysilizium usw. Die Gate-Elektrode **22G** kann ein Metall wie Wolfram (W), Titan (Ti), Titanitrid (TiN), Hafnium (Hf), Hafniumsilizid (HfSi), Ruthenium (Ru), Iridium (Ir) und Kobalt (Co) enthalten. Der Gate-Isolierfilm **22I** ist zwischen der Gate-Elektrode **22G** und dem Halbleitersubstrat **11** bereitgestellt. Der Gate-Isolierfilm **22I** enthält beispielsweise einen Siliziumoxidfilm (SiO)

usw. Der Gate-Isolierfilm **22I** kann ein hochdielektrisches Isoliermaterial wie Hafniumoxid ( $\text{HfO}_2$ ), Hafniumsilikat (HfSiO), Tantaloxid ( $\text{Ta}_2\text{O}_5$ ) und Hafniumaluminat (HfAlO) enthalten. Die Gate-Elektrode **22G** und der Gate-Isolierfilm **22I** sind mit dem Zwischenschicht-Isolierfilm **19** bedeckt. Der Zwischenschicht-Isolierfilm **19** enthält beispielsweise Siliziumoxid (SiO) usw.

**[0093]** Das erste Substrat **11A** kann ferner beispielsweise einen Film mit fester elektrischer Ladung in Kontakt mit der Oberfläche **S11A** des Halbleitersubstrats **11** aufweisen. Der Film mit fester elektrischer Ladung ist negativ geladen, um die Erzeugung eines Dunkelstroms zu unterdrücken, der durch ein Grenzflächenniveau auf der Lichtempfangsflächenseite des Halbleitersubstrats **11** verursacht wird. Der Film mit fester elektrischer Ladung umfasst beispielsweise einen Isolierfilm mit negativen festen elektrischen Ladungen. Beispiele für ein Material eines solchen Isolierfilms umfassen Hafniumoxid, Zirkonoxid, Aluminiumoxid, Titanoxid oder Tantaloxid. Eine Lochsammelschicht wird an einer Grenzfläche auf der Seite des Halbleitersubstrats **11**, auf der die Lichtempfangsfläche angeordnet ist, durch ein elektrisches Feld, das durch den Film mit fester elektrischer Ladung induziert wird, ausgebildet. Diese Lochsammelschicht unterdrückt die Erzeugung von Elektronen aus der Grenzfläche. Das Bildgebungselement **10A** umfasst beispielsweise ein Farbfilter (z. B. ein Farbfilter **55** in **Fig. 30**) und eine Lichtempfangslinse (z. B. eine Lichtempfangslinse **60** in **Fig. 30**) auf der Lichteintrittsseite des ersten Substrats **11A**. Das Farbfilter ist auf der Seite des Halbleitersubstrats **11** bereitgestellt, auf der die Oberfläche **S11A** angeordnet ist. Das Farbfilter ist beispielsweise in Kontakt mit dem Film mit fester elektrischer Ladung bereitgestellt und ist an einer Position gegenüber dem Pixel **P** bereitgestellt, wobei der Film mit fester elektrischer Ladung dazwischen liegt. Die Lichtempfangslinse ist beispielsweise in Kontakt mit dem Farbfilter bereitgestellt und ist an einer Position gegenüber dem Pixel **P** bereitgestellt, wobei das Farbfilter und der Film mit fester elektrischer Ladung dazwischen liegen.

**[0094]** Die Halbleiterschicht **30S** des zweiten Substrats **30** liegt dem Halbleitersubstrat **11** gegenüber, wobei der Zwischenschicht-Isolierfilm **19** dazwischen liegt. Die Halbleiterschicht **30S** umfasst eine Siliziumschicht (Si-Schicht) mit einer Dicke (Größe in Z-Richtung in **Fig. 12**) von 20 nm bis 200 nm. In der Halbleiterschicht **30S** sind beispielsweise die Kanalbereiche **24C** und **25C** und die Source-Drain-Bereiche **24A**, **24B**, **25A** und **25B** des Verstärkungstransistors **24** bzw. des Auswahltransistors **25** bereitgestellt.

**[0095]** Das Paar Source-Drain-Bereiche **24A** und **24B** des Verstärkungstransistors **24** ist ein n-Typ-Verunreinigungsdiffusionsbereich, der in der Halb-

leiterschicht **30S** bereitgestellt ist, und ist beispielsweise über einem Abschnitt in der Dickenrichtung (Z-Richtung in **Fig. 18**) der Halbleiterschicht **30S** von der Seite aus, auf der der Zwischenschicht-Isolierfilm **301** angeordnet ist, bereitgestellt. Der Kanalbereich **24C** ist zwischen dem Paar Source-Drain-Bereiche **24A** und **24B** bereitgestellt. Wie bei der Beschreibung in der vorhergehenden ersten Ausführungsform hat der Kanalbereich **24C** des Verstärkungstransistors **24** den gleichen elektrischen Leitfähigkeitstyp (n-Typ) wie die Source-Drain-Bereiche **24A** und **24B**. Der Kanalbereich **24C** ist beispielsweise über eine Gesamtheit der Halbleiterschicht **30S** in der Dickenrichtung bereitgestellt.

**[0096]** Der Auswahltransistor **25** ist beispielsweise an einer Position, die dem Verstärkungstransistor **24** in der Kanallängenrichtung (Y-Richtung in **Fig. 18**) benachbart ist, angeordnet. Einer der beiden Source-Drain-Bereiche **25A** und **25B** (Source-Drain-Bereich **25B**) des Auswahltransistors **25** ist einem der beiden Source-Drain-Bereiche **24A** und **24B** (Source-Drain-Bereich **24A**) des Verstärkungstransistors **24** benachbart und diese können gemeinsam genutzt werden. Das Paar Source-Drain-Bereiche **25A** und **25B** des Auswahltransistors **25** sind n-Typ-Verunreinigungsdiffusionsbereiche, die in der Halbleiterschicht **30S** bereitgestellt sind, und sind beispielsweise über einem Teil der Halbleiterschicht **30S** in der Dickenrichtung von der Seite aus, auf der der Zwischenschicht-Isolierfilm **301** angeordnet ist, bereitgestellt. Der Kanalbereich **25C** ist zwischen dem Paar Source-Drain-Bereiche **25A** und **25B** bereitgestellt. Der Kanalbereich **25C** des Auswahltransistors **25** hat beispielsweise den gleichen elektrischen Leitfähigkeitstyp (n-Typ) wie die Source-Drain-Bereiche **25A** und **25B**. Der Kanalbereich **24C** ist beispielsweise über einer Gesamtheit der Halbleiterschicht **30S** in Dickenrichtung bereitgestellt.

**[0097]** Bei dem Bildgebungselement **10A** vom gestapelten Typ sind die Kanalbereiche **24C** und **25C** des Verstärkungstransistors **24** und des Auswahltransistors **25** usw. in der Halbleiterschicht **30S** bereitgestellt, die von dem Halbleitersubstrat **11** getrennt ist, in dem die Photodiode **21** und der FD-Abschnitt **26** bereitgestellt sind. Dies ermöglicht es, den belegten Bereich des Verstärkungstransistors **24** und des Auswahltransistors **25** zu vergrößern, wodurch es möglich wird, die Erzeugung des Rauschens wirksamer zu unterdrücken. Darüber hinaus werden der Verstärkungstransistor **24** und der Auswahltransistor **25** getrennt von der Photodiode **21** usw. hergestellt. Dies erleichtert die Optimierung einer Temperatur bei der Herstellung des Verstärkungstransistors **24** und des Auswahltransistors **25**. Daher ist es möglich, die Erzeugung des Rauschens auch in Bezug auf einen Herstellungsprozess wirksam zu unterdrücken.

**[0098]** Es reicht aus, dass mindestens der Kanalbereich **24C** des Verstärkungstransistors **24** oder der Kanalbereich **25C** des Auswahltransistors **25** den gleichen elektrischen Leitfähigkeitstyp wie den elektrischen Leitfähigkeitstyp der Source-Drain-Bereiche **24A**, **24B**, **25A** und **25B** aufweist. Beispielsweise kann der Kanalbereich **25C** des Auswahltransistors **25** ein p-Typ-Verunreinigungsdiffusionsbereich sein.

**[0099]** In der Halbleiterschicht **30S** sind die Elementisolierbereiche **112** bereitgestellt. Die Elementisolierbereiche **112** sind um die Kanalbereiche **24C** und **25C** und das Paar Source-Drain-Bereiche **24A**, **24B**, **25A** und **25B** herum bereitgestellt. Somit sind die mehreren Transistoren elektrisch isoliert.

**[0100]** Der Verstärkungstransistor **24** umfasst zusätzlich zu dem Kanalbereich **24C** und dem Paar Source-Drain-Bereiche **24A** und **24B** die Gate-Elektrode **24G** und den Gate-Isolierfilm **24I**. Der Auswahltransistor **25** umfasst zusätzlich zu dem Kanalbereich **25C** und den Source-Drain-Bereichen **25A** und **25B** die Gate-Elektrode **25G** und den Gate-Isolierfilm **25I**.

**[0101]** Der Verstärkungstransistor **24** und der Auswahltransistor **25** sind beispielsweise Transistoren vom planaren Typ (Planiertyp). Die Gate-Elektroden **24G** und **25G** sind außerhalb der Halbleiterschicht **30S** bereitgestellt und umfassen eine einzelne Ebene, die den jeweiligen Kanalbereichen **24C** und **25C** gegenüberliegt. Das heißt, die Gate-Elektroden **24G** und **25G** haben jeweils eine flache Plattenform. Beispielsweise ist es in einem Fall, in dem die Halbleiterschicht **30S** unter Verwendung eines SOI-Substrats (SOI-Substrat **50** in **Fig. 15B**, das später beschrieben wird) usw. ausgebildet ist und eine Dicke der Halbleiterschicht **30S** gering ist, einfacher, einen übergangslosen Transistor vom planaren Typ zu bilden. Die Gate-Elektroden **24G** und **25G** enthalten beispielsweise p-Typ-Polysilicium usw. Die Gate-Elektroden **24G** und **25G** können ein Metall wie Wolfram (W), Titan (Ti), Titanitrid (TiN), Hafnium (Hf), Hafniumsilizid (HfSi), Ruthenium (Ru), Iridium (Ir) und Kobalt (Co) enthalten.

**[0102]** Die Gate-Isolierfilme **24I** und **25I** sind jeweils zwischen den Gate-Elektroden **24G** und **25G** und der Halbleiterschicht **30S** bereitgestellt. Die Gate-Isolierfilme **24I** und **25I** umfassen beispielsweise jeweils einen Siliziumoxidfilm (SiO) usw. Die Gate-Isolierfilme **24I** und **25I** können ein hochdielektrisches Isoliermaterial wie Hafniumoxid (HfO<sub>2</sub>), Hafniumsilicat (HfSiO), Tantaloxid (Ta<sub>2</sub>O<sub>5</sub>) und Hafniumaluminat (HfAlO) enthalten.

**[0103]** Die Gate-Elektroden **24G** und **25G** und die Gate-Isolierfilme **24I** und **25I** sind mit dem Zwischenschicht-Isolierfilm **301** bedeckt. Der Zwischenschicht-Isolierfilm **301** enthält beispielsweise Siliziumoxid (SiO) usw. Der Zwischenschicht-Isolierfilm



**301** ist mit einem Verbindungsloch, das die Gate-Elektrode **24G** des Verstärkungstransistors **24** erreicht, und einem Verbindungsloch, das den Zwischenschicht-Isolierfilm **30I**, die Halbleiterschicht **30S** und der Zwischenschicht-Isolierfilm **19** durchdringt, um den FD-Abschnitt **26** zu erreichen, versehen. Das Verbindungsloch, das die Gate-Elektrode **24G** erreicht, ist mit einer Elektrode **24E** versehen. Das Verbindungsloch, das den FD-Abschnitt **26** erreicht, ist mit einer Elektrode **26E** versehen.

**[0104]** Die Mehrschicht-Verdrahtungsschicht **30W** liegt der Halbleiterschicht **30S** gegenüber, wobei der Zwischenschicht-Isolierfilm **30I** dazwischen liegt. Die Mehrschicht-Verdrahtungsschicht **30W** umfasst mehrere Verdrahtungen **31**, einen Zwischenschicht-Isolierfilm **32** und eine Kontaktelektrode **33**. Die Verdrahtung **31** enthält beispielsweise ein Metallmaterial wie Kupfer (Cu) oder Aluminium (Al) usw. Die Elektrode **24E** und die Elektrode **26E** sind über die Verdrahtung **31** miteinander gekoppelt. Das heißt, die Gate-Elektrode **24G** des Verstärkungstransistors **24** ist über die Verdrahtung **31** mit dem FD-Abschnitt **26** verbunden. Die Verdrahtung **31** ist beispielsweise mit dem Rücksetztransistor **23** elektrisch gekoppelt (Fig. 2). Der Zwischenschicht-Isolierfilm **32** ist zum Trennen zwischen den mehreren Verdrahtungen **31** bereitgestellt und enthält beispielsweise Siliziumoxid (SiO) usw. Die Kontaktelektrode **33** ist beispielsweise zum elektrischen Koppeln zwischen den Verdrahtungen **31** der Mehrschicht-Verdrahtungsschicht **30W** und der Mehrschicht-Verdrahtungsschicht **40W** (insbesondere eine Kontaktelektrode **43**, die später beschrieben wird) bereitgestellt. Die Kontaktelektrode **33** enthält beispielsweise Kupfer (Cu) und eine Oberfläche ist von der Verbindungsfläche S freigelegt.

**[0105]** In der Halbleiterschicht **40S** des dritten Substrats **40** sind beispielsweise ein Kanalbereich **40SC** und ein Paar Source-Drain-Bereiche **40SA** und **40SB** mehrerer Transistoren Tr bereitgestellt. Die mehreren Transistoren Tr bilden beispielsweise eine Logikschaltung. An die Logikschaltung werden elektrische Signalladungen aus der Photodiode **21** über den Verstärkungstransistor **24** und den Auswahltransistor **25** ausgegeben. Somit ist in dem Bildgebungs-element **10A** die Logikschaltung **LC** auf einem von dem Halbleitersubstrat **11**, in dem die Photodiode **21** usw. bereitgestellt ist, getrennten Substrat (dritten Substrat **40**) bereitgestellt. Das getrennte Substrat und das Halbleitersubstrat **11** sind gestapelt. Daher ist es möglich, eine Chipgröße zu reduzieren.

**[0106]** Jeder der mehreren Transistoren Tr umfasst zusätzlich zu dem Kanalbereich **40SC** und dem Paar Source-Drain-Bereiche **40SA** und **40SB** eine Gate-Elektrode **40IG** und einen Gate-Isolierfilm **40II**. Die Gate-Elektrode **40IG** jedes der mehreren Transistoren Tr ist beispielsweise außerhalb der Halbleiterschicht **40S** bereitgestellt und weist jeweils eine ein-

zelne Ebene gegenüber dem Kanalbereich **40SC** auf. Der Gate-Isolierfilm **40II** ist zwischen der Gate-Elektrode **40IG** und der Halbleiterschicht **40S** bereitgestellt. Die Gate-Elektrode **40IG** und der Gate-Isolierfilm **40II** sind mit dem Zwischenschicht-Isolierfilm **40I** bedeckt.

**[0107]** Die Mehrschicht-Verdrahtungsschicht **40W** des dritten Substrats **40** liegt der Halbleiterschicht **40S** gegenüber, wobei der Zwischenschicht-Isolierfilm **40I** dazwischen liegt. Zwischen der Mehrschicht-Verdrahtungsschicht **40W** und der Mehrschicht-Verdrahtungsschicht **30W** des zweiten Substrats **30** ist die Verbindungsfläche S ausgebildet. Die Mehrschicht-Verdrahtungsschicht **40W** umfasst mehrere Verdrahtungen **41**, einen Zwischenschicht-Isolierfilm **42** und die Kontaktelektrode **43**. Die Verdrahtung **41** enthält beispielsweise ein Metallmaterial wie Kupfer (Cu) oder Aluminium (Al) usw. Der Zwischenschicht-Isolierfilm **42** ist zum Trennen zwischen den mehreren Verdrahtungen **41** bereitgestellt und enthält beispielsweise Siliziumoxid (SiO) usw. Die Kontaktelektrode **43** ist beispielsweise zum elektrischen Koppeln zwischen der Verdrahtung **41** der Mehrschicht-Verdrahtungsschicht **40W** und der Kontaktelektrode **33** der Mehrschicht-Verdrahtungsschicht **30W** bereitgestellt. Die Kontaktelektrode **43** enthält beispielsweise Kupfer (Cu), und eine Oberfläche ist von der Verbindungsfläche S in Kontakt mit der Kontaktelektrode **33** freigelegt. Das heißt, das dritte Substrat **40** und das zweite Substrat **30** sind durch Cu-Cu-Bindung gekoppelt.

**[0108]** Bei dem Bildgebungs-element **10A** der zweiten Ausführungsform umfasst der Verstärkungstransistor **24** ebenso wie in der Beschreibung in der vorhergehenden ersten Ausführungsform den Kanalbereich **24C** des gleichen elektrischen Leitfähigkeitstyps (n-Typ) wie des elektrischen Leitfähigkeitstyps der Source-Drain-Bereiche **24A** und **24B**. Daher ist es möglich, das Rauschen zu reduzieren, das durch die an der Grenzfläche auf der Seite des Kanalbereichs **24C**, auf dem die Gate-Elektrode **24G** angeordnet ist, eingefangenen Ladungsträger verursacht wird. Darüber hinaus umfasst der Auswahltransistor **25** auch den Kanalbereich **25C** des gleichen elektrischen Leitfähigkeitstyps (n-Typ) wie des elektrischen Leitfähigkeitstyps der Source-Drain-Bereiche **25A** und **25B**. Daher ist es möglich, das Rauschen zu reduzieren, das durch die an der Grenzfläche auf der Seite des Kanalbereichs **25C**, auf dem die Gate-Elektrode **25G** angeordnet ist, eingefangenen Ladungsträger verursacht wird.

**[0109]** Weiterhin weist das Bildgebungs-element **10A** die gestapelte Struktur aus dem ersten Substrat **11A**, dem zweiten Substrat **30** und dem dritten Substrat **40** auf. Somit sind der Verstärkungstransistor **24** und der Auswahltransistor **25** auf dem von dem ersten Substrat **11A**, in dem die Photodiode **21** und der FD-

Abschnitt **26** bereitgestellt sind, getrennten Substrat (zweiten Substrat **30**) ausgebildet. Daher ist es möglich, den belegten Bereich des Verstärkungstransistors **24** und des Auswahltransistors **25** zu vergrößern, wodurch es möglich wird, das Rauschen wirksamer zu unterdrücken. Darüber hinaus ist es auch hinsichtlich des Herstellungsprozesses möglich, eine Herstellungstemperatur des Verstärkungstransistors **24** und des Auswahltransistors **25** zu optimieren, wodurch es möglich wird, die Erzeugung des Rauschens zu unterdrücken.

**[0110]** Zudem ist das dritte Substrat **40**, das die Logikschaltung **LC** umfasst, auf dem ersten Substrat **11A** gestapelt, in dem die Photodiode **21** usw. bereitgestellt ist. Daher ist es möglich, die Chipgröße zu reduzieren.

<Abwandlungsbeispiel 4>

**[0111]** Fig. 19, Fig. 20A und Fig. 20B zeigen eine schematische Konfiguration eines Hauptabschnitts des Bildgebungselements **10A** (Fig. 18) gemäß einem Abwandlungsbeispiel (Abwandlungsbeispiel 4) der vorhergehenden zweiten Ausführungsform. Fig. 19 zeigt eine ebene Konfiguration des Rücksetztransistors **23**, des Verstärkungstransistors **24** und des Auswahltransistors **25**. Fig. 20A und Fig. 20B zeigen eine Querschnittskonfiguration entlang einer A-A'-Linie, die in Fig. 19 dargestellt ist, bzw. eine Querschnittskonfiguration entlang einer B-B'-Linie, die in 19 dargestellt ist. Der Rücksetztransistor **23**, der Verstärkungstransistor **24** und der Auswahltransistor **25** des Bildgebungselements **10A** haben die Lamellen-FET-Struktur. Ansonsten hat das Bildgebungselement **10A** des Abwandlungsbeispiels **4** eine ähnliche Konfiguration wie das Bildgebungselement **10A** der vorhergehenden zweiten Ausführungsform und weist auch die ähnlichen Funktionen und Wirkungen auf.

**[0112]** Der Rücksetztransistor **23** mit der Lamellen-FET-Struktur umfasst eine Lamelle **F1**, in der ein Kanalbereich **23C** bereitgestellt ist, eine Gate-Elektrode **23G**, die um die Lamelle **F1** herum bereitgestellt ist, und einen Gate-Isolierfilm **23I**, der zwischen der Gate-Elektrode **23G** und der Lamelle **F1** bereitgestellt ist (Fig. 19 und Fig. 20A). Der Verstärkungstransistor **24** mit der Lamellen-FET-Struktur umfasst die Lamellen **F2** und **F3**, in denen der Kanalbereich **24C** bereitgestellt ist, die Gate-Elektrode **24G**, die um die Lamellen **F2** und **F3** herum bereitgestellt ist, und den Gate-Isolierfilm **24I**, der zwischen der Gate-Elektrode **24G** und den Lamellen **F2** und **F3** bereitgestellt ist (Fig. 19 und Fig. 20A). Der Auswahltransistor **25** mit der Lamellen-FET-Struktur umfasst die Lamellen **F2** und **F3**, in denen der Kanalbereich **25C** bereitgestellt ist, die Gate-Elektrode **25G**, die um die Lamellen **F2** und **F3** herum bereitgestellt ist, und den Gate-Isolierfilm **25I**, der zwischen der Gate-Elektrode **25G** und

den Lamellen **F2** und **F3** bereitgestellt ist (Fig. 19 und Fig. 20B).

**[0113]** Die Lamellen **F1**, **F2** und **F3** enthalten beispielsweise Silizium (Si) usw., in dem eine n-Typ-Verunreinigung diffundiert ist. Beispielsweise enthalten die Lamellen **F1**, **F2** und **F3** Silizium mit einer Verunreinigungskonzentration der n-Typ-Verunreinigung von etwa  $1 \times 10^{17} \text{ cm}^{-3}$  bis  $1 \times 10^{19} \text{ cm}^{-3}$ . Die Lamellen **F1**, **F2** und **F3** sind auf dem Zwischenschicht-Isolierfilm **19** im Wesentlichen senkrecht zu der Oberfläche S11B des Halbleitersubstrats **11** bereitgestellt. Die Lamellen **F1**, **F2** und **F3** bilden die Halbleiterschicht **30S** des zweiten Substrats **30**. Die Lamellen **F1**, **F2** und **F3** erstrecken sich beispielsweise parallel zueinander. Die Lamellen **F1**, **F2** und **F3** sind durch die Elementisolierbereiche **112** voneinander getrennt. Die Lamellen **F2** und **F3** sind an beiden Enden miteinander verbunden.

**[0114]** Bei der Lamelle **F1** sind die Source-Drain-Bereiche **23A** und **23B** dem Kanalbereich **23C** benachbart bereitgestellt. Bei den Lamellen **F2** und **F3** sind die Source-Drain-Bereiche **24A** und **25B** dem Kanalbereich **24C** benachbart und die Source-Drain-Bereiche **25A** und **25B** dem Kanalbereich **25C** benachbart bereitgestellt. Das heißt, der Rücksetztransistor **23** umfasst in der Lamelle **F1** außerhalb des Halbleitersubstrats **11** die n-Typ-Source-Drain-Bereiche **23A** und **23B** und den Kanalbereich **23C** vom gleichen elektrischen Leitfähigkeitstyp (n-Typ) wie die Source-Drain-Bereiche **23A** und **23B**. Der Verstärkungstransistor **24** umfasst in den Lamellen **F2** und **F3** die n-Typ-Source-Drain-Bereiche **24A** und **24B** und den Kanalbereich **24C** vom gleichen elektrischen Leitfähigkeitstyp (n-Typ) wie die Source-Drain-Bereiche **24A** und **24B**. Der Auswahltransistor **25** umfasst beispielsweise in den gleichen Lamellen **F2** und **F3** wie der Verstärkungstransistor **24** die n-Typ-Source-Drain-Bereiche **25A** und **25B** und den Kanalbereich **25C** vom gleichen elektrischen Leitfähigkeitstyp (n-Typ) wie die Source-Drain-Bereiche **25A** und **25B**. Mit anderen Worten sind in den Lamellen **F2** und **F3** mehrere der Kanalbereiche **24C** und **25C** und die Source-Drain-Bereiche **24A**, **24B**, **25A** und **25B** kontinuierlich bereitgestellt.

**[0115]** An einem Ende der Lamellen **F2** und **F3** ist ein Kontaktabschnitt FC1 bereitgestellt. An dem anderen Ende der Lamellen **F2** und **F3** ist ein Kontaktabschnitt FC2 bereitgestellt. Der Kontaktabschnitt FC1 ist ein Abschnitt, der einen des Paares Source-Drain-Bereiche **24A** und **24B** (Source-Drain-Bereich **24B**) des Verstärkungstransistors **24** mit der Pixelleistungsversorgung Vdd koppelt. Der Kontaktabschnitt FC2 ist ein Abschnitt, der einen des Paares Source-Drain-Bereiche **25A** und **25B** (Source-Drain-Bereich **25A**) des Auswahltransistors **25** mit der vertikalen Signalleitung **18** koppelt (Fig. 2).

**[0116]** Die Gate-Elektrode **23G** ist zusammen mit der Lamelle **F1** auf dem Zwischenschicht-Isolierfilm **19** bereitgestellt. Die Gate-Elektrode **23G** umfasst ein Paar Seitenflächen **231** und **232**, die einander gegenüberliegen, wobei die Lamelle **F1** dazwischen liegt, und eine obere Fläche **233**, die das Paar Seitenflächen **231** und **232** verbindet. Die obere Fläche **233** liegt dem Zwischenschicht-Isolierfilm **19** gegenüber, wobei die Lamelle **F1** dazwischen liegt. Die obere Fläche **233** ist mit dem Zwischenschicht-Isolierfilm **301** bedeckt. Zwischen der Lamelle **F1** und jeder des Paares Seitenflächen **231** und **232** und der oberen Fläche **233** ist der Gate-Isolierfilm **231** bereitgestellt.

**[0117]** Die Gate-Elektrode **24G** ist zusammen mit den Lamellen **F2** und **F3** auf dem Zwischenschicht-Isolierfilm **19** bereitgestellt. Die Gate-Elektrode **24G** weist das Paar Seitenflächen **241** und **242** auf, die einander gegenüberliegen, wobei die Lamellen **F2** und **F3** dazwischen liegen, die obere Fläche **243**, die das Paar Seitenflächen **241** und **242** verbindet, und eine Trennfläche **245** zwischen der Lamelle **F2** und der Lamelle **F3**. Das Paar Seitenflächen **241** und **242** und die Trennfläche **245** sind parallel zueinander bereitgestellt. Die obere Fläche **243** liegt dem Zwischenschicht-Isolierfilm **19** gegenüber, wobei die Lamellen **F2** und **F3** dazwischen liegen. Die obere Fläche **243** ist mit der Zwischenschicht-Isolierfolie **301** bedeckt. Zwischen den Lamellen **F2** und **F3** und jeder des Paares Seitenflächen **241** und **242**, der oberen Fläche **233** und der Trennfläche **235** ist der Gate-Isolierfilm **241** bereitgestellt.

**[0118]** Die Gate-Elektrode **25G** ist zusammen mit den Lamellen **F2** und **F3** auf dem Zwischenschicht-Isolierfilm **19** bereitgestellt. Die Gate-Elektrode **25G** umfasst ein Paar Seitenflächen **251** und **252**, die einander gegenüberliegen, wobei die Lamellen **F2** und **F3** dazwischen liegen, eine obere Fläche **253**, die das Paar Seitenflächen **251** und **252** verbindet, und eine Trennfläche **255** zwischen der Lamelle **F2** und der Lamelle **F3**. Das Paar Seitenflächen **251** und **252** und die Trennfläche **255** sind parallel zueinander bereitgestellt. Die obere Fläche **253** liegt dem Zwischenschicht-Isolierfilm **19** gegenüber, wobei die Lamellen **F2** und **F3** dazwischen liegen. Die obere Fläche **253** ist mit der Zwischenschicht-Isolierfolie **301** bedeckt. Zwischen den Lamellen **F2** und **F3** und jeder des Paares Seitenflächen **251** und **252**, der oberen Fläche **253** und der Trennfläche **255** ist der Gate-Isolierfilm **251** bereitgestellt.

**[0119]** Die Gate-Elektroden **23G**, **24G** und **25G**, wie sie oben beschrieben sind, enthalten beispielsweise p-Typ-Polysilicium usw. Die Gate-Isolierfilme **231**, **241** und **251** enthalten beispielsweise Siliciumoxid (SiO) usw.

**[0120]** Der Zwischenschicht-Isolierfilm **301** liegt dem Zwischenschicht-Isolierfilm **19** gegenüber, wobei die

Lamellen **F1**, **F2** und **F3** dazwischen liegen. Der Zwischenschicht-Isolierfilm **301** ist mit einem Verbindungsloch, das die oberen Flächen **243** und **253** der Gate-Elektroden **24G** und **25G** erreicht, und einem Verbindungsloch, das die Lamelle **F1** erreicht, versehen. Das Verbindungsloch, das die obere Fläche **243** erreicht, ist mit der Elektrode **24E** versehen. Das Verbindungsloch, das die obere Fläche **253** erreicht, ist mit einer Elektrode **25E** versehen. Das Verbindungsloch, das die Lamelle **F1** erreicht, ist mit einer Elektrode **23E** versehen.

**[0121]** Das Bildgebungselement **10A**, das wie oben beschrieben den Rücksetztransistor **23**, den Verstärkungstransistor **24** und den Auswahltransistor **25** umfasst, kann beispielsweise wie folgt hergestellt werden (**Fig. 21A** bis **Fig. 22H**). Obwohl **Fig. 21A** bis **Fig. 22H** den Rücksetztransistor **23** zeigt, können der Verstärkungstransistor **24** und der Auswahltransistor **25** auf ähnliche Weise hergestellt werden.

**[0122]** Zunächst wird, wie in **Fig. 21A** dargestellt ist, das erste Substrat **11A** ausgebildet. Das erste Substrat **11A** wird beispielsweise wie folgt ausgebildet.

**[0123]** Zunächst wird das Halbleitersubstrat **11** hergestellt, in dem eine p-Typ-Verunreinigung mit einer Verunreinigungskonzentration von beispielsweise etwa  $1 \times 10^{16} \text{ cm}^{-3}$  bis  $1 \times 10^{18} \text{ cm}^{-3}$  diffundiert ist. Das Halbleitersubstrat **11** mit einer niedrigeren p-Typ-Verunreinigungskonzentration kann verwendet werden oder alternativ kann das Halbleitersubstrat **11**, in das eine Verunreinigung vom n-Typ diffundiert ist, verwendet werden. Als Nächstes wird eine thermische Oxidation durchgeführt, um einen Siliciumoxidfilm mit einer Dicke von etwa 3 nm bis 10 nm auf der Oberfläche S11B des Halbleitersubstrats **11** zu bilden. Anschließend wird auf diesem Siliciumoxidfilm beispielsweise ein Polysiliciumfilm ausgebildet. Danach werden der Polysiliciumfilm und der Siliciumoxidfilm durch Lithographie und Ätzen in vorbestimmte Formen gebracht. Somit werden die Gate-Elektrode **22G** und der Gate-Isolierfilm **221** des Übertragungstransistors **22** ausgebildet.

**[0124]** Nach dem Ausbilden der Gate-Elektrode **22G** und des Gate-Isolierfilms **221** wird die Photodiode **21** innerhalb des Halbleitersubstrats **11** ausgebildet. Die Photodiode **21** wird beispielsweise durch den p-Typ-Verunreinigungsbereich 21a mit der Größe von ungefähr 30 nm bis 200 nm in Tiefenrichtung und dem n-Typ-Verunreinigungsbereich 21b mit der Größe von ungefähr 1  $\mu\text{m}$  bis 5  $\mu\text{m}$  in Tiefenrichtung gebildet. Beispielsweise beträgt die Verunreinigungskonzentration des p-Typ-Verunreinigungsbereichs 21a etwa  $1 \times 10^{18} \text{ cm}^{-3} \times 1 \times 10^{19} \text{ cm}^{-3}$  und die Verunreinigungskonzentration des n-Typ-Verunreinigungsbereichs 21b beträgt etwa  $1 \times 10^{15} \text{ cm}^{-3} \times 1 \times 10^{18} \text{ cm}^{-3}$ .

**[0125]** Nach dem Ausbilden der Photodiode **21** wird der FD-Abschnitt **26** innerhalb des Halbleitersubstrats **11** ausgebildet. Der FD-Abschnitt **26** wird beispielsweise aus einem n-Typ-Verunreinigungsdiffusionsbereich gebildet. Die Konzentration dieses FD-Abschnitts **26** beträgt beispielsweise etwa  $1 \times 10^{19} \text{ cm}^{-3} \times 1 \times 10^{20} \text{ cm}^{-3}$ . Nachdem der FD-Abschnitt **26** ausgebildet worden ist, wird beispielsweise ein Oxidationsglühen bei etwa  $1000 \text{ }^\circ\text{C}$  bis  $1100 \text{ }^\circ\text{C}$  für 1 Sekunde bis 10 Sekunden durchgeführt. Danach wird auf dem Halbleitersubstrat **11** ein Isolierfilm wie Siliziumoxid ausgebildet, um die Gate-Elektrode **22G** und den Gate-Isolierfilm **221** des Übertragungstransistors **22** abzudecken. Dieser Isolierfilm wird einer Planarisierungsbehandlung wie CMP (chemisch-mechanisches Polieren) unterzogen, um den Zwischenschicht-Isolierfilm **19** zu bilden. Somit wird das erste Substrat **11A** ausgebildet.

**[0126]** Nach dem Ausbilden des ersten Substrats **11A**, wird, wie es in **Fig. 21B** dargestellt, das SOI-Substrat **50** mit dem ersten Substrat **11A** verbunden. Das SOI-Substrat **50** umfasst beispielsweise einen ersten Oxidfilm **52**, eine Halbleiterschicht **53F** und einen zweiten Oxidfilm **54** auf einem Substrat **51** in dieser Reihenfolge. Das Substrat **51** umfasst beispielsweise ein Siliciumsubstrat (Si-Substrat). Der erste Oxidfilm **52** und der zweite Oxidfilm **54** umfassen jeweils beispielsweise einen Siliziumoxidfilm (SiO-Film). Die Halbleiterschicht **53F** umfasst beispielsweise eine Siliziumschicht, in der eine n-Typ-Verunreinigung diffundiert ist. Eine Konzentration der n-Typ-Verunreinigung dieser Halbleiterschicht **53F** beträgt beispielsweise etwa  $1 \times 10^{17} \text{ cm}^{-3} \times 1 \times 10^{19} \text{ cm}^{-3}$ . Eine Dicke der Halbleiterschicht **53F** beträgt etwa 200 nm bis 1000 nm. Das SOI-Substrat **50** wird mit dem ersten Substrat **11A** verbunden, damit der zweite Oxidfilm **54** und der Zwischenschicht-Isolierfilm **19** miteinander in Kontakt stehen können. Verbindungsflächen können vorab einer Plasmabehandlung unterzogen werden, um die Verbindungsfestigkeit zu erhöhen. Die Konzentration der n-Typ-Verunreinigung der Halbleiterschicht **53F** kann verringert werden oder alternativ kann eine p-Typ-Verunreinigung in die Halbleiterschicht **53F** diffundiert werden. In einem späteren Prozess wird eine n-Typ-Verunreinigung in die Halbleiterschicht **53F** implantiert. Darüber hinaus kann anstelle des SOI-Substrats **50** ein Bulk-Siliziumsubstrat verbunden werden.

**[0127]** Nachdem das SOI-Substrat **50** mit dem ersten Substrat **11A** verbunden worden ist, werden, wie es in **Fig. 21C** dargestellt ist, das Substrat **51** und der erste Oxidfilm **52** des SOI-Substrats **50** entfernt. Das Entfernen des Substrats **51** und des ersten Oxidfilms **52** erfolgt beispielsweise unter Verwendung von CMP usw. In dem Fall, in dem das Bulk-Siliziumsubstrat anstelle des SOI-Substrats **50** mit dem ersten Substrat **11A** verbunden ist, wird das Siliziumsubstrat bei-

spielsweise durch CMP usw. abgekratzt, um es auf eine gewünschte Dicke anzupassen.

**[0128]** Nach dem Entfernen des Substrats **51** und des ersten Oxidfilms **52** wird, wie es in **Fig. 22A** dargestellt ist, die Halbleiterschicht **53F** unter Verwendung von Lithographie und Ätzen in eine gewünschte Form gebracht, um die Lamelle **F1** (und **F2** und **F3**) zu bilden. Es ist zu beachten, dass in **Fig. 22A** bis **Fig. 22H** nur Schichten über dem Zwischenschicht-Isolierfilm **19** dargestellt sind.

**[0129]** Nachdem die Lamelle **F1** ausgebildet worden ist, wird, wie es in **Fig. 22B** dargestellt ist, der Elementisolierbereich **112** um die Lamelle **F1** herum ausgebildet. Der Elementisolierbereich **112** wird beispielsweise wie folgt ausgebildet. Zunächst wird ein Isolierfilm wie etwa Siliziumoxid auf dem Zwischenschicht-Isolierfilm **19** ausgebildet, um die Lamelle **F1** abzudecken. Danach wird dieser Isolierfilm einer Planarisierungsbehandlung wie CMP unterzogen, um den Elementisolierbereich **112** auszubilden. Somit wird die Halbleiterschicht **30S** einschließlich der Lamelle **F1** (und der Lamellen **F2** und **F3**) und des Elementisolierbereichs **112** ausgebildet.

**[0130]** Nachdem der Elementisolierbereich **112** ausgebildet worden ist, wird, wie es in **Fig. 22C** dargestellt ist, auf beiden Seiten der Lamelle **F1** eine Nut **112M** ausgebildet. Die Nut **112M** dringt in die Halbleiterschicht **30S** ein und erreicht den Zwischenschicht-Isolierfilm **19**. Die Nut **112M** ist zur Bildung des Paares Seitenflächen **231** und **232** (und der Seitenflächen **241**, **242**, **251** und **252**) der Gate-Elektrode **23G** (und der Gate-Elektroden **24G** und **25G**) bereitgestellt. Die Nut **112M** wird beispielsweise unter Verwendung von Ätzen ausgebildet.

**[0131]** Nach dem Ausbilden der Nut **112M** in der Halbleiterschicht **30S** wird, wie es in **Fig. 22D** dargestellt ist, der Gate-Isolierfilm **231** (und die Gate-Isolierfilme **241** und **251**) um die Lamelle **F1** (und die Lamellen **F2**, **F3**) herum ausgebildet. Der Gate-Isolierfilm **231** ist beispielsweise ein Siliziumoxidfilm (SiO-Film), der durch thermisches Oxidieren der Lamelle **F1** ausgebildet wird, und hat eine Dicke von etwa 3 nm bis 10 nm. Der Gate-Isolierfilm **231** kann durch einen Filmbildungsprozess ausgebildet werden.

**[0132]** Nach dem Ausbilden des Gate-Isolierfilms **231** wird, wie es in **Fig. 22E** dargestellt ist, die Gate-Elektrode **23G** (und die Gate-Elektroden **24G** und **25G**) ausgebildet. Die Gate-Elektrode **23G** wird beispielsweise wie folgt ausgebildet. Zunächst wird beispielsweise p-Typ-Polysilizium auf dem Elementisolierbereich **112** ausgebildet, um die Nut **112M** zu füllen. Als Nächstes wird dieser Polysiliziumfilm einer Planarisierungsbehandlung wie CMP unterzogen. Danach wird der Polysiliziumfilm unter Verwendung von Photolithographie und Ätzen in eine vorbe-

stimmte Form gebracht. Somit wird die Gate-Elektrode **23G** ausgebildet. Nach dem Ausbilden der Gate-Elektrode **23G** werden die Source-Drain-Bereiche **23A** und **23B** (und die Source-Drain-Bereiche **24A** und **24B**) an einer dem Kanalbereich **23C** (und den Kanalbereichen **24C** und **25C**) benachbarten Position ausgebildet. Die Source-Drain-Bereiche **23A** und **23B** werden durch Implantieren einer n-Typ-Verunreinigung in die Lamelle **F1** (und die Lamellen **F2** und **F3**) ausgebildet. Danach wird Aktivierungsglühen beispielsweise bei etwa 1000 °C bis 1100 °C für 1 Sekunde bis 10 Sekunden durchgeführt.

**[0133]** Anschließend wird, wie es in **Fig. 22F** gezeigt ist, der Zwischenschicht-Isolierfilm **301** auf der Halbleiterschicht **30S** ausgebildet. Der Zwischenschicht-Isolierfilm **301** wird ausgebildet, indem ein Isolierfilm ausgebildet wird, um die Gate-Elektrode **23G** abzudecken, und danach der Isolierfilm einer Planarisierungsbehandlung wie CMP unterzogen wird.

**[0134]** Nach dem Ausbilden des Zwischenschicht-Isolierfilms **301** wird, wie es in **Fig. 22G** dargestellt ist, die Elektrode **26E** (und die Elektroden **23E**, **24E** und **25E**) ausgebildet. Die Elektrode **26E** wird beispielsweise wie folgt ausgebildet. Zunächst wird das Verbindungsloch, das den FD-Abschnitt **26** erreicht, beispielsweise durch Ätzen ausgebildet. Als Nächstes wird das Verbindungsloch mit einem leitenden Material wie Wolfram (W) gefüllt. Somit wird die Elektrode **26E** ausgebildet.

**[0135]** Nach dem Ausbilden der Elektrode **26E** wird, wie es in **Fig. 22H** dargestellt ist, die Verdrahtung **31** auf dem Zwischenschicht-Isolierfilm **301** ausgebildet. Die Verdrahtung **31** wird beispielsweise unter Verwendung von Kupfer (Cu) usw. ausgebildet.

**[0136]** Dann wird die Mehrschicht-Verdrahtungsschicht **30W** einschließlich der anderen Verdrahtungen **31**, des Zwischenschicht-Isolierfilms **32** und der Kontaktelektrode **33** ausgebildet. Somit wird das zweite Substrat **30** ausgebildet. Danach wird das zweite Substrat **30** beispielsweise durch Cu-Cu-Bindung mit dem dritten Substrat **40** verbunden. Auf diese Weise wird das in **Fig. 10A** 19, 20A und 20B dargestellte Bildgebungselement vervollständigt.

**[0137]** Bei dem Bildgebungselement **10A** des vorliegenden Abwandlungsbeispiels umfasst der Verstärkungstransistor **24** ebenso wie bei der Beschreibung in der vorhergehenden zweiten Ausführungsform den Kanalbereich **24C** des gleichen elektrischen Leitfähigkeitstyps (n-Typ) wie des elektrischen Leitfähigkeitstyps der Source-Drain-Bereiche **24A** und **24B**. Daher ist es möglich, das Rauschen aufgrund der an der Grenzfläche auf der Seite des Kanalbereichs **24C**, auf dem die Gate-Elektrode **24G** angeordnet ist, eingefangenen Ladungsträger zu verringern. Darüber hinaus umfassen der Rücksetztransistor **23** und

der Auswahltransistor **25** die Kanalbereiche **23C** und **25C** des gleichen elektrischen Leitfähigkeitstyps (n-Typ) wie des elektrischen Leitfähigkeitstyps der Source-Drain-Bereiche **23A**, **23B**, **25A** und **25B**. Daher ist es möglich, das Rauschen aufgrund der an der Grenzfläche auf der Seite der Kanalbereiche **23C** und **25C**, auf denen die Gate-Elektroden **23G** und **25G** angeordnet sind, eingefangenen Ladungsträger zu reduzieren.

**[0138]** In dem vorliegenden Abwandlungsbeispiel werden der Rücksetztransistor **23**, der Verstärkungstransistor **24** und der Auswahltransistor **25** mit der Lamellen-FET-Struktur beschrieben. Der Rücksetztransistor **23**, der Verstärkungstransistor **24** und der Auswahltransistor **25** können jedoch wie bei der Beschreibung im vorhergehenden Abwandlungsbeispiel **2** (**Fig. 9**) die GAA-Struktur aufweisen.

<Abwandlung 5>

**[0139]** **Fig. 23** zeigt eine schematische Querschnittskonfiguration eines Hauptabschnitts des Bildgebungselements **10A** (**Fig. 18**) gemäß einem Abwandlungsbeispiel (Abwandlungsbeispiel **5**) der vorhergehenden zweiten Ausführungsform. Bei dem Bildgebungselement **10A** dieses Abwandlungsbeispiels **5** ist die Photodiode **21** an einer Position bereitgestellt, die (auf der Seite, auf der die Oberfläche **S11A** angeordnet ist) tiefer als die Oberfläche **S11B** ist, und der Übertragungstransistor **22** umfasst einen vertikalen Transistor (Übertragungs-Gate TG). Ansonsten hat das Bildgebungselement **10A** des Abwandlungsbeispiels **5** eine ähnliche Konfiguration wie das Bildgebungselement **10A** der vorhergehenden zweiten Ausführungsform und weist auch ähnliche Funktionen und Wirkungen auf.

**[0140]** Das Gate (Übertragungs-Gate TG) des Übertragungstransistors **22** erstreckt sich von der Vorderfläche des Halbleitersubstrats **11**, in den p-Typ-Topfbereich **111** eindringend, bis zu einer Tiefe, die die Photodiode **21** erreicht.

**[0141]** Das erste Substrat **11A** umfasst einen Pixeltrennabschnitt **21S**, der jedes Pixel **P** trennt. Der Pixeltrennabschnitt **21S** ist so ausgebildet, dass er sich in einer Normalenrichtung zu dem Halbleitersubstrat **11** (Richtung senkrecht zu der Oberfläche **S11B** des Halbleitersubstrats **11**) erstreckt. Der Pixeltrennabschnitt **21S** ist zwischen den zwei zueinander benachbarten Pixeln **P** bereitgestellt. Der Pixeltrennabschnitt **21S** trennt die zueinander benachbarten Pixel **P** elektrisch. Der Pixeltrennabschnitt **21S** enthält beispielsweise Siliziumoxid. Der Pixeltrennabschnitt **21S** dringt beispielsweise in das Halbleitersubstrat **11** ein. Der p-Typ-Verunreinigungsbereich **21a** und der n-Typ-Verunreinigungsbereich **21b** sind auf einer Seite des Pixeltrennabschnitts **21S** bereitgestellt, auf

der eine Seitenfläche des Pixeltrennabschnitts **21S** angeordnet ist.

**[0142]** Wie es in **Fig. 23** dargestellt ist, sind das erste Substrat **11A** und das zweite Substrat **30** durch die Elektrode **26E** miteinander elektrisch gekoppelt. Weiterhin sind das erste Substrat **11A** und das zweite Substrat **30** durch die Elektroden **E1** und **E2** gekoppelt, die in die Zwischenschicht-Isolierfilme **19** und **301** eindringen (siehe die später beschriebenen **Fig. 24** und **Fig. 25**). In dem Bildgebungselement **10A** sind beispielsweise die Elektroden **E1** und **E2** für jedes Pixel **P** bereitgestellt. Wie es in **Fig. 23** dargestellt ist, sind das zweite Substrat **30** und das dritte Substrat **40** durch Verbinden der Kontaktelektroden **33** und **43** elektrisch miteinander gekoppelt. Hier ist eine Breite der Elektrode **26E** schmaler als eine Breite eines Verbindungspunktes der Kontaktelektroden **33**. Das heißt, eine Querschnittsfläche der Elektrode **26E** ist kleiner als eine Querschnittsfläche der Verbindungsstelle der Kontaktelektroden **33** und **43**. Dementsprechend hemmt die Elektrode **26E** die Miniaturisierung der Fläche pro Pixel in dem ersten Substrat **11A** kaum. Darüber hinaus ist die Ausleseschaltung **20** auf dem zweiten Substrat **30** und die Logikschaltung **LC** auf dem dritten Substrat **40** ausgebildet. Dies ermöglicht es, die Struktur, die das zweite Substrat **30** und das dritte Substrat **40** miteinander elektrisch koppelt, mit einer Gestaltung zu bilden, die größere Freiheit hinsichtlich der Anzahl von Kontakten zum Anordnen und Koppeln im Vergleich zu der Struktur, die das erste Substrat **11A** und das zweite Substrat **30** miteinander elektrisch koppelt, aufweist. Daher ist es möglich, die Verbindung der Kontaktelektroden **33** und **43** als die Struktur zu verwenden, die das zweite Substrat **30** und das dritte Substrat **40** miteinander elektrisch koppelt.

**[0143]** **Fig. 24** und **Fig. 25** zeigen jeweils ein Beispiel einer Querschnittskonfiguration des Bildgebungselements **10A** in horizontaler Richtung. Ein jeweiliges oberes Diagramm von **Fig. 24** und **Fig. 25** zeigt ein Beispiel einer Querschnittskonfiguration an einem Querschnitt **Sec1** von **Fig. 23** und ein jeweiliges unteres Diagramm von **Fig. 24** und **Fig. 25** zeigt ein Beispiel einer Querschnittskonfiguration an einem Querschnitt **Sec2** von **Fig. 23**. **Fig. 24** zeigt beispielhaft eine Konfiguration, in der zwei Gruppen der vier Pixel **P** in einer 2×2-Anordnung nebeneinander in einer zweiten Richtung **H** angeordnet sind, und **Fig. 25** zeigt eine Konfiguration, in der vier Gruppen der vier Pixel **P** in der 2×2-Anordnung nebeneinander in einer ersten Richtung **V** und der zweiten Richtung **H** angeordnet sind. Es ist zu beachten, dass in den Querschnittsansichten von **Fig. 24** und **Fig. 25** ein Diagramm, das ein Beispiel einer Vorderflächenkonfiguration des Halbleitersubstrats **11** darstellt, dem Diagramm überlagert ist, das das Beispiel der Querschnittskonfiguration an dem Querschnitt **Sec1** von **Fig. 23** darstellt, und der Zwischenschicht-Isolierfilm **19** wegge-

lassen ist. Zusätzlich ist in den unteren Querschnittsansichten von **Fig. 24** und **Fig. 25** ein Diagramm, das ein Beispiel einer Vorderflächenkonfiguration der Halbleiterschicht **30S** darstellt, dem Diagramm überlagert, das das Beispiel der Querschnittskonfiguration an dem Querschnitt **Sec2** von **Fig. 23** darstellt.

**[0144]** Wie es in **Fig. 24** und **Fig. 25** dargestellt ist, sind die mehreren Elektroden **26E**, die mehreren Elektroden **E2** und die mehreren Elektroden **E1** in der ersten Richtung **V** (einer Aufwärts-Abwärts-Richtung in **Fig. 10** oder einer Rechts-Links-Richtung in **Fig. 11**) bandartig nebeneinander in einer Ebene des ersten Substrats **11A** angeordnet. Es ist zu beachten, dass **Fig. 24** und **Fig. 25** einen Fall veranschaulichen, in dem die mehreren Elektroden **26E**, die mehreren Elektroden **E2** und die mehreren Elektroden **E1** in zwei Spalten in der ersten Richtung **V** nebeneinander angeordnet sind. Die erste Richtung **V** ist parallel zu einer Anordnungsrichtung (beispielsweise einer Spaltenrichtung) unter zwei Anordnungsrichtungen (beispielsweise einer Zeilenrichtung und der Spaltenrichtung) der mehreren in einer Matrix angeordneten Pixel **P**. Bei den vier Pixeln **P**, die sich die Ausleseschaltung **20** teilen, sind die vier FD-Abschnitte **26** nahe beieinander angeordnet, wobei beispielsweise der Pixeltrennabschnitt **21S** dazwischen liegt. Bei den vier Pixeln **P**, die sich die Ausleseschaltung **20** teilen, sind die vier Übertragungsgatter **TG** so angeordnet, dass sie die vier FD-Abschnitte **26** umgeben. Beispielsweise bilden die vier Übertragungsgates **TG** eine ringförmige Form.

**[0145]** Die Elementisolierbereiche **112** umfassen mehrere Blöcke, die sich in der ersten Richtung **V** erstrecken. Die Halbleiterschicht **30S** umfasst mehrere inselförmige Blöcke **30SA**, die sich in der ersten Richtung **V** erstrecken und in der zweiten Richtung **H**, die orthogonal zu der ersten Richtung **V** ist, mit dem Elementisolierbereich **112** dazwischen nebeneinander angeordnet sind. Jeder der Blöcke **30SA** umfasst beispielsweise mehrere Gruppen des Rücksetztransistors **23**, des Verstärkungstransistors **24** und des Auswahltransistors **25**. Die einzelne Ausleseschaltung **20**, die sich die vier Pixel **P** teilen, umfasst beispielsweise den Rücksetztransistor **23**, den Verstärkungstransistor **24** und den Auswahltransistor **25** in einem Bereich, der den vier Pixeln **P** gegenüberliegt. Die einzelne Ausleseschaltung **20**, die sich die vier Pixel **P** teilen, umfasst beispielsweise den Verstärkungstransistor **24** in dem Block **30SA** links von den Elementisolierbereich **112** und den Rücksetztransistor **23** und den Auswahltransistor **25** in dem Block **30SA** rechts von dem Elementisolierbereich **112**.

**[0146]** **Fig. 26**, **Fig. 27**, **Fig. 28** und **Fig. 29** zeigen jeweils ein Beispiel eines Verdrahtungsentwurfs in einer horizontalen Ebene des Bildgebungselements **10A**. **Fig. 26** bis **Fig. 29** zeigen jeweils einen Fall, in dem die einzelne Ausleseschaltung **20**, die sich

die vier Pixel **P** teilen, in einem Bereich bereitgestellt ist, der den vier Pixeln **P** gegenüberliegt. **Fig. 26** bis **Fig. 29** sind beispielsweise in voneinander verschiedenen Schichten in der Mehrschicht-Verdrahtungsschicht **30W** bereitgestellt.

**[0147]** Die vier zueinander benachbarten vier Elektroden **26E** sind beispielsweise mit der Verdrahtung **31** elektrisch gekoppelt, wie es in **Fig. 26** dargestellt ist. Die zueinander benachbarten vier Elektroden **26E** sind ferner mit dem Gate des Verstärkungstransistors **24**, der in dem Block **30SA** links von dem Elementisolierbereich **112** enthalten ist, und dem Gate des Rücksetztransistors **23**, der in dem Block **30SA** rechts von dem Elementisolierbereich **112** enthalten ist, beispielsweise durch die Verdrahtung **31** und die Elektrode **24E** elektrisch gekoppelt, wie es in **Fig. 26** dargestellt ist.

**[0148]** Die Leistungsversorgungsleitung VDD ist an einer Position angeordnet, die jeder der Ausleseschaltungen **20** gegenüberliegt, die nebeneinander in der zweiten Richtung **H** angeordnet sind, wie es beispielsweise in **Fig. 27** dargestellt ist. Die Leistungsversorgungsleitung VDD ist durch die Elektrode **24E** mit dem Drain des Verstärkungstransistors **24** und dem Drain des Rücksetztransistors **23** in jeder der Ausleseschaltungen **20** elektrisch gekoppelt, die nebeneinander in der zweiten Richtung **H** angeordnet sind, wie es beispielsweise in **Fig. 27** dargestellt ist. Die zwei Pixelansteuerleitungen **17** sind jeweils an einer Position angeordnet, die jeder der Ausleseschaltungen **20** gegenüberliegt, die in der zweiten Richtung **H** nebeneinander angeordnet sind, wie es beispielsweise in **Fig. 27** dargestellt ist. Eine der Pixelansteuerleitungen **17** (zweite Steuerleitung) ist eine Verdrahtung RSTG, die mit dem Gate des Rücksetztransistors **23** jeder der Ausleseschaltungen **20** elektrisch gekoppelt ist, die beispielsweise in der zweiten Richtung **H** nebeneinander angeordnet sind, wie es beispielsweise in **Fig. 27** dargestellt ist. Die andere der Pixelansteuerleitungen **17** (dritte Steuerleitung) ist eine Verdrahtung SELG, die mit dem Gate des Auswahltransistors **25** jeder der Ausleseschaltungen **20** elektrisch gekoppelt ist, die nebeneinander in der zweiten Richtung **H** angeordnet sind, wie es beispielsweise in **Fig. 27** dargestellt ist. Bei jeder der Ausleseschaltungen **20** sind die Source des Verstärkungstransistors **24** und der Drain des Auswahltransistors **25** über eine Verdrahtung **31W** miteinander elektrisch gekoppelt, wie es beispielsweise in **Fig. 27** dargestellt ist.

**[0149]** Zwei Leistungsversorgungsleitungen VSS sind jeweils an einer Position angeordnet, die jeder der Ausleseschaltungen **20** gegenüberliegt, die in der zweiten Richtung **H** nebeneinander angeordnet sind, wie es beispielsweise in **Fig. 28** dargestellt ist. Jede der Leistungsversorgungsleitungen VSS ist mit den mehreren Elektroden **E1** an Positionen elektrisch ge-

koppelt, die den jeweiligen Pixeln **P** gegenüberliegen, die nebeneinander in der zweiten Richtung **H** angeordnet sind, wie es beispielsweise in **Fig. 28** dargestellt ist. Die vier Pixelansteuerleitungen **17** sind jeweils an einer Position angeordnet, die jeder der Ausleseschaltungen **20** gegenüberliegt, die in der zweiten Richtung **H** nebeneinander angeordnet sind, wie es beispielsweise in **Fig. 28** dargestellt ist. Jede der vier Pixel-Ansteuerleitungen **17** ist eine Verdrahtung TRG, die mit der Elektrode **E2** eines Pixels **P** der vier Pixel **P** elektrisch gekoppelt ist, die jeder der Ausleseschaltungen **20** entsprechen, die nebeneinander in der zweiten Richtung **H** angeordnet sind, wie es beispielsweise in **Fig. 28** dargestellt ist. Das heißt, die vier Pixelansteuerleitungen **17** (ersten Steuerleitungen) sind mit den Gates (den Übertragungs-Gates TG) der Übertragungstransistoren **22** der jeweiligen Pixel **P** elektrisch gekoppelt, die nebeneinander in der zweiten Richtung **H** angeordnet sind. In **Fig. 28** sind Kennungen (**1**, **2**, **3** und **4**) an den Enden der jeweiligen Verdrahtungen TRG angegeben, um die jeweiligen Verdrahtungen TRG zu unterscheiden.

**[0150]** Die vertikale Signalleitung **18** ist an einer Position angeordnet, die jeder der Ausleseschaltungen **20** gegenüberliegt, die beispielsweise in der ersten Richtung **V** nebeneinander angeordnet sind, wie es beispielsweise in **Fig. 29** dargestellt ist. Die vertikale Signalleitung **18** (Ausgangsleitung) ist mit dem Ausgangsanschluss (der Source des Verstärkungstransistors **24**) jeder der Ausleseschaltungen **20** elektrisch gekoppelt, die in der ersten Richtung **V** nebeneinander angeordnet sind, wie es beispielsweise in **Fig. 29** dargestellt ist.

**[0151]** In dem vorliegenden Abwandlungsbeispiel sind das Pixel **P** und die Ausleseschaltung **20** auf voneinander verschiedenen Substraten (dem ersten Substrat **11A** und dem zweiten Substrat **30**) ausgebildet. Somit ist es im Vergleich zu einem Fall, in dem das Pixel **P** und die Ausleseschaltung **20** auf demselben Substrat ausgebildet sind, möglich, den Bereich des Pixels **P** und der Ausleseschaltung **20** zu vergrößern. Infolgedessen ist es möglich, die Effizienz der photoelektrischen Umwandlung zu verbessern und das Transistorrauschen zu verringern. Darüber hinaus sind das erste Substrat **11A**, das das Pixel **P** umfasst, und das zweite Substrat **30**, das die Ausleseschaltung **20** umfasst, durch die Elektrode **26E**, die in den Zwischenschicht-Isolierfilmen **19** und **301** bereitgestellt ist, miteinander elektrisch gekoppelt. Dies führt zu einer weiteren Verkleinerung der Chipgröße im Vergleich zu einem Fall, in dem das erste Substrat **11A** und das zweite Substrat **30** durch Verbinden von Kontaktstellenelektroden oder durch eine Durchverdrahtung, die ein Halbleitersubstrat durchdringt, (z. B. TSV (Durch-Si-Kontaktierung)) miteinander elektrisch gekoppelt sind. Darüber hinaus ermöglicht eine weitere Miniaturisierung der Fläche pro Pixel eine höhere Auflösung. Weiterhin ist es in einem Fall der

gleichen Chipgröße wie zuvor möglich, einen Ausbildungsbereich der Pixel **P** zu vergrößern. Darüber hinaus sind in dem vorliegenden Abwandlungsbeispiel die Ausleseschaltung **20** und die Logikschaltung **LC** auf jeweils voneinander verschiedenen Substraten (dem zweiten Substrat **30** und dem dritten Substrat **40**) ausgebildet. Dies ermöglicht es, den Bereich der Ausleseschaltung **20** und der Logikschaltung **LC** im Vergleich zu einem Fall zu vergrößern, in dem die Ausleseschaltung **20** und die Logikschaltung **LC** auf demselben Substrat ausgebildet sind. Zudem ist der Bereich der Ausleseschaltung **20** und der Logikschaltung **LC** nicht durch den Pixeltrennabschnitt **21S** begrenzt. Daher ist es möglich, die Rauscheigenschaften zu verbessern. Darüber hinaus sind in dem vorliegenden Abwandlungsbeispiel das zweite Substrat **30** und das dritte Substrat **40** durch das Verbinden der Kontaktelektroden **33** und **43** miteinander elektrisch gekoppelt. Hier ist die Ausleseschaltung **20** auf dem zweiten Substrat **30** und ausgebildet und die Logikschaltung **LC** ist auf dem dritten Substrat **40** ausgebildet. Dies ermöglicht es, die Struktur, die das zweite Substrat **30** und das dritte Substrat **40** miteinander elektrisch koppelt, mit einer Gestaltung auszubilden, die eine größere Freiheit hinsichtlich der Anzahl von Kontakten für das Anordnen und Koppeln im Vergleich zu der Struktur aufweist, die das erste Substrat **11A** und das zweite Substrat **30** miteinander elektrisch koppelt. Daher ist es möglich, die Verbindung der Kontaktelektroden **33** und **43** für die elektrische Kopplung zwischen dem zweiten Substrat **30** und dem dritten Substrat **40** zu verwenden. Wie es in dem vorliegenden Abwandlungsbeispiel beschrieben ist, wird die elektrische Kopplung zwischen den Substraten entsprechend dem Integrationsgrad des Substrats hergestellt. Dadurch wird unterdrückt, dass die Struktur, die die Substrate miteinander elektrisch koppelt, eine Vergrößerung der Chipgröße verursacht oder die Miniaturisierung der Fläche pro Pixel verhindert. Infolgedessen ist es möglich, das Bildgebungselement **10A** mit der dreischichtigen Struktur, die die Miniaturisierung der Fläche pro Pixel kaum hemmt, mit der gleichen Chipgröße wie zuvor zu schaffen.

**[0152]** Darüber hinaus ist in dem vorliegenden Abwandlungsbeispiel das Pixel **P** einschließlich der Photodiode **21**, des Übertragungstransistors **22** und des FD-Abschnitts **26** auf dem ersten Substrat **11A** ausgebildet und die Ausleseschaltung **20** einschließlich des Rücksetztransistors **23**, des Verstärkungstransistors **24** und des Auswahltransistors **25** auf dem zweiten Substrat **30** ausgebildet. Dies ermöglicht es, den Bereich des Pixels **P** und der Ausleseschaltung **20** im Vergleich zu einem Fall, in dem das Pixel **P** und die Ausleseschaltung **20** auf demselben Substrat ausgebildet sind, zu vergrößern. Infolgedessen bewirkt die Verwendung der Verbindung der Kontaktelektroden **33** und **43** für die elektrische Kopplung zwischen dem zweiten Substrat **30** und dem drit-

ten Substrat **40** kaum eine Zunahme der Chipgröße oder hemmt die Miniaturisierung der Fläche pro Pixel kaum. Infolgedessen ist es möglich, das Bildgebungselement **10A** mit der dreischichtigen Struktur, die die Miniaturisierung der Fläche pro Pixel kaum hemmt, mit der gleichen Chipgröße wie zuvor zu schaffen. Insbesondere wird die Anzahl der Transistoren, die auf dem ersten Substrat **11A** bereitgestellt werden sollen, verringert, wodurch es möglich wird, insbesondere den Bereich der Photodiode **21** des Pixels **P** zu vergrößern. Daher ist es möglich, den Betrag der Sättigung der elektrischen Signalladungen bei der photoelektrischen Umwandlung zu erhöhen, was zu einer Verbesserung der Effizienz der photoelektrischen Umwandlung führt. Bei dem zweiten Substrat **30** ist es möglich, den Freiheitsgrad in der Gestaltung jedes Transistors in der Ausleseschaltung **20** sicherzustellen. Darüber hinaus ist es möglich, den Bereich jedes Transistors zu vergrößern. Dementsprechend ermöglicht insbesondere das Vergrößern des Bereichs des Verstärkungstransistors **24** ein Verringern des Rauschens, das das Pixelsignal beeinflusst. Die Verwendung der Verbindung der Kontaktelektroden **33** und **43** für die elektrische Kopplung zwischen dem zweiten Substrat **30** und dem dritten Substrat **40** bewirkt kaum eine Zunahme der Chipgröße oder hemmt die Miniaturisierung der Fläche pro Pixel kaum. Infolgedessen ist es möglich, das Bildgebungselement **10A** mit der dreischichtigen Struktur, die die Miniaturisierung der Fläche pro Pixel kaum hemmt, mit der gleichen Chipgröße wie zuvor zu schaffen.

**[0153]** Darüber hinaus ist in dem vorliegenden Abwandlungsbeispiel das zweite Substrat **30** mit dem ersten Substrat **11A** verbunden, wobei eine Rückfläche der Halbleiterschicht **30S** auf die Vorderflächenseite des Halbleitersubstrats **11** gerichtet ist. Das dritte Substrat **40** ist mit dem zweiten Substrat **30** verbunden, wobei die Vorderflächenseite der Halbleiterschicht **40S** auf die Vorderflächenseite der Halbleiterschicht **30S** gerichtet ist. Die Verwendung der Elektrode **26E** für die elektrische Kopplung zwischen dem ersten Substrat **11A** und dem zweiten Substrat **30** und die Verwendung der Verbindung der Kontaktelektroden **33** und **43** für die elektrische Kopplung zwischen dem zweiten Substrat **30** und dem dritten Substrat **40** ermöglichen es, das Bildgebungselement **10A** mit der dreischichtigen Struktur, die die Miniaturisierung der Fläche pro Pixel kaum hemmt, mit der gleichen Chipgröße wie zuvor zu schaffen.

**[0154]** Weiterhin ist in dem vorliegenden Abwandlungsbeispiel die Querschnittsfläche der Elektrode **26E** kleiner als die Querschnittsfläche der Verbindungsstelle zwischen den Kontaktelektroden **33** und **43**. Daher ist es möglich, das Bildgebungselement **10A** mit der dreischichtigen Struktur, die die Miniaturisierung der Fläche pro Pixel kaum hemmt, mit der gleichen Chipgröße wie zuvor zu schaffen.



**[0155]** Ferner ist in der Logikschaltung **LC** des vorliegenden Abwandlungsbeispiels auf der Vorderfläche des Verunreinigungsdiffusionsbereichs in Kontakt mit der Source-Elektrode und der Drain-Elektrode der niederohmige Bereich ausgebildet, der ein Silizid wie etwa  $\text{CoSi}_2$  oder  $\text{NiSi}$  enthält. Das Silizid wird unter Verwendung des Salicide-Prozesses (selbstjustierenden Silizid-Prozesses) gebildet. Der niederohmige Bereich, der Silizid enthält, umfasst eine Verbindung aus einem Material des Halbleitersubstrats und einem Metall. Hier ist die Logikschaltung **LC** auf dem dritten Substrat **40** bereitgestellt. Daher ist es möglich, die Logikschaltung **LC** in einem von dem Prozess des Ausbildens des Pixels **P** und der Ausleseschaltung **20** getrennten Prozess auszubilden. Im Ergebnis ist es beim Ausbilden des Pixels **P** und der Ausleseschaltung **20** möglich, einen Hochtemperaturprozess wie etwa eine thermische Oxidation zu verwenden. Darüber hinaus kann für die Logikschaltung **LC**, auch Silizid, ein Material mit geringer Wärmebeständigkeit, verwendet werden. Somit ist es in dem Fall, in dem der niederohmige Bereich, der Silizid enthält, auf der Vorderfläche des Verunreinigungsdiffusionsbereichs in Kontakt mit der Source-Elektrode und der Drain-Elektrode der Logikschaltung **LC** bereitgestellt ist, möglich, den Kontaktwiderstand zu verringern. Infolgedessen ist es möglich, eine Rechengeschwindigkeit in der Logikschaltung **LC** zu verbessern.

**[0156]** Weiterhin ist in dem vorliegenden Abwandlungsbeispiel auf dem ersten Substrat **11A** der Pixeltrennabschnitt **21S**, der jedes Pixel **P** trennt, bereitgestellt. In dem vorliegenden Abwandlungsbeispiel ist jedoch das Pixel **P** einschließlich der Photodiode **21**, des Übertragungstransistors **22** und des FD-Abschnitts **26** auf dem ersten Substrat **11A** ausgebildet. Die Ausleseschaltung **20** einschließlich des Rücksetztransistors **23**, des Verstärkungstransistors **24** und des Auswahltransistors **25** ist auf dem zweiten Substrat **30** ausgebildet. Somit ist es selbst in einem Fall, in dem der von dem Pixeltrennabschnitt **21S** umgebene Bereich aufgrund der Miniaturisierung der Fläche pro Pixel verringert ist, möglich, die Fläche des Pixels **P** und der Ausleseschaltung **20** zu vergrößern. Infolgedessen bewirkt die Verwendung des Pixeltrennabschnitts **21S** kaum eine Zunahme der Chipgröße oder hemmt die Miniaturisierung der Fläche pro Pixel kaum. Daher ist es möglich, das Bildgebungselement **10A** mit der dreischichtigen Struktur, die die Miniaturisierung der Fläche pro Pixel kaum hemmt, mit der gleichen Chipgröße wie zuvor zu schaffen.

**[0157]** Darüber hinaus dringt in dem vorliegenden Abwandlungsbeispiel der Pixeltrennabschnitt **21S** in das Halbleitersubstrat **11** ein. Somit ist es selbst in einem Fall, in dem der Abstand zwischen den Pixeln **P** aufgrund der Miniaturisierung der Fläche pro Pixel klein wird, möglich, Überschneidungen zwischen den

benachbarten Pixeln zu unterdrücken. Dies führt zur Unterdrückung einer verringerten Auflösung wiedergegebener Bilder oder zu einer Verschlechterung der Bildqualität verursacht durch eine Farbmischung.

**[0158]** Ferner umfasst in dem Abwandlungsbeispiel ein gestapelter Körper, der das erste Substrat **11A** und das zweite Substrat **30** umfasst, die drei Elektroden **26E**, **E1** und **E2** für jedes Pixel **P**. Die Elektrode **26E** ist mit dem Gate (Übertragungs-Gate TG) des Übertragungstransistors **22** elektrisch gekoppelt. Die Elektrode **E1** ist mit dem p-Typ-Topfbereich **111** des Halbleitersubstrats **11** elektrisch gekoppelt. Die Elektrode **E2** ist mit dem FD-Abschnitt **26** elektrisch gekoppelt. Das heißt, die Anzahl der Elektroden **E1** und **E2** ist größer als die Anzahl der Pixel **P**, die in dem ersten Substrat **11A** enthalten sind. In dem vorliegenden Abwandlungsbeispiel wird jedoch die Elektrode **26E** mit der kleinen Querschnittsfläche für die elektrische Kopplung zwischen dem ersten Substrat **11A** und dem zweiten Substrat **30** verwendet. Dies führt zu einer weiteren Miniaturisierung der Chipgröße und führt auch zu einer weiteren Miniaturisierung der Fläche pro Pixel in dem ersten Substrat **11A**. Infolgedessen ist es möglich, das Bildgebungselement **10A** mit der dreischichtigen Struktur, die die Miniaturisierung der Fläche pro Pixel kaum hemmt, mit der gleichen Chipgröße wie zuvor zu schaffen.

< Abwandlungsbeispiel 6 >

**[0159]** Fig. 30 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration des Bildgebungselements **10A** in vertikaler Richtung gemäß einem Abwandlungsbeispiel (Abwandlungsbeispiel 6) der oben beschriebenen zweiten Ausführungsform. In dem vorliegenden Abwandlungsbeispiel wird die elektrische Kopplung zwischen dem zweiten Substrat **30** und dem dritten Substrat **40** in einem Bereich hergestellt, der einem Peripheriebereich **12B** des ersten Substrats **11A** gegenüberliegt. Der Peripheriebereich **12B** entspricht einem Rahmenbereich des ersten Substrats **11A** und ist an dem Umfang der Pixelanordnungseinheit **12** bereitgestellt. In dem vorliegenden Abwandlungsbeispiel umfasst das zweite Substrat **30** mehrere der Kontaktelektroden **33** in einem Bereich, der dem Peripheriebereich **12B** gegenüberliegt, und das dritte Substrat **40** umfasst mehrere der Kontaktelektroden **44** in einem Bereich, der dem Peripheriebereich **12B** gegenüberliegt. Das zweite Substrat **30** und das dritte Substrat **40** sind durch das Verbinden der Kontaktelektroden **33** und **43**, die in den dem Peripheriebereich **12B** gegenüberliegenden Bereichen bereitgestellt sind, miteinander elektrisch gekoppelt.

**[0160]** Wie es oben beschrieben ist, sind in dem vorliegenden Abwandlungsbeispiel das zweite Substrat **30** und das dritte Substrat **40** durch das Verbinden der Kontaktelektroden **33** und **43**, die in den dem Pe-

riperiebereich **12B** gegenüberliegenden Bereichen bereitgestellt sind, miteinander elektrisch gekoppelt. Dies macht es möglich, die Wahrscheinlichkeit einer Hemmung der Miniaturisierung der Fläche pro Pixel im Vergleich zu einem Fall zu verringern, in dem die Kontaktelektroden **33** und **43** in Bereichen, die der Pixelanordnungseinheit **12** gegenüberliegen, miteinander verbunden sind. Dementsprechend ist es möglich, das Bildgebungs-element **10A** mit der dreischichtigen Struktur, die die Miniaturisierung der Fläche pro Pixel kaum hemmt, mit der gleichen Chipgröße wie zuvor zu schaffen.

< Abwandlungsbeispiel 7 >

**[0161]** Fig. 31 und Fig. 32 zeigen jeweils ein Abwandlungsbeispiel der Querschnittskonfiguration des Bildgebungs-elementes **10A** gemäß der oben beschriebenen zweiten Ausführungsform in horizontaler Richtung. Ein oberes Diagramm von Fig. 31 und Fig. 32 zeigt jeweils ein Abwandlungsbeispiel der Querschnittskonfiguration an dem Querschnitt **Sec1** von Fig. 23 und ein unteres Diagramm von Fig. 31 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration an dem Querschnitt **Sec2** von Fig. 23. Es ist zu beachten, dass in den oberen Querschnittsansichten von Fig. 31 und Fig. 32 ein Diagramm, das ein Abwandlungsbeispiel der Vorderflächenkonfiguration des Halbleitersubstrats **11** in Fig. 23 darstellt, dem Diagramm überlagert ist, das das Abwandlungsbeispiel der Querschnittskonfiguration an dem Querschnitt **Sec1** von Fig. 23 darstellt, und die Zwischenschicht-Isolierschicht **19** weggelassen ist. Zudem ist in den unteren Querschnittsansichten von Fig. 31 und Fig. 32 ein Diagramm, das ein Abwandlungsbeispiel der Vorderflächenkonfiguration der Halbleiterschicht **30S** darstellt, dem Diagramm überlagert, das das Abwandlungsbeispiel der Querschnittskonfiguration an dem Querschnitt **Sec2** von Fig. 23 darstellt.

**[0162]** Wie es in Fig. 31 und Fig. 32 dargestellt ist, sind die mehreren Elektroden **26E**, die mehreren Elektroden **E2** und die mehreren Elektroden **E1** (mehrere Punkte, die in den Diagrammen in Zeilen und Spalten angeordnet sind) in der ersten Richtung V (Rechts-Links-Richtung in Fig. 23 und Fig. 24) in der Ebene des ersten Substrats **11A** bandartig nebeneinander angeordnet. Es ist zu beachten, dass Fig. 31 und Fig. 32 einen Fall zeigen, in dem die mehreren Elektroden **26E**, die mehreren Elektroden **E2** und die mehreren Elektroden **E1** in zwei Spalten in der ersten Richtung V nebeneinander angeordnet sind. In den vier Pixeln **P**, die sich die Ausleseschaltung **20** teilen, sind die vier FD-Abschnitte **26** beispielsweise nahe beieinander angeordnet, wobei der Pixeltrennabschnitt **21S** dazwischen angeordnet ist. In den vier Pixeln **P**, die sich die Ausleseschaltung **20** teilen, sind die vier Übertragungs-Gates TG (TG1, TG2, TG3 und TG4) so angeordnet, dass sie die vier FD-Abschnitt-

te **26** umgeben, und die vier Übertragungs-Gates TG bilden beispielsweise eine Ringform.

**[0163]** Der Elementisolierbereich **112** umfasst die mehreren Blöcke, die sich in der ersten Richtung V erstrecken. Die Halbleiterschicht **30S** umfasst die mehreren inselförmigen Blöcke **30SA**, die sich in der ersten Richtung V erstrecken und in der zweiten Richtung H, die orthogonal zu der ersten Richtung V ist, nebeneinander mit dem Elementisolierbereich **112** dazwischen angeordnet sind. Jeder der Blöcke **30SA** umfasst beispielsweise den Rücksetztransistor **23**, den Verstärkungstransistor **24** und den Auswahltransistor **25**. Die einzelne Ausleseschaltung **20**, die sich die vier Pixel **P** teilen, ist nicht direkt gegenüber den vier Pixeln **P** angeordnet, sondern ist es zum Beispiel in die zweite Richtung H verschoben angeordnet.

**[0164]** In Fig. 31 umfasst die einzelne Ausleseschaltung **20**, die sich die vier Pixel **P** teilen, den Rücksetztransistor **23**, den Verstärkungstransistor **24** und den Auswahltransistor **25** in einem Bereich, der in der zweiten Richtung H von einem Bereich, der den vier Pixeln **P** in dem zweiten Substrat **30** gegenüberliegt, verschoben ist. Die einzelne Ausleseschaltung **20**, die sich die vier Pixel **P** teilen, umfasst beispielsweise den Verstärkungstransistor **24**, den Rücksetztransistor **23** und den Auswahltransistor **25** in dem einzelnen Block **30SA**.

**[0165]** In Fig. 32 umfasst die einzelne Ausleseschaltung **20**, die sich die vier Pixel **P** teilen, den Rücksetztransistor **23**, den Verstärkungstransistor **24**, den Auswahltransistor **25** und den FD-Übertragungstransistor **27** in dem Bereich, der in der zweiten Richtung H zu dem Bereich verschoben, der den vier Pixeln **P** in dem zweiten Substrat **30** gegenüberliegt. Die einzelne Ausleseschaltung **20**, die sich die vier Pixel **P** teilen, umfasst beispielsweise den Verstärkungstransistor **24**, den Rücksetztransistor **23**, den Auswahltransistor **25** und den FD-Übertragungstransistor **27** in dem einzelnen Block **30SA**.

**[0166]** In dem vorliegenden Abwandlungsbeispiel ist die einzelne Ausleseschaltung **20**, die sich die vier Pixel **P** teilen, nicht direkt gegenüber den vier Pixeln **P** angeordnet, sondern ist so angeordnet, dass sie von der Position direkt gegenüber den vier Pixeln **P** beispielsweise in die zweite Richtung H verschoben ist. In einem solchen Fall ist es möglich, die Verdrahtung **31** zu verkürzen, oder alternativ ist es möglich, die Verdrahtung **31** wegzulassen und die Source des Verstärkungstransistors **24** und den Drain des Auswahltransistors **25** in einem gemeinsamen Verunreinigungsbereich zu bilden. Infolgedessen ist es möglich, die Größe der Ausleseschaltung **20** zu verringern oder eine Größe eines beliebigen anderen Abschnitts in der Ausleseschaltung **20** zu erhöhen.

## &lt;Abwandlungsbeispiel 8&gt;

**[0167]** Fig. 33 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration des Bildgebungselements **10A** gemäß der oben beschriebenen zweiten Ausführungsform in der horizontalen Richtung. Fig. 33 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration in Fig. 24.

**[0168]** In dem vorliegenden Abwandlungsbeispiel umfasst die Halbleiterschicht **30S** die mehreren inselförmigen Blöcke **30SA**, die in der ersten Richtung **V** und der zweiten Richtung **H** nebeneinander angeordnet sind, wobei die Elementisolierbereiche **112** dazwischen angeordnet sind. Jeder der Blöcke **30SA** umfasst beispielsweise eine Gruppe des Rücksetztransistors **23**, des Verstärkungstransistors **24** und des Auswahltransistors **25**. In einem solchen Fall ist es möglich, ein Übersprechen zwischen den zueinander benachbarten Ausleseschaltungen **20** durch die Elementisolierbereiche **112** zu unterdrücken. Dies führt zur Unterdrückung der verringerten Auflösung der wiedergegebenen Bilder und zur Verschlechterung der Bildqualität verursacht durch die Farbmischung.

## &lt;Abwandlungsbeispiel 9&gt;

**[0169]** Fig. 34 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration des Bildgebungselements **10A** gemäß der oben beschriebenen zweiten Ausführungsform in der horizontalen Richtung. Fig. 34 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration in Fig. 33.

**[0170]** In dem vorliegenden Abwandlungsbeispiel ist die einzelne Ausleseschaltung **20**, die sich die vier Pixel **P** teilen, nicht direkt gegenüber den vier Pixeln **P** angeordnet, sondern ist so angeordnet, dass sie in die erste Richtung **V** verschoben ist. Weiterhin umfasst die Halbleiterschicht **30S** in dem vorliegenden Abwandlungsbeispiel wie bei dem Abwandlungsbeispiel **8** die mehreren inselförmigen Blöcke **30SA**, die in der ersten Richtung **V** und der zweiten Richtung **H** nebeneinander angeordnet sind, wobei die Elementisolierbereiche **112** dazwischen angeordnet sind. Jeder der Blöcke **30SA** umfasst beispielsweise eine Gruppe des Rücksetztransistors **23**, des Verstärkungstransistors **24** und des Auswahltransistors **25**. Ferner sind in dem vorliegenden Abwandlungsbeispiel die mehreren Elektroden **E1** und die mehreren Elektroden **26E** auch in der zweiten Richtung **H** angeordnet. Insbesondere sind die mehreren Elektroden **E1** zwischen den vier Elektroden **26E**, die sich eine der Ausleseschaltungen **20** teilen, und den vier Elektroden **26E**, die sich eine andere der Ausleseschaltungen **20** teilen, die in der zweiten Richtung zu der fraglichen Ausleseschaltung **20** benachbart ist, angeordnet. In einem solchen Fall ist es möglich, ein Übersprechen zwischen den zueinander benachbarten Ausleseschaltungen **20** durch den Elementiso-

lierbereich **112** und die Elektroden **E1** zu unterdrücken. Dies führt zur Unterdrückung der verringerten Auflösung der wiedergegebenen Bilder und der Verschlechterung der Bildqualität verursacht durch die Farbmischung.

## &lt;Abwandlungsbeispiel 10&gt;

**[0171]** Fig. 35 zeigt ein Beispiel der Querschnittskonfiguration des Bildgebungselements **10A** gemäß der zweiten Ausführungsform und der oben beschriebenen Abwandlungsbeispiele davon in horizontaler Richtung. Fig. 35 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration in Fig. 24.

**[0172]** In dem vorliegenden Abwandlungsbeispiel umfasst das erste Substrat **11A** die Photodiode **21** und den Übertragungstransistor **22** für jedes Pixel **P** und der FD-Abschnitt **26** wird von jeweils vier Pixeln **P** geteilt. Dementsprechend ist in dem vorliegenden Abwandlungsbeispiel die einzelne Elektrode **26E** für jeweils vier Pixel **P** bereitgestellt.

**[0173]** Bei den mehreren in einer Matrix angeordneten Pixel **P** werden der Einfachheit halber die vier Pixel **P**, die einem Bereich entsprechen, der durch Verschieben eines Einheitsbereichs in der ersten Richtung **V** um das einzelne Pixel **P** erhalten wird, als die vier Pixel **PA** bezeichnet. Der Einheitsbereich entspricht den vier Pixeln **P**, die sich den einzelnen FD-Abschnitt **26** teilen. Hier wird in dem vorliegenden Abwandlungsbeispiel in dem ersten Substrat **11A** die Elektrode **E1** von jeweils vier Pixeln **PA** geteilt. Dementsprechend ist in dem vorliegenden Abwandlungsbeispiel die einzelne Elektrode **E1** für jeweils vier Pixel **PA** bereitgestellt.

**[0174]** In dem vorliegenden Abwandlungsbeispiel umfasst das erste Substrat **11A** den Pixeltrennabschnitt **21S**, der die Photodioden **21** und die Übertragungstransistoren **22** für jedes Pixel **P** trennt. Von der Normalenrichtung zu dem Halbleitersubstrat **11** aus betrachtet umgibt der Pixeltrennabschnitt **21S** das Pixel **P** nicht vollständig, sondern weist Lücken (nicht ausgebildete Bereiche) in der Nähe des FD-Abschnitts **26** (der Elektrode **26E**) und in der Nähe der Elektrode **E1** auf. Somit ermöglichen die Lücken das Teilen der einzelnen Elektrode **26E** durch die vier Pixel **P** und das Teilen der einzelnen Elektrode **E1** durch die vier Pixel **P**. In dem vorliegenden Abwandlungsbeispiel umfasst das zweite Substrat **30** die Ausleseschaltung **20** für jeweils vier Pixel **P**, die sich den FD-Abschnitt **26** teilen.

**[0175]** Fig. 36 zeigt ein Beispiel der Querschnittskonfiguration des Bildgebungselements **10A** gemäß dem vorliegenden Abwandlungsbeispiel in horizontaler Richtung. Fig. 36 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration in Fig. 36. In dem vorliegenden Abwandlungsbeispiel umfasst das ers-

te Substrat **11A** die Photodiode **21** und den Übertragungstransistor **22** für jedes Pixel **P** und der FD-Abschnitt **26** wird von jeweils vier Pixeln **P** geteilt. Ferner umfasst das erste Substrat **11A** den Pixeltrennabschnitt **21S**, der die Photodioden **21** und die Übertragungstransistoren **22** für jedes Pixel **P** trennt.

**[0176]** Fig. 37 zeigt ein Beispiel der Querschnittskonfiguration des Bildgebungselements **10A** gemäß dem vorliegenden Abwandlungsbeispiel in horizontaler Richtung. Fig. 37 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration in Fig. 34. In dem vorliegenden Abwandlungsbeispiel umfasst das erste Substrat **11A** die Photodiode **21** und den Übertragungstransistor **22** für jedes Pixel **P** und der FD-Abschnitt **26** wird von jeweils vier Pixeln **P** geteilt. Ferner umfasst das erste Substrat **11A** den Pixeltrennabschnitt **21S**, der die Photodioden **21** und die Übertragungstransistoren **22** für jedes Pixel **P** trennt.

<Abwandlungsbeispiel 11>

**[0177]** Fig. 38 zeigt ein Beispiel einer Schaltungskonfiguration des Bildgebungselements **10A** gemäß der zweiten Ausführungsform und der oben beschriebenen Abwandlungsbeispiele davon. Das Bildgebungselement **10A** gemäß dem vorliegenden Abwandlungsbeispiel ist ein CMOS-Bildsensor, der einen spaltenparallelen ADC umfasst.

**[0178]** Wie es in Fig. 38 gezeigt ist, umfasst das Bildgebungselement **10A** gemäß dem vorliegenden Abwandlungsbeispiel die vertikale Ansteuerschaltung **13**, die Signalverarbeitungsschaltung **14**, eine Referenzspannungsversorgungseinheit **38**, die horizontale Ansteuerschaltung **15**, eine horizontale Ausgangsleitung **37** und die Systemsteuerschaltung **16** zusätzlich zu der Pixelanordnungseinheit **12**, die die mehreren in Zeilen und Spalten (einer Matrix) zweidimensional angeordneten Pixel **P** umfasst, wobei die mehreren Pixel **P** jeweils ein photoelektrisches Umwandlungselement umfassen.

**[0179]** In dieser Systemkonfiguration erzeugt die Systemsteuerschaltung **16** beispielsweise ein Taktsignal und ein Steuersignal, die als Referenzen für den Betrieb beispielsweise der vertikalen Ansteuerschaltung **13**, der Signalverarbeitungsschaltung **14**, der Referenzspannungsversorgungseinheit **38** und der horizontalen Ansteuerschaltung **15** dienen, auf der Basis eines Haupttakts MCK und liefert das Taktsignal und das Steuersignal usw. an die vertikale Ansteuerschaltung **13**, die Signalverarbeitungsschaltung **14**, die Referenzspannungsversorgungseinheit **38** und die horizontale Ansteuerschaltung **15** usw.

**[0180]** Zusätzlich ist die vertikale Ansteuerschaltung **13** zusammen mit jedem der Pixel **P** in der Pixelanordnungseinheit **12** in dem ersten Substrat **11A** ausgebildet und ist zudem in dem zweiten Substrat

**30** ausgebildet, in dem die Ausleseschaltungen **20** aus gebildet sind. Die Signalverarbeitungsschaltung **14**, die Referenzspannungsversorgungseinheit **38**, die horizontale Ansteuerschaltung **15**, die horizontale Ausgangsleitung **37** und die Systemsteuerschaltung **16** sind in dem dritten Substrat **40** ausgebildet.

**[0181]** Obwohl dies hier nicht dargestellt ist, ist es beispielsweise möglich, als Pixel **P** diejenigen mit einer Konfiguration zu verwenden, die den Übertragungstransistor **22** zusätzlich zu der Photodiode **21** aufweist. Der Übertragungstransistor **22** überträgt elektrische Ladungen, die durch die photoelektrische Umwandlung in der Photodiode **21** erhalten werden, an den FD-Abschnitt **26**. Zudem ist es, obwohl dies hier nicht dargestellt ist, möglich, als die Ausleseschaltungen **20** beispielsweise diejenigen mit einer Drei-Transistor-Konfiguration zu verwenden, die den Rücksetztransistor **23**, der das Potential des FD-Abschnitts **26** steuert, den Verstärkungstransistor **24**, der ein Signal ausgibt, das dem Potential des FD-Abschnitts **26** entspricht, und den Auswahltransistor **25** zur Pixelauswahl umfasst.

**[0182]** Bei der Pixelanordnungseinheit **12** sind die Pixel **P** zweidimensional angeordnet. In Bezug auf diese Pixelanordnung von m Zeilen und n Spalten sind die Pixelansteuerleitungen **17** für jeweilige Zeilen und die vertikalen Signalleitungen **18** für jeweilige Spalten verdrahtet. Ein Ende jeder der mehreren Pixelansteuerleitungen **17** ist entsprechend den jeweiligen Zeilen mit einem entsprechenden der Ausgangsanschlüsse der vertikalen Ansteuerschaltung **13** gekoppelt. Die vertikale Ansteuerschaltung **13** umfasst beispielsweise ein Schieberegister und führt eine Steuerung einer Zeilenadresse und eine Zeilenabtastung der Pixelanordnungseinheit **12** über die mehreren Pixelansteuerleitungen **17** durch.

**[0183]** Die Signalverarbeitungsschaltung **14** umfasst beispielsweise ADCs (Analog/Digital-Umsetzungsschaltungen) **34-1** bis **34-m**, die für die jeweiligen Pixelzeilen der Pixelanordnungseinheit **12**, d. h. für die jeweiligen vertikalen Signalleitungen **18**, bereitgestellt sind und analoge Signale, die spaltenweise aus den jeweiligen Pixeln **P** in der Pixelanordnungseinheit **12** ausgegeben werden, in digitale Signale umsetzt und die digitalen Signale ausgibt.

**[0184]** Die Referenzspannungsversorgungseinheit **38** umfasst beispielsweise einen DAC (eine Digital/Analog-Umsetzerschaltung) **38A** als Mittel zum Erzeugen einer Referenzspannung **Vref** einer sogenannten Rampenwellenform (RAMP), deren Pegel mit der Zeit verlaufend variiert wird. Es ist zu beachten, dass das Mittel zum Erzeugen der Referenzspannung **Vref** der Rampenwellenform nicht auf den DAC **38A** beschränkt ist.

**[0185]** Der DAC **38A** erzeugt die Referenzspannung **Vref** der Rampenwellenform auf der Basis eines Takts CK, der von der Systemsteuerschaltung **16** geliefert wird, unter Steuerung durch ein Steuersignal CS1, das von der Systemsteuerschaltung **16** geliefert wird, und liefert die Referenzspannung **Vref** an die ADCs **34-1** bis **34-m** der Signalverarbeitungsschaltung **14**.

**[0186]** Es ist zu beachten, dass jeder der ADCs **34-1** bis **34-m** dazu ausgelegt ist, selektiv eine AD-Umsetzungsoperation auszuführen, die jeder der Betriebsarten entspricht. Die Betriebsarten umfassen einen Modus mit normaler Bildrate in einem fortschreitenden Abtastsystem, in dem Informationen aller Pixel **P** ausgelesen werden, und einen Modus mit hoher Bildrate, in dem eine Belichtungszeit der Pixel **P** auf  $1/N$  eingestellt wird, um eine Bildrate um das N-fache zu erhöhen, beispielsweise doppelt so hoch wie die Bildrate in dem Modus mit normaler Bildrate. Ein solches Umschalten der Betriebsarten wird durch eine Steuerung mit Steuersignalen **CS2** und **CS3** ausgeführt, die von der Systemsteuerschaltung **16** geliefert werden. Zudem werden der Systemsteuerschaltung **16** Befehlsinformationen zum Umschalten zwischen den jeweiligen Betriebsarten, d. h. Modus mit normaler Bildrate und Modus mit hoher Bildrate, von einem externen System-Controller (nicht dargestellt) geliefert.

**[0187]** Die ADCs **34-1** bis **34-m** haben alle die gleiche Konfiguration und der ADC **34-m** wird hier als Beispiel beschrieben. Der ADC **34-m** hat eine Konfiguration, die einen Komparator **34A**, beispielsweise einen Auf-Ab-Zähler (der im Diagramm als „U/DCNT“ bezeichnet wird) **34B**, der als Zählmittel dient, einem Übertragungsschalter **34C** und eine Speichervorrichtung **34D** umfasst.

**[0188]** Der Komparator **34A** vergleicht eine Signalspannung **Vx** der vertikalen Signalleitung **18**, die einem Signal entspricht, das aus jedem der Pixel **P** in einer n-ten Spalte der Pixelanordnungseinheit **12** ausgegeben wird, mit der Referenzspannung **Vref** der Rampenwellenform, die von der Referenzspannungsversorgungseinheit **38** geliefert wird. In einem Fall, in dem die Referenzspannung **Vref** beispielsweise größer als die Signalspannung **Vx** ist, wird eine Ausgabe **Vco** auf einen „H“-Pegel gebracht. In einem Fall, in dem die Referenzspannung **Vref** kleiner oder gleich der Signalspannung **Vx** ist, wird die Ausgabe **Vco** auf einen „L“-Pegel gebracht.

**[0189]** Der Auf-Ab-Zähler **34B** umfasst einen asynchronen Zähler. Unter der Steuerung durch das Steuersignal **CS2**, das von der Systemsteuerschaltung **16** geliefert wird, wird der Auf-Ab-Zähler **34B** gleichzeitig mit dem DAC **18A** mit dem Takt CK aus der Systemsteuerschaltung **16** geliefert und führt eine Abwärtszählung (DOWN) oder eine Aufwärtszählung (UP)

synchronisiert mit dem Takt CK durch, um die Vergleichszeit von einem Beginn der Vergleichsoperation in dem Komparator **34A** bis zu einem Ende der Vergleichsoperation zu messen.

**[0190]** Insbesondere wird im Modus mit normaler Bildrate bei einer Ausleseoperation eines Signals aus dem einzelnen Pixel **P** das Abwärtszählen in einer ersten Ausleseoperation durchgeführt, um die Vergleichszeit in einer ersten Auslesung zu messen. Das Aufwärtszählen wird in einer zweiten Ausleseoperation durchgeführt, um die Vergleichszeit in einer zweiten Auslesung zu messen.

**[0191]** Im Gegensatz dazu wird im Modus mit hoher Bildrate ein Zählergebnis der Pixel **P** in einer beliebigen Zeile so beibehalten, wie es ist. Anschließend wird für die Pixel **P** in einer nachfolgenden Zeile das Abwärtszählen in der ersten Ausleseoperation von dem vorherigen Zählergebnis aus durchgeführt, um die Vergleichszeit in der ersten Auslesung zu messen. Das Aufwärtszählen wird in der zweiten Ausleseoperation durchgeführt, um die Vergleichszeit in der zweiten Auslesung zu messen.

**[0192]** In dem Modus mit normaler Bildrate wird der Übertragungsschalter **34C** unter Steuerung durch das von der Systemsteuerschaltung **16** gelieferte Steuersignal **CS3** zur Zeitvorgabe des Abschlusses der Zähloperation für die Pixel **P** in einer beliebigen Zeile durch den Auf-Ab-Zähler **34B** in einen EIN-Zustand (geschlossenen Zustand) versetzt und überträgt das relevante Zählergebnis durch den Auf-Ab-Zähler **34B** an die Speichervorrichtung **34D**.

**[0193]** Im Gegensatz dazu bleibt bei einer hohen Bildrate von  $N=2$  der Übertragungsschalter **34C** zu der Zeitvorgabe des Abschlusses der Zähloperation für die Pixel **P** in einer beliebigen Zeile durch den Auf-Ab-Zähler **34B** in einem AUS-Zustand (offenen Zustand). Anschließend wird der Übertragungsschalter **34C** zu der Zeitvorgabe des Abschlusses der Zähloperation für die Pixel **P** in einer nachfolgenden Reihe durch den Auf-Ab-Zähler **34B** in den EIN-Zustand versetzt und überträgt das Zählergebnis von zwei vertikalen Pixeln durch den Auf-Ab-Zähler **34B** an die Speichervorrichtung **34D**.

**[0194]** Wie es oben beschrieben ist, werden die analogen Signale, die von den jeweiligen Pixeln **P** in der Pixelanordnungseinheit **12** spaltenweise über die vertikalen Signalleitungen **18** geliefert werden, durch die jeweiligen Operationen durch den Komparator **34A** und der Auf-Ab-Zähler **34B** in den ADCs **34-1** bis **34-m** in die digitalen N-Bit-Signale umgesetzt und die digitalen Signale werden in der Speichervorrichtung **34D** gespeichert.

**[0195]** Die horizontale Ansteuerschaltung **15** umfasst beispielsweise ein Schieberegister und führt ei-

ne Steuerung der Spaltenadressen und eine Spaltenabtastung der ADCs **34-1** bis **34-m** in der Signalverarbeitungsschaltung **14** durch. Unter Steuerung durch die horizontale Ansteuerschaltung **15** werden die in den jeweiligen ADCs **34-1** bis **34-m** A/D-umgesetzten digitalen N-Bit-Signale nacheinander in die horizontale Ausgangsleitung **37** ausgelesen und über die horizontale Ausgangsleitung **37** als Bilddaten ausgegeben.

**[0196]** Es ist zu beachten, dass eine Schaltung und dergleichen, die verschiedene Arten der Signalverarbeitung an den Bilddaten durchführen, die über die horizontale Ausgangsleitung **37** ausgegeben werden sollen, zusätzlich zu den oben beschriebenen Bestandteilen bereitgestellt sein kann. Die Schaltung und dergleichen sind jedoch nicht dargestellt, da die Schaltung und dergleichen nicht direkt mit der vorliegenden Offenbarung zusammenhängen.

**[0197]** Bei dem Bildgebungselement **10A**, das den spaltenparallelen ADC umfasst, der die oben beschriebene Konfiguration gemäß dem vorliegenden Abwandlungsbeispiel aufweist, ist es möglich, das Zählergebnis des Auf-Ab-Zählers **34B** selektiv über den Übertragungsschalter **34C** auf die Speichervorrichtung **34D** zu übertragen. Somit ist es möglich, die Zähloperation durch den Auf-Ab-Zähler **34B** und die Ausleseoperation des Zählergebnisses durch den Auf-Ab-Zähler **34B** an die horizontale Ausgangsleitung **37** unabhängig zu steuern.

<Abwandlungsbeispiel 12>

**[0198]** Fig. 39 zeigt ein Beispiel, in dem das Bildgebungselement in Fig. 38 dazu durch Stapeln von drei Substraten (dem ersten Substrat **11A**, dem zweiten Substrat **30** und dem dritten Substrat **40**) ausgebildet ist. In dem vorliegenden Abwandlungsbeispiel ist in dem ersten Substrat **11A** die Pixelanordnungseinheit **12**, die die mehreren Pixel **P** umfasst, in einem mittleren Abschnitt ausgebildet und die vertikale Ansteuerschaltung **13** ist um die Pixelanordnungseinheit **12** herum ausgebildet. Zudem ist in dem zweiten Substrat **30** ein Ausleseschaltungsbereich **20R**, der die mehreren Ausleseschaltungen **20** umfasst, ist in einem mittleren Abschnitt ausgebildet, und die vertikale Ansteuerschaltung **13** ist um den Ausleseschaltungsbereich **20R** herum ausgebildet. In dem dritten Substrat **40** sind die Signalverarbeitungsschaltung **14**, die horizontale Ansteuerschaltung **15**, die Systemsteuerschaltung **16**, die horizontale Ausgangsleitung **37** und die Referenzspannungsversorgungseinheit **38** ausgebildet. Wie bei der oben beschriebenen Ausführungsform und den Abwandlungsbeispielen davon bewirkt somit die Struktur der elektrischen Kopplung der Substrate kaum eine Zunahme der Chipgröße und hemmt die Miniaturisierung der Fläche pro Pixel kaum. Infolgedessen ist es möglich, das Bildgebungselement **10A** mit der dreischichtigen

Struktur, die die Miniaturisierung der Fläche pro Pixel kaum hemmt, mit der gleichen Chipgröße wie zuvor zu schaffen. Es ist zu beachten, dass die vertikale Ansteuerschaltung **13** nur in dem ersten Substrat **11A** oder nur in dem zweiten Substrat **30** ausgebildet sein kann.

<Abwandlungsbeispiel 13>

**[0199]** Fig. 40 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration des Bildgebungselements **10A** gemäß der zweiten Ausführungsform und der oben beschriebenen Abwandlungsbeispiele davon. In der zweiten Ausführungsform und den oben beschriebenen Abwandlungsbeispielen davon ist das Bildgebungselement **10A** durch Stapeln von drei Substraten (dem ersten Substrat **11A**, dem zweiten Substrat **30** und dem dritten Substrat **40**) ausgebildet. In der zweiten Ausführungsform und den oben beschriebenen Abwandlungsbeispielen kann das Bildgebungselement **10A** jedoch durch Stapeln von zwei Substraten (dem ersten Substrat **11A** und dem zweiten Substrat **30**) ausgebildet sein. Hier ist beispielsweise, wie es in Fig. 40 dargestellt ist, die Logikschaltung **LC** so getrennt, dass in dem ersten Substrat **11A** und dem zweiten Substrat **30** ausgebildet ist. Hier umfasst eine Schaltung **LCA**, die in dem ersten Substrat **11A** der Logikschaltung **LC** bereitgestellt ist, einen Transistor mit einer Gate-Struktur, in der ein Film mit hoher Dielektrizitätskonstante (z. B. Hoch-k-Film), der ein Material enthält, das gegen einen Hochtemperaturprozess beständig ist, und eine Metall-Gate-Elektrode gestapelt sind. Im Gegensatz dazu ist in einer Schaltung **LCB**, die in dem zweiten Substrat **30** bereitgestellt ist, ein niederohmiger Bereich **30SL**, der ein Silizid wie etwa  $\text{CoSi}_2$  und  $\text{NiSi}$  enthält, auf einer Vorderfläche eines Verunreinigungsdiffusionsbereichs in Kontakt mit einer Source-Elektrode und einer Drain-Elektrode bereitgestellt. Das Silizid wird unter Verwendung eines Salicide-Prozesses (selbstjustierenden Silizid-Prozesses) gebildet. Der niederohmige Bereich einschließlich des Silizids umfasst eine Verbindung, die ein Material des Halbleitersubstrats und ein Metall enthält. Dies ermöglicht es, einen Hochtemperaturprozess wie eine thermische Oxidation zum Bilden der Pixel **P** zu verwenden. Darüber hinaus ist es möglich, den Kontaktwiderstand in dem Fall zu verringern, in dem in der Schaltung **LCB** in der zweiten Elektrode **30** der Logikschaltung **LC** der niederohmige Bereich **30SL**, der das Silizid enthält, auf der Vorderfläche des Verunreinigungsdiffusionsbereichs in Kontakt mit der Source-Elektrode und der Drain-Elektrode bereitgestellt ist. Infolgedessen ist es möglich, die Rechengeschwindigkeit der Logikschaltung **LC** zu verbessern.

<Abwandlungsbeispiel 14>

**[0200]** Fig. 41 zeigt ein Abwandlungsbeispiel der Querschnittskonfiguration des Bildgebungselements

**10A** gemäß der zweiten Ausführungsform und der oben beschriebenen Abwandlungsbeispiele davon. Bei der Logikschaltung **LC** des dritten Substrats **40** gemäß der zweiten Ausführungsform und den oben beschriebenen Abwandlungsbeispielen davon kann ein niederohmiger Bereich 40SL, der ein Silizid wie etwa  $\text{CoSi}_2$  und  $\text{NiSi}$  enthält, auf einer Vorderfläche eines Verunreinigungsdiffusionsbereichs in Kontakt mit einer Source-Elektrode und einer Drain-Elektrode bereitgestellt sein. Das Silizid wird unter Verwendung eines Salicide-Prozesses (selbstjustierenden Silizid-Prozesses) gebildet. Dies ermöglicht es, einen Hochtemperaturprozess wie etwa eine thermische Oxidation zum Bilden der Pixel **P** zu verwenden. Darüber hinaus ist es möglich, den Kontaktwiderstand in dem Fall zu verringern, in dem in der Schaltung **LCB**, die in der zweiten Elektrode **30** der Logikschaltung **LC** bereitgestellt ist, der niederohmige Bereich 40SL, der das Silizid enthält, sich auf der Vorderfläche des Verunreinigungsdiffusionsbereichs in Kontakt mit der Source-Elektrode und der Drain-Elektrode bereitgestellt ist. Infolgedessen ist es möglich, die Rechengeschwindigkeit der Logikschaltung **LC** zu verbessern.

<Anwendungsbeispiel>

**[0201]** Fig. 42 zeigt ein Beispiel einer schematischen Konfiguration einer Bildgebungsanordnung **2**, die das Bildgebungselement **10** oder **10A** umfasst, gemäß der ersten und zweiten Ausführungsform und den oben beschriebenen Abwandlungsbeispielen davon.

**[0202]** Die Bildgebungsanordnung **2** umfasst beispielsweise eine elektronische Einrichtung, die eine Bildgebungsanordnung wie etwa eine digitale Fotokamera oder eine Videokamera umfasst, oder ein mobiles Endgerät wie etwa ein Smartphone oder ein Tablet-Endgerät. Die Bildgebungsanordnung **2** umfasst beispielsweise das Bildgebungselement **10** oder **10A** gemäß der vorstehenden ersten und zweiten Ausführungsform und den Abwandlungsbeispielen davon, eine DSP-Schaltung **141**, einen Einzelbildspeicher **142**, eine Anzeigeeinheit **143**, eine Speichereinheit **144**, eine Bedienungseinheit **145** und eine Leistungsversorgungseinheit **146**. Bei der Bildgebungsanordnung **2** sind das Bildgebungselement **10** oder **10A** gemäß den vorhergehenden Ausführungsformen und den Abwandlungsbeispielen davon, die DSP-Schaltung **141**, der Einzelbildspeicher **142**, die Anzeigeeinheit **143**, die Speichereinheit **144**, die Bedienungseinheit **145** und die Leistungsversorgungseinheit **146** über eine Busleitung **147** miteinander gekoppelt.

**[0203]** Das Bildgebungselement **10** oder **10A** gemäß der vorhergehenden ersten und zweiten Ausführungsform und den Abwandlungsbeispielen davon gibt Bilddaten aus, die dem einfallenden Licht entsprechen. Die DSP-Schaltung **141** ist eine Signalver-

arbeitungsschaltung, die ein aus dem Bildgebungselement **10** oder **10A** ausgegebenes Signal (Bilddaten) gemäß den vorstehenden Ausführungsformen und den Abwandlungsbeispielen davon verarbeitet. Der Einzelbildspeicher **142** hält vorübergehend die von der DSP-Schaltung **141** verarbeiteten Bilddaten in Einheiten von Einzelbildern. Die Anzeigeeinheit **143** umfasst beispielsweise eine Tafelanzeigevorrichtung wie etwa eine Flüssigkristalltafel oder eine organische EL-Tafel (Elektrolumineszenztafel) und zeigt ein bewegtes Bild oder ein Standbild an, das von dem Bildgebungselement **10** oder **10A** gemäß den vorstehenden Ausführungsformen und den Abwandlungsbeispielen davon aufgenommen wird. Die Speichereinheit **144** zeichnet die Bilddaten des bewegten Bildes oder des Standbildes, das von dem Bildgebungselement **10** oder **10A** gemäß einer der vorhergehenden ersten und zweiten Ausführungsform und den Abwandlungsbeispielen davon aufgenommen wird, in einem Aufzeichnungsmedium wie einem Halbleiterspeicher oder einer Festplatte auf. Die Bedienungseinheit **145** gibt einen Bedienungsbefehl über verschiedene Arten von Funktionen der Bildgebungsanordnung **2** gemäß einer Bedienung durch einen Anwender aus. Die Leistungsversorgungseinheit **146** liefert verschiedene Arten von Energie, die als Betriebsleistung für das Bildgebungselement **10** oder **10A** gemäß der vorhergehenden ersten und zweiten Ausführungsform und den Abwandlungsbeispielen davon, die DSP-Schaltung **141**, den Einzelbildspeicher **142**, die Anzeigeeinheit **143**, die Speichereinheit **144** und die Bedienungseinheit **145** dienen, nach Bedarf an diese Versorgungsziele.

**[0204]** Als Nächstes wird eine Bildgebungsprozedur in der Bildgebungsanordnung **2** beschrieben.

**[0205]** Fig. 43 zeigt ein Beispiel eines Ablaufdiagramms einer Bildgebungsoperation in der Bildgebungsanordnung **2**. Ein Anwender bedient die Bedienungseinheit **145**, um einen Befehl für einen Start der Bildgebung zu geben (Schritt S 101). Daraufhin überträgt die Bedienungseinheit **145** einen Befehl zur Bildgebung an das Bildgebungselement **10** oder **10A** (Schritt S102). Nach dem Empfang des Befehls zur Bildgebung führt das Bildgebungselement **10** oder **10A** (insbesondere die Systemsteuerschaltung **16**) eine Bildgebung eines vorbestimmten Bildgebungssystems aus (Schritt S103).

**[0206]** Das Bildgebungselement **10** oder **10A** gibt die durch die Bildgebung aufgenommenen Bilddaten an die DSP-Schaltung **141** aus. Hier sind die Bilddaten Daten der Pixelsignale für alle Pixel, die auf der Basis von elektrischen Ladungen erzeugt werden, die vorübergehend in dem FD-Abschnitt **26** gehalten werden. Die DSP-Schaltung **141** führt eine vorbestimmte Signalverarbeitung (z. B. eine Rauschreduzierungsverarbeitung usw.) auf der Basis der von dem Bildgebungselement **10** oder **10A** gelieferten

Bilddaten durch (Schritt **S104**). Die DSP-Schaltung **141** veranlasst, dass der Einzelbildspeicher **142** die Bilddaten hält, die der vorbestimmten Signalverarbeitung unterzogen wurden, und der Einzelbildspeicher **142** speichert die Bilddaten in der Speichereinheit **144** (Schritt **S105**). Somit wird die Bildgebung in der Bildgebungsvorrichtung **2** durchgeführt.

**[0207]** In dem vorliegenden Anwendungsbeispiel werden die Bildgebungselemente **10** und **10A** gemäß den Ausführungsformen und den oben beschriebenen Abwandlungsbeispielen davon auf die Bildgebungsvorrichtung **2** angewendet. Dies führt zu einer Verkleinerung oder höheren Definition der Bildgebungselemente **10** und **10A**. Daher ist es möglich, die Bildgebungsvorrichtung **2** kleiner Größe oder hoher Auflösung zu schaffen.

<Praktische Anwendungsbeispiele für  
In-vivo-Informationserfassungssystem>

**[0208]** Weiterhin ist die Technologie gemäß der vorliegenden Offenbarung (die vorliegende Technologie) auf verschiedene Produkte anwendbar. Beispielsweise kann die Technologie gemäß der vorliegenden Offenbarung auf ein endoskopisches Chirurgesystem angewendet werden.

**[0209]** Fig. **44** ist ein Blockdiagramm, das ein Beispiel einer schematischen Konfiguration eines In-vivo-Informationserfassungssystems eines Patienten unter Verwendung eines Kapselendoskops zeigt, auf das die Technologie gemäß einer Ausführungsform der vorliegenden Offenbarung (die vorliegende Technologie) angewendet werden kann.

**[0210]** Das In-vivo-Informationserfassungssystem **10001** umfasst ein Kapselendoskop **10100** und eine externe Steuereinrichtung **10200**.

**[0211]** Das Kapselendoskop **10100** wird zu der Zeitpunkt der Untersuchung von einem Patienten verschluckt. Das Kapselendoskop **10100** hat eine Bildaufnahmefunktion und eine drahtlose Kommunikationsfunktion und nimmt nacheinander ein Bild des Inneren eines Organs wie etwa des Magens oder eines Darms (im Folgenden als In-vivo-Bild bezeichnet) in vorbestimmten Intervallen auf, während es sich für einen Zeitraum innerhalb des Organs durch peristaltische Bewegung bewegt, bis es auf natürliche Weise aus dem Patienten ausgeschieden wird. Dann überträgt das Kapselendoskop **10100** nacheinander Informationen des In-vivo-Bildes durch drahtlose Übertragung an die externe Steuereinrichtung **10200** außerhalb des Körpers.

**[0212]** Die externe Steuereinrichtung **10200** steuert den Betrieb des In-vivo-Informationserfassungssystems **10001** ganzheitlich. Ferner empfängt die externe Steuereinrichtung **10200** Informationen eines In-

vivo-Bildes, die von dem Kapseltyp-Endoskop **10100** an sie übertragen werden, und erzeugt Bilddaten zum Anzeigen des In-vivo-Bildes auf einer Anzeigevorrichtung (nicht dargestellt) auf der Basis der empfangenen Information des in vivo-Bildes.

**[0213]** Bei dem In-vivo-Informationserfassungssystem **10001** kann ein In-vivo-Bild, das einen Zustand des Inneren des Körpers eines Patienten abbildet, für einen Zeitraum nach dem Verschlucken jederzeit auf diese Weise aufgenommen werden, bis das Kapselendoskop **10100** ausgeschieden wird.

**[0214]** Eine Konfiguration und Funktionen des Kapselendoskops **10100** und der externen Steuereinrichtung **10200** werden nachstehend ausführlicher beschrieben.

**[0215]** Das Kapselendoskop **10100** umfasst ein Gehäuse **10101** vom Kapseltyp, in dem eine Lichtquelleinheit **10111**, eine Bildaufnahmeeinheit **10112**, eine Bildverarbeitungseinheit **10113**, eine drahtlose Kommunikationseinheit **10114**, eine Leistungsspeiseeinheit **10115**, eine Leistungsversorgungseinheit **10116** und eine Steuereinheit **10117** aufgenommen sind.

**[0216]** Die Lichtquelleinheit **10111** umfasst eine Lichtquelle wie etwa eine Leuchtdiode (LED) und strahlt Licht auf ein Bildaufnahme-Sichtfeld der Bildaufnahmeeinheit **10112**.

**[0217]** Die Bildaufnahmeeinheit **10112** umfasst ein Bildaufnahmeelement und ein optisches System mit mehreren Linsen, die in einer dem Bildaufnahmeelement vorhergehenden Stufe bereitgestellt sind. Reflektiertes Licht (im Folgenden als Beobachtungslicht bezeichnet) von Licht, das auf ein Körpergewebe gestrahlt wird, das ein Beobachtungsziel ist, wird von dem optischen System verdichtet und in das Bildaufnahmeelement eingeleitet. In der Bildaufnahmeeinheit **10112** wird das einfallende Beobachtungslicht durch das Bildaufnahmeelement photoelektrisch umgewandelt, wodurch ein dem Beobachtungslicht entsprechendes Bildsignal erzeugt wird. Das von der Bildaufnahmeeinheit **10112** erzeugte Bildsignal wird an die Bildverarbeitungseinheit **10113** geliefert.

**[0218]** Die Bildverarbeitungseinheit **10113** umfasst einen Prozessor wie etwa eine Zentralverarbeitungseinheit (CPU) oder eine Grafikerarbeitungseinheit (GPU) und führt verschiedene Signalprozesse für ein von der Bildaufnahmeeinheit **10112** erzeugtes Bildsignal aus. Die Bildverarbeitungseinheit **10113** liefert das Bildsignal, für das die Signalprozesse ausgeführt wurden, dadurch als RAW-Daten an die drahtlose Kommunikationseinheit **10114**.

**[0219]** Die drahtlose Kommunikationseinheit **10114** führt einen vorbestimmten Prozess wie etwa einen



Modulationsprozess für das Bildsignal aus, für das die Signalprozesse von der Bildverarbeitungseinheit **10113** ausgeführt wurden, und sendet das resultierende Bildsignal über eine Antenne an die externe Steuereinrichtung **10200 10114A**. Ferner empfängt die drahtlose Kommunikationseinheit **10114** ein Steuersignal, das sich auf die Antriebssteuerung des Kapselendoskops **10100** bezieht, über die Antenne **10114A** von der externen Steuereinrichtung **10200**. Die drahtlose Kommunikationseinheit **10114** liefert das von der externen Steuereinrichtung **10200** empfangene Steuersignal an die Steuereinheit **10117**.

**[0220]** Die Leistungsspeiseeinheit **10115** umfasst eine Antennenspule zum Leistungsempfang, eine Leistungswiedergewinnungsschaltung zum Wiedererlangen elektrischer Leistung aus dem in der Antennenspule erzeugten Strom, eine Spannungsverstärkerschaltung und so weiter. Die Leistungsversorgungseinheit **10115** erzeugt elektrische Leistung nach dem Prinzip des berührungslosen Ladens.

**[0221]** Die Leistungsversorgungseinheit **10116** umfasst eine Sekundärbatterie und speichert elektrische Leistung, die von der Leistungsspeiseeinheit **10115** erzeugt wird. In **Fig. 44** ist, um eine komplizierte Darstellung zu vermeiden, eine Pfeilmarkierung, die ein Versorgungsziel für elektrische Leistung aus der Leistungsversorgungseinheit **10116** usw. angibt, weggelassen. In der Leistungsversorgungseinheit **10116** gespeicherte elektrische Leistung wird jedoch an die Lichtquelleneinheit **10111**, die Bildaufnahmeeinheit **10112**, die Bildverarbeitungseinheit **10113**, die drahtlose Kommunikationseinheit **10114** und die Steuereinheit **10117** geliefert und kann verwendet werden, um diese anzutreiben.

**[0222]** Die Steuereinheit **10117** umfasst einen Prozessor wie etwa eine CPU und steuert in geeigneter Weise das Ansteuern der Lichtquelleneinheit **10111**, der Bildaufnahmeeinheit **10112**, der Bildverarbeitungseinheit **10113**, der drahtlosen Kommunikationseinheit **10114** und der Leistungsspeiseeinheit **10115** gemäß einem Steuersignal, das von der externen Steuereinrichtung **10200** an sie übertragen wird.

**[0223]** Die externe Steuereinrichtung **10200** umfasst einen Prozessor wie etwa eine CPU oder eine GPU, einen Mikrocomputer, eine Steuerplatine oder dergleichen, in die ein Prozessor und ein Speicherelement wie etwa ein Speicher gemischt eingebaut sind. Die externe Steuereinrichtung **10200** sendet ein Steuersignal über eine Antenne **10200A** an die Steuereinheit **10117** des Kapselendoskops **10100**, um den Betrieb des Kapselendoskops **10100** zu steuern. In dem Kapselendoskop **10100** können Bestrahlungsbedingungen von Licht, das auf ein Beobachtungsziel der Lichtquelleneinheit **10111** gerichtet ist, beispielsweise gemäß einem Steuersignal aus der externen Steuereinrichtung **10200** geändert werden.

Ferner können Bildaufnahmebedingungen (z. B. eine Bildrate, ein Belichtungswert oder dergleichen der Bildaufnahmeinheit **10112**) gemäß einem Steuersignal aus der externen Steuereinrichtung **10200** geändert werden. Ferner können das Wesen der Verarbeitung durch die Bildverarbeitungseinheit **10113** oder Bedingungen zum Übertragen eines Bildsignals aus der drahtlosen Kommunikationseinheit **10114** (beispielsweise ein Übertragungsintervall, eine Übertragungsbildnummer oder dergleichen) gemäß einem Steuersignal aus der externen Steuereinrichtung **10200** geändert werden.

**[0224]** Ferner führt die externe Steuereinrichtung **10200** verschiedene Bildprozesse für ein Bildsignal durch, das von dem Kapselendoskop **10100** an diese übertragen wird, um Bilddaten zum Anzeigen eines aufgenommenen In-vivo-Bildes auf der Anzeigevorrichtung zu erzeugen. Während der Bildprozesse können verschiedene Signalprozesse ausgeführt werden, wie beispielsweise ein Entwicklungsprozess (Entmosaikierungsprozess), ein Bildqualitätsverbesserungsprozess (Bandbreitenverbesserungsprozess, ein Superauflösungsprozess, ein Rauschreduzierungsprozess (NR) und/oder ein Bildstabilisierungsprozess) und/oder ein Vergrößerungsprozess (elektronischer Zoomprozess). Die externe Steuereinrichtung **10200** steuert das Ansteuern der Anzeigeeinrichtung, um zu veranlassen, dass die Anzeigevorrichtung ein aufgenommenes In-vivo-Bild auf der Basis erzeugter Bilddaten anzeigt. Alternativ kann die externe Steuervorrichtung **10200** auch eine Aufzeichnungseinrichtung (nicht dargestellt) steuern, um erzeugte Bilddaten aufzuzeichnen, oder eine Druckeinrichtung (nicht dargestellt) steuern, um erzeugte Bilddaten durch Drucken auszugeben.

**[0225]** Im Vorstehenden ist ein Beispiel des In-vivo-Informationserfassungssystems beschrieben, auf das die Technologie gemäß der vorliegenden Offenbarung anwendbar ist. Die Technologie gemäß der vorliegenden Offenbarung ist beispielsweise auf die Bildaufnahmeinheit **10112** aus der oben beschriebenen Konfiguration anwendbar. Dies führt zu einer Verbesserung der Detektionsgenauigkeit.

<Praktische Anwendungsbeispiele für das endoskopische Chirurgiesystem>

**[0226]** Die Technologie gemäß der vorliegenden Offenbarung (die vorliegende Technologie) ist auf verschiedene Produkte anwendbar. Beispielsweise kann die Technologie gemäß der vorliegenden Offenbarung auf ein endoskopisches Chirurgiesystem angewendet werden.

**[0227]** **Fig. 45** ist eine Ansicht, die ein Beispiel einer schematischen Konfiguration eines endoskopischen Chirurgiesystems zeigt, auf das die Technologie gemäß einer Ausführungsform der vorliegenden Offen-

barung (die vorliegende Technologie) angewendet werden kann.

**[0228]** In Fig. 45 ist ein Zustand dargestellt, in dem ein Chirurg (Arzt) **11131** ein endoskopisches Chirurgesystem **11000** verwendet, um eine Operation an einem Patienten **11132** auf einem Patientenbett **11133** durchzuführen. Wie es dargestellt ist, umfasst das endoskopische Chirurgesystem **11000** ein Endoskop **11100**, andere chirurgische Werkzeuge **11110** wie etwa ein Pneumoperitoneums-Rohr **11111** und eine Energievorrichtung **11112**, eine Stützarmeinrichtung **11120**, die das Endoskop **11100** auf sich trägt, und einen Wagen **11200**, auf dem verschiedene Einrichtungen für die endoskopische Chirurgie montiert sind.

**[0229]** Das Endoskop **11100** umfasst einen Linsentubus **11101** mit einem Bereich einer vorbestimmten Länge von einem distalen Ende davon, das in eine Körperhöhle des Patienten **11132** eingeführt werden soll, und einen Kamerakopf **11102**, der mit einem proximalen Ende des Linsentubus **11101** verbunden ist. In dem dargestellten Beispiel ist das Endoskop **11100** dargestellt, das als starres Endoskop den Linsentubus **11101** vom harten Typ aufweist. Das Endoskop **11100** kann jedoch ansonsten als flexibles Endoskop mit dem Linsentubus **11101** vom flexiblen Typ enthalten sein.

**[0230]** Der Linsentubus **11101** weist an einem distalen Ende davon eine Öffnung auf, in die eine Objektivlinse eingepasst ist. Eine Lichtquelleneinrichtung **11203** ist mit dem Endoskop **11100** so verbunden, dass Licht, das von der Lichtquelleneinrichtung **11203** erzeugt wird, durch einen Lichtleiter, der sich im Inneren des Linsentubus **11101** erstreckt, in ein distales Ende des Linsentubus **11101** eingeleitet und durch die Objektivlinse in Richtung eines Beobachtungsziels in einer Körperhöhle des Patienten **11132** gestrahlt wird. Es ist zu beachten, dass das Endoskop **11100** ein Endoskop mit Blick nach vorne oder ein Endoskop mit schrägem Blick oder ein Endoskop mit seitlichem Blick sein kann.

**[0231]** Ein optisches System und ein Bildaufnahmeelement sind innerhalb des Kamerakopfes **11102** so bereitgestellt, dass reflektiertes Licht (Beobachtungslicht) von dem Beobachtungsziel durch das optische System auf dem Bildaufnahmeelement verdichtet wird. Das Beobachtungslicht wird durch das Bildaufnahmeelement photoelektrisch umgewandelt, um ein dem Beobachtungslicht entsprechendes elektrisches Signal zu erzeugen, nämlich ein einem Beobachtungsbild entsprechendes Bildsignal. Das Bildsignal wird als RAW-Daten an eine CCU **11201** gesendet.

**[0232]** Die CCU **11201** umfasst eine Zentralverarbeitungseinheit (CPU), eine Grafikerarbeitungsein-

heit (GPU) oder dergleichen und steuert den Betrieb des Endoskops **11100** und einer Anzeigeeinrichtung **11202** ganzheitlich. Ferner empfängt die CCU **11201** ein Bildsignal aus dem Kamerakopf **11102** und führt für das Bildsignal verschiedene Bildprozesse zum Anzeigen eines Bildes basierend auf dem Bildsignal aus, wie beispielsweise einen Entwicklungsprozess (Entmosaikierungsprozess).

**[0233]** Die Anzeigeeinrichtung **11202** zeigt darauf ein Bild, das auf einem Bildsignal basiert, für das die Bildprozesse von der CCU **11201** durchgeführt wurden, unter der Steuerung der CCU **11201** an.

**[0234]** Die Lichtquelleneinrichtung **11203** umfasst eine Lichtquelle wie etwa eine Leuchtdiode (LED) und liefert Bestrahlungslicht bei Bildgebung eines chirurgischen Bereichs an das Endoskop **11100**.

**[0235]** Eine Eingabevorrichtung **11204** ist eine Eingabeschnittstelle für das endoskopische Chirurgesystem **11000**. Ein Anwender kann ein Eingeben verschiedener Arten von Informationen oder Befehle, die in das endoskopische Chirurgesystem **11000** eingegeben werden, über die Eingabevorrichtung **11204** durchführen. Beispielsweise würde der Anwender einen Befehl oder dergleichen eingeben, um Bildaufnahmebedingungen (Art des Bestrahlungslichts, Vergrößerung, Brennweite oder dergleichen) durch das Endoskop **11100** zu ändern.

**[0236]** Eine Behandlungswerkzeug-Steuereinrichtung **11205** steuert ein Ansteuern der Energievorrichtung **11112** zum Kauterisieren oder Schneiden eines Gewebes, Versiegeln eines Blutgefäßes oder dergleichen. Eine Pneumoperitoneums-Einrichtung **11206** speist Gas durch das Pneumoperitoneums-Rohr **11111** in eine Körperhöhle des Patienten **11132** ein, um die Körperhöhle aufzublasen, um das Sichtfeld des Endoskops **11100** sicherzustellen und den Arbeitsraum für den Chirurgen sicherzustellen. Eine Aufzeichnungsvorrichtung **11207** ist eine Einrichtung, die verschiedene Arten von Informationen bezüglich der Operation aufzeichnen kann. Ein Drucker **11208** ist eine Einrichtung, die verschiedene Arten von Informationen bezüglich der Operation in verschiedenen Formen wie einem Text, einem Bild oder einer Grafik drucken kann.

**[0237]** Es ist zu beachten, dass die Lichtquelleneinrichtung **11203**, die Bestrahlungslicht dann, wenn ein chirurgischer Bereich abgebildet werden soll, an das Endoskop **11100** liefert, eine Weißlichtquelle umfassen kann, die beispielsweise eine LED, eine Laserlichtquelle oder eine Kombination davon umfasst. Wenn eine Weißlichtquelle eine Kombination aus roten, grünen und blauen (RGB) Laserlichtquellen aufweist, kann, da die Ausgabeintensität und die Ausgabungszeitvorgabe mit einem hohen Maß an Genauigkeit für jede Farbe (jede Wellenlänge) gesteuert wer-

den können, die Einstellung des Weißabgleichs eines aufgenommenen Bildes von der Lichtquelleneinrichtung **11203** vorgenommen werden. Ferner werden in diesem Fall Laserstrahlen aus den jeweiligen RGB-Laserlichtquellen zeitlich aufgeteilt auf ein Beobachtungsziel gestrahlt und die Bildaufnahmeelemente des Kamerakopfs **11102** werden synchron mit den Bestrahlungszeitvorgaben angesteuert. Dann können Bilder, die einzeln den Farben R, G und B entsprechen, auch zeitlich aufgeteilt aufgenommen werden. Gemäß diesem Verfahren kann ein Farbbild auch dann erhalten werden, wenn für das Bildaufnahmeelement keine Farbfilter bereitgestellt sind.

**[0238]** Ferner kann die Lichtquelleneinrichtung **11203** so gesteuert werden, dass die Intensität des auszugebenden Lichts für jede vorbestimmte Zeit geändert wird. Durch Steuern des Anstehens des Bildaufnahmeelements des Kamerakopfs **11102** synchron mit der Zeitvorgabe der Änderung der Lichtintensität, um Bilder zeitlich aufgeteilt zu erfassen und die Bilder zu synthetisieren, kann ein Bild mit einem hohen Dynamikbereich frei von unterbelichteten blockierten Schatten und überbelichteten Glanzlichtern erstellt werden.

**[0239]** Ferner kann die Lichtquelleneinrichtung **11203** dazu ausgelegt sein, Licht eines vorbestimmten Wellenlängenbandes zu liefern, das für eine spezielle Lichtbeobachtung bereit ist. Bei einer speziellen Lichtbeobachtung, beispielsweise unter Verwendung der Wellenlängenabhängigkeit der Absorption von Licht in einem Körpergewebe, um Licht eines schmalen Bandes im Vergleich zu Bestrahlungslicht bei gewöhnlicher Beobachtung (nämlich weißem Licht) einzustrahlen, wird eine Schmalbandbeobachtung (Schmalbandbildgebung) des Abbildens eines vorbestimmten Gewebes wie etwa eines Blutgefäßes eines oberflächlichen Abschnitts der Schleimhaut oder dergleichen in einem hohen Kontrast durchgeführt. Alternativ kann bei einer speziellen Lichtbeobachtung eine Fluoreszenzbeobachtung durchgeführt werden, um ein Bild aus Fluoreszenzlicht zu erhalten, das durch Einstrahlung von Anregungslicht erzeugt wird. Bei der Fluoreszenzbeobachtung ist es möglich, Fluoreszenzlicht aus einem Körpergewebe durch Bestrahlung des Körpergewebes mit Anregungslicht zu beobachten (Autofluoreszenzbeobachtung) oder ein Fluoreszenzlichtbild durch lokale Injektion eines Reagens wie Indocyaningrün (ICG) in ein Körpergewebe und Einstrahlen auf das Körpergewebe mit Anregungslicht entsprechend einer Fluoreszenzlichtwellenlänge des Reagens zu erhalten. Die Lichtquelleneinrichtung **11203** kann dazu ausgelegt sein, ein solches schmalbandiges Licht und/oder Anregungslicht zu liefern, das für eine spezielle Lichtbeobachtung geeignet ist, wie sie oben beschrieben ist.

**[0240]** Fig. 46 ist ein Blockdiagramm, das ein Beispiel einer funktionellen Konfiguration des Kamera-

kopfs **11102** und der CCU **11201**, die in Fig. 45 dargestellt sind, zeigt.

**[0241]** Der Kamerakopf **11102** umfasst eine Linseneinheit **11401**, eine Bildaufnahmeinheit **11402**, eine Antriebseinheit **11403**, eine Kommunikationseinheit **11404** und eine Kamerakopf-Steuereinheit **11405**. Die CCU **11201** umfasst eine Kommunikationseinheit **11411**, eine Bildverarbeitungseinheit **11412** und eine Steuereinheit **11413**. Der Kamerakopf **11102** und die CCU **11201** sind zur Kommunikation durch ein Übertragungskabel **11400** miteinander verbunden.

**[0242]** Die Linseneinheit **11401** ist ein optisches System, das an einer Verbindungsstelle mit dem Linsentubus **11101** bereitgestellt ist. Beobachtungslicht, das aus einem distalen Ende des Linsentubus **11101** aufgenommen wird, wird zu dem Kamerakopf **11102** geleitet und in die Linseneinheit **11401** eingeleitet. Die Linseneinheit **11401** umfasst eine Kombination aus mehreren Linsen, die eine Zoomlinse und eine Fokussierlinse umfassen.

**[0243]** Die Anzahl von Bildaufnahmeelementen, die in der Bildaufnahmeinheit **11402** enthalten sind, kann eins (Einzelplattentyp) oder mehr (Mehrplattentyp) sein. Wenn beispielsweise die Bildaufnahmeinheit **11402** als Mehrplattentyp ausgebildet ist, werden Bildsignale, die jeweils R, G und B entsprechen, von den Bildaufnahmeelementen erzeugt und die Bildsignale können synthetisiert werden, um ein Farbbild zu erhalten. Die Bildaufnahmeinheit **11402** kann auch so ausgebildet sein, dass sie ein Paar Bildaufnahmeelemente zum Erfassen der jeweiligen Bildsignale für das rechte Auge und das linke Auge, die für eine dreidimensionale (3D) Anzeige bereit sind, aufweist. Wenn eine 3D-Anzeige durchgeführt wird, dann kann die Tiefe eines lebenden Körpergewebes in einem chirurgischen Bereich von dem Chirurgen **11131** genauer erfasst werden. Es ist zu beachten, dass dann, wenn die Bildaufnahmeinheit **11402** als stereoskopischer Typ ausgebildet ist, entsprechend den einzelnen Bildaufnahmeelementen mehrere Systeme von Linseneinheiten **11401** bereitgestellt sind.

**[0244]** Ferner muss die Bildaufnahmeinheit **11402** nicht notwendigerweise auf dem Kamerakopf **11102** bereitgestellt sein. Beispielsweise kann die Bildaufnahmeinheit **11402** unmittelbar hinter der Objektivlinse im Inneren des Linsentubus **11101** bereitgestellt sein.

**[0245]** Die Antriebseinheit **11403** umfasst einen Aktor und bewegt die Zoomlinse und die Fokussierlinse der Linseneinheit **11401** um einen vorbestimmten Abstand entlang einer optischen Achse unter der Steuerung der Kamerakopf-Steuereinheit **11405**. Folglich können die Vergrößerung und der Brennpunkt eines von der Bildaufnahmeinheit **11402** aufgenommenen Bildes geeignet eingestellt werden.

**[0246]** Die Kommunikationseinheit **11404** umfasst eine Kommunikationseinrichtung zum Senden und Empfangen verschiedener Arten von Informationen zu und von der CCU **11201**. Die Kommunikationseinheit **11404** sendet ein von der Bildaufnahmeeinheit **11402** erfasstes Bildsignal als RAW-Daten über das Übertragungskabel **11400** an die CCU **11201**.

**[0247]** Zudem empfängt die Kommunikationseinheit **11404** ein Steuersignal zum Steuern des Antriebs des Kamerakopfs **11102** aus der CCU **11201** und liefert das Steuersignal an die Kamerakopf-Steuereinheit **11405**. Das Steuersignal enthält Informationen bezüglich Bildaufnahmebedingungen wie z. B. Informationen, dass eine Bildrate eines aufgenommenen Bildes festgelegt wird, Informationen, dass ein Belichtungswert beim Aufnehmen eines Bildes festgelegt wird, und/oder Informationen, dass eine Vergrößerung und ein Brennpunkt eines aufgenommenen Bildes festgelegt werden.

**[0248]** Es ist zu beachten, dass die Bildaufnahmebedingungen wie Bildrate, Belichtungswert, Vergrößerung oder Brennpunkt von dem Anwender festgelegt oder automatisch von der Steuereinheit **11413** der CCU **11201** auf der Basis eines erfassten Bildsignals eingestellt werden können. Im letzteren Fall sind in dem Endoskop **11100** eine Autobelichtungs-funktion (AE-Funktion), eine Autofokussfunktion (AF) und eine Autoweißabgleichfunktion (AWB-Funktion) enthalten.

**[0249]** Die Kamerakopf-Steuereinheit **11405** steuert den Antrieb des Kamerakopfs **11102** auf der Basis eines Steuersignals aus der CCU **11201**, das über die Kommunikationseinheit **11404** empfangen wird.

**[0250]** Die Kommunikationseinheit **11411** umfasst eine Kommunikationseinrichtung zum Senden und Empfangen verschiedener Arten von Informationen zu und von dem Kamerakopf **11102**. Die Kommunikationseinheit **11411** empfängt ein aus dem Kamerakopf **11102** über das Übertragungskabel **11400** an sie gesendetes Bildsignal.

**[0251]** Ferner sendet die Kommunikationseinheit **11411** ein Steuersignal zum Steuern des Antriebs des Kamerakopfs **11102** an den Kamerakopf **11102**. Das Bildsignal und das Steuersignal können durch elektrische Kommunikation, optische Kommunikation oder dergleichen übertragen werden.

**[0252]** Die Bildverarbeitungseinheit **11412** führt verschiedene Bildprozesse für ein Bildsignal in Form von RAW-Daten aus, die aus dem Kamerakopf **11102** an sie übertragen werden.

**[0253]** Die Steuereinheit **11413** führt verschiedene Arten von Steuerungen durch, die sich auf die Bildaufnahme eines chirurgischen Bereichs oder der-

gleichen durch das Endoskop **11100** und die Anzeige eines aufgenommenen Bildes, das durch Bildaufnahme des chirurgischen Bereichs erhalten wird, oder dergleichen beziehen. Beispielsweise erzeugt die Steuereinheit **11413** ein Steuersignal zum Steuern des Antriebs des Kamerakopfs **11102**.

**[0254]** Ferner steuert die Steuereinheit **11413** auf der Basis eines Bildsignals, für das Bildprozesse von der Bildverarbeitungseinheit **11412** ausgeführt wurden, die Anzeigevorrichtung **11202**, um ein aufgenommenes Bild anzuzeigen, in dem der chirurgische Bereich oder dergleichen abgebildet ist. Daraufhin kann die Steuereinheit **11413** verschiedene Objekte in dem aufgenommenen Bild unter Verwendung verschiedener Bilderkennungstechnologien erkennen. Zum Beispiel kann die Steuereinheit **11413** ein chirurgisches Werkzeug wie etwa eine Pinzette, einen bestimmten lebenden Körperbereich, Blutungen, Nebel, wenn die Energievorrichtung **11112** verwendet wird, und so weiter erkennen, indem sie die Form, Farbe usw. von Kanten von Objekten detektiert, die in einem aufgenommenen Bild enthalten sind. Die Steuereinheit **11413** kann dann, wenn sie die Anzeigevorrichtung **11202** steuert, um ein aufgenommenes Bild anzuzeigen, veranlassen, dass unter Verwendung eines Ergebnisses der Erkennung verschiedene Arten von chirurgieunterstützenden Informationen überlappend mit einem Bild des chirurgischen Bereichs angezeigt werden. Wenn chirurgieunterstützende Informationen überlappend angezeigt und dem Chirurgen **11131** präsentiert werden, kann die Belastung des Chirurgen **11131** verringert werden und der Chirurg **11131** kann mit Gewissheit mit der Operation fortfahren.

**[0255]** Das Übertragungskabel **11400**, das den Kamerakopf **11102** und die CCU **11201** miteinander verbindet, ist ein elektrisches Signalkabel, das zur Kommunikation eines elektrischen Signals bereit ist, eine optische Faser, die zur optischen Kommunikation bereit ist, oder ein Verbundkabel, das sowohl zur elektrischen als auch zur optischen Kommunikation bereit ist.

**[0256]** Obwohl hier in dem dargestellten Beispiel die Kommunikation durch drahtgebundene Kommunikation unter Verwendung des Übertragungskabels **11400** durchgeführt wird, kann die Kommunikation zwischen dem Kamerakopf **11102** und der CCU **11201** durch drahtlose Kommunikation erfolgen.

**[0257]** Im Vorstehenden ist ein Beispiel des endoskopischen Chirurgesystems beschrieben, auf das die Technologie gemäß der vorliegenden Offenbarung anwendbar ist. Die Technologie gemäß der vorliegenden Offenbarung ist beispielsweise auf die Bildaufnahmeeinheit **11402** aus der oben beschriebenen Konfiguration anwendbar. Das Anwenden der Technologie gemäß der vorliegenden Offenbarung auf die

Bildaufnahmeeinheit **11402** führt zu einer Verbesserung der Detektionsgenauigkeit.

**[0258]** Es ist zu beachten, dass das endoskopische Chirurgesystem hier als Beispiel beschrieben ist, aber die Technologie gemäß der vorliegenden Offenbarung auf andere Systeme angewendet werden kann, beispielsweise ein mikroskopisches Chirurgesystem usw.

<Praktische Anwendungsbeispiele  
bei mobilen Körpern>

**[0259]** Die Technologie gemäß der vorliegenden Offenbarung ist auf verschiedene Produkte anwendbar. Beispielsweise kann die Technologie gemäß der vorliegenden Offenbarung als eine Vorrichtung erreicht werden, die in irgendeiner Art eines mobilen Körpers wie etwa einem Automobil, einem Elektrofahrzeug, einem Hybrid-Elektrofahrzeug, einem Motorrad, einem Fahrrad, einer persönlichen Mobilität, einem Flugzeug, einer Drohne, einem Schiff, einem Roboter, Baumaschinen und landwirtschaftliche Maschinen (Traktoren) installiert werden soll.

**[0260]** Fig. 47 ist ein Blockdiagramm, das ein Beispiel einer schematischen Konfiguration eines Fahrzeugsteuersystems als Beispiel eines Steuersystems für mobile Körper zeigt, auf das die Technologie gemäß einer Ausführungsform der vorliegenden Offenbarung angewendet werden kann.

**[0261]** Das Fahrzeugsteuersystem **12000** umfasst mehrere elektronische Steuereinheiten, die über ein Kommunikationsnetz **12001** miteinander verbunden sind. In dem in Fig. 47 gezeigten Beispiel umfasst das Fahrzeugsteuerungssystem **12000** eine Antriebssystem-Steuereinheit **12010**, eine Karosseriesystem-Steuereinheit **12020**, eine Detektionseinheit für fahrzeugexterne Informationen **12030**, eine Detektionseinheit für fahrzeuginterne Informationen **12040** und eine integrierte Steuereinheit **12050**. Zudem sind ein Mikrocomputer **12051**, ein Ton/Bild-Ausgabeabschnitt **12052** und eine fahrzeugmontierte Netzchnittstelle (Netz-I/F) **12053** als funktionelle Konfiguration der integrierten Steuereinheit **12050** dargestellt.

**[0262]** Die Antriebssystem-Steuereinheit **12010** steuert den Betrieb von Vorrichtungen, die sich auf das Antriebssystem des Fahrzeugs beziehen, gemäß verschiedenen Arten von Programmen. Beispielsweise fungiert die Antriebssystem-Steuereinheit **12010** als Steuervorrichtung für eine Antriebskrafterzeugungsvorrichtung zum Erzeugen der Antriebskraft des Fahrzeugs, wie beispielsweise eine Brennkraftmaschine, einen Antriebsmotor oder dergleichen, einen Antriebskraftübertragungsmechanismus zum Übertragen der Antriebskraft auf Räder, einen Lenkmechanismus zum Einstellen des Lenkwin-

kels des Fahrzeugs, eine Bremsvorrichtung zum Erzeugen der Bremskraft des Fahrzeugs und dergleichen.

**[0263]** Die Karosseriesystem-Steuereinheit **12020** steuert den Betrieb verschiedener Arten von Vorrichtungen, mit denen eine Fahrzeugkarosserie versehen ist, gemäß verschiedenen Arten von Programmen. Beispielsweise fungiert die Karosseriesystem-Steuereinheit **12020** als Steuervorrichtung für ein schlüsselloses Zugangssystem, ein intelligentes Schlüsselsystem, eine Fensterhebevorrichtung oder verschiedene Arten von Leuchten wie beispielsweise einen Scheinwerfer, eine Rückfahrleuchte, eine Bremsleuchte, ein Blinkersignal, einen Nebelscheinwerfer oder dergleichen. In diesem Fall können Funkwellen, die aus einer mobilen Vorrichtung gesendet werden, als Alternative zu einem Schlüssel oder Signale verschiedener Arten von Schaltern in die Karosseriesystem-Steuereinheit **12020** eingegeben werden. Die Karosseriesystem-Steuereinheit **12020** empfängt diese eingegebenen Funkwellen oder Signale und steuert eine Türverriegelungsvorrichtung, die Fensterhebevorrichtung, die Leuchten oder dergleichen des Fahrzeugs.

**[0264]** Die Detektionseinheit für fahrzeugexterne Informationen **12030** detektiert Informationen über die Umgebung des Fahrzeugs, das das Fahrzeugsteuersystem **12000** umfasst. Beispielsweise ist die Detektionseinheit für fahrzeugexterne Informationen **12030** mit einem Bildgebungsabschnitt **12031** verbunden. Die Detektionseinheit für fahrzeugexterne Informationen **12030** veranlasst, dass der Bildgebungsabschnitt **12031** ein Bild von der Umgebung des Fahrzeugs abbildet, und empfängt das abgebildete Bild. Auf der Basis des empfangenen Bildes kann die Detektionseinheit für fahrzeugexterne Informationen **12030** eine Verarbeitung zum Detektieren eines Objekts wie eines Menschen, eines Fahrzeugs, eines Hindernisses, eines Zeichens, eines Buchstabens auf einer Straßenoberfläche oder dergleichen oder eine Verarbeitung zum Detektieren einer Entfernung dazu durchführen.

**[0265]** Der Bildgebungsabschnitt **12031** ist ein optischer Sensor, der Licht empfängt und ein elektrisches Signal, das einer empfangenen Lichtmenge des Lichts entspricht, ausgibt. Der Bildgebungsabschnitt **12031** kann das elektrische Signal als Bild ausgeben oder kann das elektrische Signal als Information über eine gemessene Entfernung ausgeben. Zudem kann das von dem Bildgebungsabschnitt **12031** empfangene Licht sichtbares Licht oder unsichtbares Licht wie Infrarotstrahlen oder dergleichen sein.

**[0266]** Die Detektionseinheit für fahrzeuginterne Informationen **12040** detektiert Informationen über das Innere des Fahrzeugs. Die Detektionseinheit für

fahrzeuginterne Informationen **12040** ist beispielsweise mit einem Fahrerzustands-Detektionsabschnitt **12041** verbunden, der den Zustand eines Fahrers detektiert. Der Fahrerzustands-Detektionsabschnitt **12041** umfasst beispielsweise eine Kamera, die den Fahrer abbildet. Auf der Basis von Detektionsinformationen, die aus dem Fahrerzustands-Detektionsabschnitt **12041** eingegeben werden, kann die Detektionseinheit für fahrzeuginterne Informationen **12040** einen Ermüdungsgrad des Fahrers oder einen Konzentrationsgrad des Fahrers berechnen oder bestimmen, ob der Fahrer döst.

**[0267]** Der Mikrocomputer **12051** kann einen Steuerzielwert für die Antriebskrafterzeugungsvorrichtung, den Lenkmechanismus oder die Bremsvorrichtung auf der Basis der Informationen über das Innere oder die Umgebung des Fahrzeugs, die von der Detektionseinheit für fahrzeugexterne Informationen **12030** oder der Detektionseinheit für fahrzeuginterne Informationen **12040** erhalten werden, berechnen und einen Steuerbefehl an die Antriebssystem-Steuereinheit **12010** ausgeben. Beispielsweise kann der Mikrocomputer **12051** eine kooperative Steuerung ausführen, die Funktionen eines fortschrittlichen Fahrerassistenzsystems (ADAS) implementieren soll, die die Vermeidung von Kollisionen oder Aufprallreduzierung für das Fahrzeug, Folgefahren auf der Grundlage einer Folgeentfernung, Fahren unter Beibehaltung der Fahrzeuggeschwindigkeit, eine Warnung vor einer Kollision des Fahrzeugs, eine Warnung vor einer Abweichung des Fahrzeugs von einer Fahrspur oder dergleichen umfassen.

**[0268]** Zudem kann der Mikrocomputer **12051** eine kooperative Steuerung ausführen, die für das automatische Fahren vorgesehen ist, wodurch das Fahrzeug autonom fährt, ohne von der Bedienung des Fahrers oder dergleichen abhängig zu sein, indem die Antriebskrafterzeugungsvorrichtung, der Lenkmechanismus, die Bremsvorrichtung oder dergleichen auf der Basis der Informationen über die Umgebung oder das Innere des Fahrzeugs gesteuert werden, die von der Detektionseinheit für fahrzeugexterne Informationen **12030** oder der Detektionseinheit für fahrzeuginterne Informationen **12040** erhalten werden.

**[0269]** Zudem kann der Mikrocomputer **12051** einen Steuerbefehl an die Karoseriesystem-Steuereinheit **12020** auf der Basis der Information über die Umgebung des Fahrzeugs ausgeben, die von der Detektionseinheit für fahrzeugexterne Informationen **12030** erhalten werden. Der Mikrocomputer **12051** kann beispielsweise eine kooperative Steuerung durchführen, um eine Blendung zu verhindern, indem er den Scheinwerfer so steuert, dass er von einem Fernlicht zu einem Abblendlicht wechselt, beispielsweise gemäß der Position eines vorausfahrenden Fahrzeugs oder eines entgegenkommenden Fahrzeugs,

das von der Detektionseinheit für fahrzeugexterne Informationen **12030** detektiert wird.

**[0270]** Der Ton/Bild-Ausgabeabschnitt **12052** sendet ein Ausgabesignal aus Ton und/oder Bild an eine Ausgabevorrichtung, die in der Lage ist, einem Insassen des Fahrzeugs oder der Umgebung des Fahrzeugs visuell oder akustisch Informationen zu melden. In dem Beispiel von **Fig. 47** sind ein Audiolautsprecher **12061**, ein Anzeigeabschnitt **12062** und eine Instrumententafel **12063** als Ausgabevorrichtung dargestellt. Der Anzeigeabschnitt **12062** kann beispielsweise eine bordinterne Anzeige und/oder eine Blickfeldanzeige umfassen.

**[0271]** **Fig. 48** ist ein Diagramm, das ein Beispiel der Installationsposition des Bildgebungsabschnitts **12031** zeigt.

**[0272]** In **Fig. 48** umfasst der Bildgebungsabschnitt **12031** Bildgebungsabschnitte **12101**, **12102**, **12103**, **12104** und **12105**.

**[0273]** Die Bildgebungsabschnitte **12101**, **12102**, **12103**, **12104** und **12105** sind beispielsweise an Positionen an einer vorderen Nase, Seitenspiegeln, einer hinteren Stoßstange und einer Hintertür des Fahrzeugs **12100** sowie an einer Position auf einem oberen Abschnitt einer Windschutzscheibe in dem Innenraum des Fahrzeugs angeordnet. Der Bildgebungsabschnitt **12101**, der an der vorderen Nase bereitgestellt ist, und der Bildgebungsabschnitt **12105**, der an dem oberen Abschnitt der Windschutzscheibe im Inneren des Fahrzeugs bereitgestellt ist, erhalten hauptsächlich ein Bild der Vorderseite des Fahrzeugs **12100**. Die Bildgebungsabschnitte **12102** und **12103**, die an den Seitenspiegeln bereitgestellt sind, erhalten hauptsächlich ein Bild der Seiten des Fahrzeugs **12100**. Der Bildgebungsabschnitt **12104**, der an der hinteren Stoßstange oder der Hintertür bereitgestellt ist, erhält hauptsächlich ein Bild des Hecks des Fahrzeugs **12100**. Der Bildgebungsabschnitt **12105**, der an dem oberen Abschnitt der Windschutzscheibe innerhalb des Innenraums des Fahrzeugs bereitgestellt ist, wird hauptsächlich verwendet, um ein vorausfahrendes Fahrzeug, einen Fußgänger, ein Hindernis, ein Signal, ein Verkehrszeichen, eine Fahrspur oder dergleichen zu detektieren.

**[0274]** Im Übrigen zeigt **Fig. 48** ein Beispiel der Fotografierbereiche der Bildgebungsabschnitte **12101** bis **12104**. Ein Bildgebungsbereich **12111** repräsentiert den Bildgebungsbereich des Bildgebungsabschnitts **12101**, der an der vorderen Nase bereitgestellt ist. Die Bildgebungsbereiche **12112** und **12113** repräsentieren jeweils die Bildgebungsbereiche der Bildgebungsabschnitte **12102** und **12103**, die an den Seitenspiegeln bereitgestellt sind. Ein Bildgebungsbereich **12114** repräsentiert den Bildgebungsbereich des Bildgebungsabschnitts **12104**, der an der hintere-

ren Stoßstange oder der Hintertür bereitgestellt ist. Ein Vogelperspektivenbild des Fahrzeugs **12100** von oben betrachtet wird erhalten, indem beispielsweise Bilddaten überlagert werden, die von den Bildgebungsabschnitten **12101** bis **12104** abgebildet werden.

**[0275]** Mindestens einer der Bildgebungsabschnitte **12101** bis **12104** kann eine Funktion zum Erhalten von Entfernungsinformationen aufweisen. Beispielsweise kann mindestens einer der Bildgebungsabschnitte **12101** bis **12104** eine Stereokamera sein, die aus mehreren Bildgebungselementen besteht, oder kann ein Bildgebungselement mit Pixeln zur Phasendifferenzdetektion sein.

**[0276]** Beispielsweise kann der Mikrocomputer **12051** eine Entfernung zu jedem dreidimensionalen Objekt innerhalb der Bildgebungsbereiche **12111** bis **12114** und eine zeitliche Änderung der Entfernung (Relativgeschwindigkeit in Bezug auf das Fahrzeug **12100**) auf der Basis der Entfernungsinformationen, die aus den Bildgebungsabschnitten **12101** bis **12104** erhalten werden, bestimmen und dadurch insbesondere ein nächstgelegenes dreidimensionales Objekt, das auf einem Fahrweg des Fahrzeugs **12100** vorhanden ist und das im Wesentlichen in der gleichen Richtung wie das Fahrzeug **12100** mit einer vorbestimmten Geschwindigkeit (z. B. größer oder gleich 0 km/h) fährt, als vorausfahrendes Fahrzeug extrahieren. Ferner kann der Mikrocomputer **12051** eine Folgeentfernung, die vor einem vorausfahrenden Fahrzeug eingehalten werden soll, im Voraus einstellen und eine automatische Bremssteuerung (einschließlich der Folgestoppsteuerung), eine automatische Beschleunigungssteuerung (einschließlich der Folgestartsteuerung) oder dergleichen durchführen. Es ist somit möglich, eine kooperative Steuerung durchzuführen, die für das automatische Fahren bereitgestellt ist und die das Fahrzeug autonom fahren lässt, ohne von der Bedienung des Fahrers oder dergleichen abhängig zu sein.

**[0277]** Beispielsweise kann der Mikrocomputer **12051** dreidimensionale Objektdaten zu dreidimensionalen Objekten auf der Basis der Entfernungsinformationen, die aus den Bildgebungsabschnitten **12101** bis **12104** erhalten werden, in dreidimensionale Objektdaten eines zweirädrigen Fahrzeugs, eines Fahrzeugs mit Standardgröße, eines großen Fahrzeugs, eines Fußgängers, eines Nutzmasts und anderer dreidimensionaler Objekte klassifizieren, die klassifizierten dreidimensionalen Objektdaten extrahieren und die extrahierten dreidimensionalen Objektdaten zur automatischen Vermeidung eines Hindernisses verwenden. Beispielsweise identifiziert der Mikrocomputer **12051** Hindernisse um das Fahrzeug **12100** als Hindernisse, die der Fahrer des Fahrzeugs **12100** visuell erkennen kann, und Hindernisse, die für den Fahrer des Fahrzeugs **12100** visuell schwer

zu erkennen sind. Dann bestimmt der Mikrocomputer **12051** ein Kollisionsrisiko, das ein Kollisionsrisiko mit jedem Hindernis angibt. In einer Situation, in der das Kollisionsrisiko größer oder gleich einem eingestellten Wert ist und somit die Möglichkeit einer Kollision besteht, gibt der Mikrocomputer **12051** über den Audiolautsprecher **12061** oder den Anzeigeabschnitt **12062** eine Warnung an den Fahrer aus und führt eine erzwungene Verzögerung oder eine vermeidende Lenkung über die Antriebssystem-Steereinheit **12010** durch. Der Mikrocomputer **12051** kann dadurch beim Fahren helfen, eine Kollision zu vermeiden.

**[0278]** Mindestens einer der Bildgebungsabschnitte **12101** bis **12104** kann eine Infrarotkamera sein, die Infrarotstrahlen detektiert. Der Mikrocomputer **12051** kann beispielsweise einen Fußgänger erkennen, indem er bestimmt, ob in abgebildeten Bildern der Bildgebungsabschnitte **12101** bis **12104** ein Fußgänger vorhanden ist oder nicht. Eine solche Erkennung eines Fußgängers wird beispielsweise durch eine Prozedur zum Extrahieren charakteristischer Punkte in den abgebildeten Bildern der Bildgebungsabschnitte **12101** bis **12104** als Infrarotkameras und eine Prozedur zum Bestimmen, ob es sich um den Fußgänger handelt oder nicht, durch Durchführen einer Mustervergleichsverarbeitung an einer Reihe von charakteristischen Punkten, die die Kontur des Objekts darstellen, vorgenommen. Wenn der Mikrocomputer **12051** bestimmt, dass sich in den abgebildeten Bildern der Bildgebungsabschnitte **12101** bis **12104** ein Fußgänger befindet, und somit den Fußgänger erkennt, steuert der Ton/Bild-Ausgabeabschnitt **12052** den Anzeigeabschnitt **12062** so, dass eine quadratische Konturlinie zur Hervorhebung so angezeigt wird, dass sie dem erkannten Fußgänger überlagert ist. Der Ton/Bild-Ausgabeabschnitt **12052** kann auch den Anzeigeabschnitt **12062** so steuern, dass ein Symbol oder dergleichen, das den Fußgänger darstellt, an einer gewünschten Position angezeigt wird.

**[0279]** Im Vorstehenden ist ein Beispiel des Fahrzeugsteuersystems beschrieben, auf das die Technologie gemäß der vorliegenden Offenbarung anwendbar ist. Die Technologie gemäß der vorliegenden Offenbarung ist auf die Bildgebungseinheit **12031** aus der oben beschriebenen Konfiguration anwendbar. Das Anwenden der Technologie gemäß der vorliegenden Offenbarung auf die Bildgebungseinheit **12031** ermöglicht es, Bilder zu erhalten, die leichter zu sehen sind. Daher ist es möglich, die Ermüdung eines Fahrers zu vermindern.

**[0280]** Obwohl der Inhalt der vorliegenden Offenbarung oben unter Bezugnahme auf die Ausführungsformen und die Abwandlungsbeispiele beschrieben wurde, ist der Inhalt der vorliegenden Offenbarung nicht auf die oben beschriebenen Ausführungsformen und dergleichen beschränkt und kann auf ver-

schiedene Arten abgewandelt werden. Beispielsweise ist die Schichtkonfiguration des in der vorstehenden Ausführungsform beschriebenen Bildgebungselements lediglich veranschaulichend und kann ferner andere Schichten umfassen. Darüber hinaus sind auch ein Material und eine Dicke jeder Schicht veranschaulichend und nicht auf die oben beschriebenen beschränkt.

**[0281]** Darüber hinaus ist in den vorstehenden Ausführungsformen und dergleichen der Fall beschrieben, in dem der Verstärkungstransistor **24** ein übergangsloser Transistor ist. Es reicht jedoch aus, dass mindestens der Rücksetztransistor **23**, der Verstärkungstransistor **24** oder der Auswahltransistor **25** ein übergangsloser Transistor ist.

**[0282]** Ferner ist in der vorstehenden zweiten Ausführungsform der Fall beschrieben, in dem der Verstärkungstransistor **24** und der Auswahltransistor **25** eine Einzel-Gate-Struktur aufweisen. Der Verstärkungstransistor **24** und der Auswahltransistor **25** können jedoch eine Doppel-Gate-Struktur aufweisen.

**[0283]** Zudem ist in dem vorstehenden Abwandlungsbeispiel **4** der Fall beschrieben, in dem der Kanalbereich **23C** des Rücksetztransistors **23** auf der einzelnen Lamelle (Lamelle **F1**) bereitgestellt ist und die Kanalbereiche **24C** und **25C** des Verstärkungstransistors **24** und des Auswahltransistors **25** auf den beiden Lamellen (Lamellen **F2** und **F3**) bereitgestellt sind. Die Anzahl der Lamellen ist jedoch nicht darauf beschränkt.

**[0284]** Die in den vorstehenden Ausführungsformen und dergleichen beschriebenen Wirkungen sind lediglich veranschaulichend. Die Technologie gemäß der vorliegenden Offenbarung kann andere Wirkungen erzeugen oder ferner andere Wirkungen umfassen.

**[0285]** Es ist zu beachten, dass die vorliegende Offenbarung die folgenden Konfigurationen aufweisen kann. Gemäß den Festkörper-Bildgebungselementen **(1)** und **(2)** und den Bildgebungsvorrichtungen **(1)** und **(2)** mit den folgenden Konfigurationen umfasst der Ausgangstransistor den Kanalbereich des gleichen elektrischen Leitfähigkeitstyps (ersten Leitfähigkeitstyps) wie des elektrischen Leitfähigkeitstyps der Source-Drain-Bereiche. Dies ermöglicht es, das Rauschen zu reduzieren, das durch den an der Grenzfläche auf der Seite des Kanalbereichs, auf dem die Gate-Elektrode angeordnet ist, eingefangenen Träger verursacht wird. Daher ist es möglich, das Rauschen zu unterdrücken.

**[0286]** (1) Ein Festkörper-Bildgebungselement, das umfasst:

ein erstes Substrat, das einen photoelektrischen Umwandlungsabschnitt und einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist, aufweist;

ein zweites Substrat, das dem ersten Substrat gegenüberliegend bereitgestellt ist und einen Ausgangstransistor umfasst, wobei der Ausgangstransistor eine Gate-Elektrode, einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, der so angeordnet ist, dass er der Gate-Elektrode gegenüberliegt, und Source-Drain-Bereiche des ersten elektrischen Leitfähigkeitstyps, die dem Kanalbereich benachbart sind, aufweist; und

eine Ansteuerschaltung, die es ermöglicht, dass eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.

**[0287]** (2) Das Festkörper-Bildgebungselement nach (1), wobei die Gate-Elektrode eine flache Plattenform hat.

**[0288]** (3) Das Festkörper-Bildgebungselement nach (1), die ferner umfasst:

ein drittes Substrat, das dem ersten Substrat mit dem zweiten Substrat dazwischen gegenüberliegt und auf dem die Ansteuerschaltung bereitgestellt ist.

**[0289]** (4) Ein Festkörper-Bildgebungselement, das umfasst:

einen photoelektrischen Umwandlungsabschnitt;

einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist;

einen Ausgangstransistor, der mit dem Übertragungstransistor elektrisch gekoppelt ist und einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, eine Gate-Elektrode mit mehreren Flächen, die den Kanalbereich abdecken, und Source-Drain-Bereiche des ersten elektrischen Leitfähigkeitstyps, die dem Kanalbereich benachbart sind, umfasst; und

eine Ansteuerschaltung, die es ermöglicht, dass eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.

**[0290]** (5) Das Festkörper-Bildgebungselement nach (4), das ferner umfasst:



ein erstes Substrat, das den photoelektrischen Umwandlungsabschnitt und den Übertragungstransistor aufweist;

ein zweites Substrat, das dem ersten Substrat gegenüberliegend bereitgestellt ist und den Ausgangstransistor aufweist; und

ein drittes Substrat, das dem ersten Substrat mit dem zweiten Substrat dazwischen gegenüberliegt und auf dem die Ansteuerschaltung bereitgestellt ist.

**[0291]** (6) Das Festkörper-Bildgebungselement nach (1), das ferner umfasst:

einen Gate-Isolierfilm zwischen der Gate-Elektrode und dem Kanalbereich.

**[0292]** (7) Das Festkörper-Bildgebungselement nach (1), das ferner umfasst:

einen Abschnitt zur Sammlung elektrischer Ladung, an den die in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung aus dem Übertragungstransistor übertragen wird.

**[0293]** (8) Das Festkörper-Bildgebungselement nach (7), das ferner umfasst:

einen Verstärkungstransistor, der ein Signal gemäß der Größe eines Potentials des Abschnitts zur Sammlung elektrischer Ladung ausgibt;

einen Rücksetztransistor, der das Potential des Abschnitts zur Sammlung elektrischer Ladung zurücksetzt; und

einen Auswahltransistor, der eine Ausgabe des Verstärkungstransistors steuert, wobei

der Ausgangstransistor mindestens den Verstärkungstransistor, den Rücksetztransistor oder den Auswahltransistor umfasst.

**[0294]** (9) Das Festkörper-Bildgebungselement nach (1), das ferner umfasst:

eine Lamelle, in der der Kanalbereich und die Source-Drain-Bereiche bereitgestellt sind.

**[0295]** (10) Das Festkörper-Bildgebungselement nach (9), wobei in der Lamelle mehrere Kanalbereiche und mehrere Source-Drain-Bereiche kontinuierlich bereitgestellt sind.

**[0296]** (11) Das Festkörper-Bildgebungselement nach (1), wobei die Gate-Elektrode eine erste Fläche und eine zweite Fläche, die einander mit dem Kanalbereich dazwischen gegenüberliegen, sowie eine dritte Fläche, die die erste Fläche und die zweite Fläche verbindet, aufweist.

**[0297]** (12) Das Festkörper-Bildgebungselement nach (11), wobei die Gate-Elektrode ferner eine vierte Fläche, die der dritten Fläche mit dem der Kanalbereich dazwischen gegenüberliegt, aufweist.

**[0298]** (13) Das Festkörper-Bildgebungselement nach (1), wobei die Gate-Elektrode Polysilicium eines zweiten elektrischen Leitfähigkeitstyps enthält.

**[0299]** (14) Eine Bildgebungsvorrichtung, die ein Festkörper-Bildgebungselement umfasst, wobei das Festkörper-Bildgebungselement umfasst:

ein erstes Substrat, das einen photoelektrischen Umwandlungsabschnitt und einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist, aufweist;

ein zweites Substrat, das dem ersten Substrat gegenüberliegend bereitgestellt ist und einen Ausgangstransistor aufweist, wobei der Ausgangstransistor eine Gate-Elektrode, einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, der so angeordnet ist, dass er der Gate-Elektrode gegenüberliegt, und Source-Drain-Bereiche des ersten elektrischen Leitfähigkeitstyps, die dem Kanalbereich benachbart sind, aufweist; und

eine Ansteuerschaltung, die es ermöglicht, dass eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.

**[0300]** (15) Eine Bildgebungsvorrichtung, die ein Festkörper-Bildgebungselement umfasst, wobei das Festkörper-Bildgebungselement umfasst:

einen photoelektrischen Umwandlungsabschnitt;

einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist;

einen Ausgangstransistor, der mit dem Übertragungstransistor elektrisch gekoppelt ist und einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, eine Gate-Elektrode mit mehreren Flächen, die den Kanalbereich abdecken, und Source-Drain-Bereiche des ersten elektrischen Leitfähigkeitstyps, die dem Kanalbereich benachbart sind, aufweist; und

eine Ansteuerschaltung, die es ermöglicht, dass eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.

**[0301]** Diese Anmeldung beansprucht den Vorteil der japanischen Patentanmeldung Nr. 2018-203704, die am 30. Oktober 2018 beim japanischen Patentamt eingereicht wurde und deren gesamter Inhalt hiermit durch Bezugnahme ausdrücklich aufgenommen wird.

**[0302]** Es sollte Fachleuten klar sein, dass verschiedene Abwandlungen, Kombinationen, Unterkombinationen und Änderungen in Abhängigkeit von Entwurfsanforderungen und anderen Faktoren geschehen können, sofern sie im Umfang der beigefügten Ansprüche oder ihrer Äquivalente liegen.

**ZITATE ENTHALTEN IN DER BESCHREIBUNG**

*Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.*

**Zitierte Patentliteratur**

- JP 201254876 [0004]
- JP 2018203704 [0301]

**Patentansprüche**

1. Festkörper-Bildgebungselement, das umfasst:  
ein erstes Substrat, das einen photoelektrischen Umwandlungsabschnitt und einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist, aufweist;  
ein zweites Substrat, das dem ersten Substrat gegenüberliegend bereitgestellt ist und einen Ausgangstransistor aufweist, wobei der Ausgangstransistor eine Gate-Elektrode, einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, der so angeordnet ist, dass er der Gate-Elektrode gegenüberliegt, und Source-Drain-Bereiche des ersten elektrischen Leitfähigkeitstyps, die dem Kanalbereich benachbart sind, aufweist; und  
eine Ansteuerschaltung, die es ermöglicht, dass eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.

2. Festkörper-Bildgebungselement nach Anspruch 1, wobei die Gate-Elektrode eine flache Plattenform aufweist.

3. Festkörper-Bildgebungselement nach Anspruch 1, das ferner umfasst:  
ein drittes Substrat, das dem ersten Substrat mit dem zweiten Substrat dazwischen gegenüberliegt und auf dem die Ansteuerschaltung bereitgestellt ist.

4. Festkörper-Bildgebungselement, das umfasst:  
einen photoelektrischen Umwandlungsabschnitt;  
einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist;  
einen Ausgangstransistor, der mit dem Übertragungstransistor elektrisch gekoppelt ist und einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, eine Gate-Elektrode mit mehreren Flächen, die den Kanalbereich abdecken, und Source-Drain-Bereiche des ersten elektrischen Leitfähigkeitstyps, die dem Kanalbereich benachbart sind, aufweist; und  
eine Ansteuerschaltung, die es ermöglicht, dass eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.

5. Festkörper-Bildgebungselement nach Anspruch 4, das ferner umfasst:  
ein erstes Substrat, das den photoelektrischen Umwandlungsabschnitt und den Übertragungstransistor aufweist;  
ein zweites Substrat, das dem ersten Substrat gegenüberliegend bereitgestellt ist und den Ausgangstransistor aufweist; und

ein drittes Substrat, das dem ersten Substrat mit dem zweiten Substrat dazwischen gegenüberliegt und auf dem die Ansteuerschaltung bereitgestellt ist.

6. Festkörper-Bildgebungselement nach Anspruch 1, das ferner umfasst:  
einen Gate-Isolierfilm zwischen der Gate-Elektrode und dem Kanalbereich.

7. Festkörper-Bildgebungselement nach Anspruch 1, das ferner umfasst:  
einen Abschnitt zur Sammlung elektrischer Ladung, an den die in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung aus dem Übertragungstransistor übertragen wird.

8. Festkörper-Bildgebungselement nach Anspruch 7, das ferner umfasst:  
einen Verstärkungstransistor, der ein Signal gemäß der Größe eines Potentials des Abschnitts zur Sammlung elektrischer Ladung ausgibt;  
einen Rücksetztransistor, der das Potential des Abschnitts zur Sammlung elektrischer Ladung zurücksetzt; und  
einen Auswahltransistor, der eine Ausgabe des Verstärkungstransistors steuert, wobei der Ausgangstransistor mindestens den Verstärkungstransistor, den Rücksetztransistor oder den Auswahltransistor umfasst.

9. Festkörper-Bildgebungselement nach Anspruch 1, das ferner umfasst:  
eine Lamelle, in der der Kanalbereich und die Source-Drain-Bereiche bereitgestellt sind.

10. Festkörper-Bildgebungselement nach Anspruch 9, wobei in der Lamelle mehrere Kanalbereiche und mehrere Source-Drain-Bereiche kontinuierlich bereitgestellt sind.

11. Festkörper-Bildgebungselement nach Anspruch 1, wobei die Gate-Elektrode eine erste Fläche und eine zweite Fläche, die einander mit dem Kanalbereich dazwischen gegenüberliegen, sowie eine dritte Fläche, die die erste Fläche und die zweite Fläche verbindet, aufweist.

12. Festkörper-Bildgebungselement nach Anspruch 11, wobei die Gate-Elektrode ferner eine vierte Fläche, die der dritten Fläche mit dem Kanalbereich dazwischen gegenüberliegt, aufweist.

13. Festkörper-Bildgebungselement nach Anspruch 1, wobei die Gate-Elektrode Polysilicium eines zweiten elektrischen Leitfähigkeitstyps enthält.

14. Bildgebungsvorrichtung, die ein Festkörper-Bildgebungselement umfasst, wobei das Festkörper-Bildgebungselement umfasst:

ein erstes Substrat, das einen photoelektrischen Umwandlungsabschnitt und einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist, aufweist;

ein zweites Substrat, das dem ersten Substrat gegenüberliegend bereitgestellt ist und einen Ausgangstransistor aufweist, wobei der Ausgangstransistor eine Gate-Elektrode, einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, der so angeordnet ist, dass er der Gate-Elektrode gegenüberliegt, und Source-Drain-Bereiche des ersten elektrischen Leitfähigkeitstyps, die dem Kanalbereich benachbart sind, aufweist; und

eine Ansteuerschaltung, die es ermöglicht, dass eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.

15. Bildgebungsvorrichtung, die ein Festkörper-Bildgebungselement umfasst, wobei das Festkörper-Bildgebungselement umfasst:

einen photoelektrischen Umwandlungsabschnitt;

einen Übertragungstransistor, der mit dem photoelektrischen Umwandlungsabschnitt elektrisch gekoppelt ist;

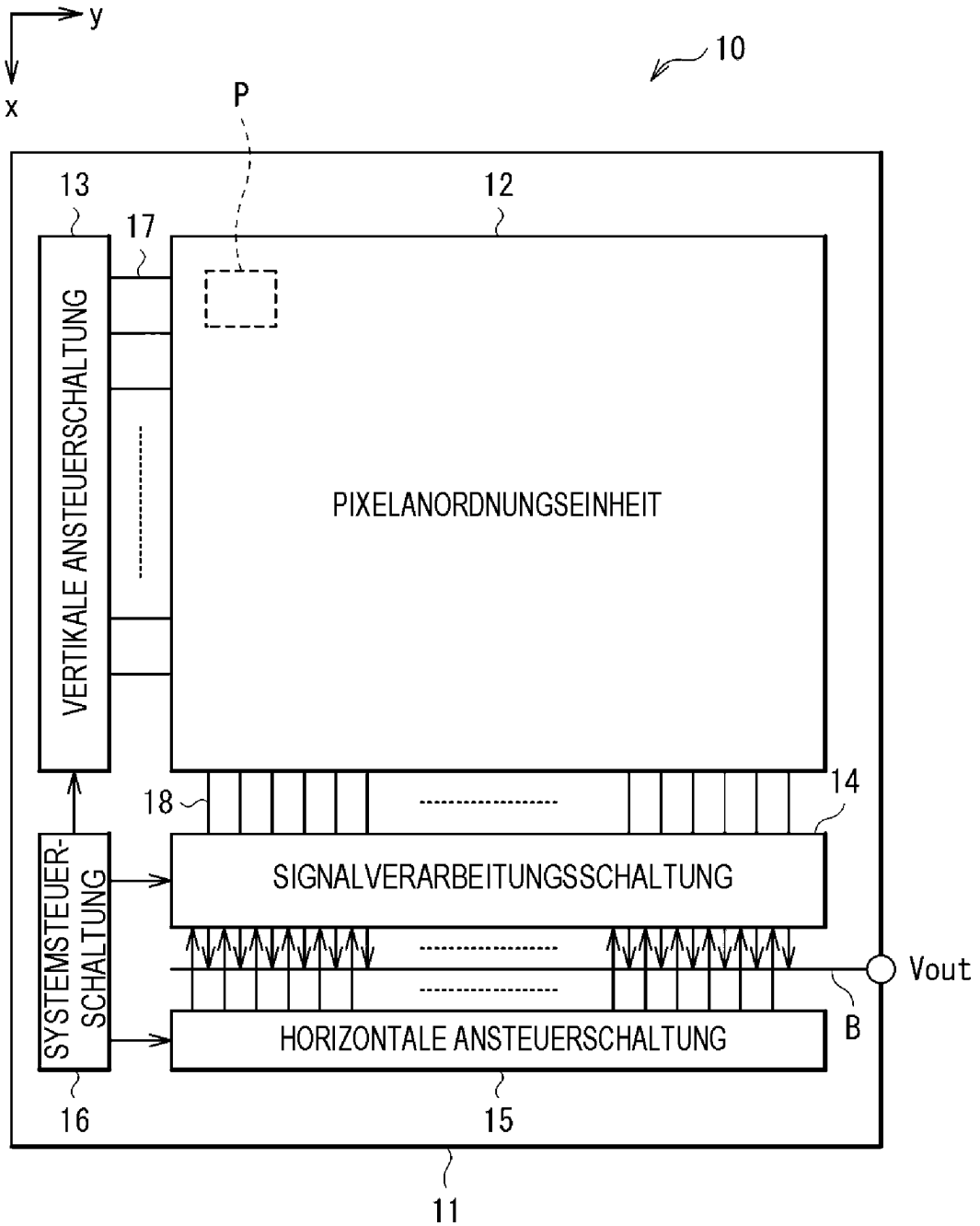
einen Ausgangstransistor, der mit dem Übertragungstransistor elektrisch gekoppelt ist und einen Kanalbereich eines ersten elektrischen Leitfähigkeitstyps, eine Gate-Elektrode mit mehreren Flächen, die den Kanalbereich abdecken, und Source-Drain-Bereiche des ersten elektrischen Leitfähigkeitstyps, die dem Kanalbereich benachbart sind, aufweist; und

eine Ansteuerschaltung, die es ermöglicht, dass eine in dem photoelektrischen Umwandlungsabschnitt erzeugte elektrische Signalladung über den Übertragungstransistor und den Ausgangstransistor ausgegeben wird.

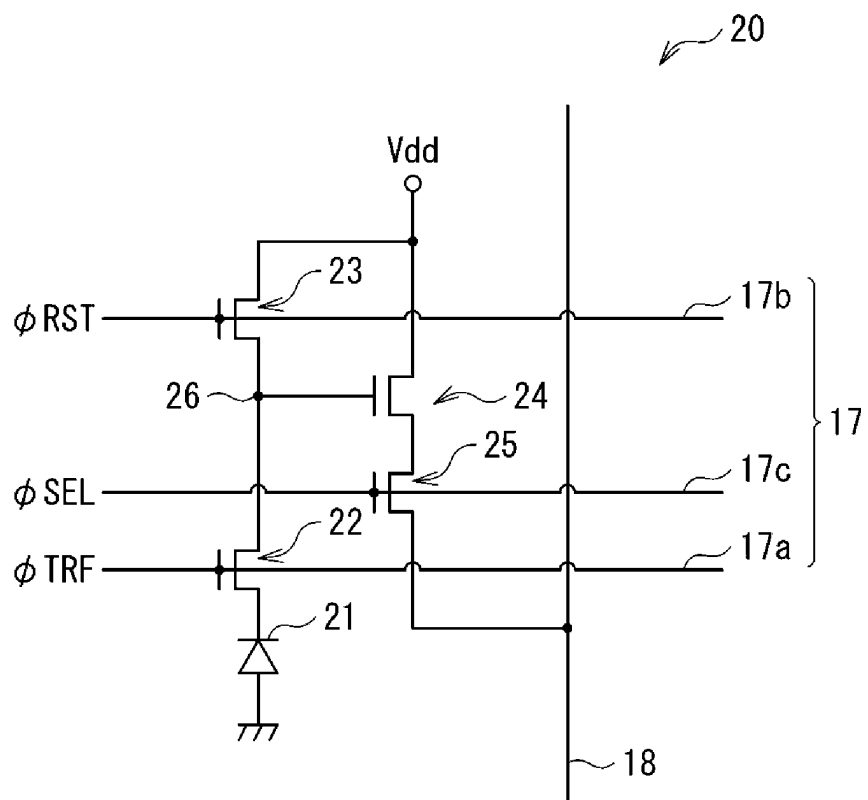
Es folgen 44 Seiten Zeichnungen

Anhängende Zeichnungen

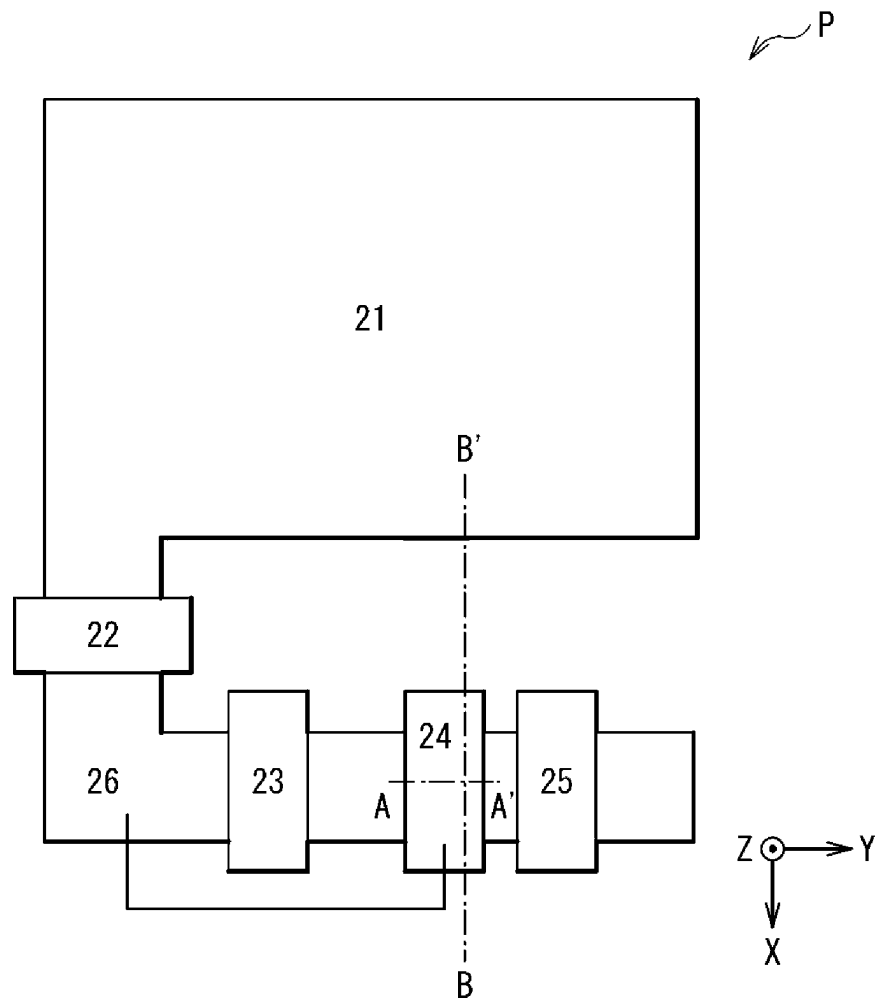
[ FIG. 1 ]



[ FIG. 2 ]

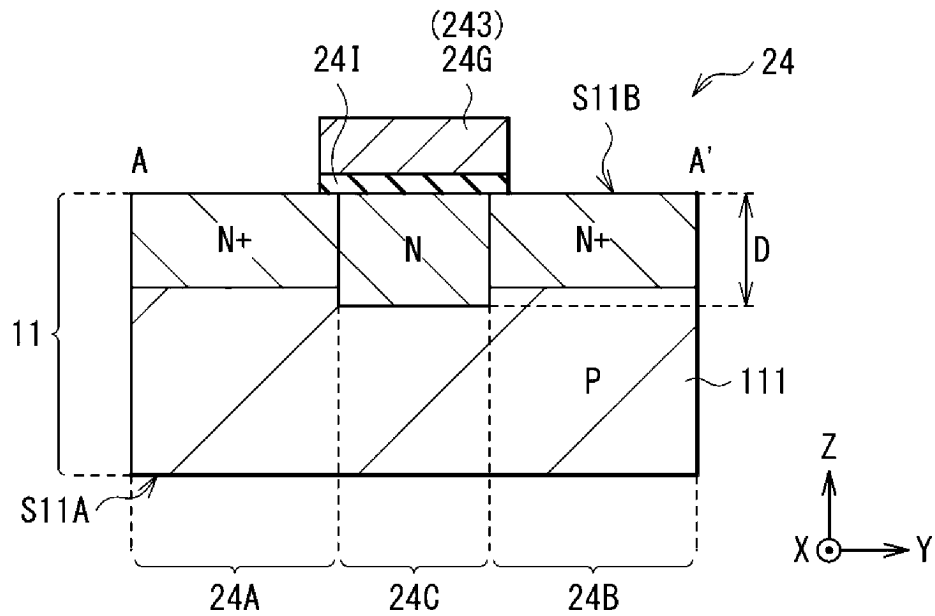


[ FIG. 3 ]

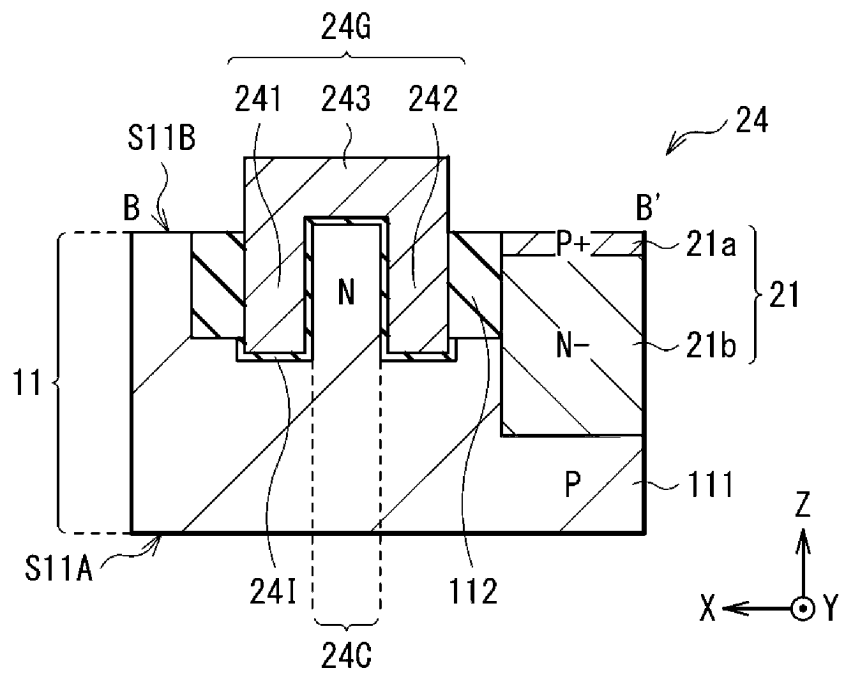




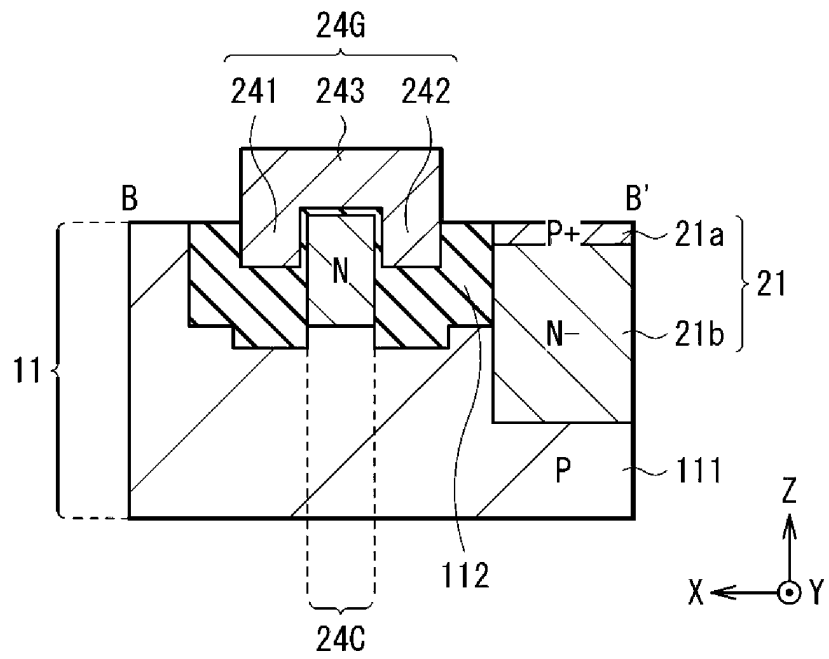
[ FIG. 4A ]



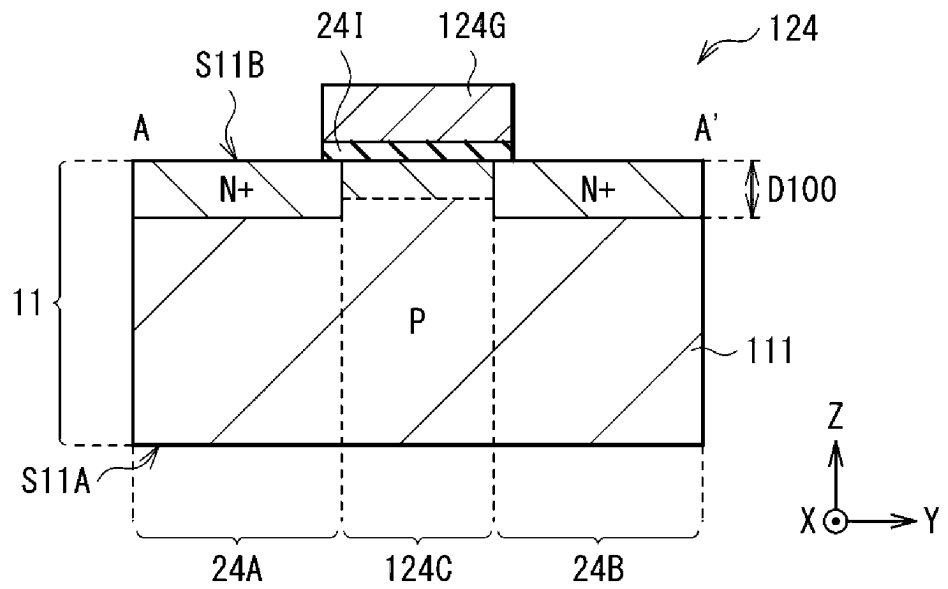
[ FIG. 4B ]



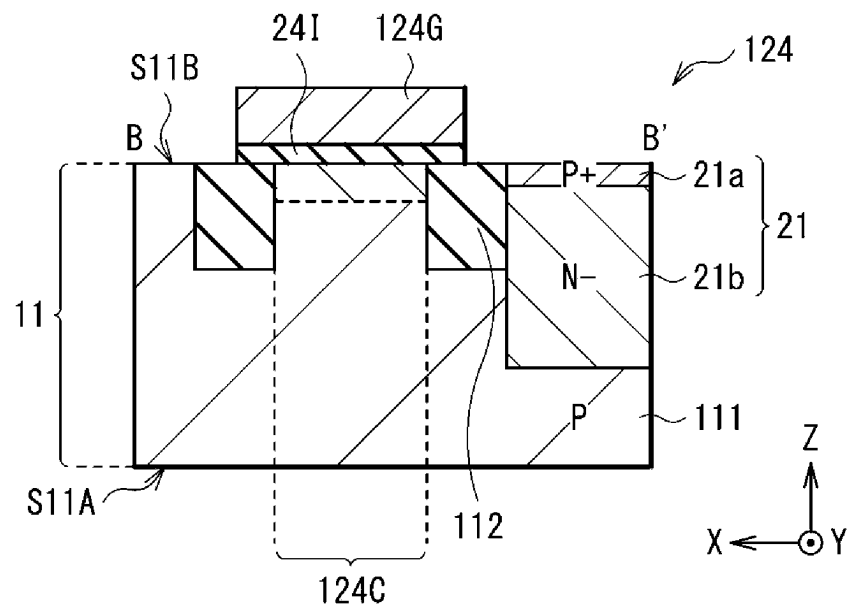
[ FIG. 5 ]



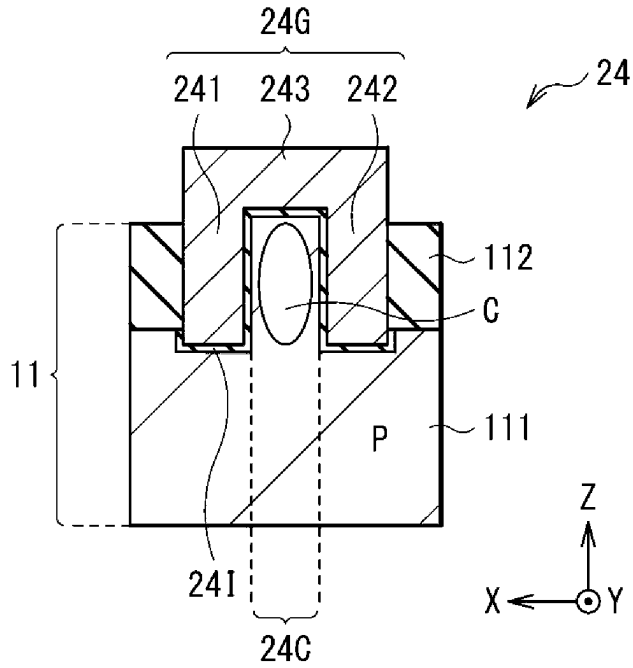
[ FIG. 6A ]



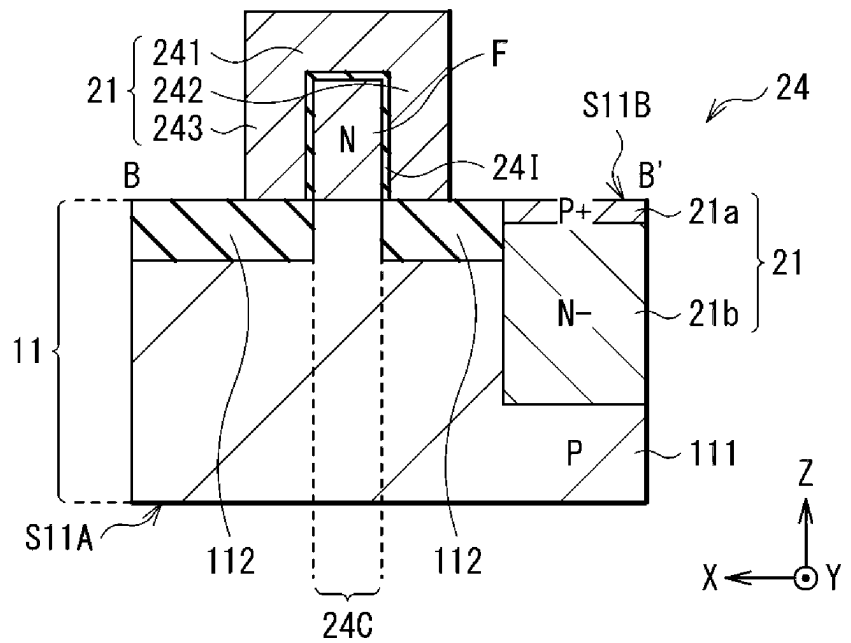
[ FIG. 6B ]



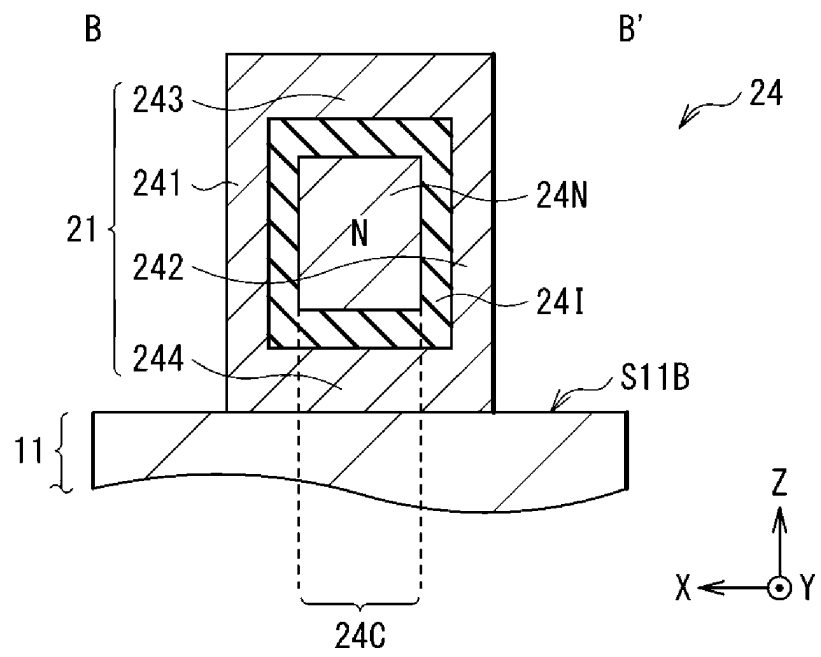
[ FIG. 7 ]



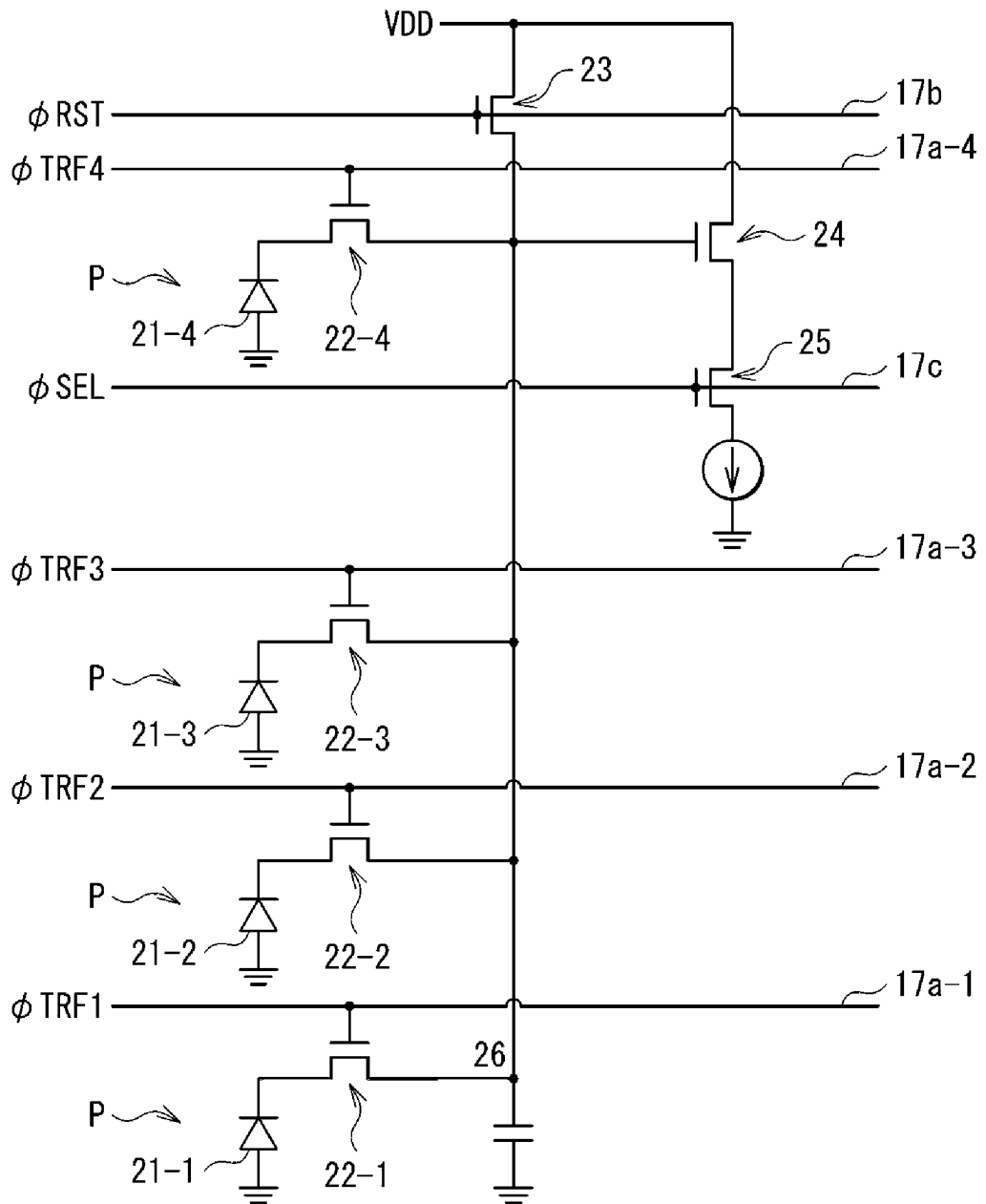
[ FIG. 8 ]



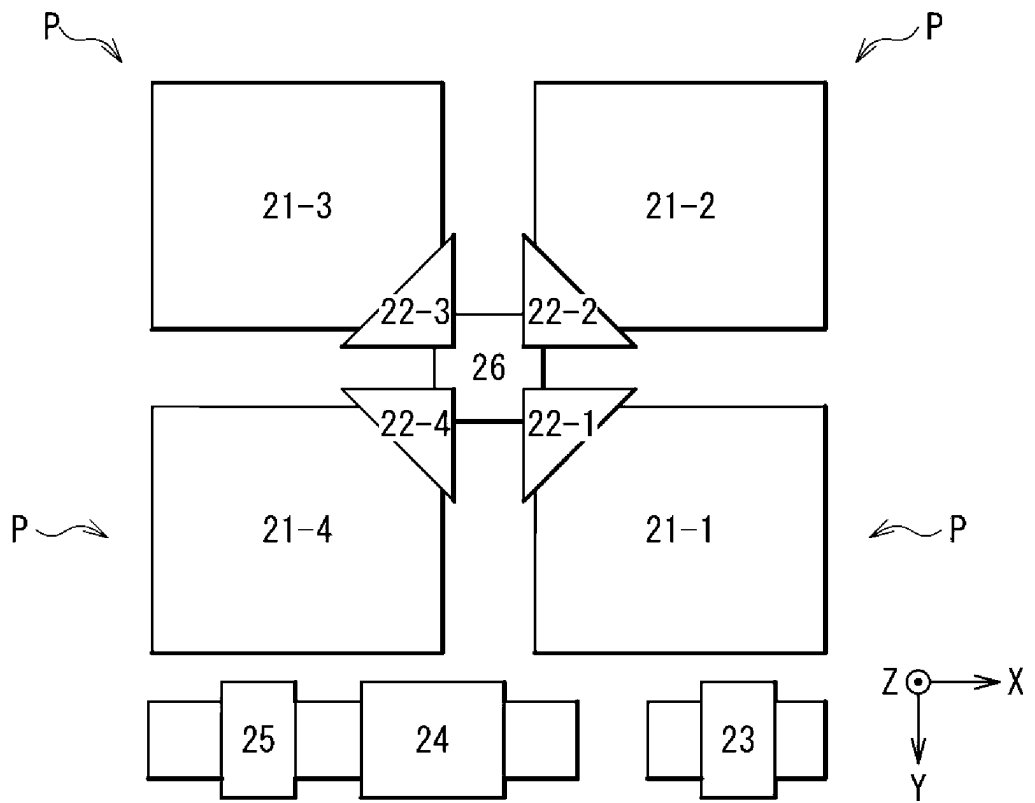
[ FIG. 9 ]



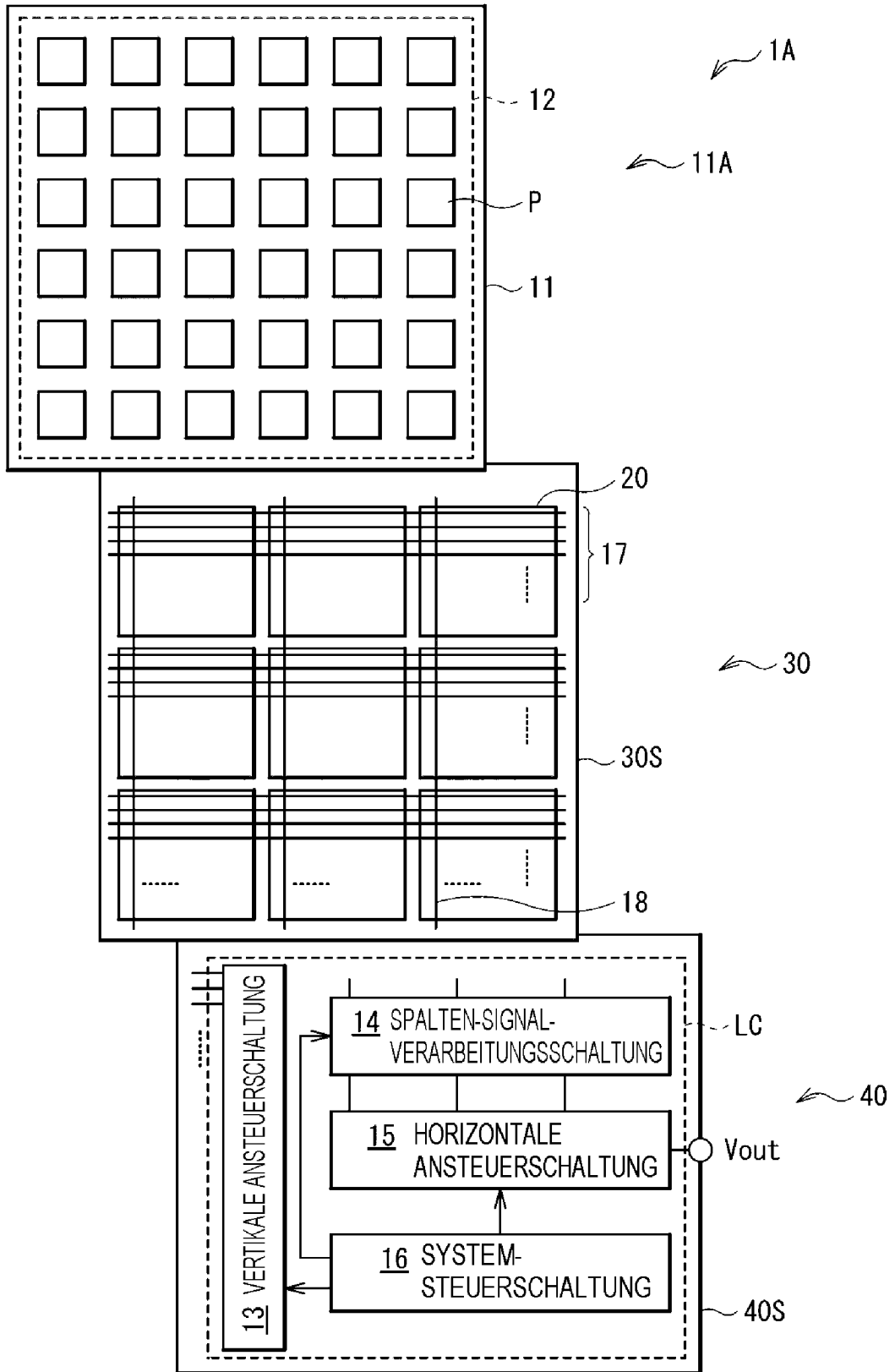
[ FIG. 10 ]



[ FIG. 11 ]

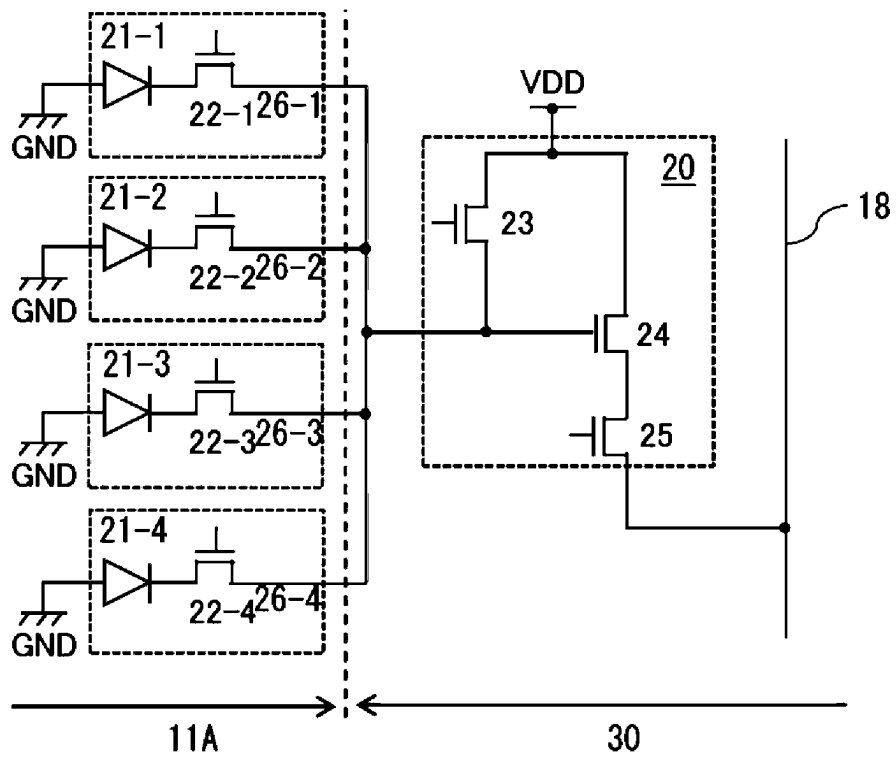


[ FIG. 12 ]

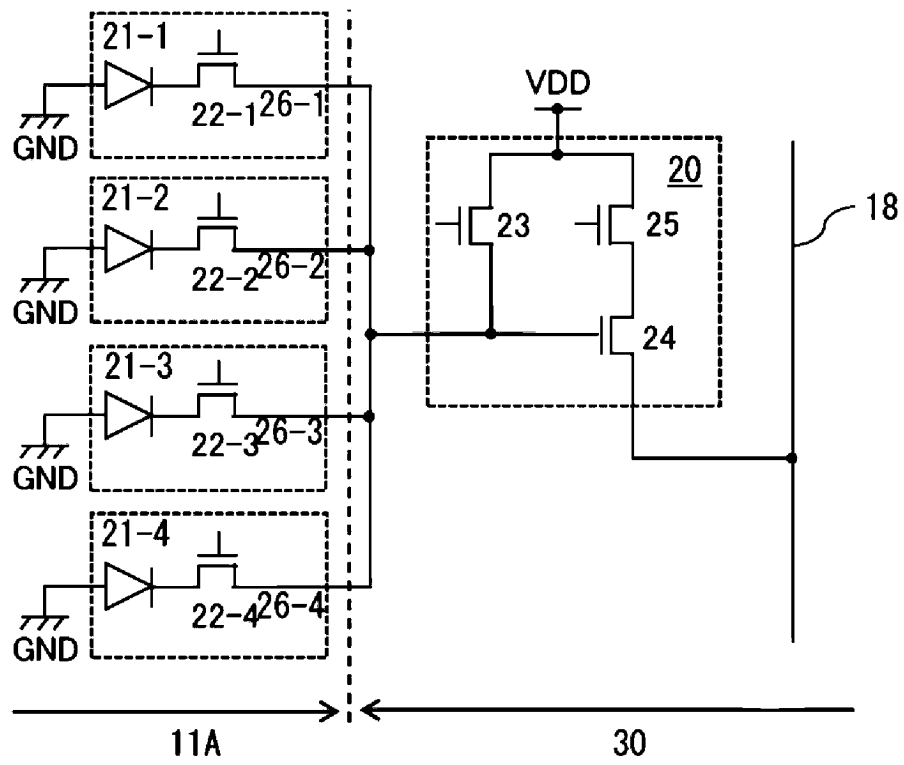




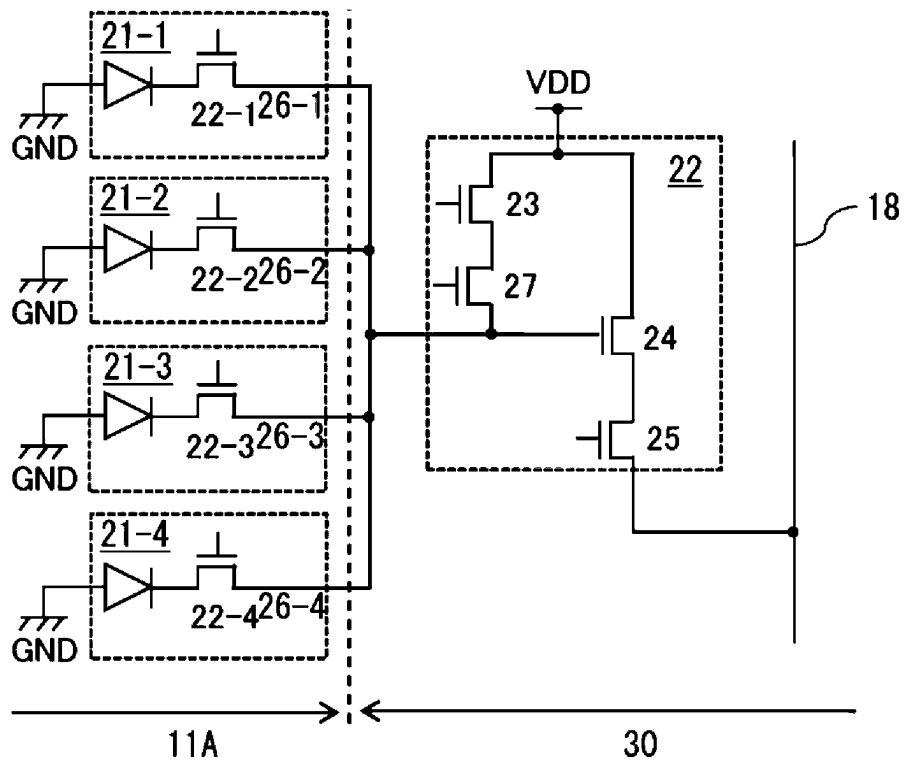
[ FIG. 13 ]



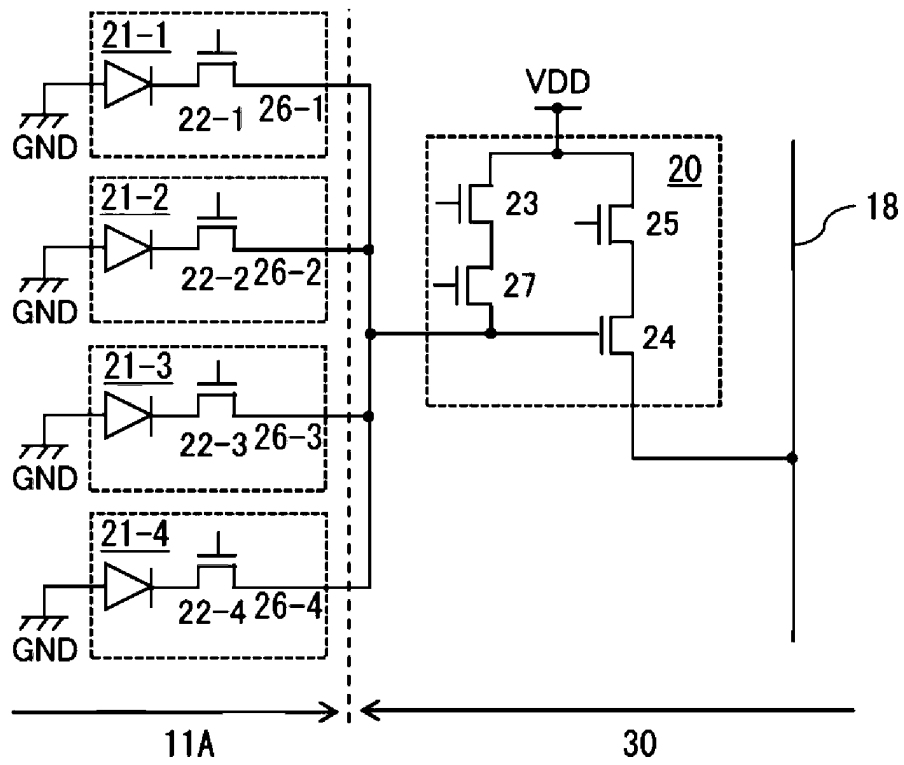
[ FIG. 14 ]



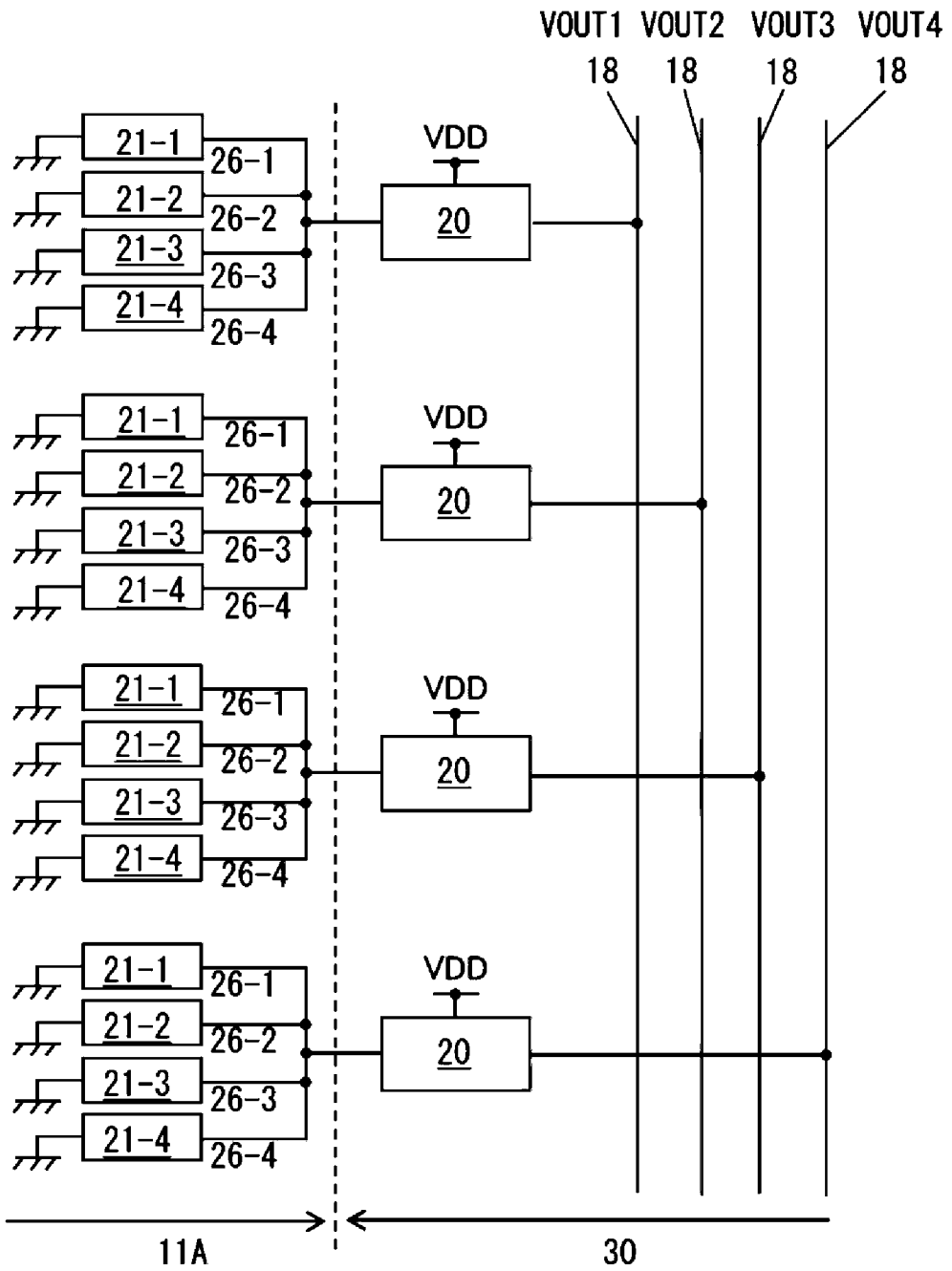
[ FIG. 15 ]



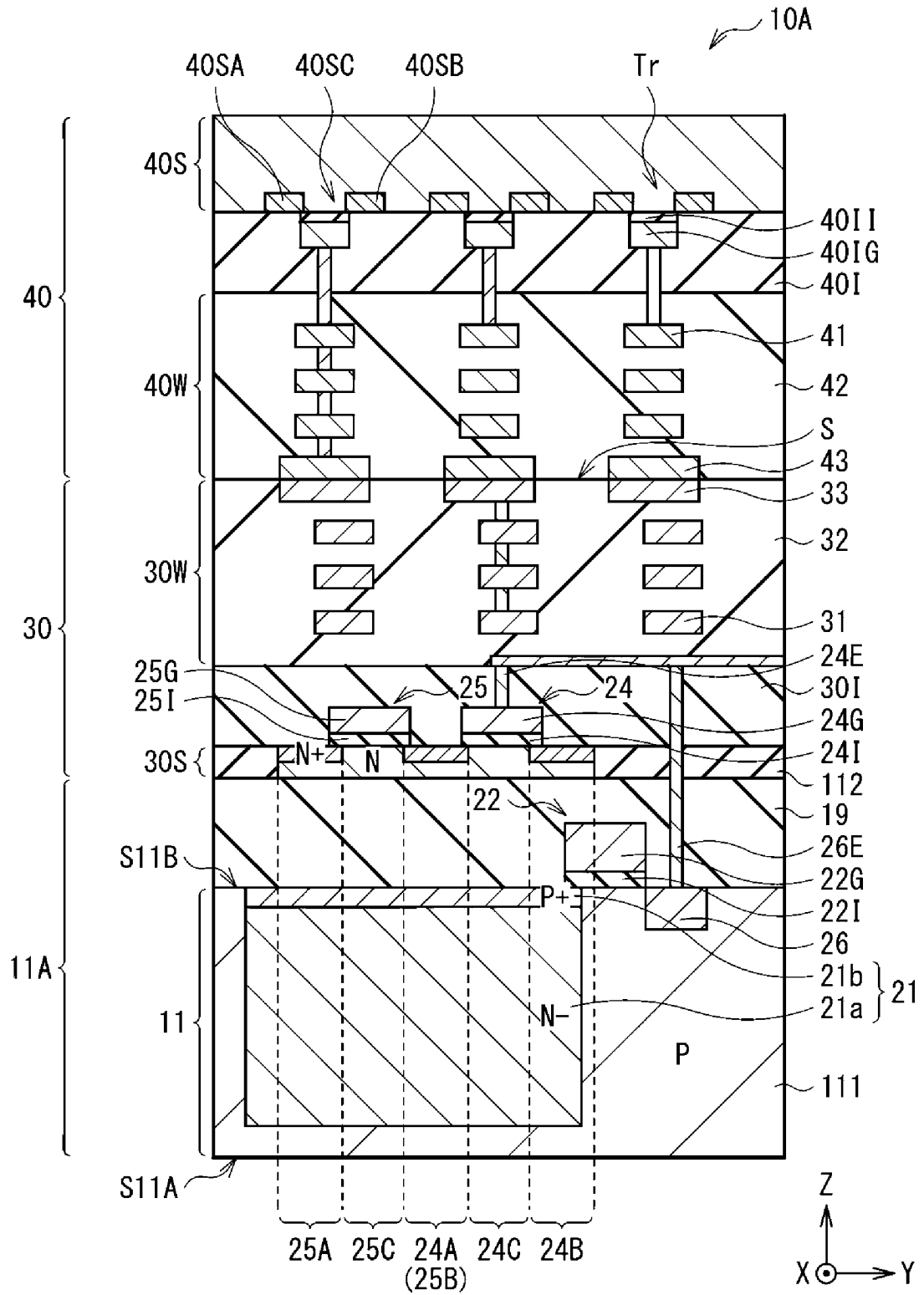
[ FIG. 16 ]



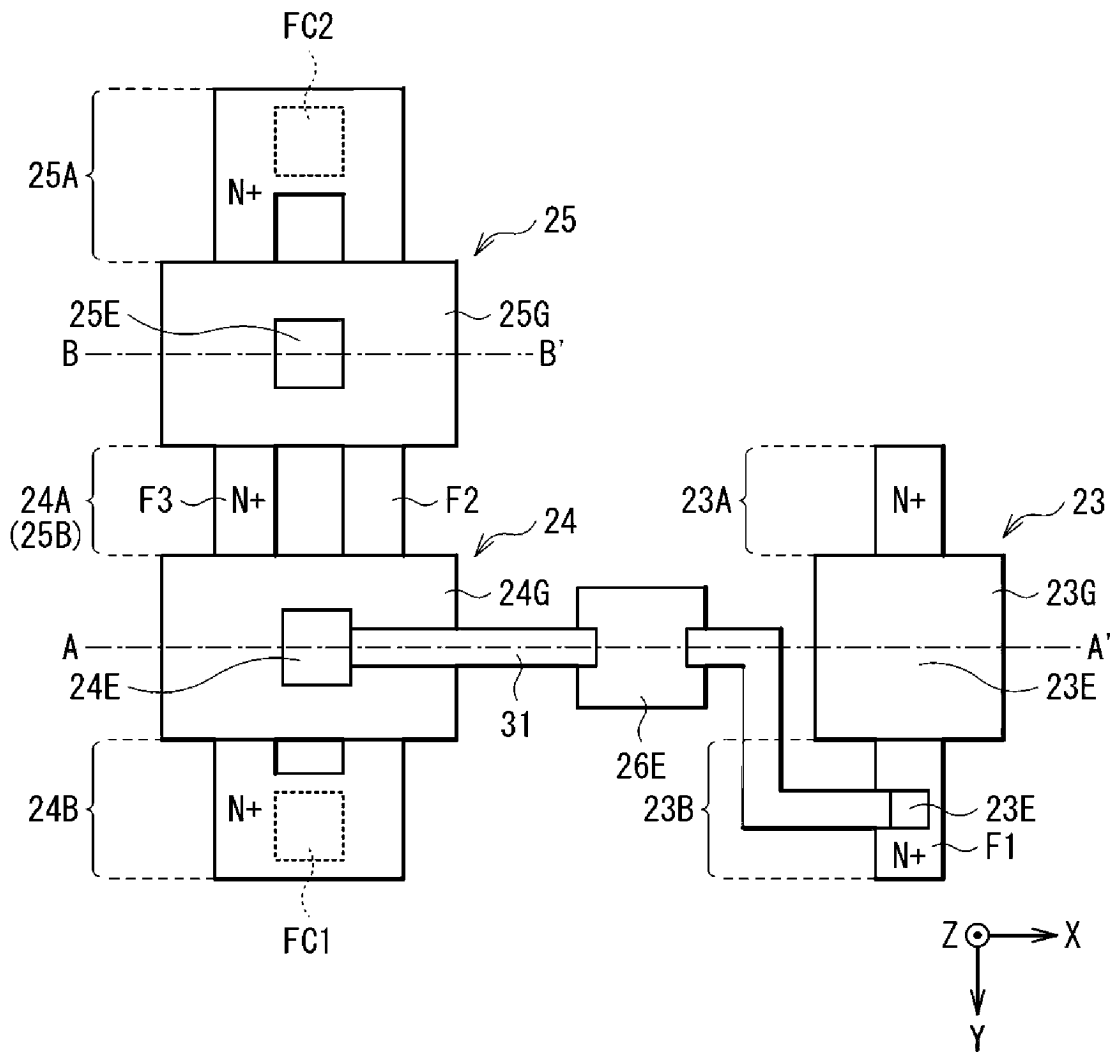
[ FIG. 17 ]



[ FIG. 18 ]



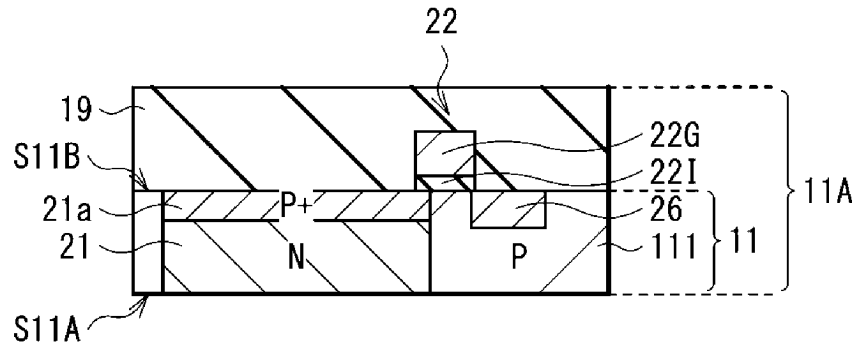
[ FIG. 19 ]



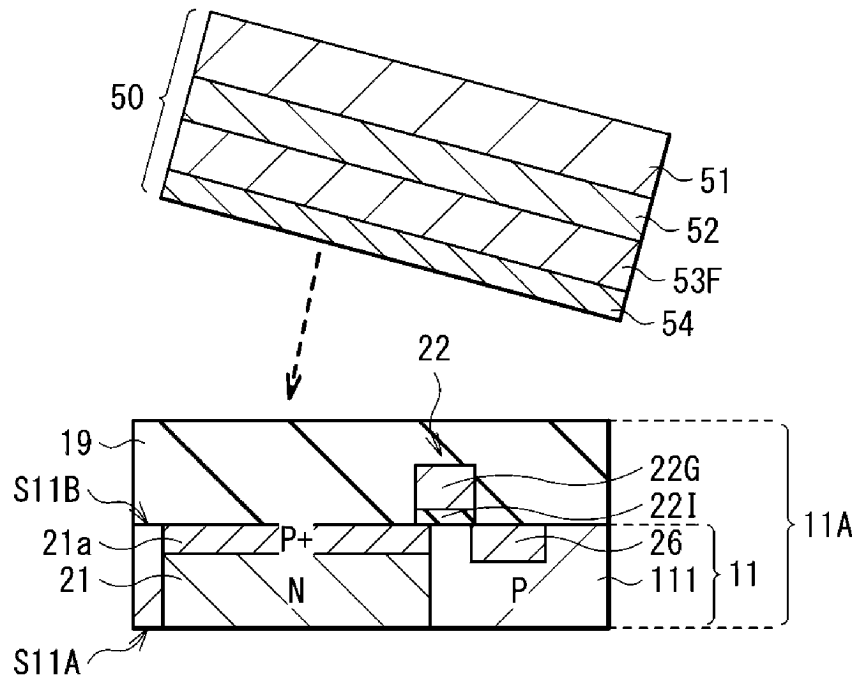




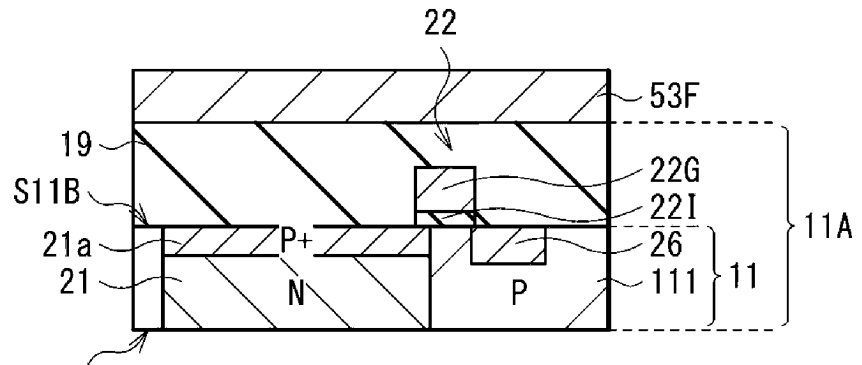
[ FIG. 21A ]



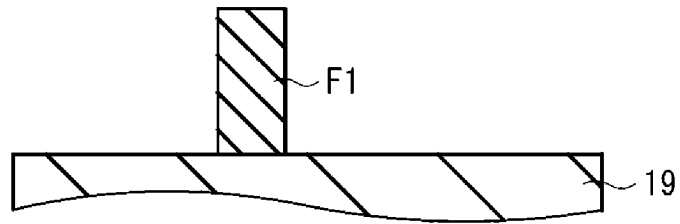
[ FIG. 21B ]



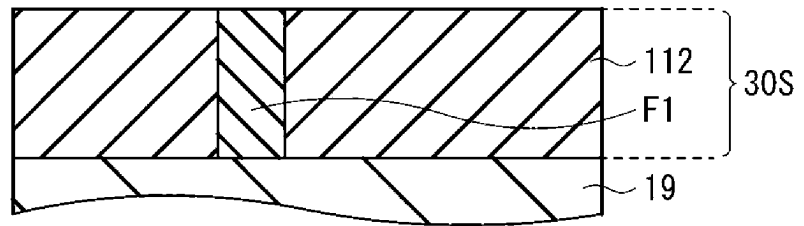
[ FIG. 21C ]



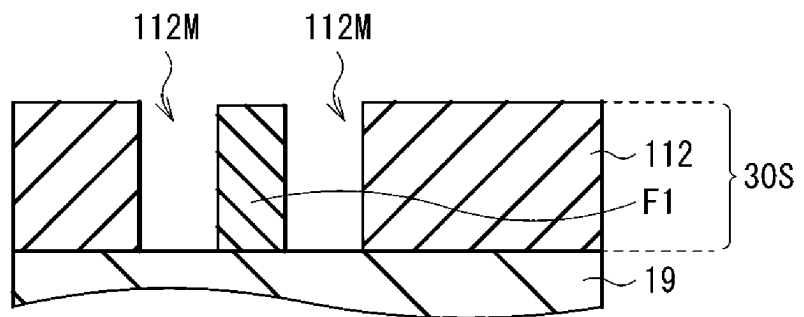
[ FIG. 22A ]



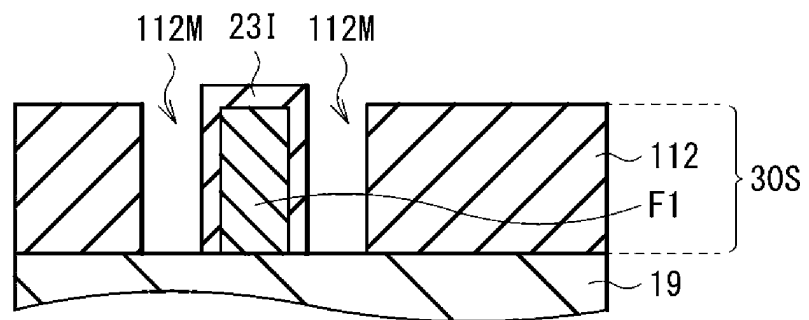
[ FIG. 22B ]



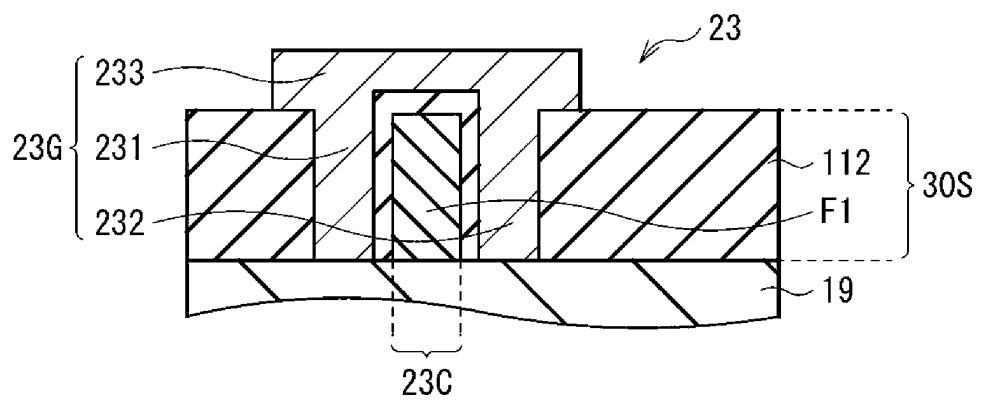
[ FIG. 22C ]



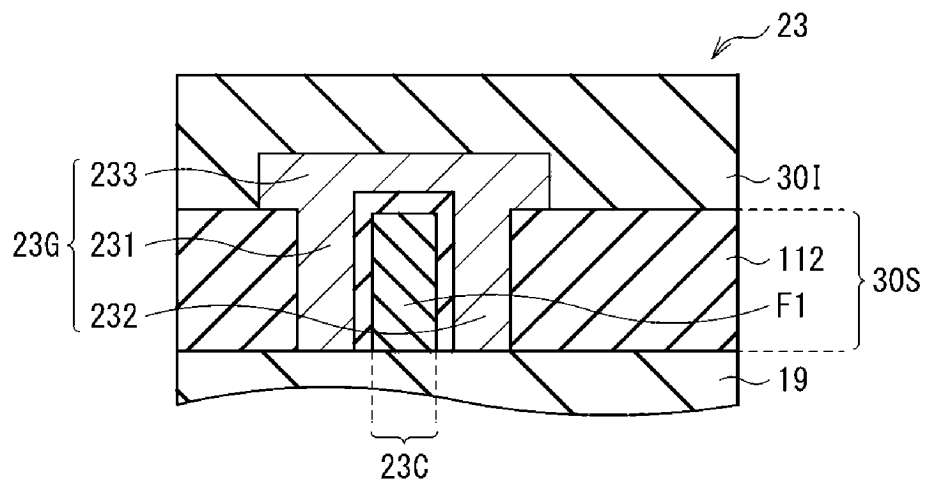
[ FIG. 22D ]



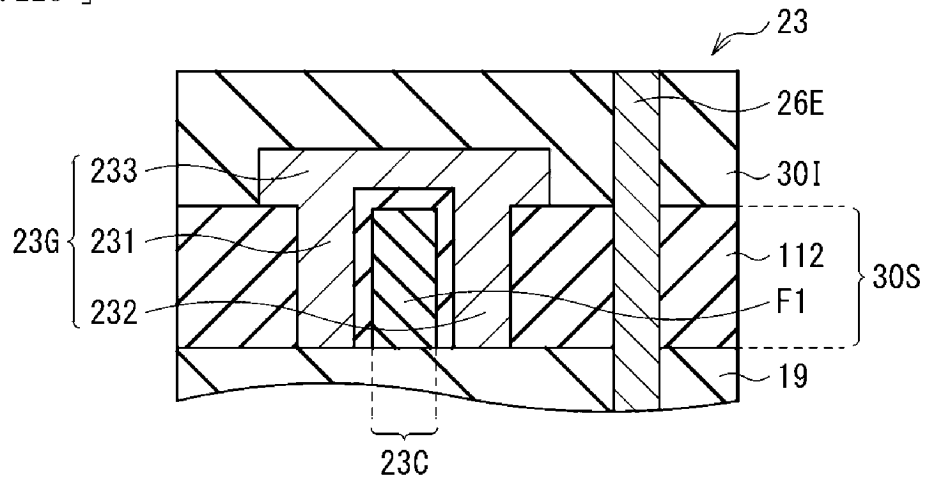
[ FIG. 22E ]



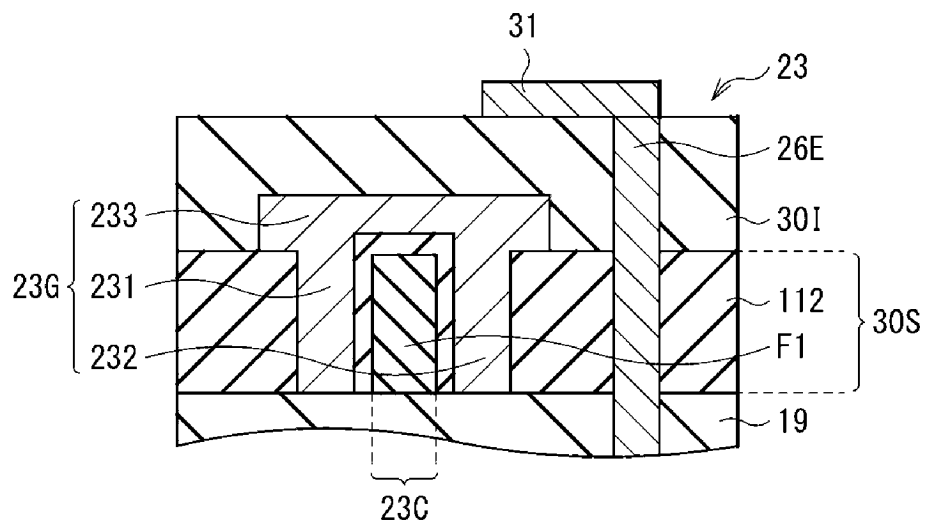
[ FIG. 22F ]



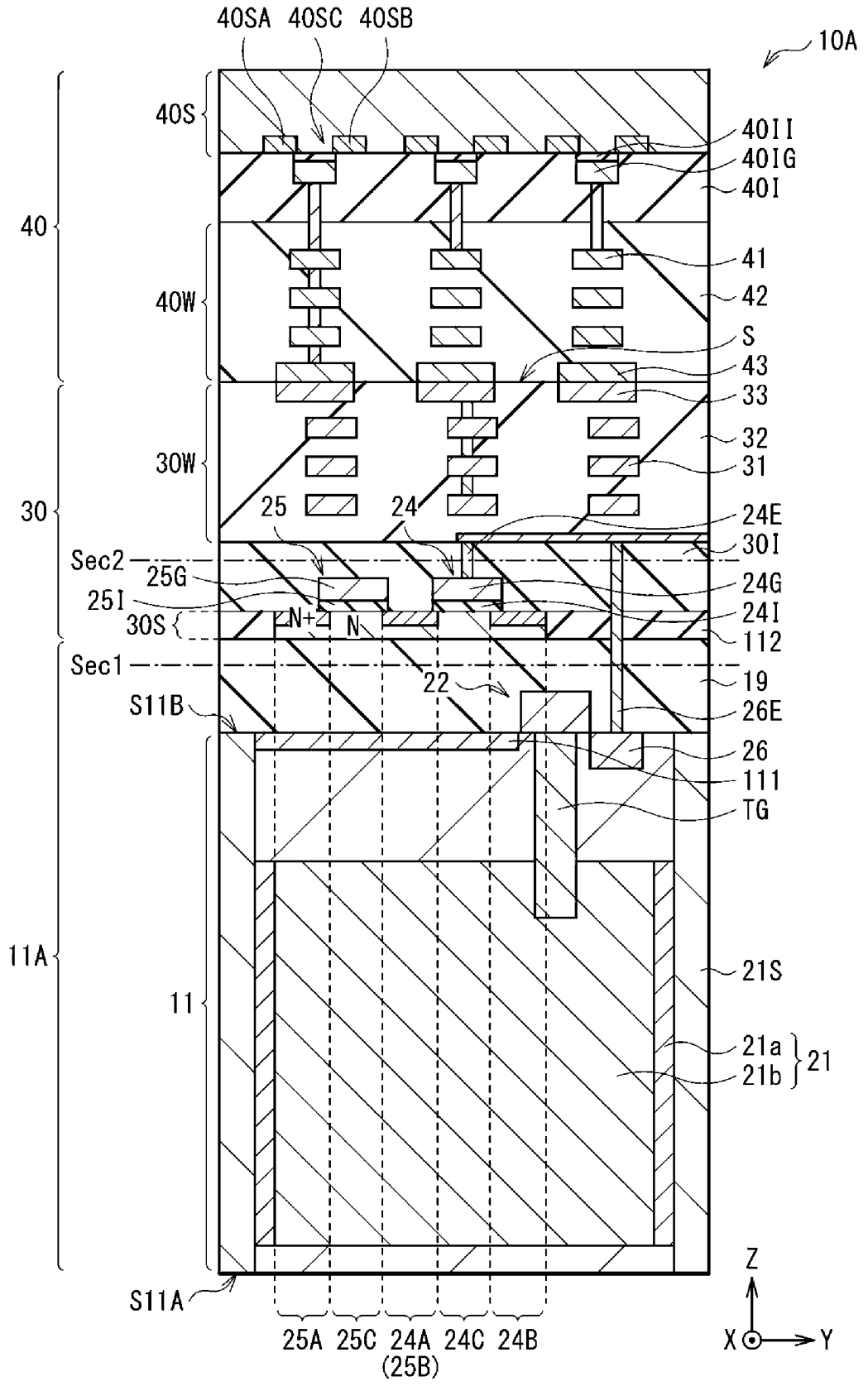
[ FIG. 22G ]



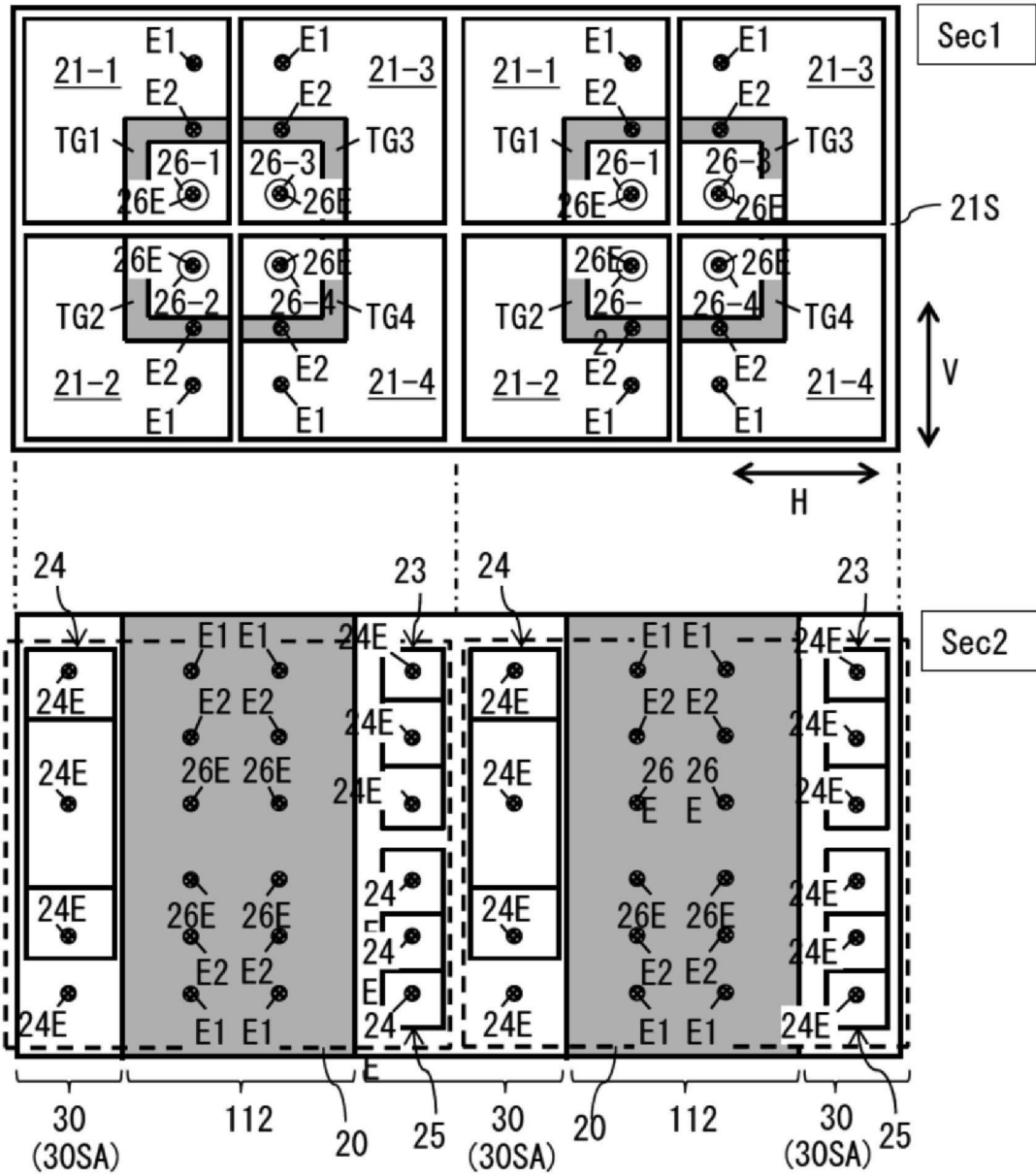
[ FIG. 22H ]



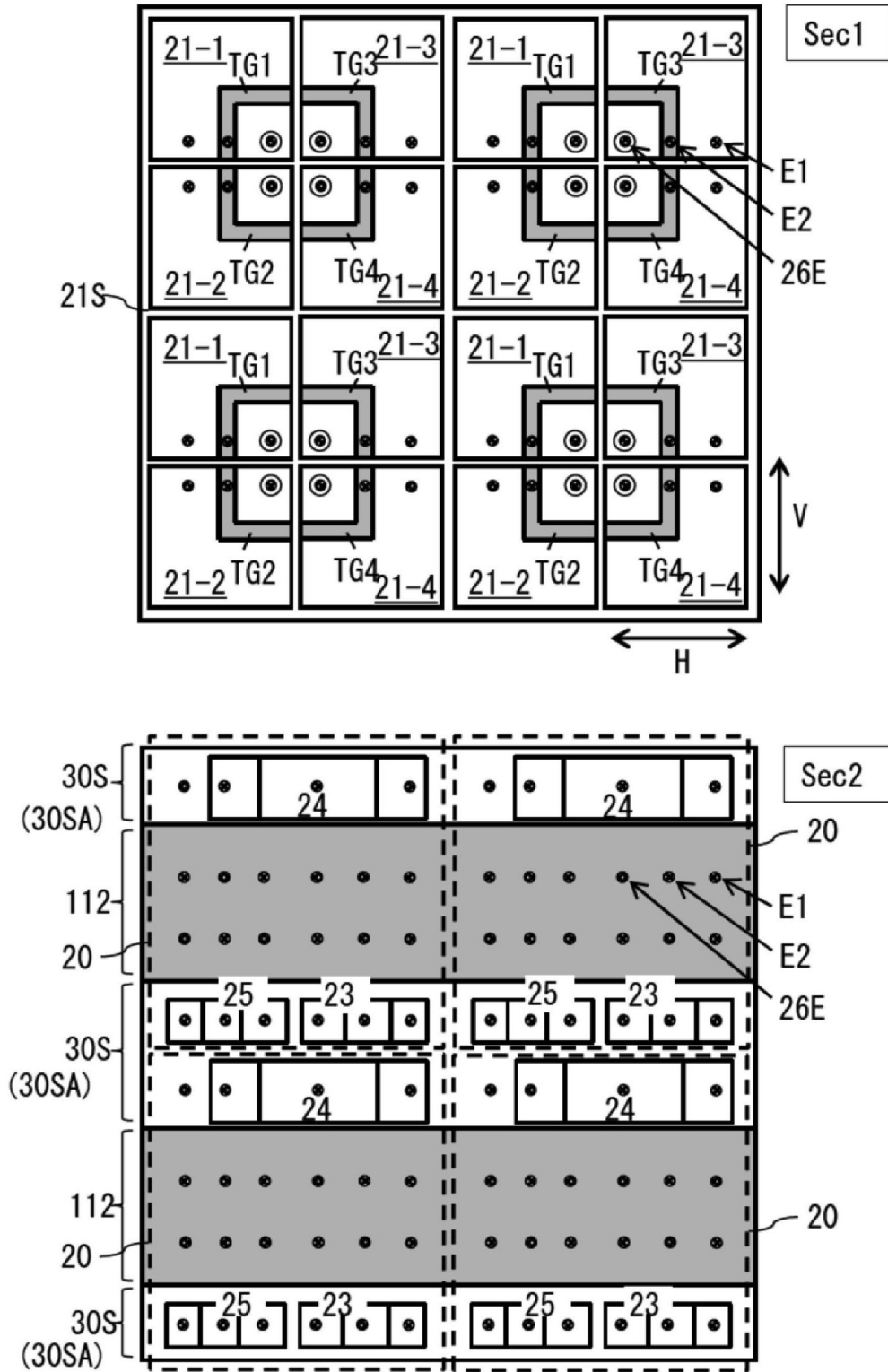
[ FIG. 23 ]



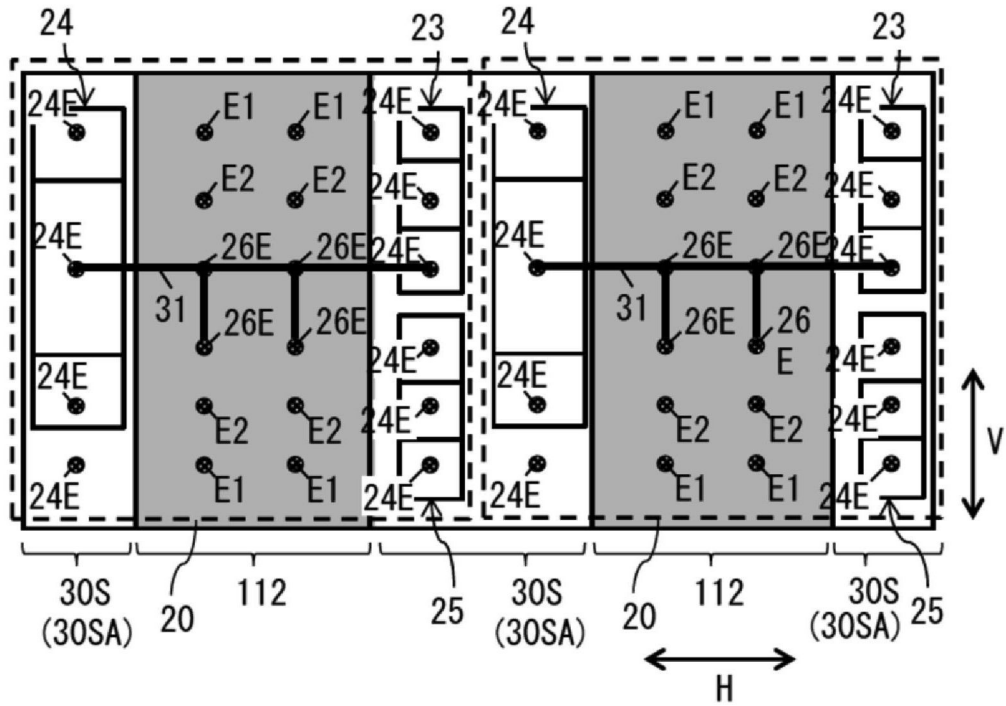
[ FIG. 24 ]



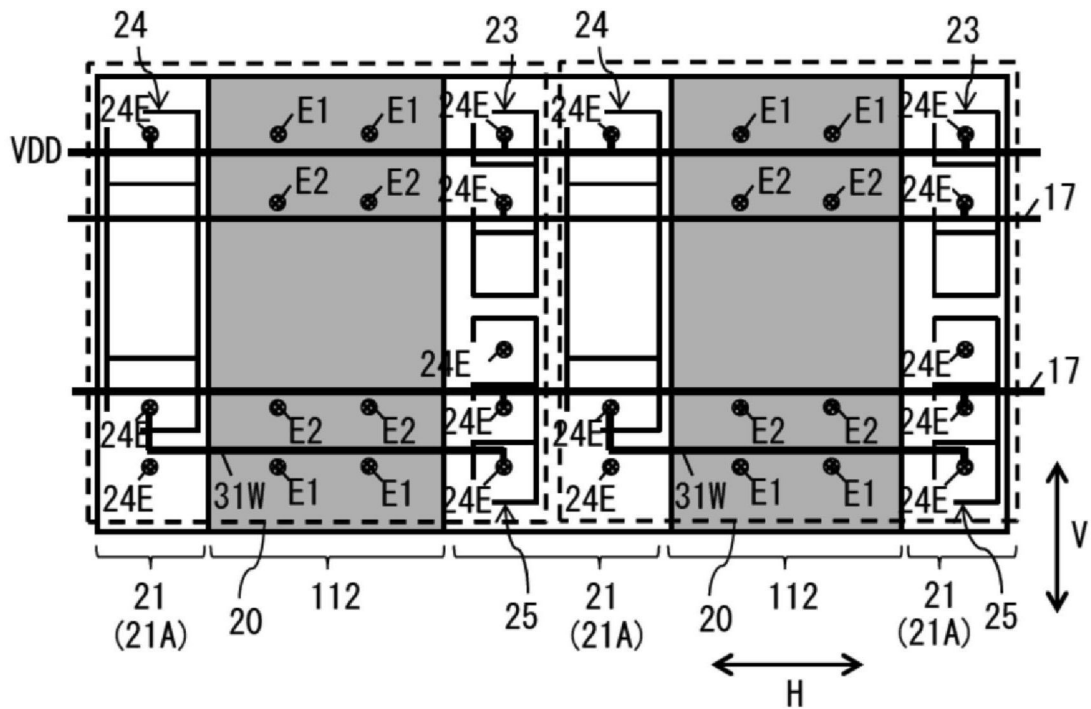
[ FIG. 25 ]



[ FIG. 26 ]

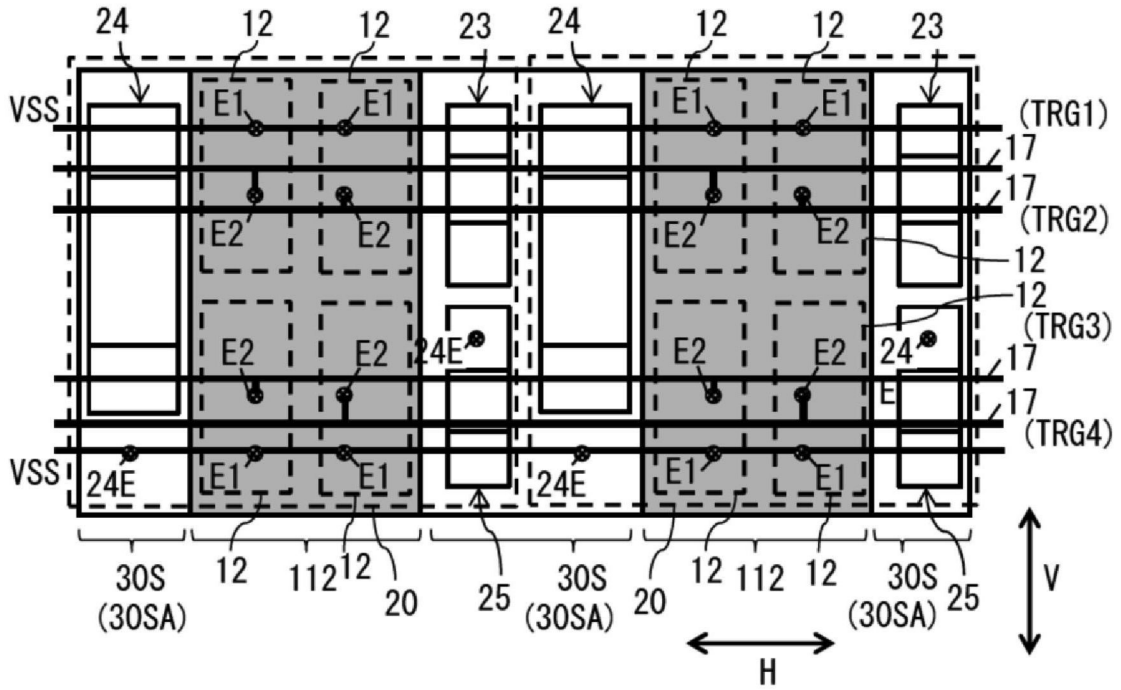


[ FIG. 27 ]

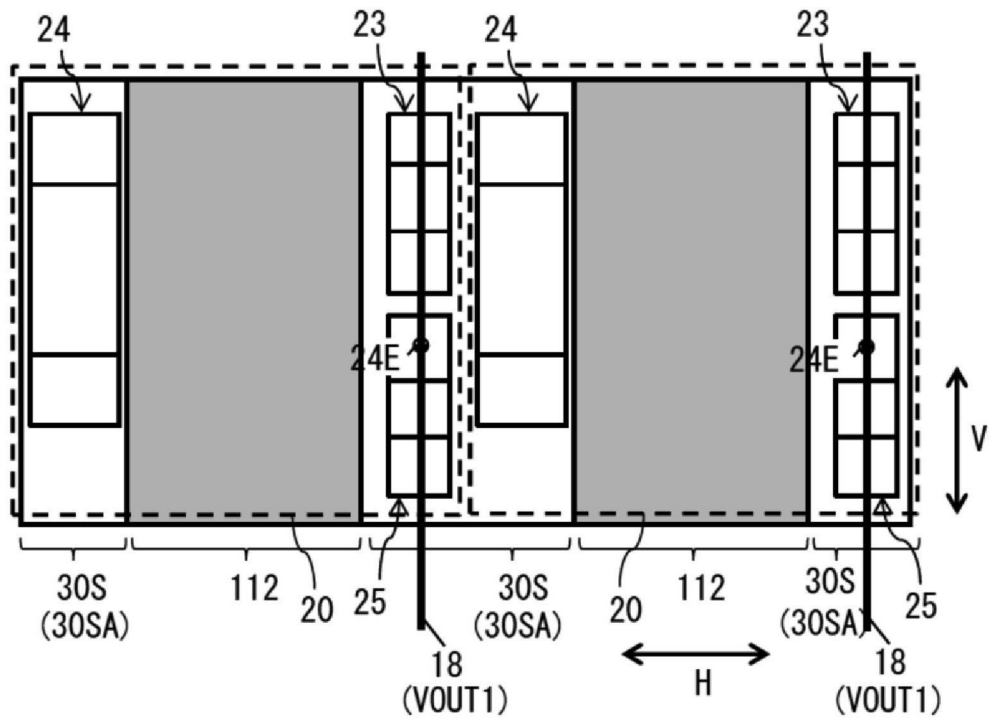




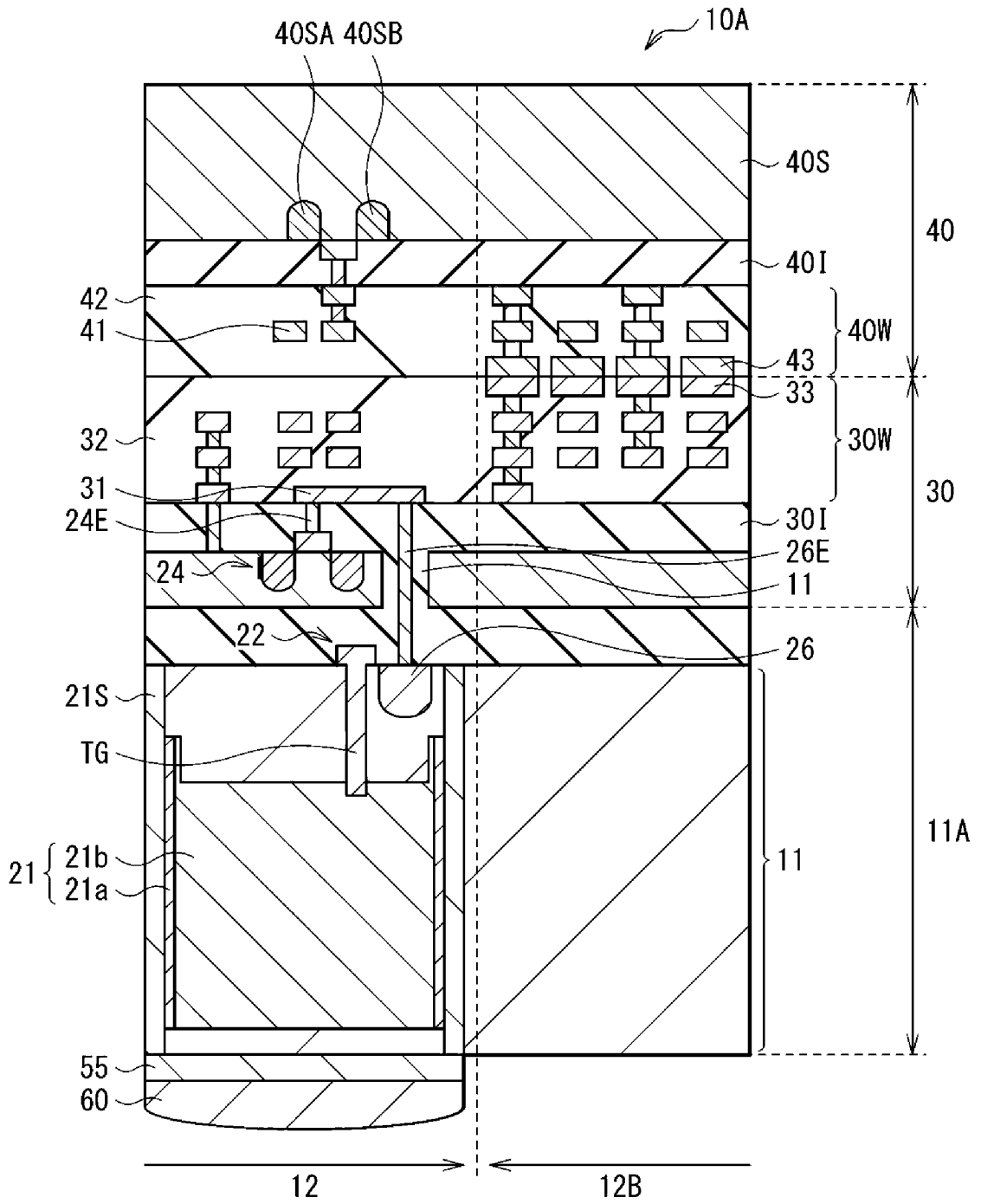
[ FIG. 28 ]



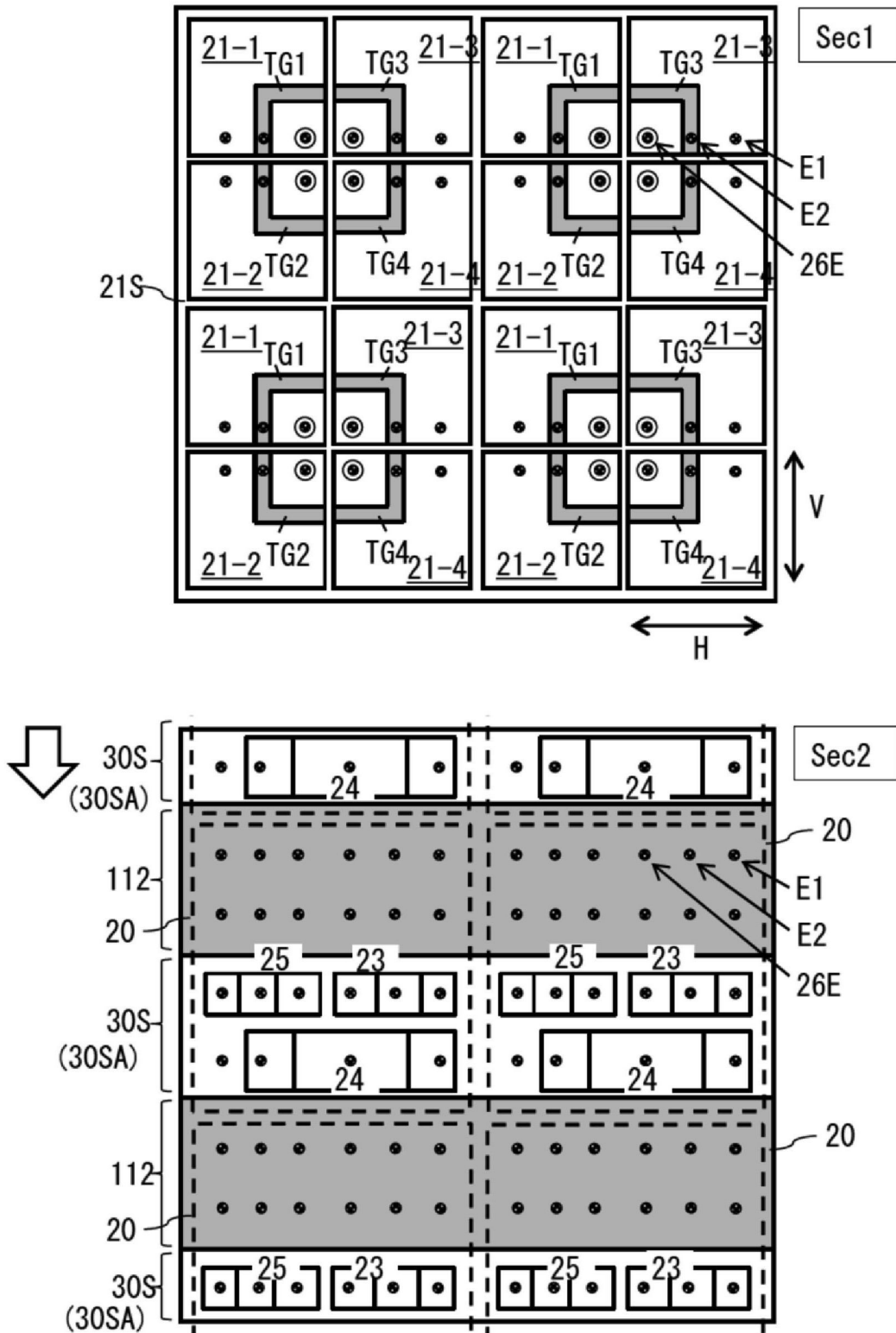
[ FIG. 29 ]



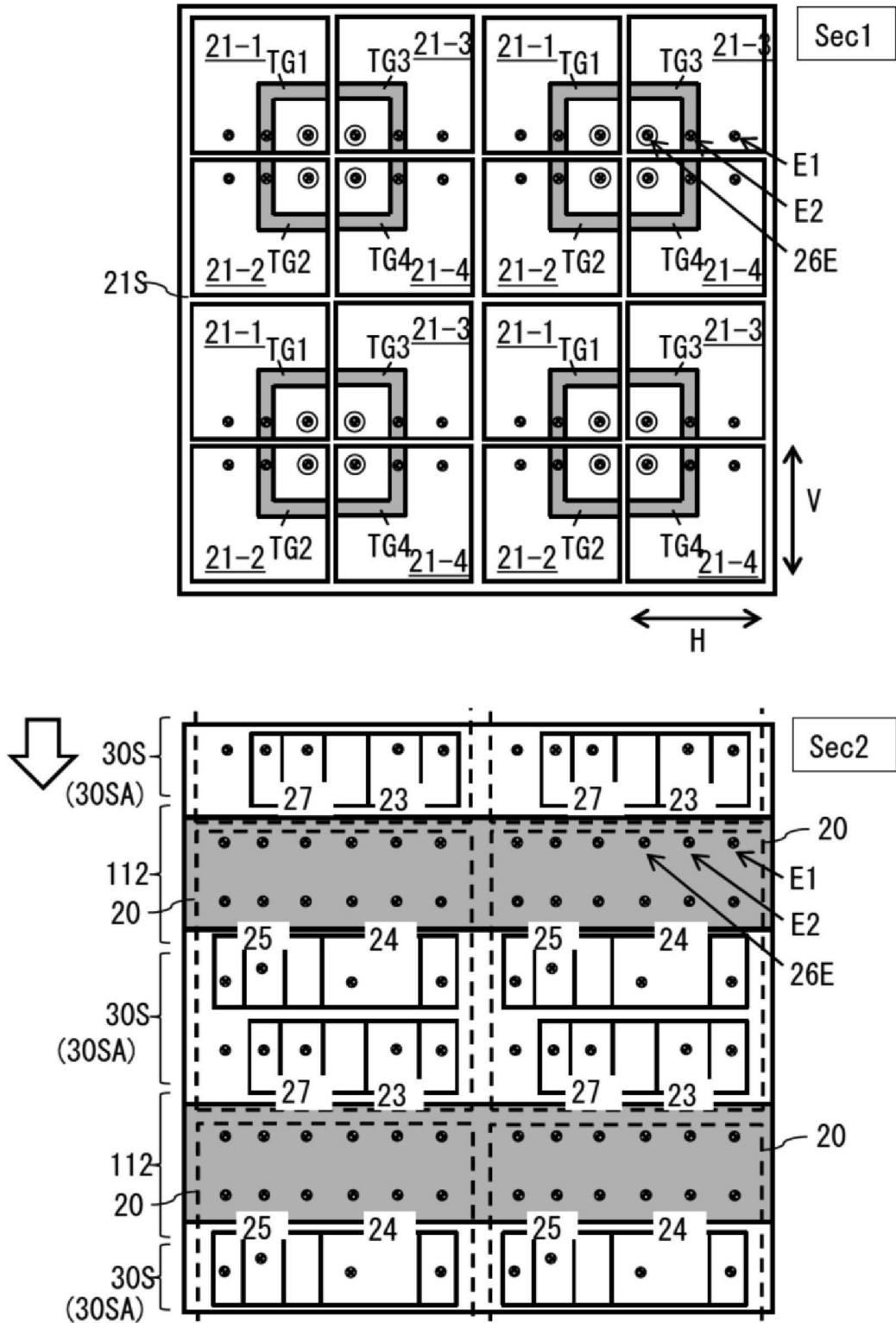
[ FIG. 30 ]



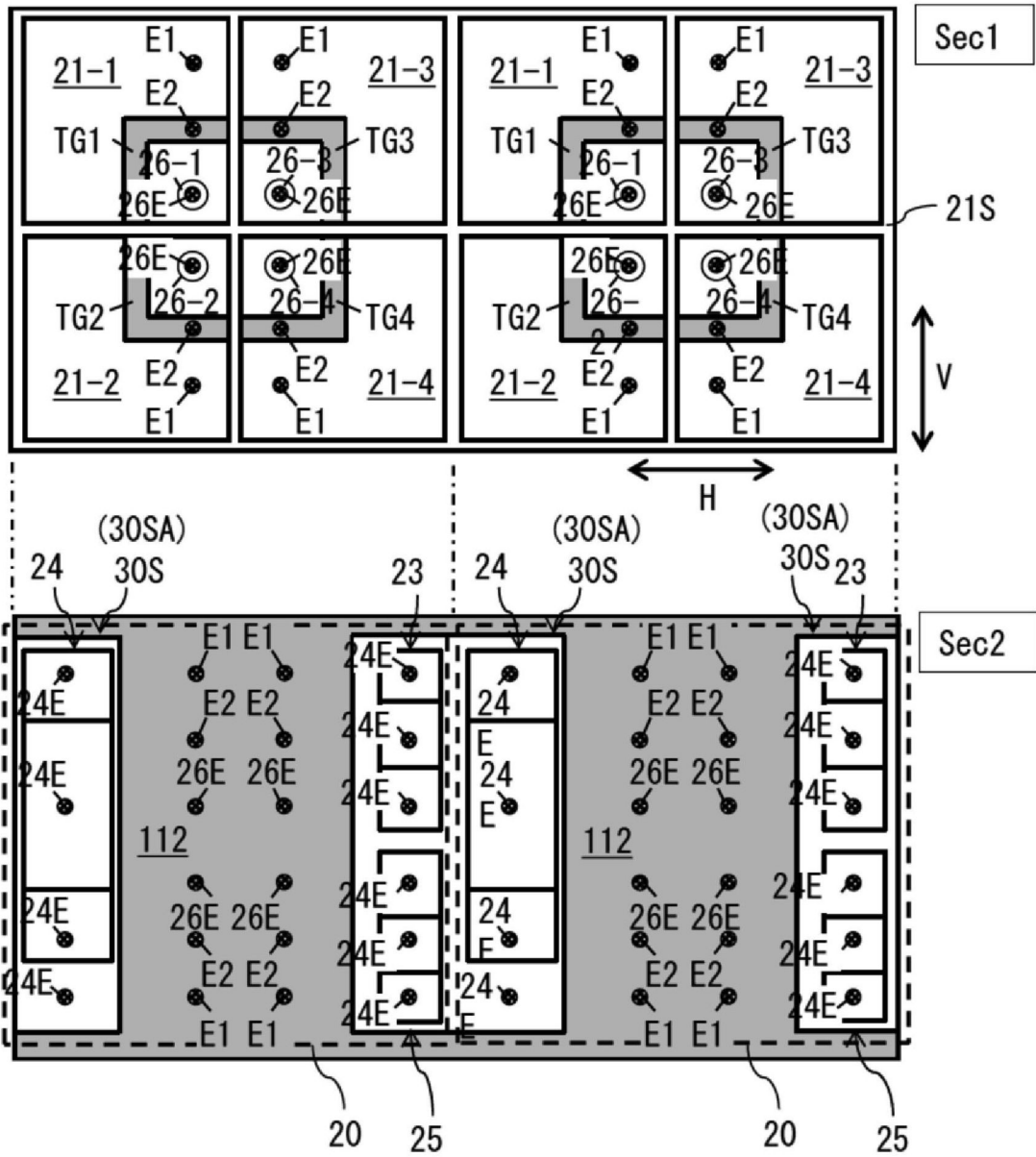
[ FIG. 31 ]



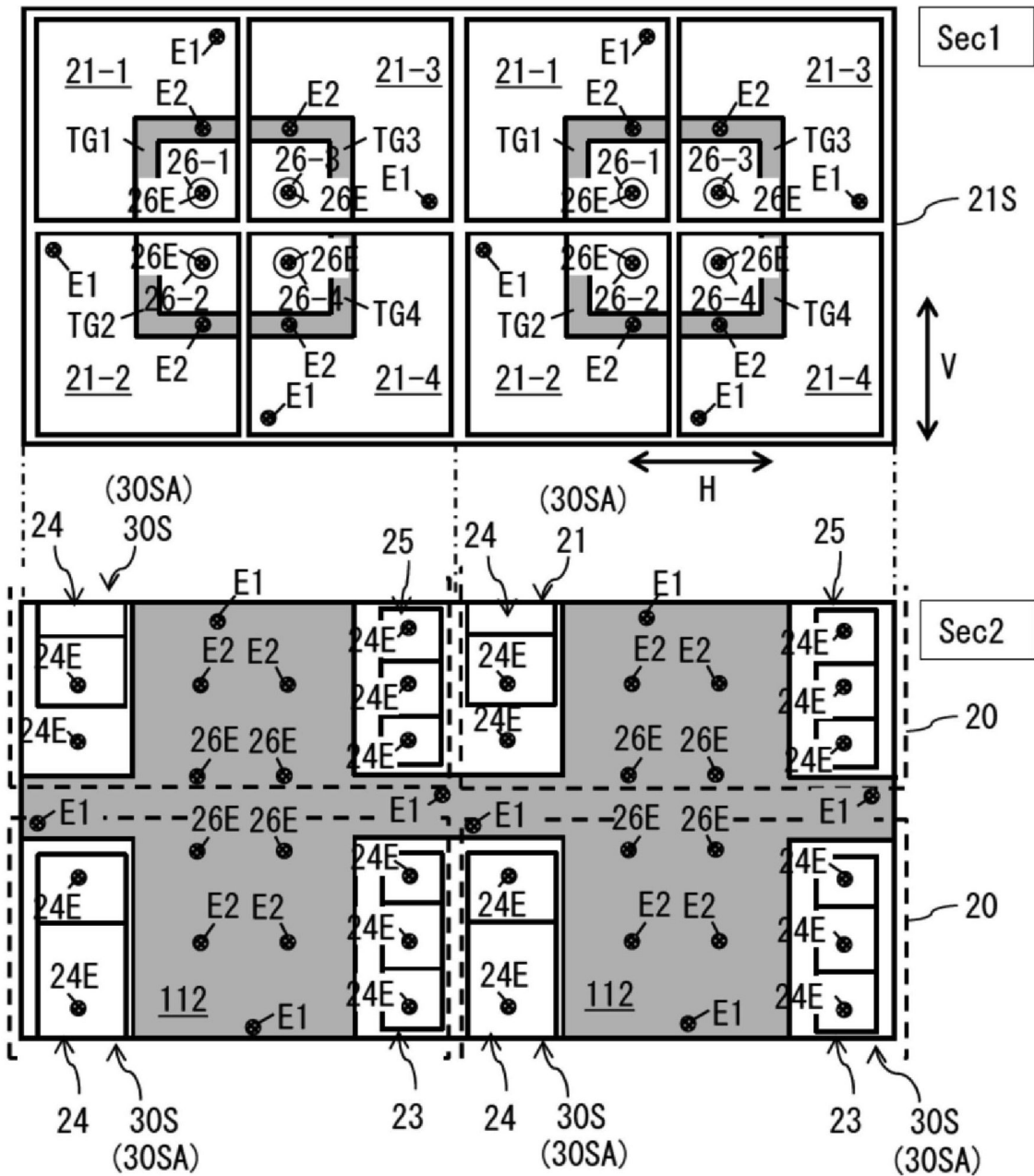
[ FIG. 32 ]



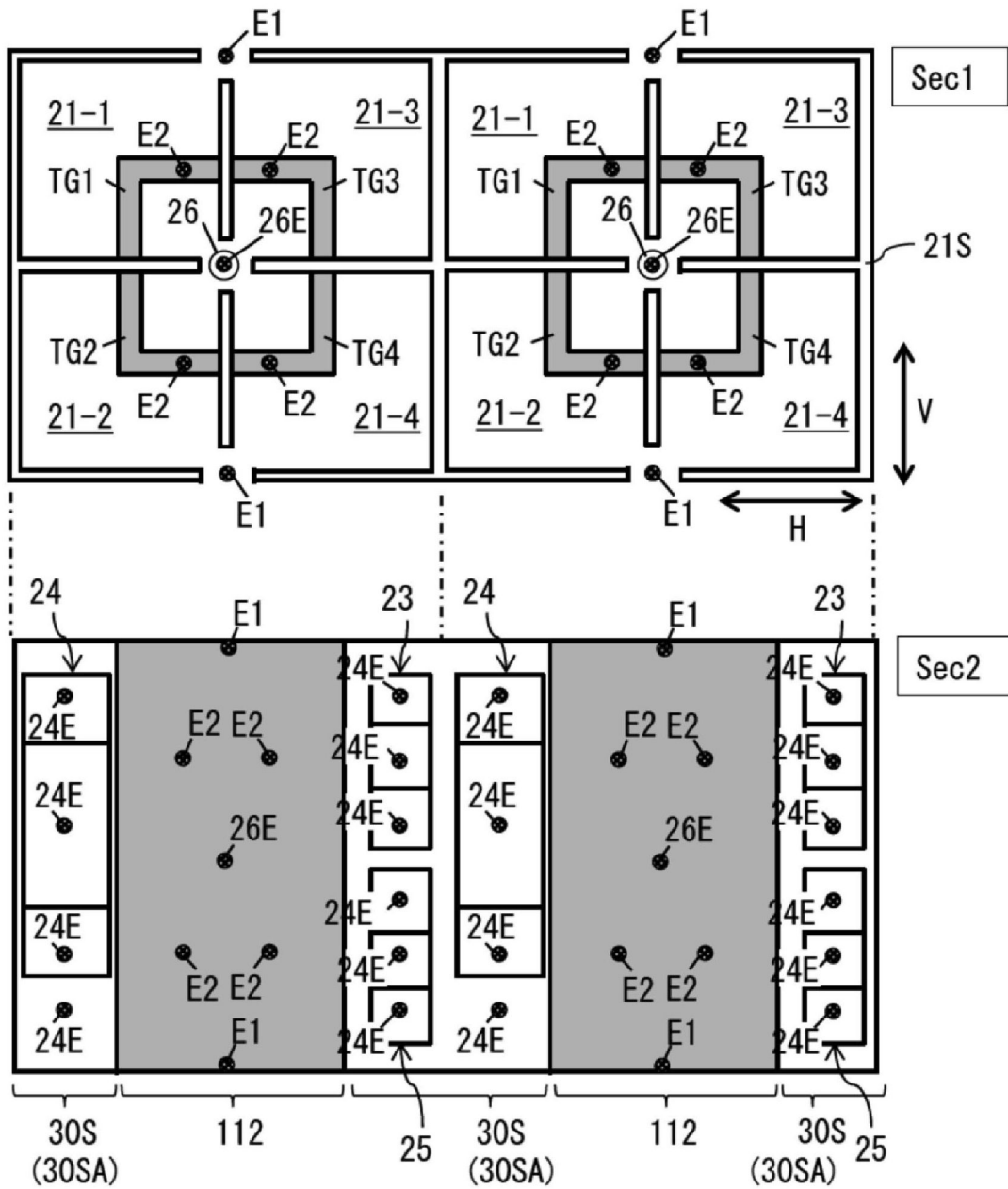
[ FIG. 33 ]



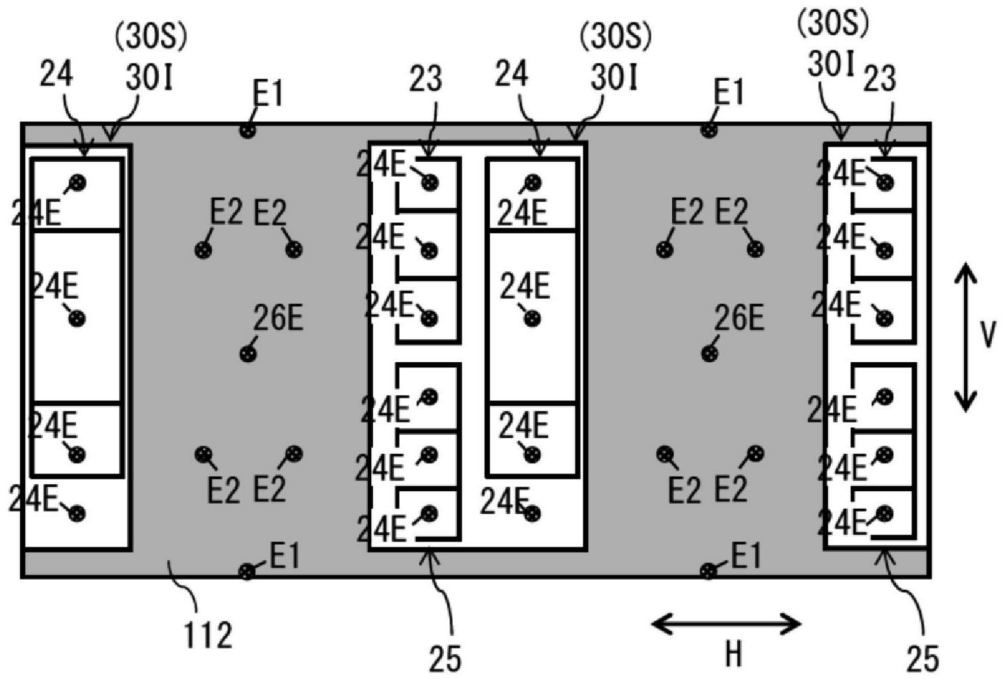
[ FIG. 34 ]



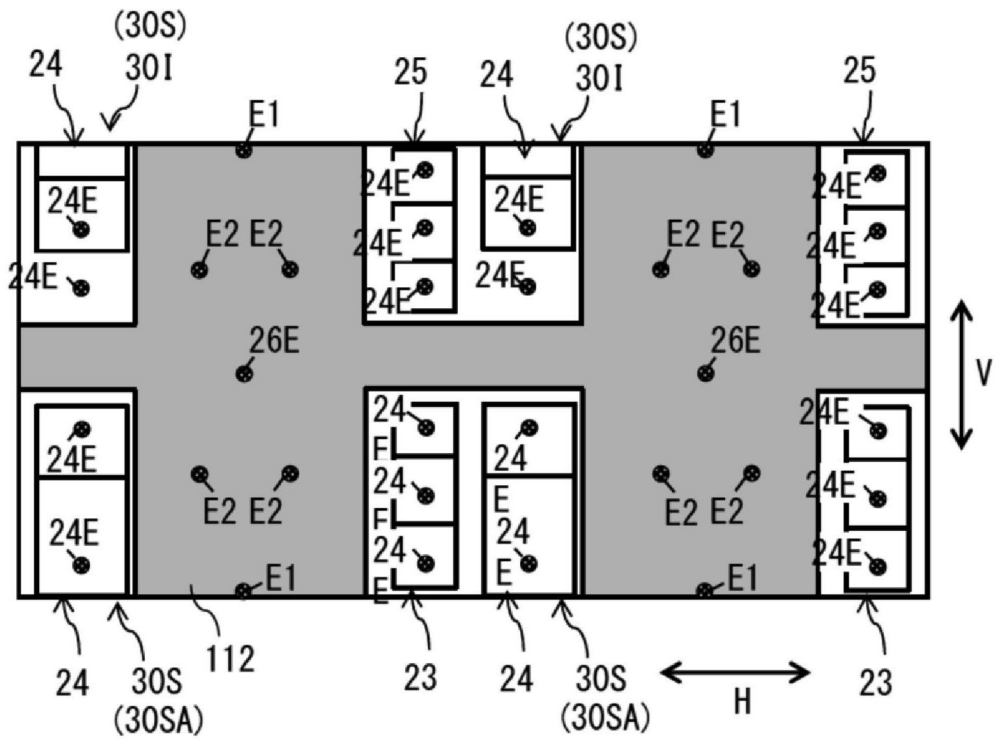
[ FIG. 35 ]



[ FIG. 36 ]

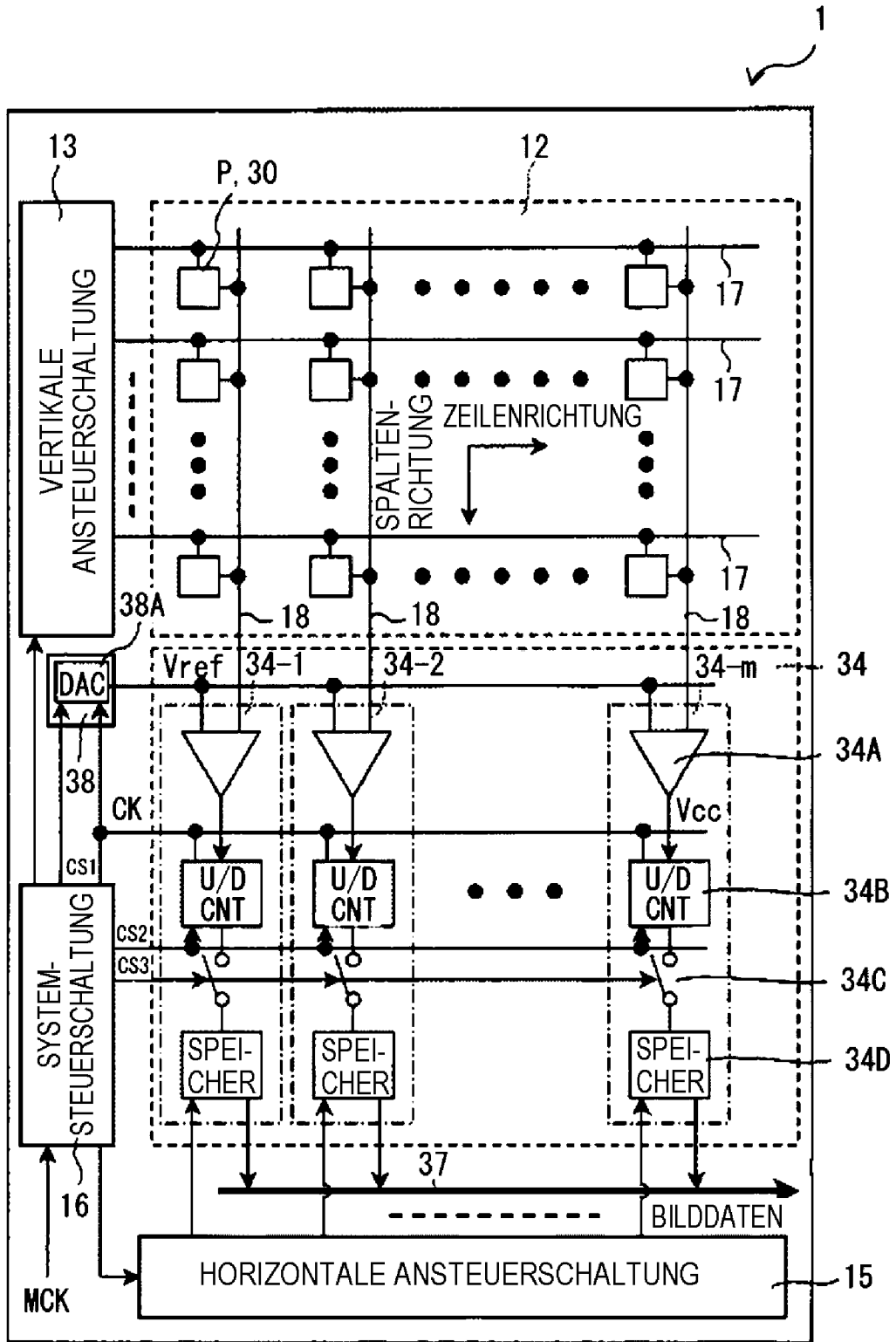


[ FIG. 37 ]

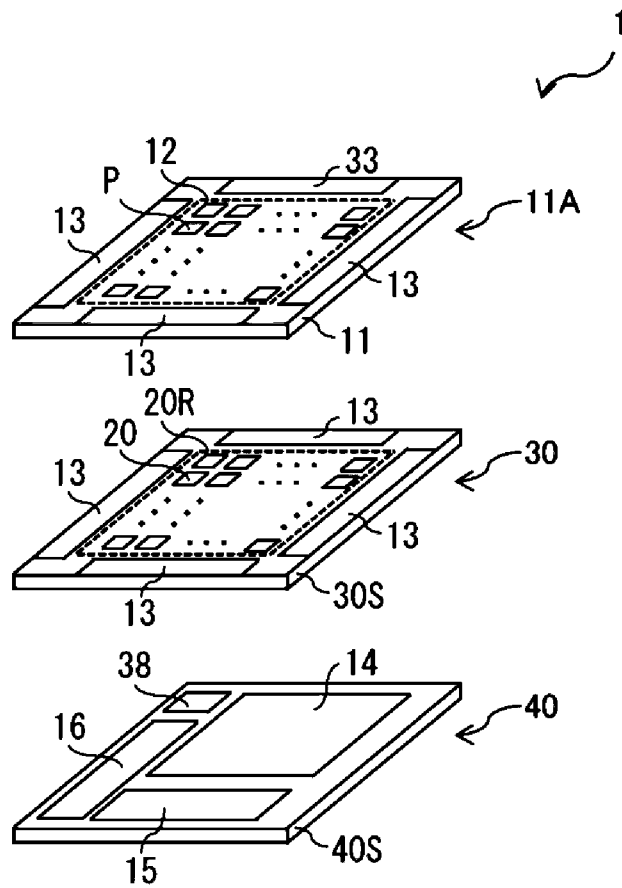




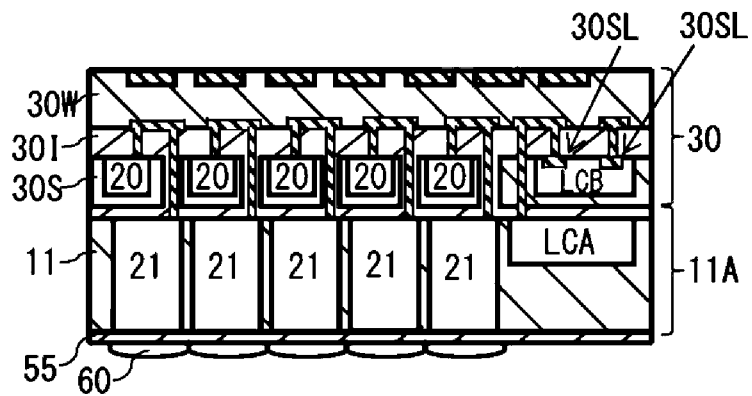
[ FIG. 38 ]



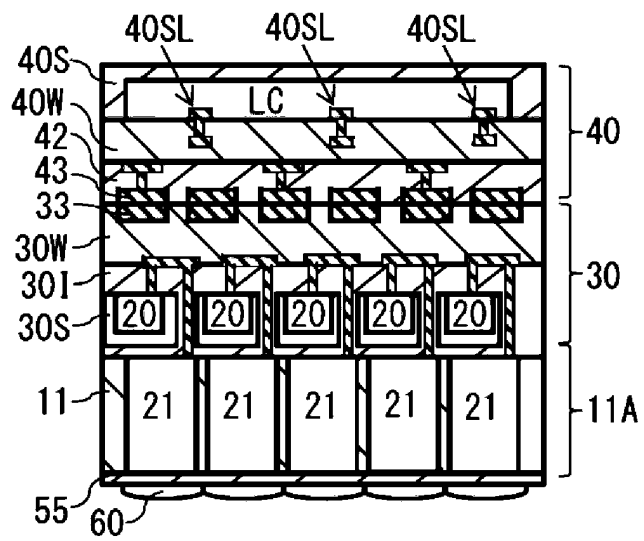
[ FIG. 39 ]



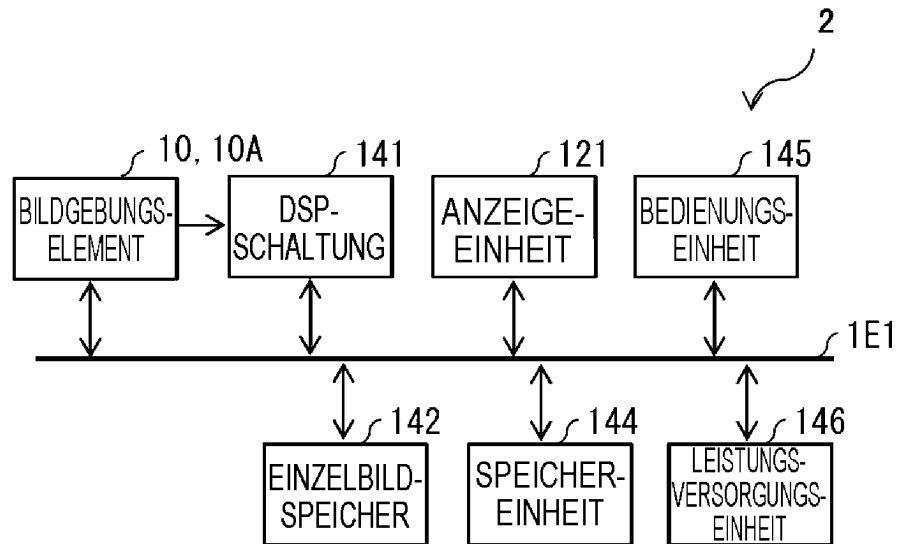
[ FIG. 40 ]



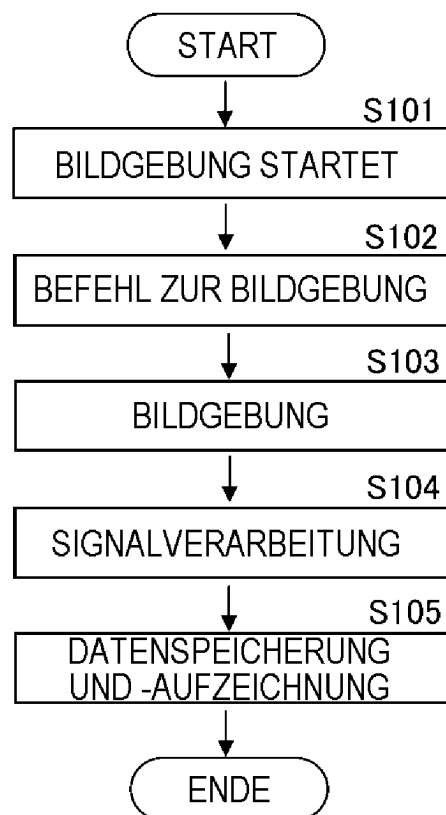
[ FIG. 41 ]



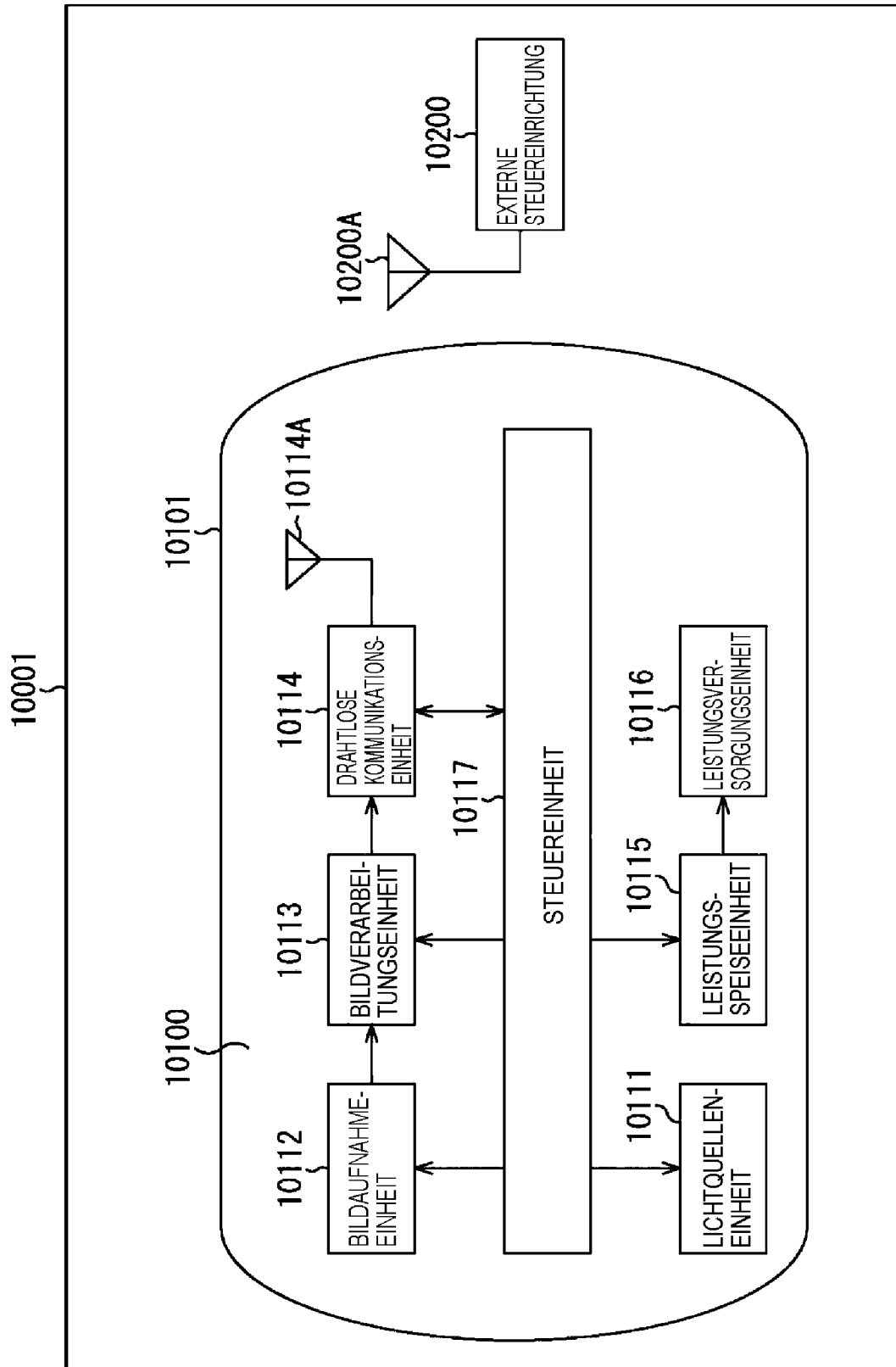
[ FIG. 42 ]



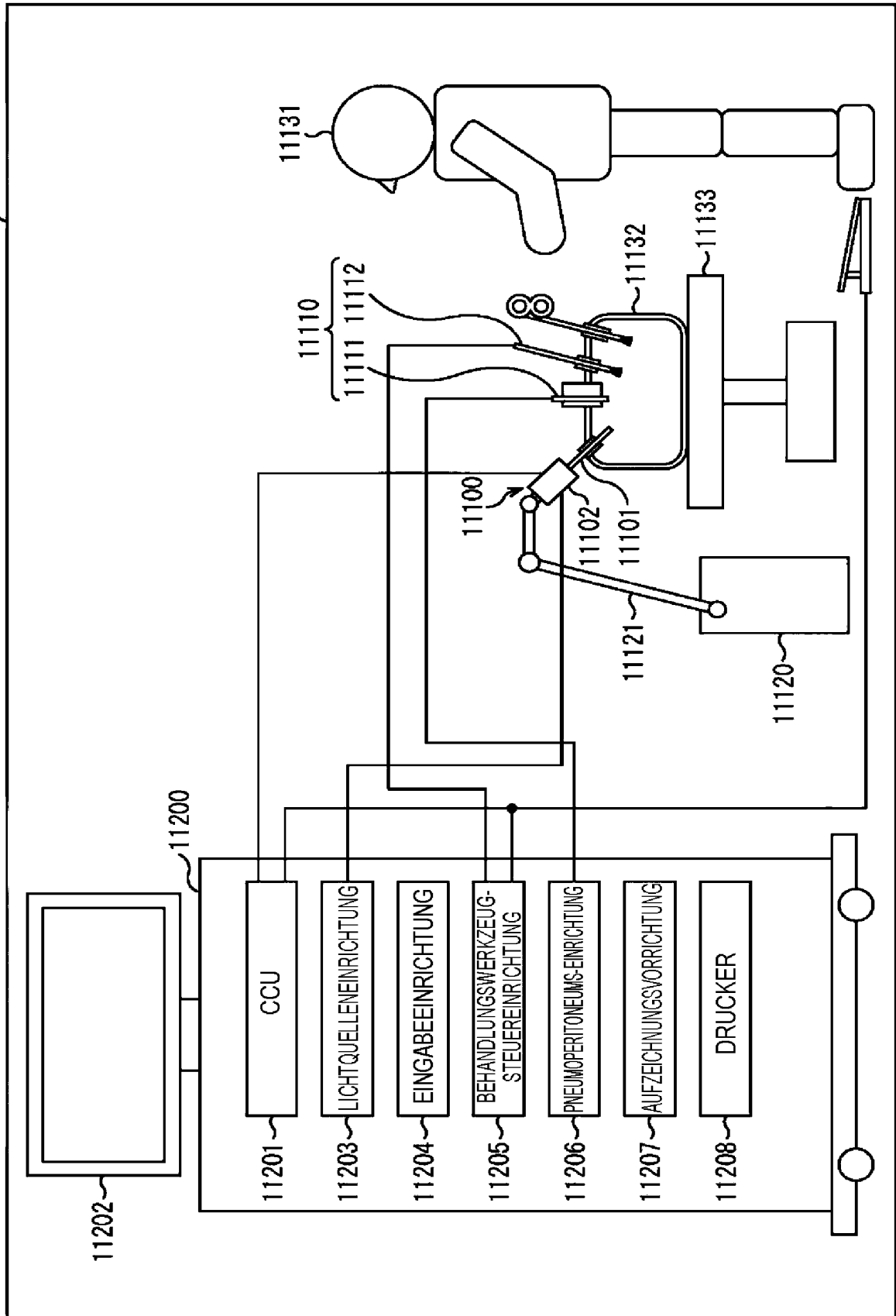
[ FIG. 43 ]



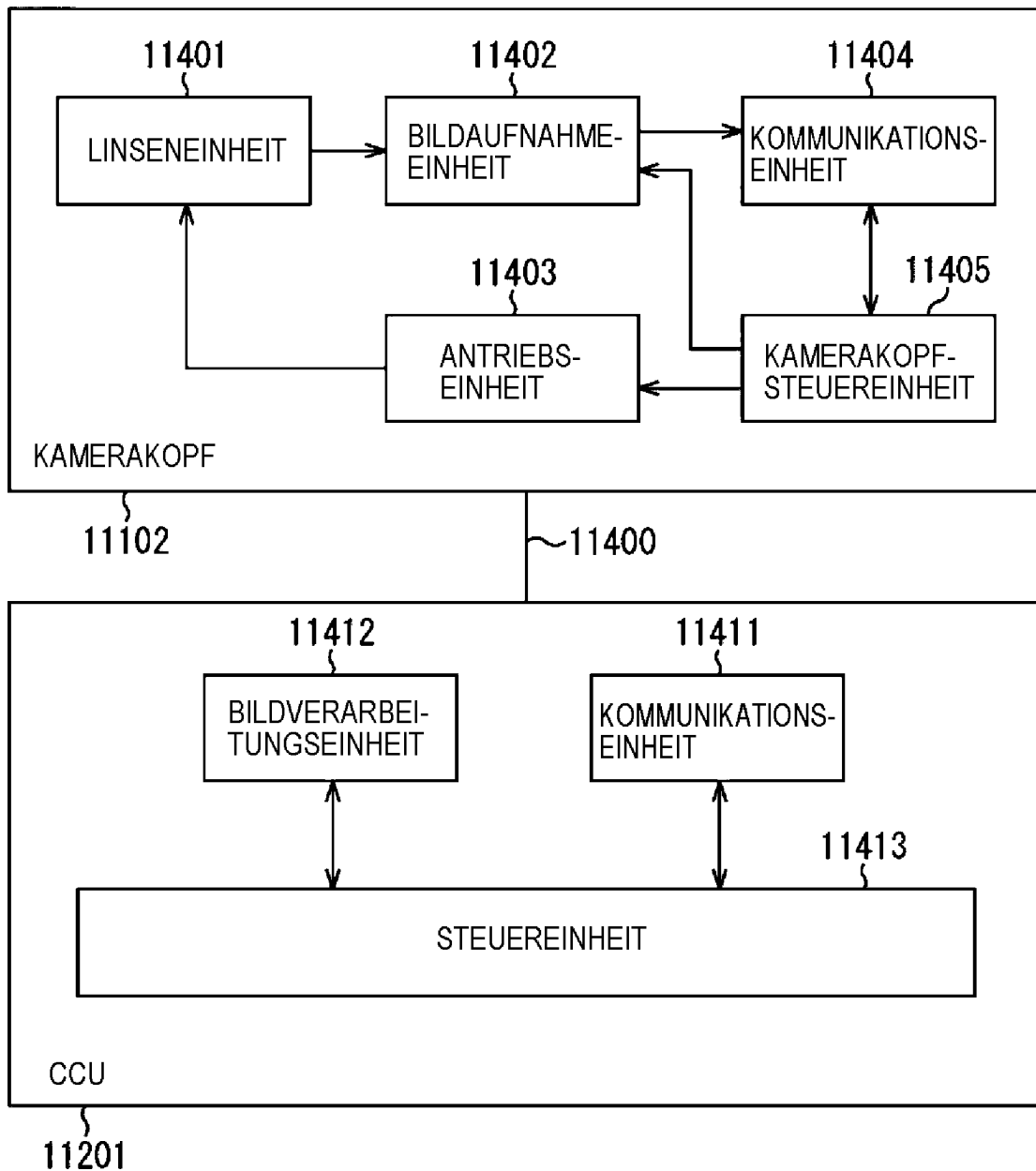
[ FIG. 44 ]



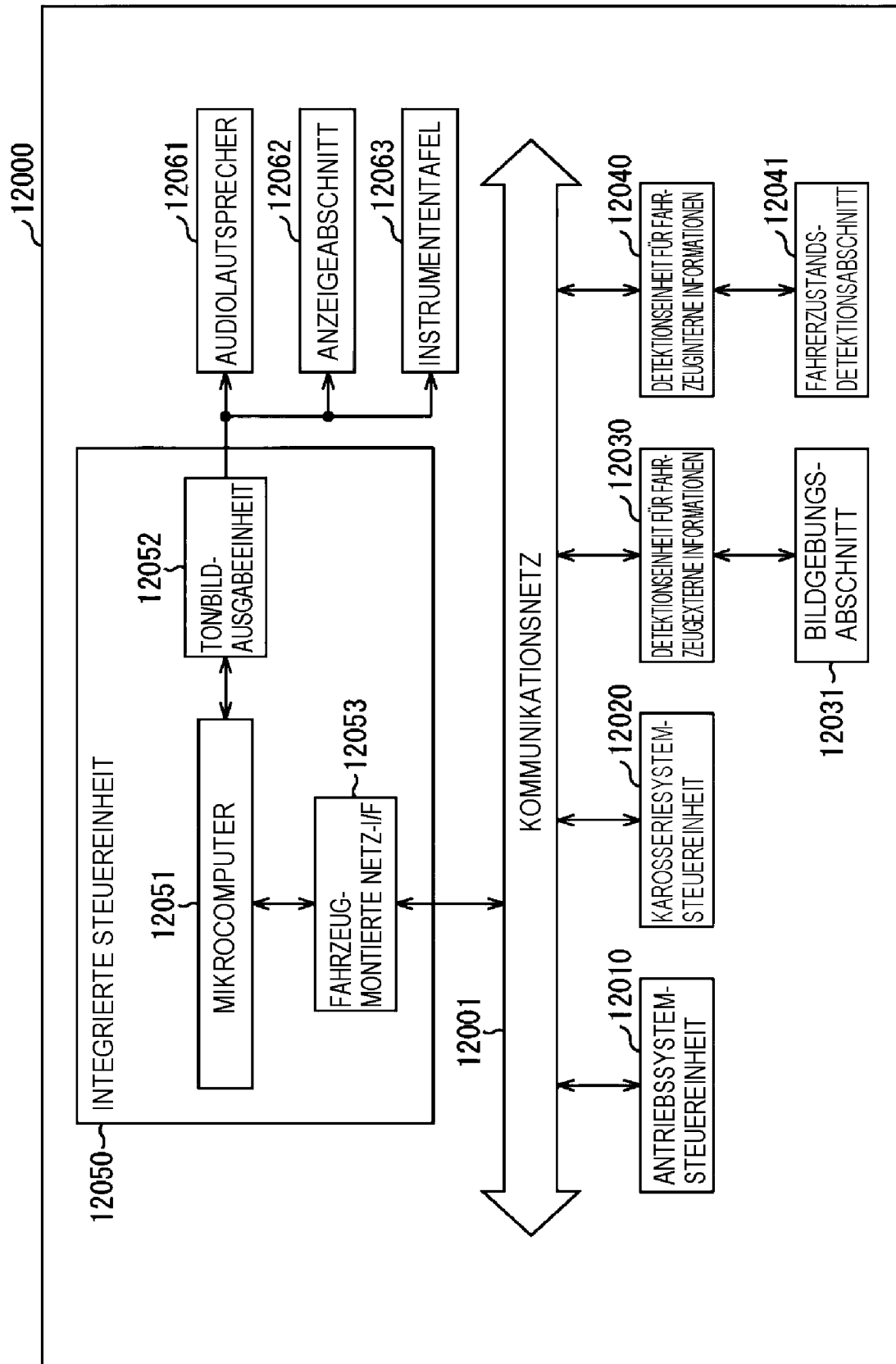
[ FIG. 45 ]



[ FIG. 46 ]



[ FIG. 47 ]





[ FIG. 48 ]

