

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4191206号
(P4191206)

(45) 発行日 平成20年12月3日(2008.12.3)

(24) 登録日 平成20年9月26日(2008.9.26)

(51) Int.Cl.	F I	
G09G 5/00 (2006.01)	G09G 5/00	555T
G06F 3/153 (2006.01)	G06F 3/153	333A
G09G 3/36 (2006.01)	G09G 5/00	550P
G09G 3/20 (2006.01)	G09G 3/36	
	G09G 3/20	633B
請求項の数 6 (全 20 頁) 最終頁に続く		

(21) 出願番号	特願2006-159749 (P2006-159749)	(73) 特許権者	504011210
(22) 出願日	平成18年6月8日(2006.6.8)		エーユー オプトロニクス コーポレイション
(62) 分割の表示	特願平11-341462の分割		AU Optronics Corp.
原出願日	平成11年11月30日(1999.11.30)		台湾 シンチュウ, サイエンスベースド
(65) 公開番号	特開2006-301659 (P2006-301659A)		インダストリアル パーク, リーシン
(43) 公開日	平成18年11月2日(2006.11.2)		ロード 2, ナンバー 1
審査請求日	平成18年6月8日(2006.6.8)	(74) 代理人	100104880
			弁理士 古部 次郎
		(74) 代理人	100118201
			弁理士 千田 武
		(72) 発明者	山内 一詩
			神奈川県大和市下鶴間1623番地14
			日本アイ・ビー・エム株式会社 大和事業
			所内
			最終頁に続く

(54) 【発明の名称】 画像表示システム、および画像表示装置

(57) 【特許請求の範囲】

【請求項1】

アプリケーションを実行するホストと、当該ホストに接続されたディスプレイと、当該ホストと当該ディスプレイとを接続するインターフェイスを備え、当該ディスプレイに対して画像を表示するための画像表示システムであって、

前記インターフェイスは、

前記ホストから前記ディスプレイに対して大容量のデータ転送を第1のスピードにて実行する第1のインターフェイスと、

前記ディスプレイから前記ホストに対して、前記第1のインターフェイスの容量よりも遥かに少ないがゼロではない小容量のデータ転送を、前記第1のスピードよりも遅い第2のスピードにて実行するための第2のインターフェイスとを備え、

前記第1のインターフェイスは、データをパケット化して転送し、双方向高速転送線にて構成されると共に、クロック信号を逡倍した高速クロック信号に同期させてデータを転送し、

前記第2のインターフェイスは、前記第1のインターフェイスに用いられた前記双方向高速転送線に対して逡倍されないクロック信号に同期させてデータを転送することを特徴とする画像表示システム。

【請求項2】

前記第2のインターフェイスは、前記第1のインターフェイスを介して転送されたデータに対するエラー処理に用いるデータを転送することを特徴とする請求項1記載の画像表

示システム。

【請求項 3】

前記ホストは、展開前の画像データを前記第 1 のインターフェイスを介して転送し、

前記ディスプレイは、前記第 1 のインターフェイスを介して転送された前記画像データを展開するためのパネルメモリを備えると共に、当該パネルメモリに展開された画像データに対する転送エラーの情報を前記第 2 のインターフェイスを介して転送することを特徴とする請求項 1 記載の画像表示システム。

【請求項 4】

前記第 1 のインターフェイスは、高速単方向転送線を含んで構成されると共に、

前記第 2 のインターフェイスは、低速双方向転送線にて構成されることを特徴とする請求項 1 記載の画像表示システム。

【請求項 5】

画像を表示するためのパネルと、

アプリケーションを実行するホストから第 1 のスピードの大容量のインターフェイスを介してパケット化された画像データを受信する受信手段と、

前記受信手段により受信された前記画像データの転送エラーを示す情報を前記大容量のインターフェイスよりも遥かに少ない容量である小容量の前記第 1 のスピードよりも遅い第 2 のスピードのインターフェイスを介して前記ホストに対して通知する通知手段とを備え、

前記通知手段は、前記パネルに対する静止画の表示を行う際に前記転送エラーを示す情報を通知し、前記パネルに対する動画の表示を行う際には前記転送エラーを示す情報を通知しないことを特徴とする画像表示装置。

【請求項 6】

前記受信手段により受信した前記画像データを展開するパネルメモリを更に備え、

前記通知手段は、前記パネルメモリに展開された前記画像データを用いて前記パネルのリフレッシュを行う単位にて転送エラー情報を纏めて通知することを特徴とする請求項 5 記載の画像表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ディスプレイパネルに画像を表示する際のビデオインターフェイス機構に関し、より詳しくは、複数の表示パネルや高精細パネルを分散処理して駆動するためのビデオインターフェイス方法、駆動装置、表示装置等に関する。

【背景技術】

【0002】

一般に、表示画像はパーソナルコンピュータ(PC)等からなるホスト装置のグラフィックスコントローラにより処理されて表示装置に送られる。ところが、近年の液晶表示ディスプレイ(LCD)パネルに代表される表示装置の進歩により、ホスト装置と表示装置との処理能力に大きな差が出てきた。例えば、LCDパネルにおいては、パネル自身の高精細が進み、従来のXGA(Extended Graphics Array)(1024×768ドット)やSXGA(Super Extended Graphics Array)(1280×1024ドット)、SXGA+(1400×1050ドット)、UXGA(Ultra Extended Graphics Array)(1600×1200ドット)から、遥かに高精細のQXGA(Quad Extended Graphics Array)(2048×1536ドット)やQSXGA(Quad super Extended Graphics Array)(2560×2048ドット)、QUXGA(Quad Ultra Extended Graphics Array)(3200×2400ドット)などの解像度が非常に大きな高精細(超高精細)パネルが実用化されつつある。これらの高精細パネルは、CRTで実現できる精細度の限界を遥かに凌駕することから、今後、益々需要が期待されている。しかしながら、その一方で、パネルの進歩に対してシステムパワーやグラフィックスコントローラのパワーが追従できなくなっており、超高精細パネルでの十分な表示ができないのが現状である。

【0003】

例えば、グラフィックスコントローラに代表される画像処理システムの性能は、一般的な表示機能でQ X G A程度が限界であり、画像家庭用ゲーム機等に代表される3次元(3D)のコンピュータグラフィックス(CG)ではV G A (Video Graphics Array) (640 x 480ドット)程度の低解像度の処理能力に留まっている。このように、例えば最先端の動画はまだV G A程度の解像度であるのに対し、パネルはその数倍から数十倍の解像度が製造できるようになっており、処理能力の格差が顕著に現れてきた。

また、L C Dパネルに代表される表示装置は、近年、その表示部の周りである額縁が更に小さくなり、複数のパネルをまとめて拡大パネルとする所謂タイリングが可能となってきた。その結果、超高精細パネルと同様に、更に解像度を上げることが可能となり、ホスト側との格差がより顕著に現れるようになってきた。

10

【 0 0 0 4 】

更にまた、超高精細のディスプレイパネルにホストP C (ホスト側)から送られるビデオデータを表示させる場合、ディスプレイパネル側で同じフレームレートを維持しようとすると、その高精細度が増せば増すほど、ビデオインターフェイス上の転送レートを大きくする必要がある。一方、昨今では、ホストP Cとディスプレイシステムとの間のビデオインターフェイスは、従来のアナログインターフェイスに変わってL V D S (Low Voltage Differential Signaling)、T M D S (Transition Minimized Differential Signaling)、G V I F (Gigabit Video InterFace)といった低電圧作動タイプのデジタルデータ伝送方式を使った、所謂デジタルインターフェイスが広まりつつある。そこで、このデジタルインターフェイスの転送クロックを上げたり、ビデオインターフェイスのシグナル本数を倍

20

(Dual Channel)や4倍(Quadruple Channel)にすることで、これらの転送レートの増加を実現することが可能である。

【 0 0 0 5 】

【特許文献1】特開平4 - 4 0 5 1 8号公報

【特許文献2】特開平7 - 1 4 6 6 7 1号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 6 】

しかしながら、上述の方法では、新しい超高精細度のディスプレイパネルが出現する度に、それが必要とする転送レートを実現することが要求されてしまう。即ち、新しいビデオインターフェイスタイミングを定義し、高い転送クロックレートに対応したL S Iを新規に開発したり、ビデオインターフェイスシグナルに新しいマルチチャネル(Multiple Channel)構造を取ることが要求され、また同時に、その度にそれらをV E S A (Video Electronics Standard Association)などのビデオインターフェイススタンダード(Video Interface Standard)に加えていかなければならないことを意味するのである。一般に、これらの新規開発、導入を効率的に推進するためのインフラ(Infrastructure)は、現在、全くと言って良いほど整っておらず、そのことが、近い将来、超高精細ディスプレイパネルに対する需要があるにもかかわらず、それを使用したディスプレイシステムの普及を妨げる大きな要因となっている。従来型ビデオインターフェイスの延長線上にいる限り、これらの問題点はその都度ついてまわり、これらを根本的に解決するためには、従来型とは全く異なるコンセプトに基づくビデオインターフェイスを考案することが必定となる。

30

40

【 0 0 0 7 】

本発明は、以上のような技術的課題を解決するためになされたものであって、その目的とするところは、ホストからディスプレイ方向へ大容量からなる画像データの転送と、その逆方向のはるかに少量のデータ転送とを最大限の効率で実現することにある。

また、他の目的は、画像転送時における転送エラー処理を可能にすると共に、転送エラーに関するデータ転送量を少なくすることにある。

【課題を解決するための手段】

【 0 0 0 8 】

かかる目的のもと、本発明は、アプリケーションを実行するホストと、このホストに接

50

続されたディスプレイと、ホストとディスプレイとを接続するインターフェイスを備え、ディスプレイに対して画像を表示するための画像表示システムであって、このインターフェイスは、ホストからディスプレイに対して大容量のデータ転送を実行する第1のインターフェイスと、ディスプレイからホストに対して、第1のインターフェイスの容量よりも遥かに少ないがゼロではない小容量のデータ転送を実行するための第2のインターフェイスとを備えていることを特徴としている。

ここで、大容量のデータ転送は、例えばS X G A、8ビット/カラー、リフレッシュレート60Hzでサポートすると100M~1G B P S (Byte/Sec)程度のオーダーであり、小容量のデータ転送はせいぜい1.2K~1.8K B P S程度である。この両者の転送レートの比は、この例では10万:1~100万:1程度となる。

10

【0009】

この第1のインターフェイスは、データをパケット化して転送し、この第2のインターフェイスは、この第1のインターフェイスを介して転送されたデータに対するエラー処理に用いるデータを転送することを特徴とすることができる。

また、このホストは、展開前の画像データを第1のインターフェイスを介して転送し、このディスプレイは、この第1のインターフェイスを介して転送された画像データを展開するためのパネルメモリを備えると共に、このパネルメモリに展開された画像データに対する転送エラーの情報を第2のインターフェイスを介して転送することを特徴とすることができる。

【0010】

20

ここで、この第1のインターフェイスは、高速単方向転送線にて構成されると共に、この第2のインターフェイスは、低速双方向転送線にて構成されることを特徴とすることもできる。

一方で、物理的には、第1のインターフェイスの一部を使用して第2のインターフェイスを構成することが可能であり、これによれば、例えばD D C (Digital Data Channel)などの低速双方向転送線を別途持つ必要がない点で優れている。

また、この第1のインターフェイスは、双方向高速転送線にて構成されると共に、クロック信号を逡倍した高速クロック信号に同期させてデータを転送し、この第2のインターフェイスは、この第1のインターフェイスに用いられたこの双方向高速転送線に対して逡倍されないクロック信号に同期させてデータを転送することを特徴とすることもできる。このようにすれば、第2のインターフェイスにてデータ転送する際の逡倍器を省略することができる点で好ましい。

30

【0011】

一方、本発明を画像表示装置から把握すると、本発明の画像表示装置は、画像を表示するためのパネルと、アプリケーションを実行するホストから大容量のインターフェイスを介してパケット化された画像データを受信する受信手段と、この受信手段により受信された画像データの転送エラーを示す情報を大容量のインターフェイスよりも遥かに少ない容量である小容量のインターフェイスを介してホストに対して通知する通知手段とを備えたことを特徴としている。

この通知手段としては、ホスト側からの要求によりホスト側から読み出される場合も含むものである。

40

【0012】

この受信手段により受信した画像データを展開するパネルメモリを更に備え、この通知手段は、このパネルメモリに展開された画像データを用いてパネルのリフレッシュを行う単位にて転送エラー情報を纏めて通知することを特徴としている。

また、この通知手段は、パネルに対する静止画の表示を行う際に転送エラーを示す情報を通知し、このパネルに対する動画の表示を行う際には転送エラーを示す情報を通知しないことを特徴とすることができる。このように構成すれば、リフレッシュの度にパネルからディスプレイに対して画像を転送する必要のない静止画において、動画と区別して対応することが可能となる。

50

【発明の効果】

【0013】

本発明によれば、ホストからディスプレイ方向への画像データの転送と、その逆方向のデータ転送とを、高い効率で実現することができる。

更に、画像転送時における転送エラー処理を実施した場合においても、転送エラーに関するデータ転送量を少なくすることができる。

【発明を実施するための最良の形態】

【0014】

以下、添付する図面に従って、本発明の実施の形態を詳細に説明する。

図1は、本発明が適用された画像表示システムの一実施形態を示すブロック図である。同図において、符号10はパーソナルコンピュータ(PC)等からなるホスト(HOST)側であり、本実施の形態における表示装置を駆動するための駆動装置としての役割を有している。このホスト側10において、符号11はグラフィックスコントローラであり、その内部に有するプリプロセッサ(図示せず)によって画像データの前処理が実行される。16はグラフィックスメモリであり、画像データの前処理に用いられる。本実施の形態では分散処理によってグラフィックスコントローラ11を用いてリフレッシュを続ける必要がなくなったことから、グラフィックスメモリ16は従来のものに比べて小さな容量で構成されている。17はアプリケーションを実行するホストシステム(図示せず)に接続されたシステムバスである。また、12は送信機(Transmitter)であり、グラフィックスコントローラ11から受けた画像データをディスプレイ側30に転送している。50はデジタルインターフェイス(デジタルI/F)であり、ホスト側10からディスプレイ側30に対して画像データを転送するLVDS、TMDSなどである。このデジタルI/F50は、高速である単方向の作動型ビデオインターフェイスとして位置付けられる。また、60は制御信号線であり、DDC(Digital Data Channel)などの低速である双方向の転送線である。この制御信号線60は、制御信号の送受を行うために、グラフィックスコントローラ11に設けられたDDCハンドラー(図示せず)とディスプレイ側30のパネル制御チップ(後述)に設けられたDDCコントローラ(図示せず)とを結んでいる。

【0015】

一方、ディスプレイ側30において、35はその内部にポストプロセッサ(図示せず)を有するパネル制御チップであり、実際に画像を表示するパネル40の分割数に応じて複数個(図1では4つ)設けられている。36はそれぞれのパネル制御チップ35に設けられたパネルメモリである。31は受信機(Receiver)であり、デジタルI/F50を介して転送された画像データを変換して、パネル制御チップ35に転送している。更に、40は実際に画像を表示するパネルであり、図1では4つの領域に分割されて制御されている。このパネル40は、高精細パネルで構成されており、この高精細な画面をサポートするために、パネル制御チップ35は、複数個の並列処理を可能としている。

【0016】

本実施の形態における特徴的な構成は、グラフィックスコントローラ11にてデータの前処理を実行し、パネル制御チップ35にて後処理をすることにある。これにより、今までグラフィックスコントローラ11が行っていた、画像データを混ぜ合わせて画面リフレッシュをする等のホスト側10における画面生成のジョブを、表示装置側(ディスプレイ側30)に移している。つまり、グラフィックスコントローラ11で画像データの展開前、即ち、混ぜ合わせ前の画像データにタグや画像データの属性およびエラー保護を付け、パネル制御チップ35にてパネルメモリ36に対して初めて画像データを展開し、即ち、それを解凍して画像データを混ぜ合わせ、リフレッシュ回路(図示せず)に転送している。

【0017】

ここで、本実施の形態では、ウィンドウという概念を導入している。このウィンドウは、ホストが意識している画像空間の上で纏まって意味を持つ領域であり、画像データの転送処理の単位である。

図12は、本実施の形態にて用いられるパケットを用いた画像データの転送方式の一例

10

20

30

40

50

を、上述のウィンドウとの関係で簡単に説明した説明図である。今、ホストのアプリケーションによる画像イメージとして、領域 A と領域 B が存在するものとする。本実施の形態では、画像の展開作業をホスト側 10 で実行せず、画像の展開作業はディスプレイ側 30 で行われる。ホスト側 10 では、例えば領域 A に対してウィンドウ ID : 4 を、領域 B に対してウィンドウ ID : 5 を設定する。ディスプレイ側 30 への画像情報の転送は、各領域毎に区分されてパケット方式にて実行される。より具体的には、ディスプレイネーブル(Display Enable)信号に対応して、例えばスキャン毎等のサブエリア(後述)に属する領域単位にパケット化されて画像信号が転送される。このサブエリアは所定のピクセルからなる矩形領域であっても構わない。これらのパケットによる画像信号には、それぞれウィンドウ ID を示す ID 情報が付加されて転送される。例えば、特定のサブパネルにおける各ハンドラー(図示せず)に、ウィンドウ ID : 4 およびウィンドウ ID : 5 を処理するように設定すれば、パケット方式で転送され、ウィンドウ ID が付与された画像情報を、指定サブパネル上で展開することが可能となる。

10

【 0 0 1 8 】

ここで、データをパケット化して転送するバスプロトコルそのものは、今日に至るまで広く採用されている。その代表例に、IEEE 1394 規格で規定されるシリアルバス規格がある。これは、2組のツイストペア(Twisted Pair)の作動信号線を用いて2台のPCあるいは周辺機器間を接続し、パケット化したデータの双方向の転送を半2重(Half Duplex)の通信モード(同じ時間帯にどちらか片方のノードからだけデータ転送を行う態様)で行うものである。この2つのノード間の基本接続をカスケード(連鎖接続)型に、あるいは

20

【 0 0 1 9 】

しかしながら、IEEE 1394 によるパケット転送は、各方向のデータ転送量が均等であるようなインターフェイスを想定しているため、ある一方向の平均の転送レートをバスの物理的限界まで上げることができない。例えば、転送を始める前に必ずバス調停(Bus Arbitration)が必要となる。また、IEEE 1394 の代表的な転送モードである非同期転送(Asynchronous Subaction)では、調停後、バスを獲得したあるバスマスターがスレーブであるバスターゲットに対して非同期パケット(Asynchronous Packet)を転送後、一定の時間的ギャップの後にその承認パケット(Acknowledge Packet)をリードバックしなければならない。この為に、この同じバスマスターからの平均的なデータ転送レートは下がってしまう。

30

一方、今一つの転送モードである、同期転送(Isochronous Subaction)では、調停後にバスマスターが同期パケットを送り出した後に承認パケットをリードバックすることはないが、逆に、一切の承認パケットをもリードバックすることができず、後述するエラー状況の把握等を行うことができない。

【 0 0 2 0 】

今、ホスト側 10 の PC システム等からディスプレイ側 30 (あるいは多数連結されたディスプレイパネル群)に対してビデオデータを転送することを考えた場合に、ホスト側 10 からディスプレイ側 30 方向へのデータ転送は非常に膨大となる。一方、ディスプレイ側 30 からホスト側 10 方向へのデータ転送(ホスト側 10 からのデータリード)は、ディスプレイ ID やデータ転送エラー状況のチェック等があり、一般的に前者に比べて非常に少量であるが、0 で良い訳ではない。

40

本実施の形態では、かかる問題点に対処するために、ホスト側 10 からディスプレイ側 30 へは大容量のデータ転送を実現でき、かつ小容量だがその逆方向へのデータ転送も可能とする効率的なパケット方式のビデオインターフェイスを提供している。

【 0 0 2 1 】

図 2 は、ビデオインターフェイスにおける物理的構成の一実施形態を示すブロック図である。

ホスト側 10 において、送信機 12 には、シリアライザ(Encoder/Serializer) 13 と P

50

PLL (Phase Locked Loop) 14 が備えられている。このシリアライザ 13 は画像データをパラレルからシリアルに変換してデジタル I/F 50 に手渡している。また、この PLL 14 は画像データをパラレル-シリアル変換するための通倍クロックを形成している。

また、ディスプレイ側 30 において、受信機 31 には、デシリアライザ (Decoder/ Deserializer) 32 と PLL 33 が備えられている。デシリアライザ 32 は画像データをシリアルからパラレルに変換している。また、PLL 33 は画像データをシリアル-パラレル変換するための通倍クロックを形成している。

【0022】

デジタル I/F 50 は、単方向高速転送線 51 と、単方向転送線 52 とを備えている。この単方向転送線 52 はホスト側 10 から出力されるクロック信号を転送している。また、単方向高速転送線 51 は、複数のデータ信号線を備えており、単方向転送線 52 から転送されるクロックに同期してホストから出力される画像データを転送している。

一方、制御信号線 60 は、双方向低速転送線 61 とクロック信号線 62 とを備えている。この双方向低速転送線 61 を介して、ディスプレイ側 30 からホスト側 10 に対してパネル ID 情報やエラー情報などが転送される。

【0023】

図 3 は、ビデオインターフェースの物理的構成における他の一例を示すブロック図である。この物理的構成の特徴は、従来の LVDS、TMDS などの単方向の作動型ビデオインターフェースのデータ線だけを双方向にして、ディスプレイ側 30 からホスト側 10 のデータ転送にも使用している。この点が、図 1 および図 2 R>2 で示した構成と異なっている。

ホスト側 10 には送受信機 19 が備えられ、ディスプレイ側 30 には送受信機 39 が備えられている。デジタル I/F 55 は、単方向高速転送線 56 の他に、2 つ以上の双方向高速転送線 57 を備えている。このとき、クロック信号線 65 は単方向のままであり、クロック信号を PLL 14 や PLL 33 で通倍して高速クロック信号を作り出すのに用いられる。この双方向高速転送線 57 は、パラレル-シリアル変換された画像データをこの通倍クロックに同期した高速クロックレートでホスト側 10 からディスプレイ側 30 に転送している。また、ディスプレイ側 30 からホスト側 10 へのパネル ID 情報やエラー情報などのデータ転送は、クロック信号をそのまま双方向高速転送線 57 のうちの 1 つにフィードバックさせ、リードしたいデータを他の双方向高速転送線 57 に載せることで実行することができる。グラフィックスコントローラ 11 にはラッチ 15 が備えられ、ディスプレイ側 30 から読み込まれたステータス情報をラッチしてタイミングをとっている。また、ディスプレイ側 30 にもホスト側 10 から読み込まれたステータス情報をラッチするラッチ 34 が備えられている。

【0024】

このように、図 3 に示すビデオインターフェースでは、従来の作動型インターフェースを一部、双方向に拡張する必要がある。しかしながら、DDC などの低速双方向転送線を必要としない点に特徴がある。通常、このような作動型インターフェースを単純に双方向化する場合には、クロック線も双方向化し、データをパラレル-シリアル変換するための通倍クロック作成を実行する PLL も各方向に 2 種類、必要となる。しかしながら、本実施の形態では、ディスプレイ側 30 からホスト側 10 に対してのデータ転送量は、その逆方向に比べて極めて少量であることを前提としている。そのために、データ線 (デジタル I/F 55) の一つを利用してホスト側 10 からディスプレイ側 30 へのクロック信号をフィードバックさせ、他のデータ線にディスプレイ側 30 からホスト側 10 方向に転送したいデータを載せている。このように構成することで、クロック信号線 65 の双方向化を不要とし、ディスプレイ側 30 にクロックソースを持たせてバスマスターとする必要がなくなり、ディスプレイ側 30 からホスト側 10 方向のデータ転送は、ホスト側 10 がバスマスターとしてリードを制御する形態にて行うことが可能となる。また、ディスプレイ側 30 からホスト側 10 方向のデータ量が少ないので、この方向の転送には、データをパラレル-シリアル変換する必要が無く、余計な PLL を必要としない。

【 0 0 2 5 】

尚、ホスト側 1 0 からディスプレイ側 3 0 へのデータ転送レートは、そのビデオインターフェイスがどの解像度のパネルまでをリアルタイムでサポートする能力があるかによって異なる。今、仮に S X G A (1280 x 1024 ドット)、8 ビット/カラーのパネルをリフレッシュレート 6 0 H z でサポートできるものとする、

R, G, B 各 8 ビット 2 4 ビット

ピクセルクロック 1 1 0 ~ 1 2 0 M H z

なので、

$24 \times 110 \text{ M} / 8 = 330 \text{ MBPS (Byte/Sec)}$

$24 \times 120 \text{ M} / 8 = 360 \text{ MBPS}$

であることから、330 M ~ 360 MBPS 程度となる。

一般には、100 M ~ 1 GBPS 程度のオーダーとなる。

【 0 0 2 6 】

一方、ディスプレイ側 3 0 からホスト側 1 0 への転送は、本実施の形態におけるエラー状況の確認だけで、1 ウィンドウ分の転送毎に、後述する第 1 のメカニズムで 1 ビット、第 2 のメカニズムで 5 ~ 1 0 バイト程度となる。その他の情報の読み出しを含めても、1 フレーム (6 0 H z) リフレッシュあたり、せいぜい 2 0 ~ 3 0 バイト程度である。よって、

$20 \times 60 = 1200$

$30 \times 60 = 1800$

であり、1.2 K ~ 1.8 K BPS 程度となる。

その為に、両者の転送レートの比は、凡そ、

10 万 : 1 ~ 100 万 : 1

となる。本実施の形態によれば、これらの大容量と小容量のデータ転送に対応することが可能となる。

【 0 0 2 7 】

図 4 (a)、(b) は、本実施の形態におけるデータ転送の論理的構成 (フォーマット) の一例を示す説明図である。本実施の形態では、ホスト側 1 0 からディスプレイ側 3 0 方向のデジタル I / F 5 0 または 5 5 を用いた画像データ転送としてパケット化を採用している。

図 4 (a) において、単方向転送線 5 2 に転送されるクロックに同期して、単方向高速転送線 5 1、5 6 および双方向高速転送線 5 7 ではパケットイネーブル信号 7 0 とパケット化されたパケットデータ 7 1 が転送される。TMD S の仕様では、R / G / B それぞれに 1 0 ビットずつの計 3 0 ビットが転送できる。従来のビデオデータの転送では、R (Red) / G (Green) / B (Blue) のビデオデータと垂直同期 (V-sync)、水平同期 (H-sync)、データパリティを示す DE 信号、およびその他の 2 本程度のコントロール信号をシリアルライズして送っていた。本実施の形態では、この TMD S の仕様を利用して、パケットイネーブル (Packet Enable) 信号 7 0 として 1 ビットを確保し、パケットデータ (Packetized Data) 7 1 として 2 4 ビットを確保するように構成している。このパケットイネーブル信号 7 0 はパケットデータ 7 1 の有効パケット期間を示している。このパケットイネーブル信号 7 0 を用いることで、長さが不均一である不定長のパケットデータ 7 1 を転送することが可能となる。

【 0 0 2 8 】

1 つのパケット化されたパケットデータ 7 1 は、ヘッダー部 7 2、ボディ部 7 3、およびフッター部 7 4 から構成されている。ヘッダー部 7 2 には、サブエリアアドレスフィールド (Sub Area Addr Field) 7 5 が備えられている。更にヘッダー部 7 2 には、再転送であるか否かを識別するためのスタートトランスファービット (Start Transfer Bit) 7 9 や、新たなフレームであることを示すためのシンクデータビット (Sync Data Bit) 8 0 を有している。また、これらのビットを用いて、また、他のビットを追加することで、動画であることを示すことが可能である。例えば、動画であることを示すことで、後述するエラ

10

20

30

40

50

ー処理を省略するように構成することも可能である。ボディ部 7 3 は、実際に画像データが転送されるビデオデータ (Video Data) 領域 7 6 と属性領域 (Attr Field) 7 7 を有している。本実施の形態では、前述のように、ホスト側 1 0 のアプリケーションが意識している画像空間の中で纏まって意味を持つ領域であるウィンドウを定義し、このウィンドウ単位で画像データを転送できるように構成されている。即ち、このビデオデータ領域 7 6 にて転送される画像データは、ウィンドウで定義された範囲の例えばライン単位として転送されるものである。また、属性領域 7 7 では、より細かなサブエリア (後述) のアドレス情報や、ビデオデータのサブエリア内における範囲、また、スケーリングファクタ等の情報を格納している。

【 0 0 2 9 】

ここで、サブエリアとはパネル 4 0 の全表示エリアを一定サイズに均等割りした領域であり、エラー検知を実施する際に後述する終了ビット (Comp Bit) が処理できる単位である。この処理単位であるサブエリアとしては、1 ライン単位や 1 矩形領域単位であり、1 つのパケットに含まれる転送ビデオデータは、これらのサブエリアのどれか 1 つの表示のための転送データとなる。即ち、1 つのパケットで送られる最大のビデオデータ数は 1 サブエリア内の全ピクセル分、最小の数は 1 ピクセル分となる。

また、フッター部 7 4 には、パリティビットや E C C (Error Checking Correcting)、巡回冗長検査 (C R C : Cyclic Redundancy Check) を用いた転送エラーのチェック等を行う為の転送エラーチェック/修正フィールド (Transfer Error Checking/Correcting Field) 7 8 を備えている。

【 0 0 3 0 】

図 4 (b) は、図 4 (a) のボディ部 7 3、フッター部 7 4 の構造を更に詳述したものである。本実施の形態では、図 4 (b) に示すように、転送エラーチェック/修正フィールド 7 8 として、例えば 2 4 ビットの水平パリティビットを採用している。ビデオデータは 2 4 ビット単位で分割されて、各ワード内の同じ場所同士における排他的論理和 (Exclusive O R) をとることで水平パリティビットを生成し、転送エラーチェック/修正フィールド 7 8 と比較 (Compare) され、それら 2 4 ビット分の論理和をとることによってビデオデータ全体のパリティエラーが出力されるように構成されている。

【 0 0 3 1 】

次に、本実施の形態における第 1 のエラーハンドリングのメカニズムについて、図 4 (a)、(b) および図 5 ~ 図 7 を用いて説明する。

この第 1 のメカニズムでは、転送エラーを検出する単位であるサブエリアとして 1 ラインを単位とするものである。

図 5 は、前述のフォーマットにおける転送エラー処理の一例を示している。9 0 はフレームバッファメモリ、9 1 はウィンドウ領域である。このフレームバッファメモリ 9 0 は、物理的には前述のパネルメモリ 3 6 内に設けられるものである。ここでは論理的構成を説明することから、フレームバッファメモリ 9 0 にて説明している。また、9 3 は終了ビット (Comp Bit) であり、各サブエリア毎に備えられ、図 5 の例ではライン単位に備えられている。9 4 は A N D 回路であり、正常終了でないサブエリアが 1 つでも存在する場合には O F F (=LOW) を出力できるように構成されている。また、9 5 はパネル終了ビット (Panel Comp Bit) であり、ホスト側 1 0 からこのパネル終了ビット 9 5 が読み込まれるように構成されている。即ち、本実施の形態では、各サブエリアごとに対応する、そのサブエリアへのデータ転送の正常終了を表すステータスビット (終了ビット 9 3) を持たせ、全終了ビット 9 3 からの出力の A N D をとり、全ディスプレイエリアとしてのデータ転送の正常終了を表すステータスビット (パネル終了ビット 9 5) としている。各終了ビット 9 3 のパワー O N リセット後のデフォルト値は O N (=High) となっている。

図 6 は、ウィンドウ領域 9 1 転送後のパリティエラーが生じた場合を示す説明図であり、各符号における構造は図 5 と同様である。

図 7 は、再転送シーケンスを実施した状態を示す説明図であり、各符号における構造は図 5 および図 6 と同様である。

10

20

30

40

50

【 0 0 3 2 】

まず、ディスプレイのある矩形領域(ウィンドウ領域 9 1)の表示更新を行うために、ホスト側 1 0 がビデオデータの転送を開始する。このとき、その領域をカバーする最小範囲のサブエリア群が決まることから、それらのサブエリア毎にパケット化して順々にパケット化されたパケットデータ 7 1 の転送を行う。各パケットデータ 7 1 のヘッダー部 7 2 にあるサブエリアアドレスフィールド 7 5 により、ディスプレイ側 3 0 ではどこのサブエリアに対する転送であるのかを判断して、対応するフレームバッファメモリ 9 0 にデータを書き込む。

【 0 0 3 3 】

転送されるウィンドウ領域 9 1 の最初のパケットを転送する際、ヘッダー部 7 2 にあるスタートトランスファービット 7 9 およびシンクデータビット 8 0 を ON にする。シンクデータビット 8 0 は、ディスプレイ側 3 0 でウィンドウ領域 9 1 の最初のサブエリアが送られてきたことを検出し、同期を取るのに用いられる。ディスプレイ側 3 0 は、また、このパケットデータ 7 1 のサブエリアアドレスフィールド 7 5 を参照して、送られてくるビデオデータがどのサブエリアに対するものであるかを判断する。更に、スタートトランスファービット 7 9 が ON であることを検出して、このサブエリアに対応する終了ビット 9 3 を OFF (=Low) にする。次に、パケットのボディ部 7 3 に含まれるビデオデータを、そのサブエリアに対応するフレームバッファメモリ 9 0 へ書き込む。同時に、ビデオデータの値と転送エラーチェック/修正フィールド 7 8 の値から、修正不可能な転送エラーが起こったか否かを、パリティチェックや CRC、ECC の技法によって判定する。修正不可能な転送エラーが起こらなかった場合には、終了ビット 9 3 を再び ON にする。この修正不可能な転送エラーが起こった場合には、終了ビット 9 3 を OFF のまま残す。

【 0 0 3 4 】

ウィンドウ領域 9 1 の 2 番目以降のパケット転送では、スタートトランスファービット 7 9 を ON、シンクデータビット 8 0 を OFF にして転送する。1 番目のときと同様に、このパケットデータ 7 1 のサブエリアアドレスフィールド 7 5 を参照して、送られてくるビデオデータがどのサブエリアに対するものであるかを判断する。そして、スタートトランスファービット 7 9 が ON であることを検出してこのサブエリアに対応する終了ビット 9 3 を OFF (=Low) にする。次に、パケットデータ 7 1 のボディ部 7 3 に含まれるビデオデータを、そのサブエリアに対応するフレームバッファメモリ 9 0 へ書き込む。同時に、ビデオデータの値と転送エラーチェック/修正フィールド 7 8 の値から、修正不可能な転送エラーが起こったかどうかを判定し、この修正不可能な転送エラーが起こらなかった場合には、終了ビット 9 3 を再び ON にする。この修正不可能な転送エラーが起こった場合には、終了ビット 9 3 を OFF のまま残す。

【 0 0 3 5 】

その後、ウィンドウ領域 9 1 分の全パケットを送り終えた時点で、ホスト側 1 0 からディスプレイ側 3 0 のパネル終了ビット 9 5 をチェックする。

チェックしたパネル終了ビット 9 5 が ON であった場合は、全てのパケットの転送がエラー無く終了したものとみなし、ホスト側 1 0 は、このウィンドウ領域 9 1 の転送シーケンスを終了する。

チェックしたパネル終了ビット 9 5 が OFF であった場合は、どこかのサブエリアで転送エラーが起こったものとして、このウィンドウ領域 9 1 の再転送シーケンスを開始する。

【 0 0 3 6 】

再転送シーケンスでは、全てのパケットで、スタートトランスファービット 7 9 を OFF にする。あるパケットが転送されるとき、そのサブエリアアドレスフィールド 7 5 を参照して、送られてくるビデオデータがどのサブエリアに対するものであるかを判断し、スタートトランスファービット 7 9 が OFF であることを検出して、このサブエリアに対応する終了ビット 9 3 を変化させない。

次に、終了ビット 9 3 が OFF である場合には、パケットデータ 7 1 のボディ部 7 3 に

10

20

30

40

50

含まれるビデオデータを、そのサブエリアに対応するフレームバッファメモリ90へ書き込む。同時に、ビデオデータの値と転送エラーチェック/修正フィールド78の値から修正できない転送エラーが起こったかどうかを判定し、もし起こらなかった場合には終了ビット93をONにする。起こった場合には終了ビット93をOFFのまま残す。

終了ビット93がONである場合には、パケットデータ71のボディ部73に含まれるビデオデータのフレームバッファメモリ90への書き込みは行わない。また、転送エラーの結果も終了ビット93のON/OFFに反映させずに、無視する。

再転送シーケンスの全てのパケット転送が終了した時点で、再度、ホスト側10からディスプレイ側30のパネル終了ビット95をチェックする。チェックしたパネル終了ビット95がONであった場合には、全てのパケットの転送がエラーなく終了したものとみなし、ホスト側10は、このウィンドウ領域91の転送シーケンスを終了する。もし、パネル終了ビット95がOFFであった場合には、再度、再転送シーケンスを繰り返す。

【0037】

以上説明したエラーチェックと再転送シーケンスの処理の流れを、具体例を用いて再度、説明する。

この図5では、前述のようにサブエリアを表示画面の1ライン分とした場合を想定している。この例では、ディスプレイの全表示エリアは、Q X G A (2048 x 1536ドット)の解像度を持っている。フレームバッファメモリ90はディスプレイ側30の全表示エリアを想定しており、ここでは縦方向に第1ラインから第1536ラインまで、横方向は第1列から第2048列までを有している。その内、表示させたいウィンドウ領域91が縦方向は第101ラインから第500ラインまで、横方向は第1001列から第1500列までである矩形領域であったとする。このウィンドウ領域91におけるビデオデータ転送のための第1パケットは第101ライン、第2パケットは第102ラインの分を転送することとなり、最終の第400パケットは第500ラインの分になる。このとき、各パケットデータ71のボディ部73に含まれるビデオデータは、第1001列から第1500列までの500ピクセル分である。

【0038】

図6は、ウィンドウ領域91転送後のパリティエラーが生じた場合を示している。

今、これらの400個のパケット転送において、第10パケット(第110ライン)と第100パケット(第200ライン)転送時においてパリティエラーが発生したとする。すると、先ず第10パケット転送終了時に第110ライン用の終了ビット96が“0”(OFF)となる。更に、第100パケット転送終了時に第200ライン用の終了ビット97が“0”(OFF)となる。これにより、最後の第400パケット終了後に、ホスト側10がパネル終了ビット95をリードしたとき、OFF(=Low)が読める。

【0039】

図7は、再転送シーケンスを実施した状態を示している。

パネル終了ビット95のOFF(=Low)を認識したホスト側10は、同じウィンドウ領域91に対して再転送シーケンスを開始する。この再転送シーケンスでは、再び第101ラインから第500ラインまでの400個のパケットが送られるが、第110ラインと第200ラインの分以外のパケットでは、既に終了ビット93がONであることを検出して、フレームバッファメモリ90への上書きは行われない。図7における「x」印は、その上書きを行わないことを示している。第110ラインと第200ライン分の2パケットの転送時のみ、それぞれの終了ビット96、97がOFFであることを検出して、対応するフレームバッファメモリ90に上書きを行う。この2つのパケット転送時に、今回はパリティビットが発生しなかったとすると、全ての終了ビット93がONになり、ひいてはパネル終了ビット95もONとなる。従って、再転送シーケンスで最後の第400パケット転送終了後に、ホスト側10がパネル終了ビット95をリードしたとき、ON(=High)が読めるので、このウィンドウ領域91に対する全ての転送シーケンスが終了する。

【0040】

尚、図5～図7を用いて説明した第1のメカニズムでは、フレームバッファメモリ90

10

20

30

40

50

の各ラインであるサブエリアに対して1つの終了ビット93を設けるように構成したが、ウィンドウ毎にサブエリアに対応する終了ビット93を設けるように構成することが可能である。

以上説明した第1のメカニズムによれば、ホスト側10が読み込むエラー情報は、1つのウィンドウ領域転送毎に僅か1ビットであり、ディスプレイ側30からホスト側10へのインターフェイスを小容量とすることが可能である。

【0041】

次に、本実施の形態における第2のエラーハンドリングのメカニズムについて、図4(a)、(b)および図8～図11を用いて説明する。この第2のメカニズムでは、転送エラーを検出する単位であるサブエリアとして縦横に数ビット×数ビットで区切り、その単位で転送されたパケットのエラーハンドリングと再転送を行うものである。

図8は、転送エラー処理の他の一例を示す図である。同図において、99はサブエリアであり、このサブエリア99は横64Pixel×縦32Pixelの小矩形領域分として想定されている。100はウィンドウ領域である。101はパケットを識別できるアドレス情報等からなるエラーアドレスレジスタであり、102はエラーの数を示すポインタレジスタである。

図9は、ウィンドウ領域100を転送した際に転送エラーが生じた状態を示している。

図10は、再転送を実施した際に新たな転送エラーが生じた状態を示している。

図11は、再々転送を実施して転送シーケンスが終了する状態を示している。

【0042】

図8に示されるように、ディスプレイ側30には、転送エラーを起こしたサブエリア99のアドレス情報等を記憶するレジスタが、エラーアドレスレジスタ101に複数個(M個：#0～#(M-1))備えられている。このM(Ma×値)は、ホスト側10およびディスプレイ側30を含めたシステム系におけるエラーレートを考慮して任意に定められる。また、このエラーアドレスレジスタ101としてはパケット番号が一般的であるが、パケットを識別できるものであればどのようなものでも適用できる。また、それらのレジスタに対するポインタを表わし、エラーアドレスレジスタ101に格納されたアドレス情報の数によってインクリメントされるポインタレジスタ102を備えている。このポインタレジスタ102は、パワーONのリセット後、デフォルト値が“0”とされている。

【0043】

ディスプレイ側30のウィンドウ領域100の表示更新を行うために、ホスト側10がビデオデータの転送を開始する場合、そのウィンドウ領域100をカバーする最小単位のサブエリア群が決まるので、それらのサブエリア毎にパケット化されて順々にパケットデータ転送が実行される。各パケットデータ71のヘッダー部72にあるサブエリアアドレスフィールド75により、ディスプレイ側30ではどこのサブエリア99に対する転送であるのかを判断して、対応するフレームバッファメモリ90に画像データを書き込む。

【0044】

転送されるウィンドウ領域100における最初のパケット転送の際、ヘッダー部72にあるスタートトランスファービット79およびシンクデータビット80をONにする。シンクデータビット80は、ディスプレイ側30でウィンドウ領域100の最初のサブエリア99が送られてきたことを検出し、同期を取るのに用いる。ディスプレイ側30では、また、スタートトランスファービット79がONであることを検出して、ポインタレジスタ102の値を“0”に初期化する。その後、パケットデータ71のサブエリアアドレスフィールド75を参照して、送られてくるビデオデータがどのサブエリア99に対応するものであるかを判断する。そして、パケットのボディ部73に含まれるビデオデータを、そのサブエリア99に対応するフレームバッファメモリ90に書き込む。同時に、ビデオデータの値と転送エラーチェック/修正フィールド78の値から、修正不可能な転送エラーが起こったかどうかを判定する。もし起こった場合には、例えばそのサブエリア99の有するアドレスの値をポインタレジスタ102が指し示すエラーアドレスレジスタ101に記録し、ポインタレジスタ102の値を1つ増やす。修正不可能な転送エラーが起こら

10

20

30

40

50

なかった場合には、何も行われぬ。

【 0 0 4 5 】

ウィンドウ領域 1 0 0 の 2 番目以降のパケット転送では、スタートトランスファービット 7 9 およびシンクデータビット 8 0 を OFF にして転送する。1 番目のときと同様に、このパケットデータ 7 1 のサブエリアアドレスフィールド 7 5 を参照して、送られてくるビデオデータがどのサブエリア 9 9 に対するものであるかを判断し、パケットデータ 7 1 のボディ部 7 3 に含まれるビデオデータを、そのサブエリアに対応するフレームバッファメモリ 9 0 に書き込む。同時に、ビデオデータの値と転送エラーチェック / 修正フィールド 7 8 の値から、修正不可能な転送エラーが起こったかどうかを判定する。起こった場合には、ポインタレジスタ 1 0 2 の値が M (M a x 値) 以下であるか否かを判断する。 M 以下である場合には、例えばそのサブエリア 9 9 の有するアドレスの値をポインタレジスタ 1 0 2 が指し示すエラーアドレスレジスタ 1 0 1 に記録し、ポインタレジスタ 1 0 2 の値を 1 つ増やす。ポインタレジスタ 1 0 2 の値が M である場合、または修正不可能な転送エラーが起こらなかった場合には、何も行われぬ。

10

【 0 0 4 6 】

ここで、ウィンドウ領域 1 0 0 の全パケットを送り終えた時点でのポインタレジスタ 1 0 2 の値を P ($0 \leq P \leq M$) とする。ホスト側 1 0 からはディスプレイ側 3 0 のポインタレジスタ 1 0 2 の値がチェックされる。

もし、チェックした値 P が $P = 0$ であった場合は、このウィンドウ領域 1 0 0 の全てのパケットの転送がエラーなく終了したものとみなして、ホスト側 1 0 は、ウィンドウ領域 1 0 0 の転送シーケンスを終了する。

20

もし、チェックした値 P が $P > 0$ であった場合には、ホスト側 1 0 は、どこかのサブエリア 9 9 にて転送エラーが起こったものと判断して、# 0 (1 番目) から # ($P - 1$) (P 番目) までのエラーアドレスレジスタ 1 0 1 を読み込み、このウィンドウ領域 1 0 0 の再転送シーケンスを開始する。

【 0 0 4 7 】

再転送シーケンスは次の手順に従って行われる。

i) $P < M$ の場合は、ホスト側 1 0 は、# 0 から # ($P - 1$) までのエラーアドレスレジスタ 1 0 1 の値で示された P 個のサブエリア 9 9 分のパケットだけをディスプレイ側 3 0 に順次、転送する。

30

ii) $P = M$ の場合は、ホスト側 1 0 は、# 0 から # ($P - 1$) までのエラーアドレスレジスタ 1 0 1 の値で示された P 個のサブエリア 9 9 分に加えて、# ($P - 1$) のエラーアドレスレジスタ 1 0 1 の値より大きい値を持つ全てのウィンドウ領域 1 0 0 内のサブエリア 9 9 分についても、そのパケットをディスプレイ側 3 0 に順次転送する。

【 0 0 4 8 】

転送されるウィンドウ領域 1 0 0 における最初のパケット転送の際、ヘッダー部 7 2 にあるスタートトランスファービット 7 9 を ON にする。このとき、シンクデータビット 8 0 は OFF である。ディスプレイ側 3 0 は、スタートトランスファービット 7 9 が ON であることを検出して、ポインタレジスタ 1 0 2 の値を " 0 " に初期化する。その後、ビデオデータを、サブエリアアドレスフィールド 7 5 で示されたサブエリア 9 9 に対応するフレームバッファメモリ 9 0 に対して書き込む。同時に、修正不可能な転送エラーが起こった場合には、そのサブエリア 9 9 の有するアドレスの値をポインタレジスタ 1 0 2 が指し示すエラーアドレスレジスタ 1 0 1 に記録し、ポインタレジスタ 1 0 2 の値を 1 つ増やす。修正不可能な転送エラーが起こらなかった場合には、何も行われぬ。

40

【 0 0 4 9 】

2 番目以降のパケット転送の際、ヘッダー部 7 2 にあるスタートトランスファービット 7 9 は OFF にする。ディスプレイ側 3 0 は、同様にビデオデータを、サブエリアアドレスフィールド 7 5 で示されたサブエリア 9 9 に対応するフレームバッファメモリ 9 0 に対して書き込む。同時に、修正不可能な転送エラーが起こった場合には、そのサブエリア 9 9 の有するアドレスの値をポインタレジスタ 1 0 2 が指し示すエラーアドレスレジスタ 1

50

01に記録し、ポインタレジスタ102の値を1つ増やす。修正不可能な転送エラーが起こらなかった場合には、何も行われぬ。

【0050】

再転送シーケンスの全てのパケットを送り終えた時点でのポインタレジスタ102の値を $P(0 \leq P < M)$ とする。ホスト側10は、ディスプレイ側30のポインタレジスタ102の値をチェックする。

もし、チェックした値 P が $P = 0$ であった場合には、このウィンドウ領域100の全てのパケット転送がエラー無く終了したものとみなして、ホスト側10は、このウィンドウ領域100の転送シーケンスを終了する。

もし、チェックした値 P が $P > 0$ であった場合には、ホスト側10はどこかのサブエリア99で転送エラーが起こったものと判断して、#0から#(P-1)までのエラーアドレスレジスタ101を読み込み、上記の再転送シーケンスを再度、繰り返す。

【0051】

以上説明したエラーチェックと再転送シーケンスの処理の流れを、主に図8～図11を用いて、具体的に説明する。

図5にて説明したものと同様に、図8で示す第2のエラーハンドリングのメカニズムにおけるパネル40の全表示エリアは、 $Q \times G A (2048 \times 1536 \text{ドット})$ の解像度を持つものとしている。サブエリア99は、前述のように横64Pixel×縦32Pixelの小矩形領域であることから、全表示領域は、横32個、縦48個の計1536個のサブエリア99に分割される。また、エラーアドレスレジスタ101は、#0～#3の4つである。

【0052】

図8に示すように、今、表示させたいウィンドウ領域100が、横方向左から8番目、縦方向上から12番目のサブエリア(座標表現で(8, 12)のサブエリア)から開始し、横方向左から17番目、縦方向上から21番目のサブエリア(座標表現で(17, 21)のサブエリア)までの100個のサブエリア99からなる矩形領域によってカバーされるものとする。即ち、このウィンドウ領域100のビデオデータ転送のための第1パケット(パケット#1)は、座標(8, 12)のサブエリア99であり、第2パケット(パケット#2)は、座標(9, 12)のサブエリア99である。また、最終である第100パケットは、座標(17, 21)のサブエリア99となる。

【0053】

図9に示すように、これら100個のパケットの転送において、今、第10パケット(座標(17, 12)のサブエリア)、第20パケット(座標(17, 13)のサブエリア)、第30パケット(座標(17, 14)のサブエリア)および第90パケット(座標(17, 20)のサブエリア)の各転送時にパリティエラーが発生したものとする。最後の第100パケット転送時点では、ポインタレジスタ102の値は“4”となっている。ホスト側10によってこの値が読み込まれ、引き続いて#0～#3の4つのエラーアドレスレジスタ101の値が読み込まれる。

【0054】

ホスト側10に読み込まれたポインタレジスタ102の値は“0”ではないので、同じウィンドウ領域100に対して再転送シーケンスが開始される。この再転送シーケンスでは、まず、ウィンドウ領域100をカバーする100個のサブエリア99のうち、読み込まれたエラーアドレスレジスタ101の値で示された4つのサブエリア99がフレームバッファメモリ90に書き込まれる。この4つのサブエリア99と共に、エラーアドレスレジスタ101の#3で示されたサブエリア99以降の全てのサブエリア99に相当する分の画像データがパケットで転送され、フレームバッファメモリ90に書き込まれる。これは、読み込んだエラーアドレスレジスタ101の値がMAX値(=4)であることから、#3で示した以降のサブエリア99においてもパリティエラーの生じている可能性があるためである。

【0055】

図10に示すように、この再転送シーケンスで、今度は座標(10, 21)と座標(15,

10

20

30

40

50

21)の2つのサブエリア転送時にパリティエラーが発生したものとする。最後のパケット転送終了時点ではポインタレジスタ102の値は2になっている。ホスト側10はこの値を読み込み、引き続いて、#0~#1のエラーアドレスレジスタ101の値を読み込む。

【0056】

ホスト側10により読み込まれたポインタレジスタ102の値は、またも“0”ではないので、同じウィンドウ領域100に対して、再度、再転送シーケンスが開始される。今度は、このウィンドウ領域100をカバーする100個のサブエリア99のうち、読み込まれたエラーアドレスレジスタ101の値で示された2つのサブエリア99に相当する部分の画像データがパケット(2つ)で転送され、対応するフレームバッファメモリ90に書き込まれる。このときは、読み込まれたポインタレジスタ102の値が“2”であり、MAX値である“4”ではないことから、転送パリティエラーは2回しか起こっていないと判断される。

10

【0057】

図11に示されるように、この再転送シーケンスで今度は1回もパリティエラーが発生しなかったとする。このときは、最後の第2番目のパケット転送終了時点でもポインタレジスタ102の値は“0”のままである。ホスト側10によってこの値が読み込まれ、“0”であることから、このウィンドウ領域100に対する転送シーケンスが終了される。

【0058】

この第2のメカニズムによれば、前述した第1のメカニズムのように終了ビット93を各サブエリア毎に持つ必要がなく、ロジックの消費を防ぐことができる。また、再転送シーケンスにおいて、全ウィンドウ領域分のパケットを再度、転送する必要がなく、転送エラーを起こしたサブエリア99に対してだけ再転送を実行すれば良い点で優れている。

20

【0059】

以上説明したように、本実施の形態によれば、ホスト側10とディスプレイ側30とで表示画像の分散処理を図る際に、ビデオインターフェイス機構を最適化することができる。そのため、複数のパネルを纏めて拡大ディスプレイとして用いる、所謂タイリングされたディスプレイや、超高精細パネルからなるディスプレイに対して表示能力不足などの問題を解決することが可能である。

また、ホスト側10とディスプレイ側30との間で、パケット形式を用いて、ビデオデータ転送を行った場合においても、エラー処理を効率的に実行することが可能となる。

30

【図面の簡単な説明】

【0060】

【図1】本発明が適用された画像表示システムの一実施形態を示すブロック図である。

【図2】ビデオインターフェイスにおける物理的構成の一実施形態を示すブロック図である。

【図3】ビデオインターフェイスの物理的構成における他の一例を示すブロック図である。

【図4】(a)、(b)は、本実施の形態におけるデータ転送の論理的構成(フォーマット)の一例を示す説明図である。

40

【図5】前述のフォーマットにおける転送エラー処理の一例を示す図である。

【図6】ウィンドウ領域91転送後のパリティエラーが生じた場合を示す説明図である。

【図7】再転送シーケンスを実施した状態を示す説明図である。

【図8】転送エラー処理の他の一例を示す図である。

【図9】他の一例におけるウィンドウ領域100を転送した際に転送エラーが生じた状態を示した図である。

【図10】他の一例における再転送を実施した際に新たな転送エラーが生じた状態を示す図である。

【図11】他の一例における再々転送を実施して転送シーケンスが終了する状態を示した図である。

50

【図12】本実施の形態にて用いられるパケットを用いた画像データの転送方式の一例を、上述のウィンドウとの関係で簡単に説明した説明図である。

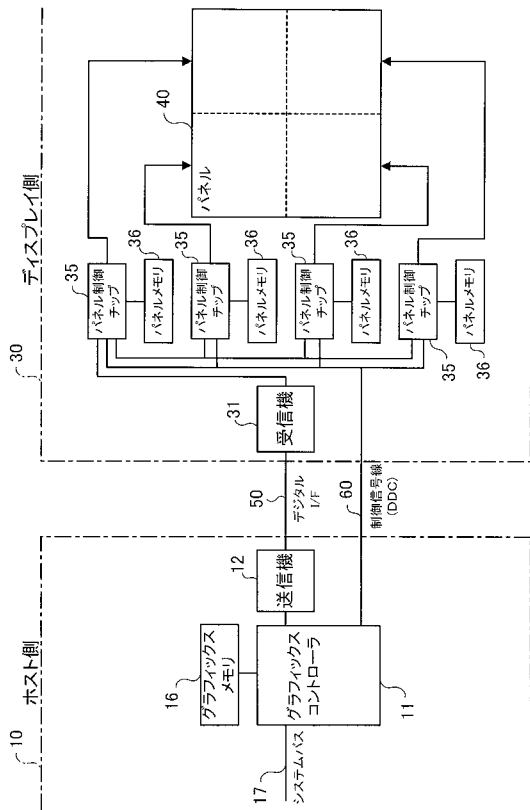
【符号の説明】

【0061】

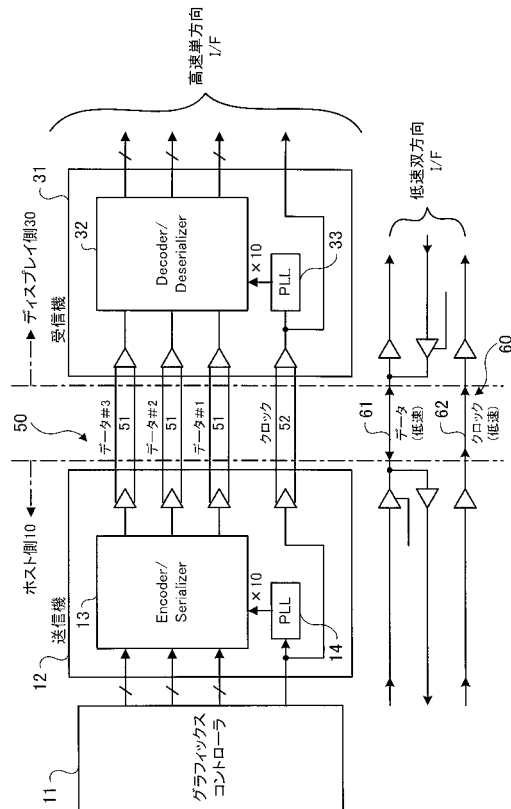
10...ホスト側、11...グラフィックスコントローラ、12...送信機、13...シリアライザ、14...PLL、15...ラッチ、16...グラフィックスメモリ、17...システムバス、19...送受信機、30...ディスプレイ側、31...受信機、32...デシリアライザ、33...PLL、34...ラッチ、35...パネル制御チップ、36...パネルメモリ、39...送受信機、40...パネル、50...デジタルI/F、51...単方向高速転送線、52...単方向転送線、55...デジタルI/F、56...単方向高速転送線、57...双方向高速転送線、60...制御信号線、61...双方向低速転送線、62...クロック信号線、65...クロック信号線、70...パケットイネーブル信号、71...パケットデータ、72...ヘッダ部、73...ボディ部、74...フッター部、75...サブエリアアドレスフィールド、76...ビデオデータ領域、77...属性領域、78...転送エラーチェック/修正フィールド、79...スタートトランスファービット、80...シンクデータビット、90...フレームバッファメモリ、91...ウィンドウ領域、93...終了ビット、95...パネル終了ビット、96,97...終了ビット、99...サブエリア、100...ウィンドウ領域、101...エラーアドレスレジスタ、102...ポインタレジスタ

10

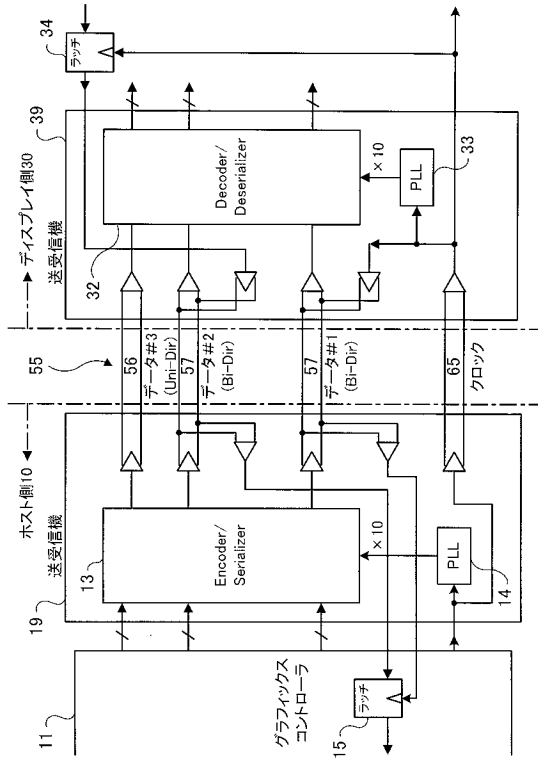
【図1】



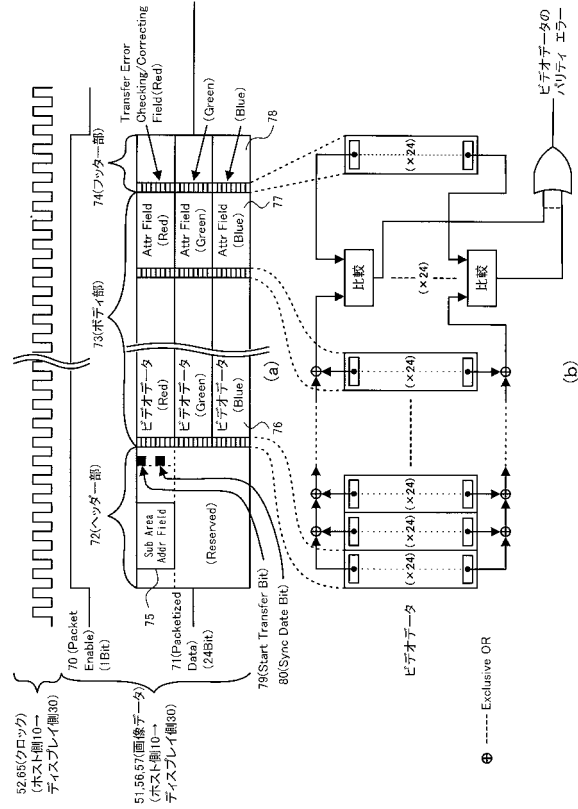
【図2】



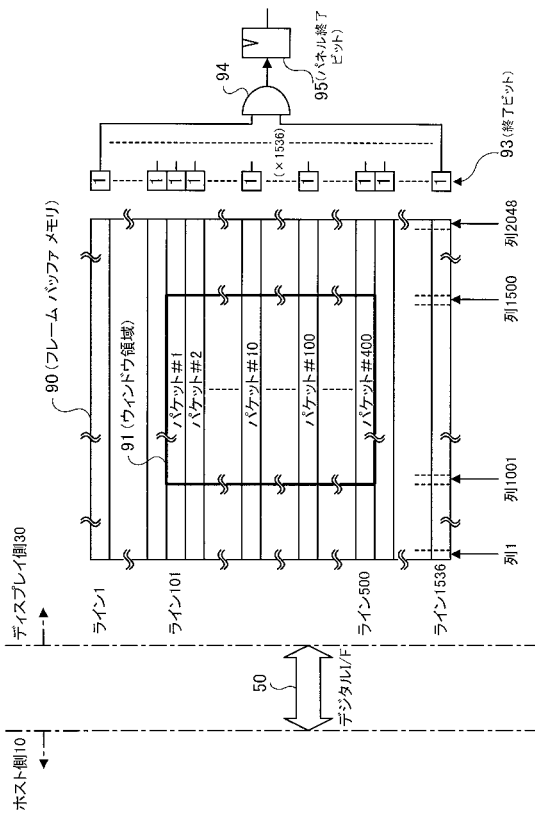
【図3】



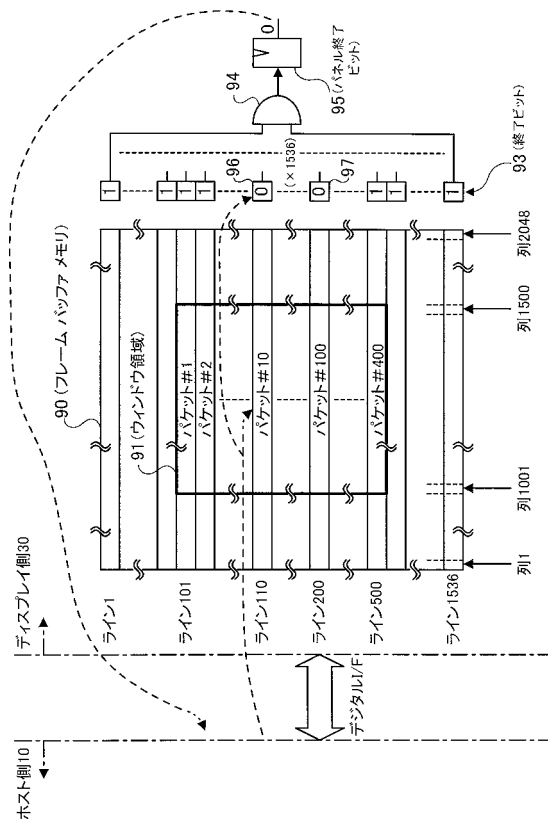
【図4】



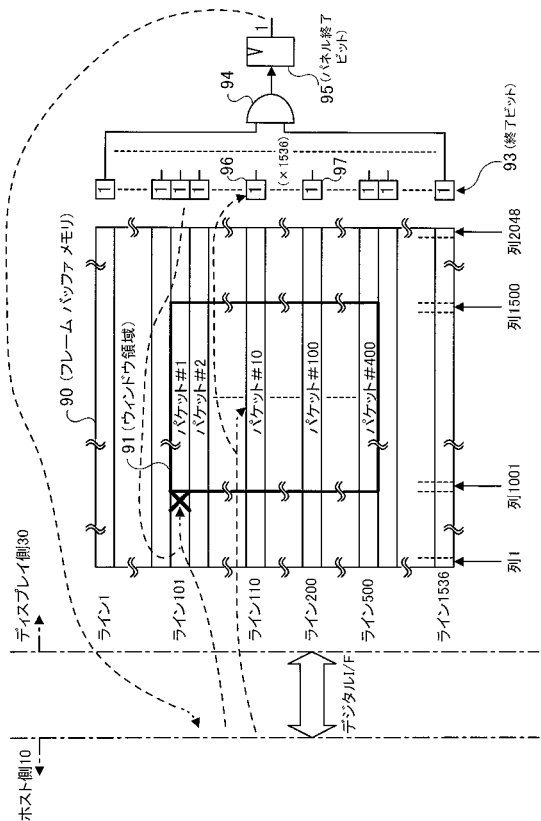
【図5】



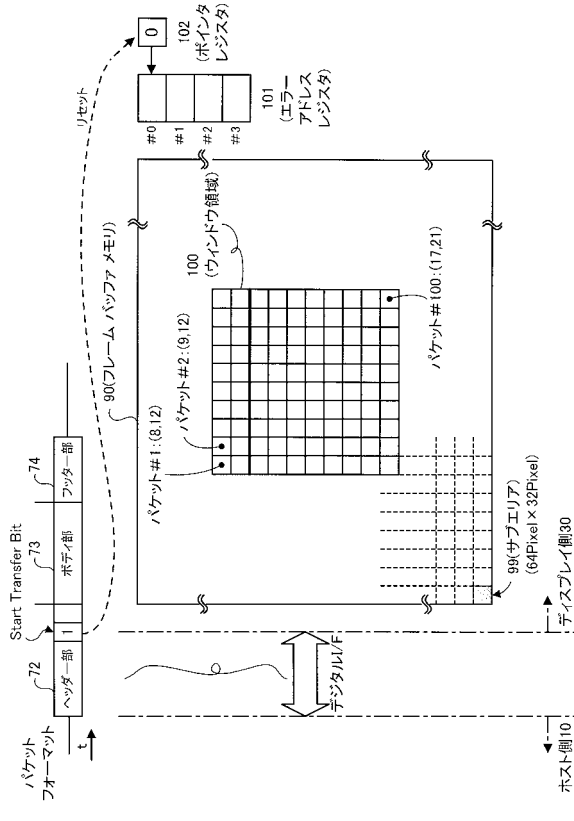
【図6】



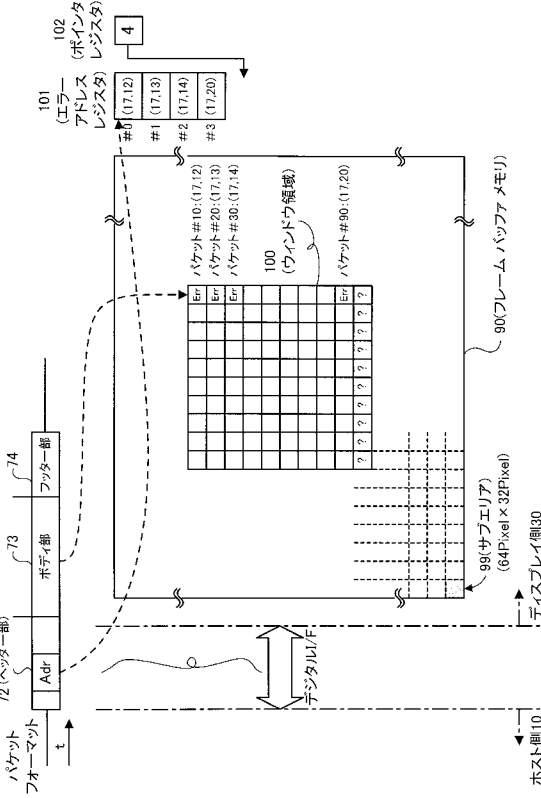
【図7】



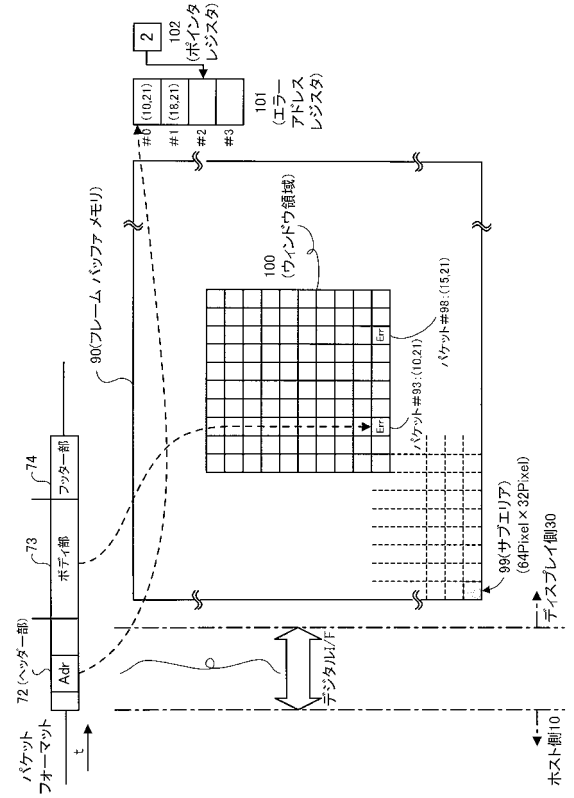
【図8】



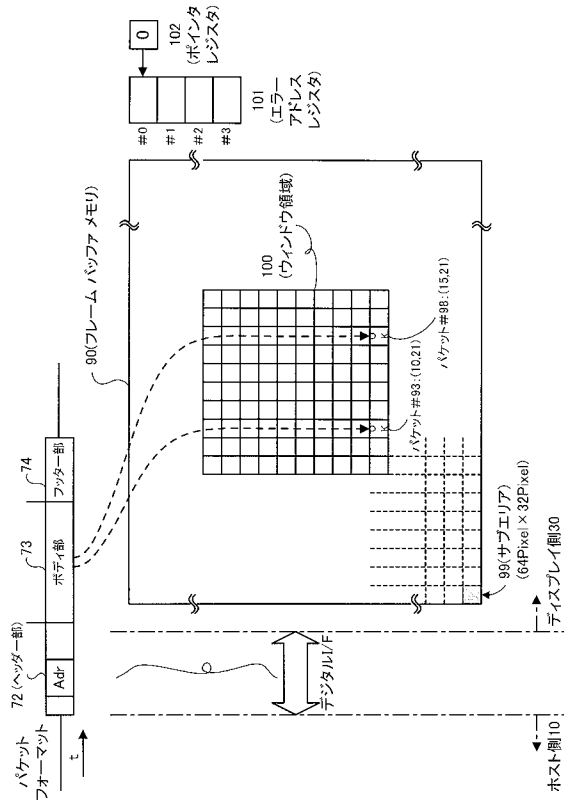
【図9】



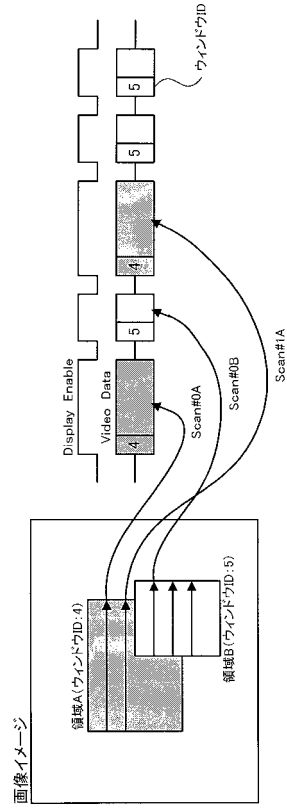
【図10】



【図 11】



【図 12】



フロントページの続き

(51)Int.Cl. F I
 G 0 9 G 3/20 6 3 3 P
 G 0 9 G 3/20 6 3 3 U
 G 0 9 G 3/20 6 3 1 B

(72)発明者 間宮 丈滋
 神奈川県大和市下鶴間1623番地14 日本アイ・ピー・エム株式会社 大和事業所内

(72)発明者 塘岡 孝敏
 神奈川県大和市下鶴間1623番地14 日本アイ・ピー・エム株式会社 大和事業所内

審査官 後藤 亮治

(56)参考文献 特開平10-326091(JP,A)
 特開平11-249709(JP,A)
 特開平09-182094(JP,A)
 特開平08-076721(JP,A)
 特開平08-123378(JP,A)
 特開平07-322248(JP,A)
 特開平07-146671(JP,A)
 特開平04-040518(JP,A)
 特開2001-222249(JP,A)
 国際公開第00/028518(WO,A1)

(58)調査した分野(Int.Cl., DB名)
 G 0 9 G 3 / 0 0 - 5 / 4 2
 G 0 6 F 3 / 1 4 - 3 / 1 5 3
 H 0 4 N 7 / 2 4