



(12) 发明专利申请

(10) 申请公布号 CN 104993793 A

(43) 申请公布日 2015. 10. 21

(21) 申请号 201510380084. 0

(22) 申请日 2015. 07. 01

(71) 申请人 东南大学

地址 211189 江苏省南京市江宁区东南大学
路 2 号

(72) 发明人 廖小平 王小虎

(74) 专利代理机构 南京瑞弘专利商标事务所
(普通合伙) 32249

代理人 杨晓玲

(51) Int. Cl.

H03B 5/04(2006. 01)

B81B 7/02(2006. 01)

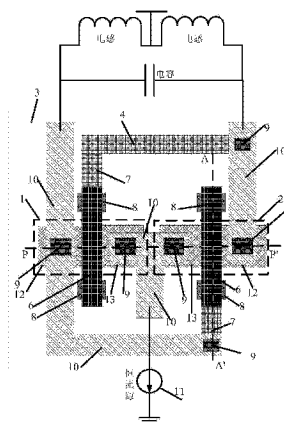
权利要求书1页 说明书5页 附图3页

(54) 发明名称

硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器

(57) 摘要

本发明的硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器用具有悬臂梁栅的 MOS 管代替传统的 MOS 管。悬臂梁栅 MOS 管交叉耦合振荡器由交叉耦合的悬臂梁栅 NMOS 管, 谐振 LC 回路和恒流源构成。该交叉耦合振荡器中的悬臂梁栅 NMOS 管是制作在 P 型 Si 衬底上, 该悬臂梁栅 MOS 管的栅极是悬浮在栅氧化层上方的, 形成悬臂梁栅, 悬臂梁栅下方设计有下拉电极板, 下拉电极板接地, 相对于传统 MOS 管在截止时栅极氧化层很薄, 导致栅极氧化层中的场强很大会产生一定的栅极漏电流, 该交叉耦合振荡器中的悬臂梁栅 MOS 管关断时, 悬臂梁栅是悬浮的, 栅极氧化层中的场强比较小, 栅极漏电流大大减小, 从而使得该硅基悬臂梁栅 MOS 管交叉耦合振荡器的功耗得到有效的降低。



1. 一种硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器,其特征是该振荡器由第一悬臂梁栅 NMOS 管 (1),第二悬臂梁栅 NMOS 管 (2),LC 谐振回路和恒流源 (11) 组成,该交叉耦合振荡器中的悬臂梁栅 NMOS 管制作在 P 型 Si 衬底 (3) 上,该第一悬臂梁栅 NMOS 管 (1) 和第二悬臂梁栅 NMOS 管 (2) 的栅极是依靠锚区 (7) 的支撑悬浮在栅氧化层 (5) 上方形成悬臂梁栅 (6),悬臂梁栅 (6) 的两个锚区 (7) 用多晶硅制作在栅氧化层 (5) 上,悬臂梁栅 (6) 下方设计有下拉电极板 (8),下拉电极板 (8) 接地,第一悬臂梁栅 NMOS 管 (1) 和第二悬臂梁栅 NMOS 管 (2) 的 N+ 有源区源极 (13) 通过通孔 (9) 与引线 (10) 连在一起并与恒流源 (11) 相连,恒流源 (11) 另一端接地,第一悬臂梁栅 NMOS 管 (1) 的 N+ 有源区漏极 (12) 通过锚区 (7)、通孔 (9) 和引线 (10) 与悬第二悬臂梁栅 NMOS 管 (2) 的悬臂梁栅 (6) 连接,第二悬臂梁栅 NMOS 管 (2) 的 N+ 有源区漏极 (12) 通过锚区 (7)、通孔 (9) 和引线 (10) 与第一悬臂梁栅 NMOS 管 (1) 的悬臂梁栅 (6) 连接从而形成交叉耦合结构,LC 谐振回路接在第一悬臂梁栅 NMOS 管 (1) 和第二悬臂梁栅 NMOS 管 (2) 的漏极 (12) 之间。

硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器

技术领域

[0001] 本发明提出了硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器,属于微电子机械系统的技术领域。

背景技术

[0002] 随着现代通信的飞速发展,高稳定高性能的振荡器已经成为决定系统性能优劣的关键部件之一。振荡器的应用很广,微处理机,蜂窝电话,测试仪器设备等都要用到振荡器,特别是在军事侦察,雷达,通信领域中,需要采用信号源作为日益复杂的基带信息的载波,对振荡器的稳定性提出更高的要求。振荡器在很高频率下工作,会导致芯片功耗问题变的日益明显,太高的功耗会对芯片的散热提出更高的要求,还会使芯片的性能受到影响。对于振荡器的低功耗的设计在超大规模集成电路的设计中显得越来越重要。

[0003] 交叉耦合振荡器因为其优越的相位噪声性能,并且单片电感逐渐出现在双极和 CMOS 工艺中,使得基于无源谐振元件的交叉耦合振荡器得以广泛应用。常规的交叉耦合振荡器在大规模集成电路中,功耗问题日益明显。本发明即是基于 Si 工艺设计了一种具有极低的栅极漏电流的悬臂梁栅 MOS 管交叉耦合振荡器,采用可动栅极的结构,可以有效的减少栅极漏电流从而降低交叉耦合振荡器的功耗。

发明内容

[0004] 技术问题:本发明的目的是提供一种硅基悬臂梁栅 MOSFET 的交叉耦合振荡器,使用硅基悬臂梁栅 MOSFET 替代传统的 MOSFET。传统的交叉耦合振荡器形成稳定振荡后两个 MOS 管交替导通和截止。传统的 MOS 管在截止时,由于传统 MOS 管栅极氧化层很薄,导致栅极氧化层中的场强很大,通常会产生一定的漏电流。在超大规模集成电路中,由于存在这样的漏电流会增加振荡器的工作功耗。在本发明中可以使这种漏电流得到有效的降低。

[0005] 技术方案:本发明的一种硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器由第一悬臂梁栅 NMOS 管,第二悬臂梁栅 NMOS 管,LC 谐振回路和恒流源组成,该交叉耦合振荡器中的悬臂梁栅 NMOS 管制作在 P 型 Si 衬底上,该第一悬臂梁栅 NMOS 管和第二悬臂梁栅 NMOS 管的栅极是依靠锚区的支撑悬浮在栅氧化层上方形成悬臂梁栅,悬臂梁栅的两个锚区用多晶硅制作在栅氧化层上,悬臂梁栅下方设计有下拉电极板,下拉电极板接地,第一悬臂梁栅 NMOS 管和第二悬臂梁栅 NMOS 管的 N+ 有源区源极通过通孔与引线连在一起并与恒流源相连,恒流源另一端接地,第一悬臂梁栅 NMOS 管的 N+ 有源区漏极通过锚区、通孔和引线与悬第二悬臂梁栅 NMOS 管的悬臂梁栅连接,第二悬臂梁栅 NMOS 管的 N+ 有源区漏极通过锚区、通孔和引线与第一悬臂梁栅 NMOS 管的悬臂梁栅连接从而形成交叉耦合结构,LC 谐振回路接在第一悬臂梁栅 NMOS 管和第二悬臂梁栅 NMOS 管的漏极之间。

[0006] 根据权利要求 1 所述的硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器,其特征在于用具有悬臂梁栅 MOS 管代替传统的 MOS 管,悬臂梁栅是依靠锚区的支撑悬浮在栅氧化层的上方,形成悬臂梁结构,通过设计使第一悬臂梁栅 NMOS 管和第二悬臂梁栅 NMOS 管的阈

值电压相等,并使悬臂梁栅的下拉电压与第一悬臂梁栅 NMOS 管和第二悬臂梁栅 NMOS 管阈值电压相等,在栅极和下拉电极板之间的电压小于阈值电压,悬臂梁栅是悬浮在氧化层上方,此时的栅极电容较小,当栅极和下拉电极板之间的电压大于阈值电压时,悬臂梁栅此时下拉到氧化层上面,从而使 MOS 管导通,栅电容也增大,该硅基悬臂梁栅 MOS 管交叉耦合振荡器产生稳定振荡后,第一悬臂梁栅 NMOS 管和第二悬臂梁栅 NMOS 管交替导通与关断,当悬臂梁栅 MOS 管关断时,悬臂梁栅是悬浮的,栅极氧化层中的场强比较小,栅极漏电流很小,相对于传统 MOS 管在截止时栅极氧化层很薄会产生一定的栅极漏电流,该交叉耦合振荡器中的悬臂梁栅 MOS 管关断时,悬臂梁栅是悬浮的,栅极氧化层中的场强比较小,因此该硅基悬臂梁栅 MOS 管交叉耦合振荡器在工作时的栅极漏电流大大减小,从而使得该硅基悬臂梁栅 MOS 管交叉耦合振荡器的功耗得到有效的降低。

[0007] 设计交叉耦合的悬臂梁栅 MOS 对管的阈值电压相等,同时设计悬臂梁栅的下拉电压和悬臂梁栅 MOS 管的阈值电压相等。当栅极和下拉电极板之间的电压大于阈值电压时,悬臂梁栅此时下拉到氧化层上面,从而使悬臂梁栅 MOS 管导通。在栅极和下拉电极板之间的电压小于阈值电压,悬臂梁栅是悬浮在氧化层上方,栅极氧化层中的场强比较小,漏电流大大减小。该交叉耦合振荡器形成稳定振荡后两个悬臂梁栅 MOS 管交替导通和截止。对于传统 MOS 管在截止时,由于栅极氧化层很薄,导致栅极氧化层中的场强很大,通常会产生一定的直流漏电流,本发明中的悬臂梁栅 MOS 管截止时,悬臂梁栅是悬浮的,栅极氧化层中的场强比较小,因此悬臂梁栅 MOS 管交叉耦合振荡器的漏电流大大减小。

[0008] 悬臂梁栅 MOS 管交叉耦合振荡器的制备方法包括以下几个步骤:

[0009] 1) 准备 P 型 Si 衬底;

[0010] 2) 初始氧化,生长 SiO_2 层,作为掺杂的屏蔽层;

[0011] 3) 去除硅表面的全部氧化层;

[0012] 4) 底氧生长。通过热氧化在平整的硅表面生长一层均匀的氧化层,作为缓冲层。

[0013] 5) 沉积氮化硅,然后光刻和刻蚀氮化硅层,保留有源区的氮化硅,场区的氮化硅去除;

[0014] 6) 场氧化。对硅片进行高温热氧化,在场区生长了所需的厚氧化层;

[0015] 7) 去除氮化硅和底氧层,采用干法刻蚀技术将硅片表面的氮化硅和底氧全部去除。

[0016] 8) 在硅片上涂覆一层光刻胶,光刻和刻蚀光刻胶,去除需要制作下拉电极板 8 位置的光刻胶。然后淀积一层 Al,去除光刻胶以及光刻胶上的 Al,形成下拉电极板;

[0017] 9) 进行栅氧化。形成一层高质量的氧化层;

[0018] 10) 离子注入,调整 NMOS 的阈值电压;

[0019] 11) 利用 CVD 技术沉积多晶硅,光刻栅图形和多晶硅引线图形,通过干法刻蚀技术刻蚀多晶硅,保留输入引线 4 和悬臂梁栅 MOS 管 6 的锚区 7 位置的多晶硅。

[0020] 12) 通过旋涂方式形成 PMGI 牺牲层,然后光刻牺牲层,仅保留悬臂梁栅 MOS 管 6 下方的牺牲层;

[0021] 13) 蒸发生长 Al;

[0022] 14) 涂覆光刻胶,保留悬臂梁栅 MOS 管 6 上方的光刻胶;

[0023] 15) 反刻 Al,形成悬臂梁栅 MOS 管 6;

[0024] 16) 涂覆光刻胶,光刻并刻蚀出磷的注入孔,注入磷,形成 NMOS 管的有源区 11;

[0025] 17) 制作通孔 12 和引线 13;

[0026] 18) 释放 PMGI 牺牲层,形成悬浮的悬臂梁栅 MOS 管 6;

[0027] 在本发明中的交叉耦合振荡器的悬臂梁栅 MOS 管的栅极不是直接附在氧化层上的,而是悬浮在氧化层的上方,形成一个悬臂梁结构,设计交叉耦合的悬臂梁栅 MOS 对管的阈值电压相等,同时设计悬臂梁栅的下拉电压和悬臂梁栅 MOS 管的阈值电压相等。当栅极和下拉电击板之间的电压大于阈值电压时,悬臂梁此时下拉到氧化层上面,从而使悬臂梁栅 MOS 管导通。在栅极和下拉电极板之间的电压小于阈值电压,悬臂梁栅是悬浮在氧化层上方,栅极氧化层中的场强比较小,漏电流大大减小。该交叉耦合振荡器形成稳定振荡后,两个悬臂梁栅 MOS 管交替导通和截止。相对于传统 MOS 管在截止时,由于栅极氧化层很薄,导致栅极氧化层中的场强很大,通常会产生一定的直流漏电流,本发明中的悬臂梁栅 MOS 管截止时,悬臂梁栅是悬浮的,栅极氧化层中的场强比较小,因此悬臂梁栅 MOS 管交叉耦合振荡器的漏电流大大减小。

[0028] 有益效果:本发明的悬臂梁栅 MOS 管交叉耦合振荡器产生稳定振荡后两个悬臂梁栅 MOS 管交替导通和截止。相对于传统 MOS 管在截止时,由于栅极氧化层很薄,导致栅极氧化层中的场强很大,通常会产生一定的栅极漏电流。本发明中的悬臂梁栅 MOS 管截止时,悬臂梁栅是悬浮的,栅极氧化层中的场强比较小,因此悬臂梁栅 MOS 管交叉耦合振荡器的栅极漏电流大大减小。从而使得本发明中的悬臂梁栅 MOS 管交叉耦合振荡器的功耗得到有效的降低。

附图说明

[0029] 图 1 为本发明硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器的俯视图。

[0030] 图 2 为图 1 硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器的 P-P' 向的剖面图。

[0031] 图 3 为图 1 硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器的 A-A' 向的剖面图。

[0032] 图 4 为硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器原理图。

[0033] 其中有:第一悬臂梁栅 NMOS 管 1,第二悬臂梁栅 NMOS 管 2,P 型 Si 衬底 3,输入引线 4,栅氧化层 5,悬臂梁栅 6,锚区 7,悬臂梁下极板 8,通孔 9,引线 10,恒流源 11,N+ 有源区漏极 12,N+ 有源区源极 13,氧化层 14。

具体实施方式

[0034] 本发明的悬臂梁栅 MOS 管交叉耦合振荡器是由第一悬臂梁栅 NMOS 管 1、第二悬臂梁栅 NMOS 管 2、LC 谐振回路、恒流源构成,该交叉耦合振荡器的两个悬臂梁栅 MOS 管是制作在 P 型 Si 衬底 3 制作,其输入引线 4 是利用多晶硅 4 制作。本发明中的 NMOS 的栅极是悬浮在栅氧化层 5 的上方,形成悬臂梁栅 6。悬臂梁栅 6 的两个锚区 7 制作在栅氧化层上。悬臂梁下方设有下拉电极板 8,下拉电极板 8 在悬臂梁栅 6 下的部分被在二氧化硅层 5 包裹,下拉电极板 8 接地。

[0035] 在本发明中的交叉耦合振荡器的悬臂梁栅 MOS 管的栅极不是直接附在氧化层上的,而是悬浮在氧化层的上方,形成一个悬臂梁结构。设计交叉耦合的悬臂梁栅 MOS 对管的阈值电压相等,同时设计悬臂梁栅的下拉电压和悬臂梁栅 MOS 管的阈值电压相等。在本发

明中的交叉耦合振荡器的悬臂梁栅 MOS 管工作时,在栅极和下拉电极板之间的电压小于阈值电压,悬臂梁栅是悬浮在氧化层上方,此时的栅极电容较小。当栅极和下拉电极板之间的电压大于阈值电压时,悬臂梁此时下拉到氧化层上面,从而使悬臂梁栅 MOS 管导通,栅电容也增大。相对于传统 MOS 管在截止时,由于栅极氧化层很薄,导致栅极氧化层中的场强很大,通常会产生一定的栅极漏电流,本发明中的悬臂梁栅 MOS 管截止时,悬臂梁栅是悬浮的,栅极氧化层中的场强比较小,因此悬臂梁栅 MOS 管交叉耦合振荡器的栅极漏电流大大减小。

[0036] 悬臂梁栅 MOS 管交叉耦合振荡器的制备方法包括以下几个步骤:

[0037] 1) 准备 P 型 Si 衬底 3;

[0038] 2) 初始氧化,生长 SiO_2 层,作为掺杂的屏蔽层;

[0039] 3) 去除硅表面的全部氧化层;

[0040] 4) 底氧生长。通过热氧化在平整的硅表面生长一层均匀的氧化层,作为缓冲层。

[0041] 5) 沉积氮化硅,然后光刻和刻蚀氮化硅层,保留有源区的氮化硅,场区的氮化硅去除;

[0042] 6) 场氧化。对硅片进行高温热氧化,在场区生长了所需的厚氧化层;

[0043] 7) 去除氮化硅和底氧层,采用干法刻蚀技术将硅片表面的氮化硅和底氧全部去除。

[0044] 8) 在硅片上涂覆一层光刻胶,光刻和刻蚀光刻胶,去除需要制作下拉电极板 8 位置的光刻胶。然后淀积一层 Al,去除光刻胶以及光刻胶上的 Al,形成下拉电极板;

[0045] 9) 进行栅氧化。形成一层高质量的氧化层;

[0046] 10) 离子注入,调整 NMOS 的阈值电压;

[0047] 11) 利用 CVD 技术沉积多晶硅,光刻栅图形和多晶硅引线图形,通过干法刻蚀技术刻蚀多晶硅,保留输入引线 4 和悬臂梁栅 MOS 管 6 的锚区 7 位置的多晶硅。

[0048] 12) 通过旋涂方式形成 PMGI 牺牲层,然后光刻牺牲层,仅保留悬臂梁栅 MOS 管 6 下方的牺牲层;

[0049] 13) 蒸发生长 Al;

[0050] 14) 涂覆光刻胶,保留悬臂梁栅 MOS 管 6 上方的光刻胶;

[0051] 15) 反刻 Al,形成悬臂梁栅 MOS 管 6;

[0052] 16) 涂覆光刻胶,光刻并刻蚀出磷的注入孔,注入磷,形成 NMOS 管的有源区 11;

[0053] 17) 制作通孔 9 和引线 10;

[0054] 18) 释放 PMGI 牺牲层,形成悬浮的悬臂梁栅 MOS 管 6;

[0055] 本发明与现有技术的区别在于:

[0056] 本发明中交叉耦合振荡器与传统的交叉耦合振荡器最大的区别在于所用的悬臂梁栅 MOSFET 的栅极并不是直接紧贴在氧化层上方,而是依靠锚区的支撑悬浮在氧化层上,形成悬臂梁结构。本发明中的交叉耦合振荡器由两个悬臂梁栅 MOS 管, LC 谐振回路,恒流源构成。设计交叉耦合的悬臂梁栅 MOS 对管的阈值电压相等,同时设计悬臂梁栅的下拉电压和悬臂梁栅 MOS 管的阈值电压相等。在本发明中的交叉耦合振荡器的悬臂梁栅 MOS 管工作时,在栅极和下拉电极板之间的电压小于阈值电压,悬臂梁栅是悬浮在氧化层上方,此时的栅极电容较小。当栅极和下拉电极板之间的电压大于阈值电压时,悬臂梁此时下拉到氧

化层上面,从而使悬臂梁栅 MOS 管导通,栅电容也增大。该悬臂梁栅 MOS 管交叉耦合振荡器产生稳定振荡后两个悬臂梁栅 MOS 管交替导通和截止。相对于传统 MOS 管在截止时,由于栅极氧化层很薄,导致栅极氧化层中的场强很大,通常会产生一定的栅极漏电流,本发明中的悬臂梁栅 MOS 管截止时,悬臂梁栅是悬浮的,栅极氧化层中的场强比较小,因此悬臂梁栅 MOS 管交叉耦合振荡器的栅极漏电流大大减小。

[0057] 满足以上条件的结构即视为本发明的硅基低漏电流悬臂梁栅 MOS 管交叉耦合振荡器。

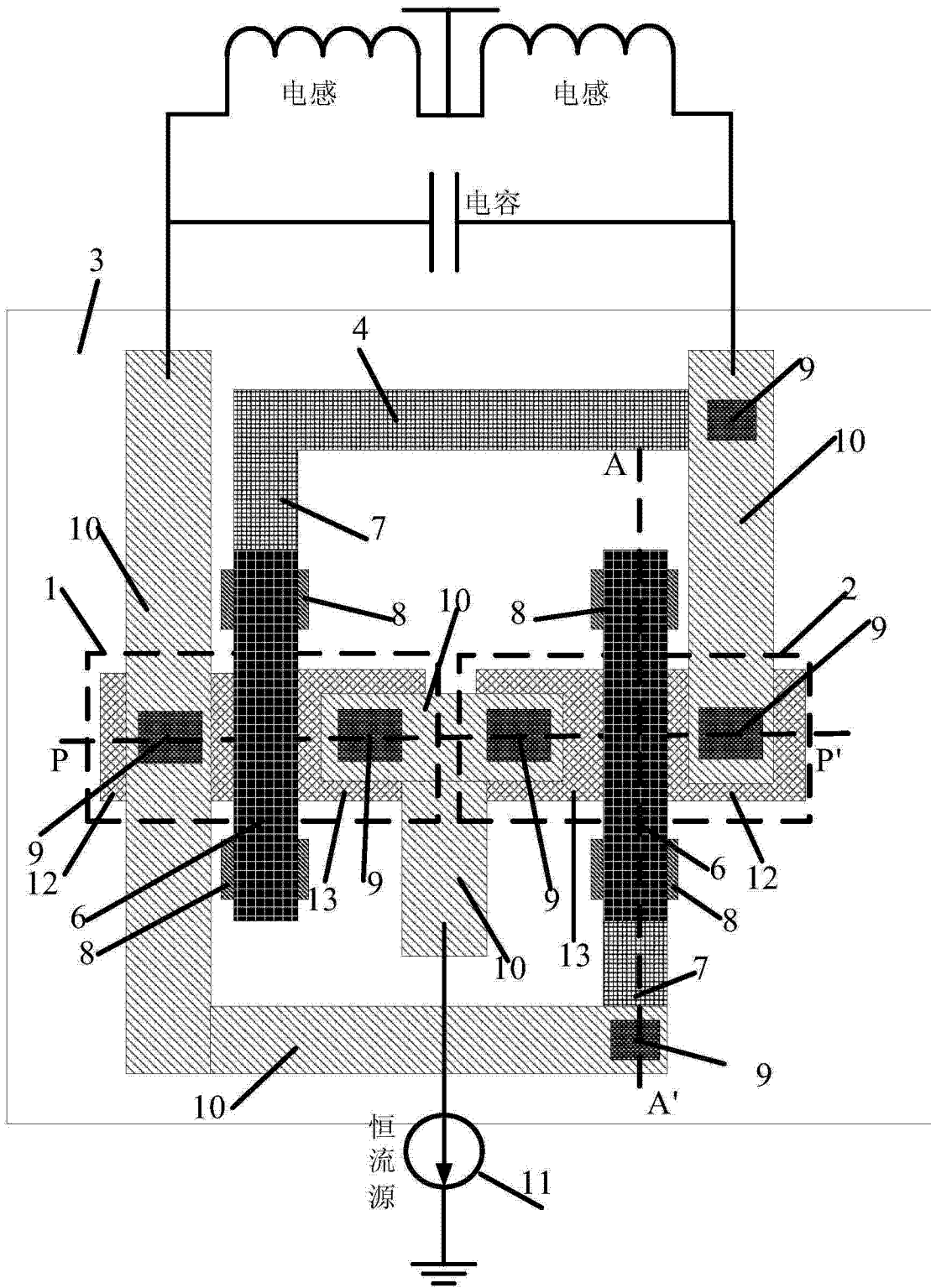


图 1

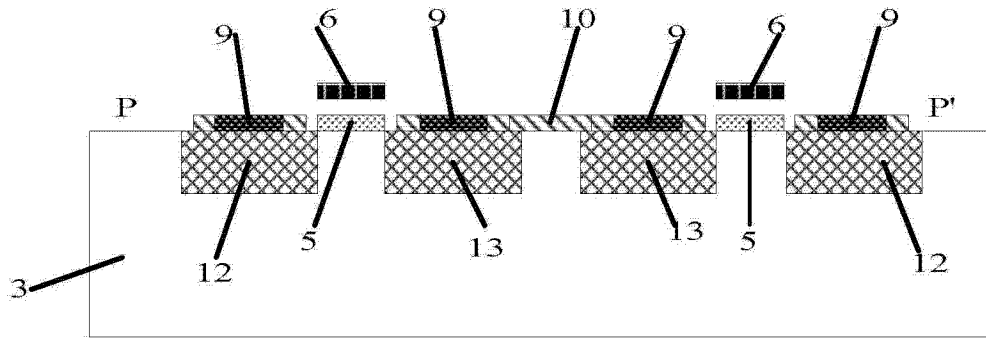


图 2

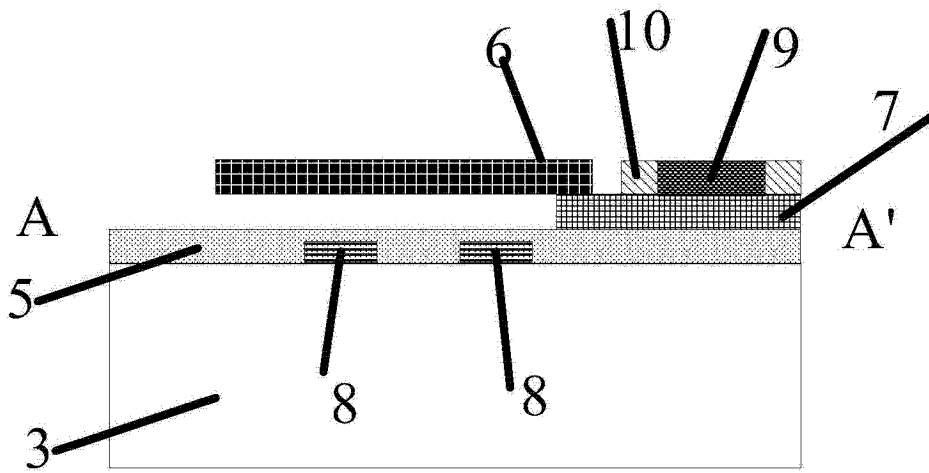


图 3

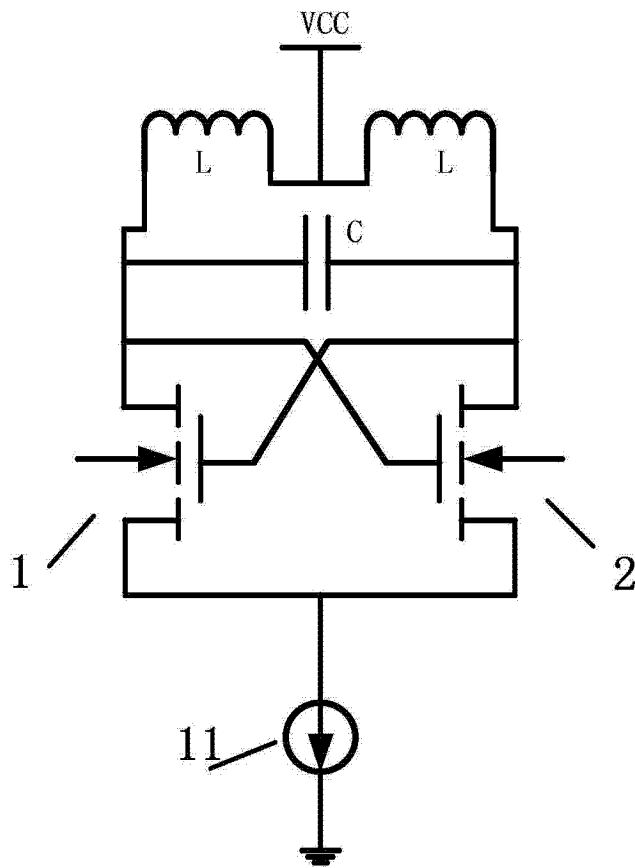


图 4