

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. ⁶ G06F 13/10	(11) 공개번호 특 1997-0076288	(43) 공개일자 1997년 12월 12일
(21) 출원번호 특 1997-0022169		
(22) 출원일자 1997년 05월 30일		
(30) 우선권주장 (71) 출원인	8/656,799 1996년 05월 31일 미국(US) 텍사스 인스트루먼트 인코포레이티드 윌리엄 비. 캠플러	
(72) 발명자	미합중국 텍사스주 달라스 노스 센트랄 익스프레스웨이 13500 보에스치 샤논 씨. 미합중국 78626 텍사스주 조지타운 파크 비스타 드라이브 205 할리 찰스 엘. 미합중국 76504 텍사스주 템플 안탈로프 트레일 3505	
(74) 대리인	장수길, 주성민	

심사청구 : 없음

(54) 핫 플러그를 모듈식 베이에 갖는 휴대용 컴퓨터를 제공하는 방법 및 장치

요약

노트북 컴퓨터 등의 컴퓨터 시스템(10)은 선택 사양 장치들(optional devices; 14)을 수납(receive)하기 위해 모듈식 베이(modular bay; 12)를 사용한다. 버퍼 회로(36)은 모듈식 베이내의 장치(14)를 각각의 버스들(34)로부터 선택적으로 분리시킨다. SMI 핸들러(handler), 또는 이와 유사한 실행가능 루틴이 모듈식 베이(12)에 영향을 주는 이벤트들(장치(14)를 모듈식 베이(12)에 삽입 또는 그로부터 제거하는 것 등)을 인식하고 시스템을 재열거(re-enumerate)하는데 필요한 루틴을 수행함으로써, 장치(14)가 그의 버스(34)에 적절히 접속되며, 시스템 소프트웨어가 컴퓨터(10)에 접속된 하드웨어를 알아보게 된다.

대표도

도 2

명세서

[발명의 명칭]

핫 플러그를 모듈식 베이에 갖는 휴대용 컴퓨터를 제공하는 방법 및 장치

[도면의 간단한 설명]

제1도는 본 발명에 따른 모듈식 베이(modular bay)를 포함한 휴대용 컴퓨터의 사시도, 제2도는 제1도의 컴퓨터의 회로의 양호한 실시예의 블록선도, 제3도는 컴퓨터의 모듈식 베이에 장치를 탑재(mount)한 것에 응답하여 행하는 컴퓨터 시스템의 동작을 기술하는 플로우차트의 블록선도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

시스템 처리 회로(system processing circuitry) ; 장치를 수납(receive)하는 커넥터; 상기 커넥터와 상기 처리 회로 사이에 결합된 복수의 버스; 및 상기 하나 이상의 버스들로부터 상기 커넥터를 선택적으로 분리시키는 회로를 구비하는 컴퓨터 시스템.

청구항 2

제1항에 있어서, 상기 선택적으로 분리시키는 회로는, 각각의 bus와 상기 커넥터 사이에 결합된 버퍼 회로; 및 상기 버퍼 회로를 제어하는 제어 회로를 구비하되, 상기 버퍼 회로는 상기 제어 회로로부터의 제어 신호에 응답하여 고 임피던스 또는 저 임피던스를 제공하는 회로를 구비하는 것을 특징으로 하는 컴퓨터 시스템.

청구항 3

제1항 또는 제2항에 있어서, 상기 버스들 중 하나는 IDE 장치 버스를 포함하는 것을 특징으로 하는 컴퓨

터 시스템.

청구항 4

제1항 또는 제2항에 있어서, 상기 버스들 중 하나는 전화 버스(telephony bus)를 포함하는 것을 특징으로 하는 컴퓨터 시스템.

청구항 5

처리 회로(processing circuitry); 장치를 수납(receive)하는 커넥터; 상기 처리 회로에 결합된 복수의 버스; 각각의 버스들과 관련되어 제어 신호에 응답하여 상기 하나 이상의 버스들에 상기 커넥터를 선택적으로 결합시키는 버퍼 회로; 및 상기 커넥터를 상기 버스들 중 하나에 결합시키기 위해 각 버퍼 회로에 제어 신호를 발생시키는 로직(logic)을 구비하는 컴퓨터 시스템.

청구항 6

제5항에 있어서, 각 장치들과 관련되어 상기 장치들에 식별 신호(identification signal)를 제공하는 회로를 더 구비하는 것을 특징으로 하는 컴퓨터 시스템.

청구항 7

제5항에 있어서, 상기 로직은 상기 식별 신호에 응답하여 상기 제어 신호를 발생하는 것을 특징으로 하는 컴퓨터 시스템.

청구항 8

제5항에 있어서, 상기 커넥터의 장치의 접속에 응답하여 인터럽트를 발생시키는 회로를 더 구비하는 것을 특징으로 하는 컴퓨터 시스템.

청구항 9

제5항에 있어서, 상기 처리 회로는 상기 인터럽트에 응답하여 시스템을 재열거(re-enumerate)하는 것을 특징으로 하는 컴퓨터 시스템.

청구항 10

제5항에 있어서, 상기 장치는 전원을 인가하는 회로를 더 구비하는 것을 특징으로 하는 컴퓨터 시스템.

청구항 11

컴퓨터에의 장치의 접속을 검출하는 단계; 상기 접속된 장치와 관련된 버스를 검출하는 단계; 상기 관련된 버스와 상기 접속된 장치 사이에 배치된 버퍼를 인에이블(enable)시키는 단계; 및 상기 접속된 장치와 상기 접속된 장치와 관련이 없는 다른 버스들 사이에 배치된 버퍼들을 디스에이블(disable)시키는 단계를 포함하는 컴퓨터에서 착탈식 장치(removable device)를 처리 회로에 결합시키는 방법.

청구항 12

제11항에 있어서, 상기 버스를 검출하는 단계는 상기 접속된 장치로부터의 식별 신호를 검출하는 단계를 포함하는 것을 특징으로 하는 컴퓨터에서 착탈식 장치를 처리 회로에 결합시키는 방법.

청구항 13

제11항에 있어서, 상기 접속을 검출하는 단계에 응답하여 인터럽트를 발생하는 단계를 더 포함하는 것을 특징으로 하는 컴퓨터에서 착탈식 장치를 처리 회로에 결합시키는 방법.

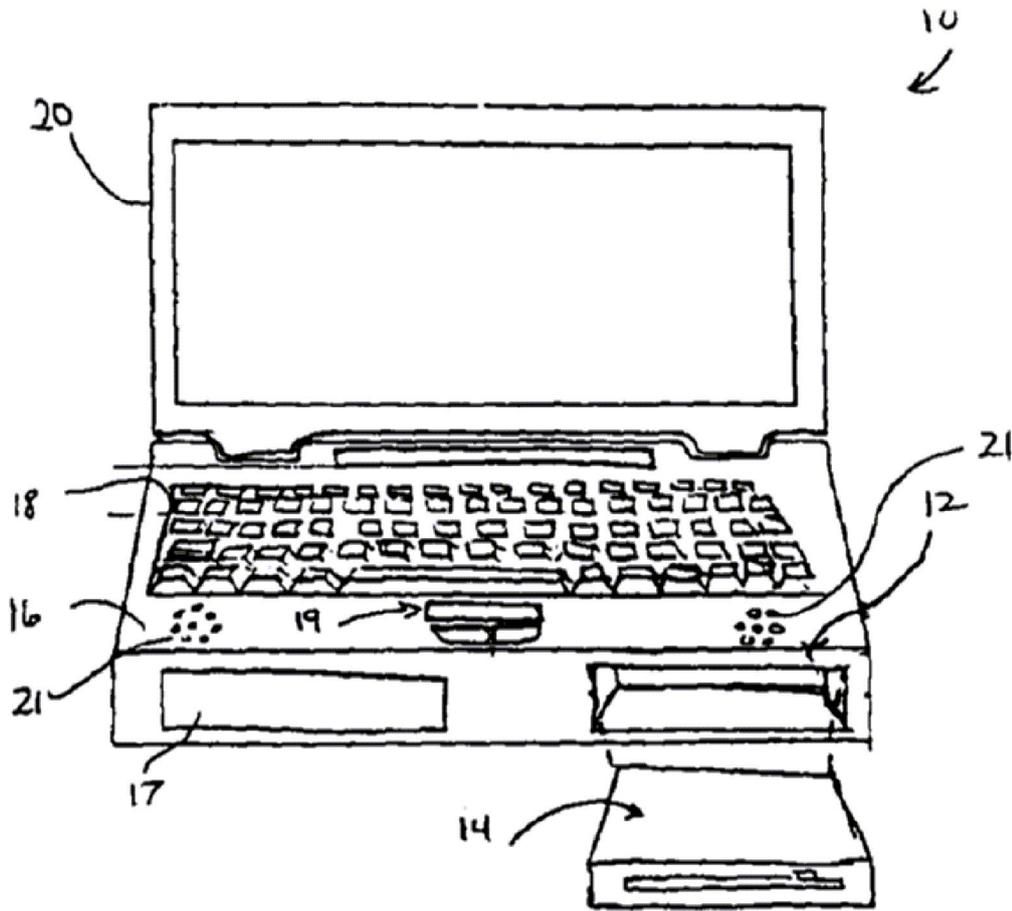
청구항 14

제13항에 있어서, 상기 인터럽트에 응답하여 상기 컴퓨터를 재열거하는 단계를 더 포함하는 것을 특징으로 하는 컴퓨터에서 착탈식 장치를 처리 회로에 결합시키는 방법.

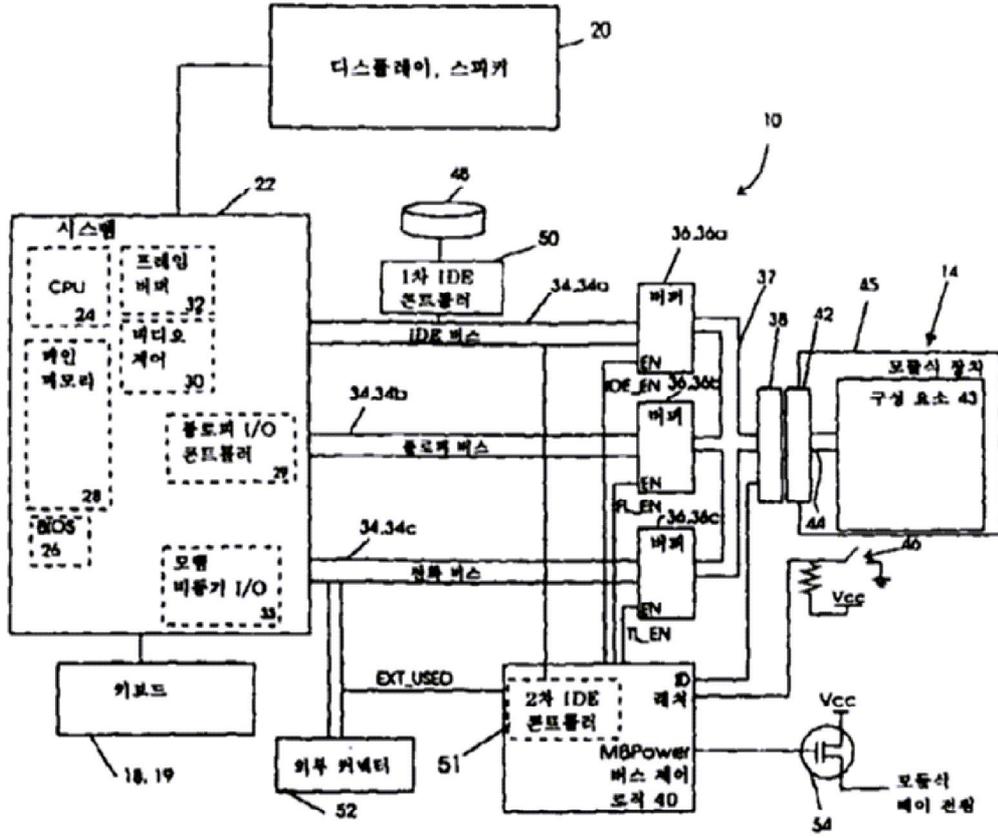
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

도면

도면1



도면2



도면3

