

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：93118726

※ 申請日期：93.6.28. ※IPC 分類：G11C 11/4074

一、發明名稱：(中文/英文)

在自動再新操作期間供應穩定高壓之半導體記憶體裝置

SEMICONDUCTOR MEMORY DEVICE TO SUPPLY STABLE HIGH
VOLTAGE DURING AUTO-REFRESH OPERATION AND METHOD
THEREFOR

二、申請人：(共1人)

姓名或名稱：(中文/英文)

海力士半導體股份有限公司

HYNIX SEMICONDUCTOR INC.

代表人：(中文/英文)

鄭東洙/CHUNG, DONG-SOO

住居所或營業所地址：(中文/英文)

大韓民國京畿道 467-860 利川市夫鉢邑牙美里山 136-1

San 136-1, Ami-ri, Bubal-eub, Ichon-shi, Kyoungki-do, 467-860, Korea

國籍：(中文/英文)

大韓民國/Korea

三、發明人：(共1人)

姓名：(中文/英文)

金官彦/KIM, KWAN-WEON

I285372

國 稷：(中文/英文)

大韓民國/Korea

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1.韓國 2003.11.22 10-2003-83324

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

I285372

國 稷：(中文/英文)

大韓民國/Korea

四、聲明事項：

主張專利法第二十二條第二項第一款或第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1.韓國 2003.11.22 10-2003-83324

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明揭示一種半導體記憶體裝置，更明確地，一種在自動再新作業期間供應穩定高壓之半導體記憶體裝置。

【先前技術】

動態隨機存取記憶體(DRAM)大致供應高電壓VPP，其電壓位準在資料存取作業期間或自動再新作業期間，高於電源供給電壓VDD供給字線之位準，因為DRAM之功率消耗在這些作業期間升高。因此，DRAM包括高壓產生裝置用於產生高壓VPP。

第1圖表示半導體記憶體裝置內所包括習用高壓產生裝置之方塊圖示。

如圖示，習用高壓產生裝置包括：高壓位準檢測單元10、高壓增壓控制信號產生單元20、高壓增壓單元30及高壓負載單元40。

高壓位準檢測單元10以行工作信號row_act來致能(enable)，用於檢測反饋高壓信號vpp_fd之電壓位準，高壓位準檢測單元10產生電壓位準檢測信號osc_en_det，其在高壓VPP低於預定電壓位準時被激勵(activate)。

高壓增壓控制信號產生單元20響應電壓位準檢測信號osc_en_det來產生增壓控制信號pump_ctrl。

高壓增壓單元30響應增壓控制信號pump_ctrl，以實施電壓增壓作業來產生高壓VPP。高壓VPP反饋到高壓位準檢測單元10做為反饋高壓信號vpp_fd。

高壓負載單元 40 消耗高壓增壓單元 30 所供給之高壓 VPP。因而，高壓負載單元 40 包括消耗高壓 VPP 之任何電路元件。

第 2 圖是習用高壓產生裝置在實施自動再新作業時的作業時間圖示。

參照第 1 圖及第 2 圖，在下文中詳細說明習用高壓產生裝置之作業。

如果行工作信號 (row active signal) row_act 激勵時，則自動再新信號 auto_ref 響應行工作信號 row_act 而激勵。

然後，高壓負載單元 40 內所包括電路元件實施對應各種指令信號之諸如字線信號 WL 及位元線隔離信號 BISH 及 BISL 的作業。因此，高壓負載單元 40 過度地消耗高壓 VPP，如此高壓 VPP 之電壓位準降低。

如果高壓 VPP 之電壓位準變成低於平均高壓位準 avg_level，則高壓位準檢測單元 10 激勵電壓位準檢測信號 osc_en_det。然後，高壓增壓控制信號產生單元 20 響應電壓位準檢測信號 osc_en_det 來激勵增壓控制信號 pump_ctr。

然後，高壓增壓單元 30 以實施增壓作業來升高高壓 VPP 之電壓位準，因而，高壓 VPP 之電壓位準變成平均高壓位準 avg_level。

然後，行預先充電信號 row_pre 被激勵，如此電壓位準檢測信號 osc_en_det 及增壓控制信號 pump_ctr 響應行預

先充電信號 row_pre 而被激勵。

同時，上述習用高壓產生裝置之作業在半導體記憶體裝置執行自動再新作業時實施。然而，習用高壓產生裝置在半導體記憶體裝置執行資料存取作業時也實施相同作業。

第 3 圖表示高壓增壓控制信號產生單元 20 之概略電路圖示。

如圖示，高壓增壓控制信號產生單元 20 包括反及閘 (NAND 閘) ND1、第一反相器 I1 及反相器單元 22。

反及閘 ND1 接收電壓位準檢測信號 osc_en_det 及來自反相器單元 22 之輸出信號，來實施對所接收兩個信號之邏輯反及運算。

反相器單元 22 包括串聯連接在反及閘 ND1 之輸入端及輸出端間的多數反相器。反及閘 ND1 之輸出端也連接到第一反相器 I1 之輸入端。反相器單元 22 使用來延遲來自反及閘 ND1 之輸出信號。

第一反相器 I1 接收來自反及閘 ND1 之輸出信號，而且使得其反相來輸出增壓控制信號 pump_ctrl。

高壓增壓控制信號產生單元 20 響應電壓位準檢測信號 osc_en_det 來激勵增壓控制信號 pump_ctrl。然後，增壓控制信號之工作狀態 (active status) 對應反相器單元 22 具有延遲量而保持預定延遲時間。

即，如果高壓 VPP 之電壓位準低於平均高壓位準 avg_level，則習用高壓產生裝置升高高壓 VPP 之電壓位準，使得高壓 VPP 能保持其電壓位準等於或高於平均高壓位

準 avg_level。

然而，當半導體記憶體裝置實施自動再新作業時，因為半導體記憶體裝置內所包括記憶組(memory bank)同時作業，所以高壓 VPP 過度消耗。因此，高壓 VPP 之電壓位準降低比較在資料存取作業期間的降低來得更快。因此，高壓負載單元 40 可能沒有足夠電源供給來正常地作業。

【發明內容】

因此，本發明之目的在提供一種在自動再新作業期間來供應穩定電壓之半導體裝置。

根據本發明之架構，提供一種使用在半導體記憶體裝置內之半導體裝置，用於根據資料存取模態及自動再新模態來增高供應電壓，其包括：電壓位準檢測裝置，用於以檢測供給電壓之電壓位準來產生電壓位準檢測信號；自動再新信號檢測裝置，用於響應自動再新信號來產生自動再新檢測信號；及高壓增壓裝置，用於響應在資料存取模態時的電壓位準檢測信號或響應在自動再新模態時的自動再新檢測信號，來增高供給電壓。

根據本發明另一架構，提供一種增高供給電壓之方法，包括下列步驟：檢測供應電壓之電壓位準；如果所檢測供給電壓之電壓位準低於預定電壓位準，則升高供給電壓之電壓位準；及當自動再新信號激勵時，就升高供給電壓之電壓位準，而不管所檢測高壓之電壓位準。

【實施方式】

在下文中，將參照附圖來詳細說明根據本發明之半導

體記憶體裝置。

第 4 圖是根據本發明之半導體記憶體裝置的方塊圖示。

如圖所示，半導體記憶體裝置包括：高壓位準檢測單元 100；高壓增壓控制信號產生單元 200；高壓增壓單元 300；高壓負載單元 400 及自動再新信號檢測單元 500。

高壓位準檢測單元 100 以行工作信號 row_act 來致能，用於檢測反饋高壓信號之電壓位準，因而產生電壓位準檢測信號 osc_en_det。在此，如果反饋高壓信號之電壓位準低於預定電壓位準，即平均高壓位準 avg_level，則高壓位準檢測單元 100 激勵電壓位準檢測信號做為邏輯高位準。

高壓增壓控制信號產生單元 200 響應電壓位準檢測信號 osc_en_det 及自動再新檢測信號 osc_en_auto，來產生增壓控制信號 pump_ctrl。

高壓增壓單元 300 響應增壓控制信號 pump_ctrl，以實施電壓增壓作業來產生高壓 VPP。高壓 VPP 反饋到高壓位準檢測單元 100 做為反饋高壓信號 vpp_fd。

高壓負載單元 400 消耗高壓增壓單元 300 所供給之高壓 VPP。在此，高壓負載單元 400 包括消耗所作業高壓 VPP 之任何元件。

自動再新信號檢測單元 500 接收自動再新信號 auto_ref，來產生自動再新檢測信號 osc_en_auto。在此，如果自動再新信號 auto_ref 激勵，則自動再新信號檢測單元 500 激勵自動再新檢測信號 osc_en_auto 做為邏輯高電位。

在此，如果增壓控制信號 pump_ctrl 激勵做為邏輯高位準，則高壓增壓單元 300 實施電壓增壓作業，用於升高高壓 VPP 之電壓位準，使得高壓 VPP 可等於或高於平均高壓位準 avg_level。

如果電壓位準檢測信號 osc_en_det 及自動再新檢測信號 osc_en_auto 之一激勵，則增壓控制信號 pump_ctrl 激勵。如果高壓 VPP 之電壓位準變成低於平均高壓位準 avg_level，則電壓位準檢測信號 osc_en_det 激勵。另一方面，如果自動再新信號 auto_ref 激勵，即，如果自動再新作業開始實施，則自動再新檢測信號 osc_en_auto 激勵。

因為在自動再新作業期間，半導體記憶體裝置過度消耗高壓 VPP，所以高壓 VPP 之電壓位準降低。因此，如果自動再新信號 auto_ref 激勵，則自動再新信號檢測單元 500 激勵自動再新檢測信號 osc_en_auto，因而，高壓增壓單元 300 實施電壓增壓作業。結果，高壓 VPP 之電壓位準在自動再新作業期間沒有快速地降低。

第 5 圖是自動再新信號檢測單元 500 之概略電路圖示。

如圖所示，自動再新信號檢測單元 500 包括第一反相器 I2、第一反及閘 ND2 及第一延遲單元 502。

第一反相器 I2 作用來使得自動再新信號 auto_ref 反相。第一延遲單元 502 包括多數串連之反相器，使得來自自動再新信號 auto_ref 之輸出信號來延遲。

第一反及閘 ND2 接收來自第一反相器 I2 及第一延遲單

元 502 之輸出信號，對所接收兩個信號來實施邏輯反及運算，因而，自動再新檢測信號 osc_en_auto 自第一反及閘 ND2 以脈衝形狀來輸出。

自動再新信號檢測單元 500 響應自動再新信號 auto_ref，來激勵自動再新檢測信號 osc_en_auto 做為邏輯高位準。在此，自動再新檢測信號 osc_en_auto 之邏輯狀態保持做為邏輯高位準一個預定延遲時間，而預定延遲時間是以第一延遲單元 502 內所包括多數反相器之數量來決定。

第 6 圖是高壓增壓控制信號產生單元 200 之概略電路圖示。

如圖所示，高壓增壓控制信號產生單元 200 包括反或閘 (NOR gate) NR1、第二反相器 I3、第三反相器 I4、第二反及閘 ND3 及第二延遲單元 202。

反或閘 NR1 接收電壓位準檢測信號 osc_en_det 及自動再新檢測信號 osc_en_auto，用於對電壓位準檢測信號 osc_en_det 及自動再新檢測信號 osc_en_auto 來實施邏輯反或運算。第二反相器 I3 接收來自反或閘 NR1 之邏輯反或運算的結果，使得邏輯反或運算之結果來反相。

第二反及閘 ND3 接收來自第二反相器 I3 及第二延遲單元 202 之輸出信號。在此，第二延遲單元 202 使得來自第二反及閘 ND3 之輸出信號來延遲，而且反饋到第二反及閘 ND3，來緩衝第二反相器 I3 之輸出信號。

第三反相器 I4 接收來自第二反及閘 ND3 之輸出信號，使得來自第二反及閘 ND3 之輸出信號反相，因此，輸出增

壓控制信號 pump_ctrl。

當自動再新檢測信號 osc_en_auto 或電壓位準檢測信號 osc_en_det 激勵時，高壓增壓控制信號產生單元 200 激勵增壓控制信號 pump_ctrl，使得高壓 VPP 之電壓位準能夠升高。

第 7 圖是當半導體記憶體裝置根據輸入指令來實施資料存取作業時半導體記憶體裝置之作業時間圖示。

如圖所示，當半導體記憶體裝置響應行工作信號 row_act 而消耗高壓 VPP 來實施資料存取作業時，高壓 VPP 之電壓位準降低比較平均高壓位準 avg_level 更低。

然後，在檢測高壓 VPP 之電壓位準低於平均高壓位準 avg_level 後，高壓位準檢測單元 100 激勵電壓位準檢測信號 osc_en_det。

然後，高壓增壓控制信號產生單元 200 響應電壓位準檢測信號 osc_en_det 來激勵增壓控制信號 pump_ctrl。因此，高壓增壓單元 300 響應增壓控制信號 pump_ctrl 以實施電壓增壓作業來升高高壓 VPP 之電壓位準。然後，行預先充電信號 row_pre 激勵。

在此，因為自動再新信號 auto_ref 沒有激勵，所以自動再新信號檢測單元 500 沒有致能。

第 8 圖是當半導體記憶體裝置實施自動再新作業時半導體記憶體裝置之作業時間圖示。

如圖所示，自動再新信號 auto_ref 響應行工作信號 row_act 來激勵。

然後，自動再新信號檢測單元 500 激勵自動再新檢測信號 osc_en_auto。在此，自動再新檢測信號 osc_en_auto 激勵一個第一預定激勵時間 T1。然後，高壓增壓控制信號產生單元 200 激勵增壓控制信號 pump_ctrl。第一預定激勵時間 T1 是以自動再新信號檢測單元 500 之第一延遲單元 502 內所包括多數反相器之數量來決定。

因此，高壓增壓單元 300 響應增壓控制信號 pump_ctrl，以實施電壓增壓作業來升高高壓 VPP 之電壓位準。然後，因為高壓負載單元 400 消耗高壓 VPP，使得實施對應指令信號諸如字線信號 WL 及位元線隔離信號 BISH 及 BISL 之作業，來實施自動再新信號，所以高壓 VPP 之電壓位準開始降低。然而，因為在自動再新作業實施之前來升高高壓 VPP 之電壓位準，所以高壓 VPP 之電壓位準沒有降低到平均高壓位準 avg_level 以下。

第 9 圖是當半導體記憶體裝置實施自動再新作業時半導體記憶體裝置之另一作業時間圖示。

在本情形中，自動再新信號檢測單元 500 激勵自動再新檢測信號 osc_en_auto，而且自動再新檢測信號 osc_en_auto 激勵經過第二預定激勵時間 T2。然後，高壓增壓控制信號產生單元 200 激勵增壓控制信號 pump_ctrl。同第一預定激勵時間 T1，第二預定激勵時間 T2 以自動再新信號檢測單元 500 之第一延遲單元 502 內所包括多數反相器之數量來決定。

然而，第 9 圖所示用於作業之第一延遲單元 502 內所

包括多數反相器之數量，小於用於第 8 圖所示作業的數量。因此，第二預定激勵時間 T2 比較第一預定激勵時間 T1 更短。

如第 9 圖所示，當半導體記憶體裝置消耗高壓 VPP 來實施自動再新作業時，高壓 VPP 之電壓位準降低於平均高壓位準 avg_level。

然而，因為高壓位準檢測單元 100 激勵電壓位準檢測信號 osc_en_det，所以高壓 VPP 之電壓位準再次升高到平均高壓位準 avg_level。

在此，雖高壓 VPP 之電壓位準低於平均高壓位準 avg_level，但是比較習用高壓產生裝置，高壓 VPP 更快地升高到平均高壓位準 avg_level，因為電壓增壓作業在高壓 VPP 消耗之前先實施。

因此，根據本發明半導體記憶體裝置可以在高壓 VPP 消耗用於自動再新作業之前，以升高高壓 VPP 之電壓位準來供給穩定高壓。

本專利申請案包含 2003 年 11 月 22 日韓國專利辦公室所申請韓國專利申請案第 2003-83324 號有關之主要項目，其全部內容併合在本案參考。

雖然本發明已以特定實施例詳細說明，但是擅於本技術者顯然地可實施各種改變及修正例，而沒有脫離在下文申請專利範圍內所定義本發明之精神及範圍。

【圖式簡單說明】

本發明之上述及其他目的及特徵，由下文較佳實施例

連同附圖之詳細說明，將變得顯而易見，其中：

第 1 圖是半導體記憶體裝置內所包括習用高壓產生裝置之方塊圖示；

第 2 圖是第 1 圖所示習用高壓產生裝置之作業時間圖示；

第 3 圖是第 1 圖所示高壓增壓產生裝置之概略電路圖示；

第 4 圖是根據本發明之半導體記憶體裝置的方塊圖示；

第 5 圖是第 4 圖所示自動再新信號檢測單元之概略電路圖示；

第 6 圖是第 4 圖所示高壓增壓控制信號產生單元之概略電路圖示；

第 7 圖是當半導體記憶體裝置實施資料存取作業時半導體記憶體裝置之作業時間圖示；

第 8 圖是當半導體記憶體裝置實施自動再新作業時半導體記憶體裝置之作業時間圖示；及

第 9 圖是當半導體記憶體裝置實施自動再新作業時半導體記憶體裝置之另一作業時間圖示。

【主要元件符號說明】

10,100 高壓位準檢測單元

20,200 高壓增壓控制信號產生單元

30,300 高壓增壓單元

40,400 高壓負載單元

500 自動再新信號檢測單元

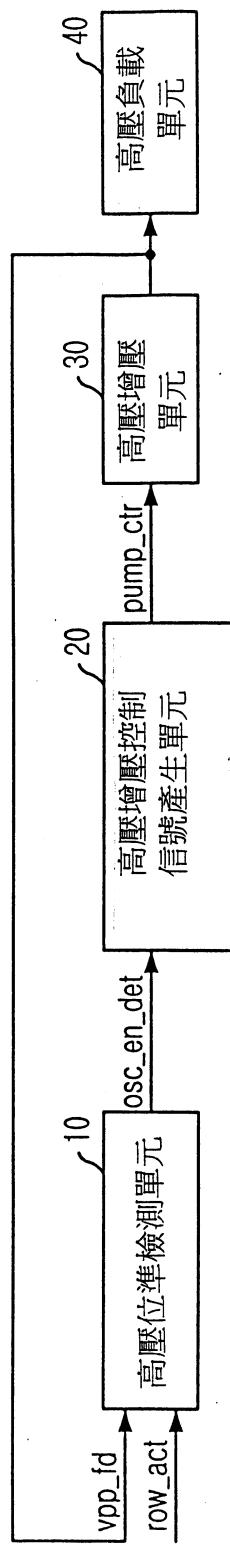
五、中文發明摘要：

一種使用於半導體記憶體裝置內之半導體裝置，用於根據資料存取模態及自動再新模態來增加供給電壓，包括：電壓位準檢測裝置，用於以檢測供給電壓之電壓位準來產生電壓位準檢測裝置；自動再新信號檢測裝置，用於響應自動再新信號來產生自動再新檢測信號；及電壓增壓裝置，響應在資料存取模態時的電壓位準檢測信號或在自動再新模態時的自動再新檢測信號，來增高供給電壓。

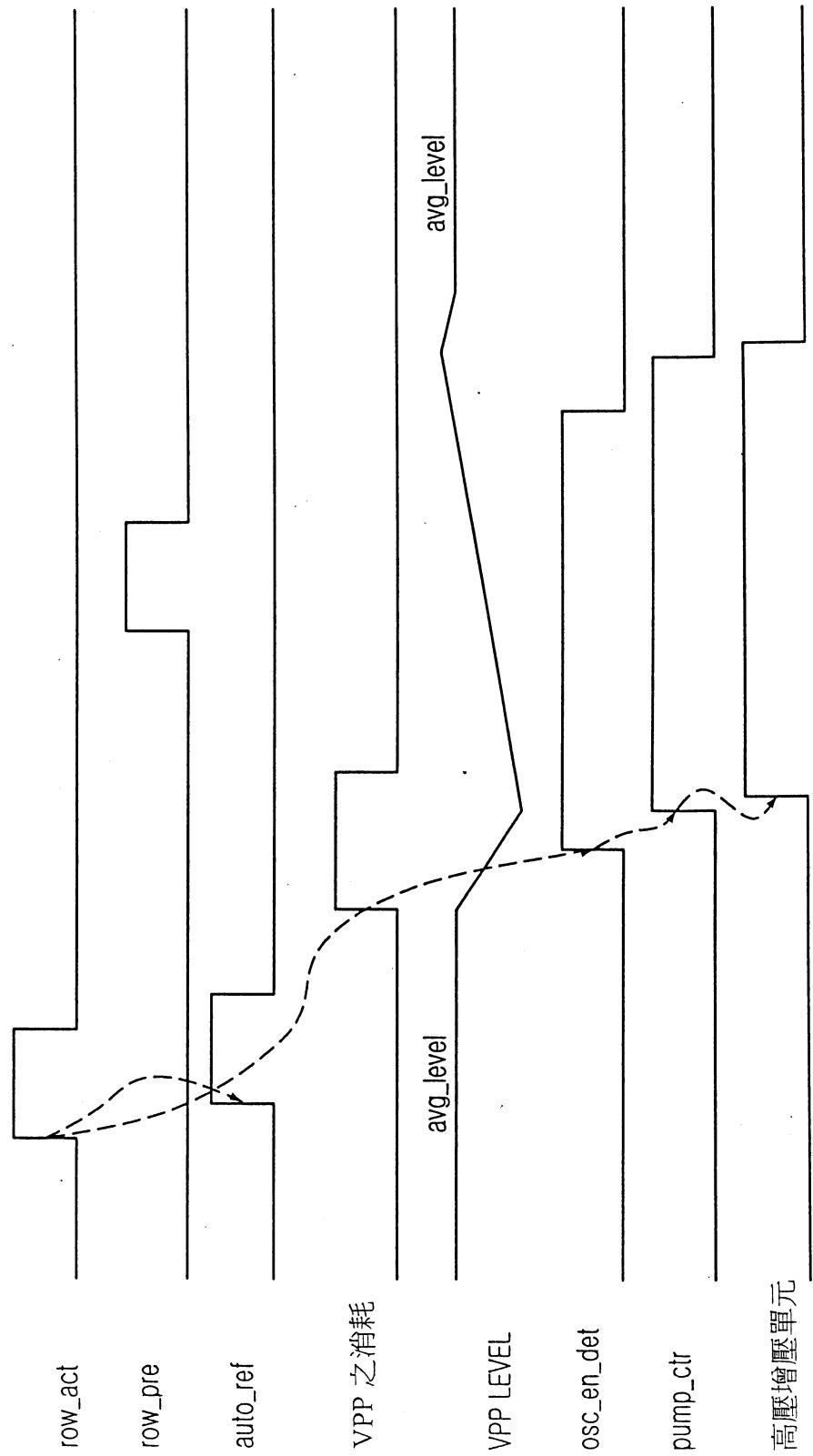
六、英文發明摘要：

A semiconductor device for use in a semiconductor memory device for pumping a supplying voltage according to a data access mode and an auto-refresh mode, including: a voltage level detecting means for generating a voltage level detect signal by detecting a voltage level of the supplying voltage; an auto-refresh signal detecting means for generating an auto-refresh detect signal in response to an auto-refresh signal; and a voltage pumping means for pumping the supplying voltage in response to the voltage level detect signal at the data access mode or in response to the auto-refresh detect signal at the auto-refresh mode.

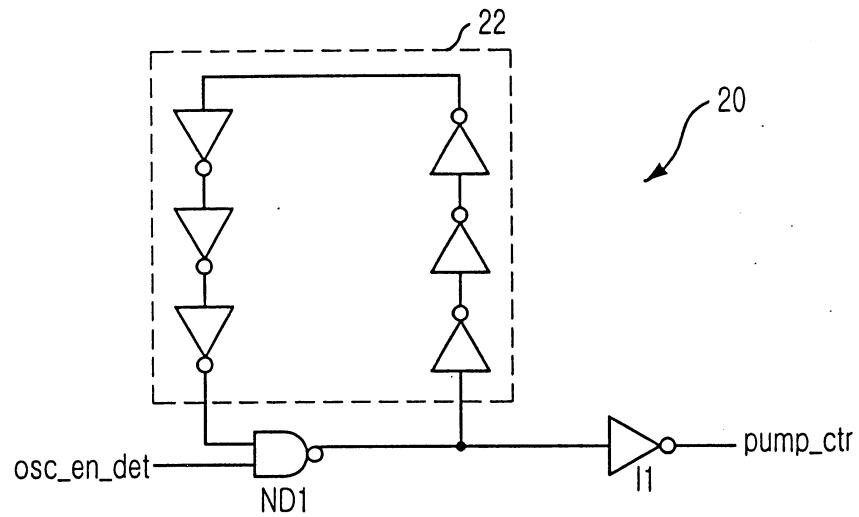
第 1 圖
(習用技術)



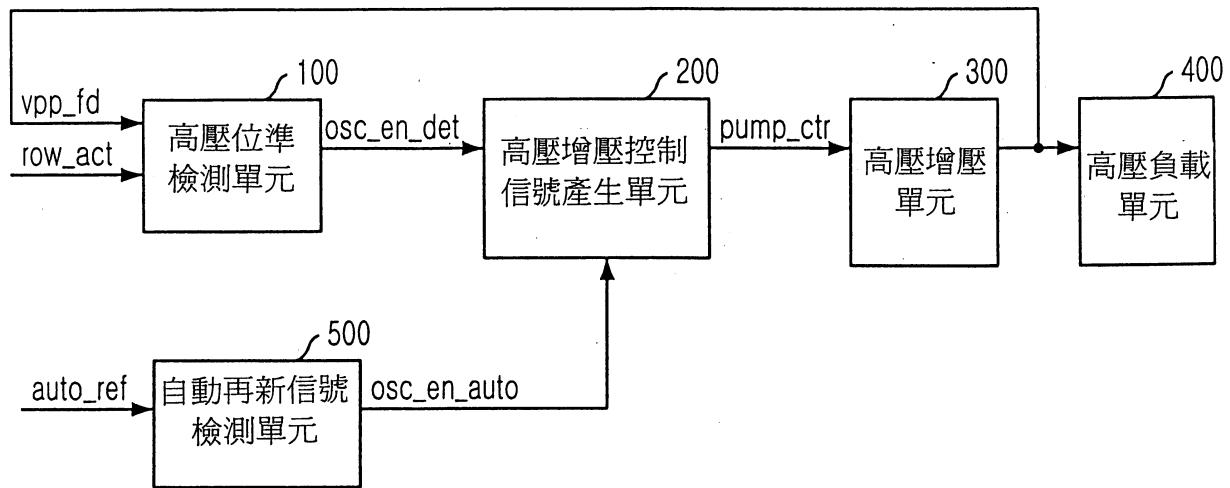
第 2 圖
(習用技術)



第 3 圖
(習用技術)

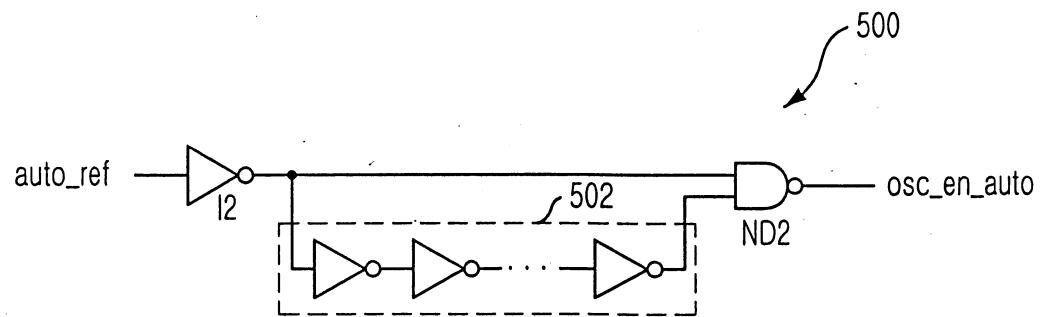


第 4 圖



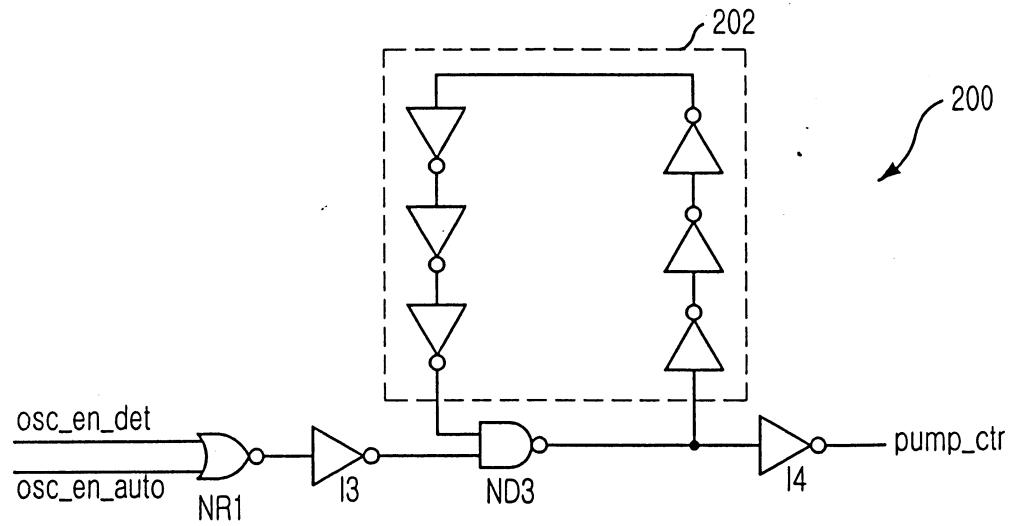
I285372

第 5 圖

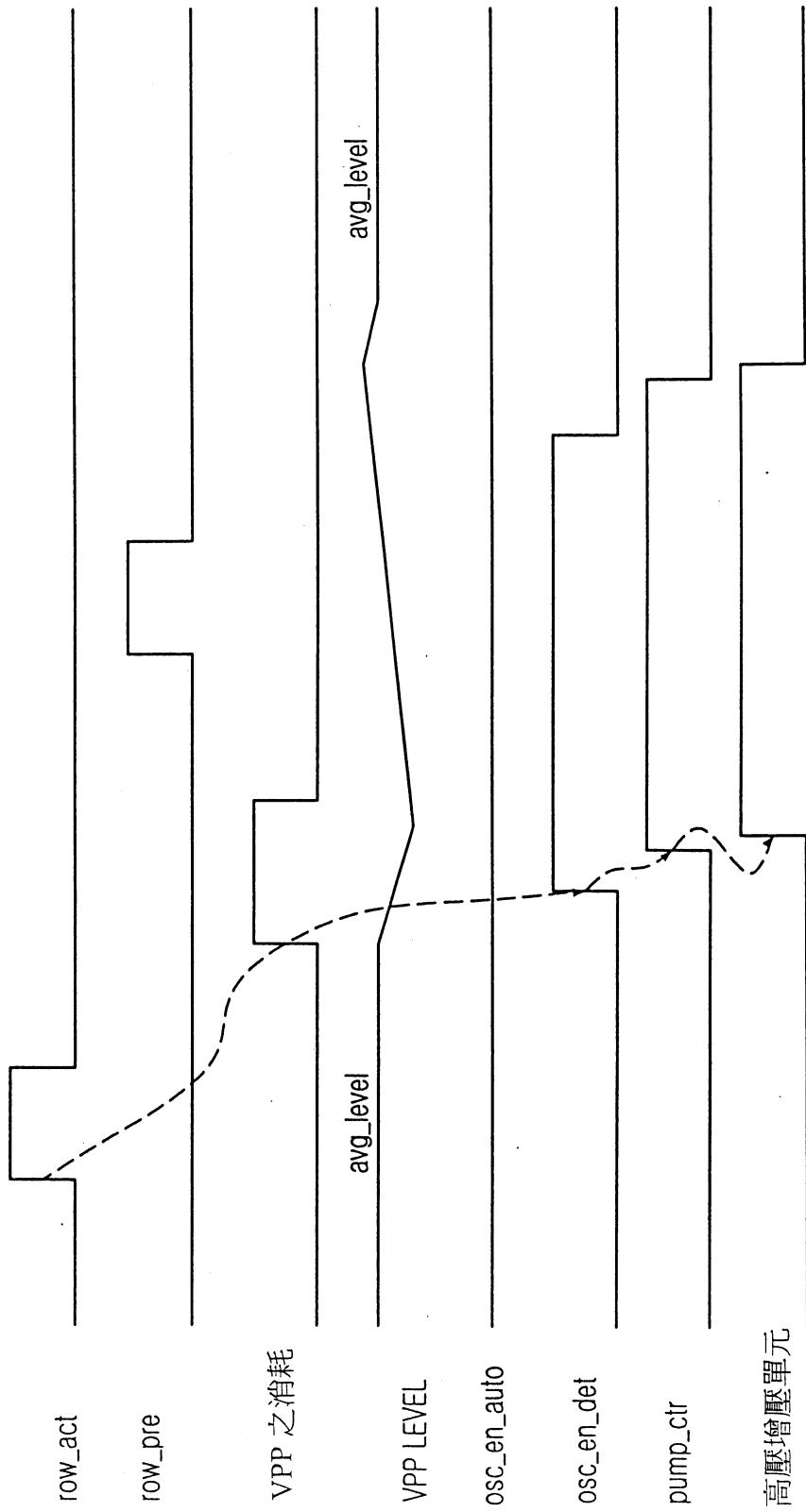


I285372

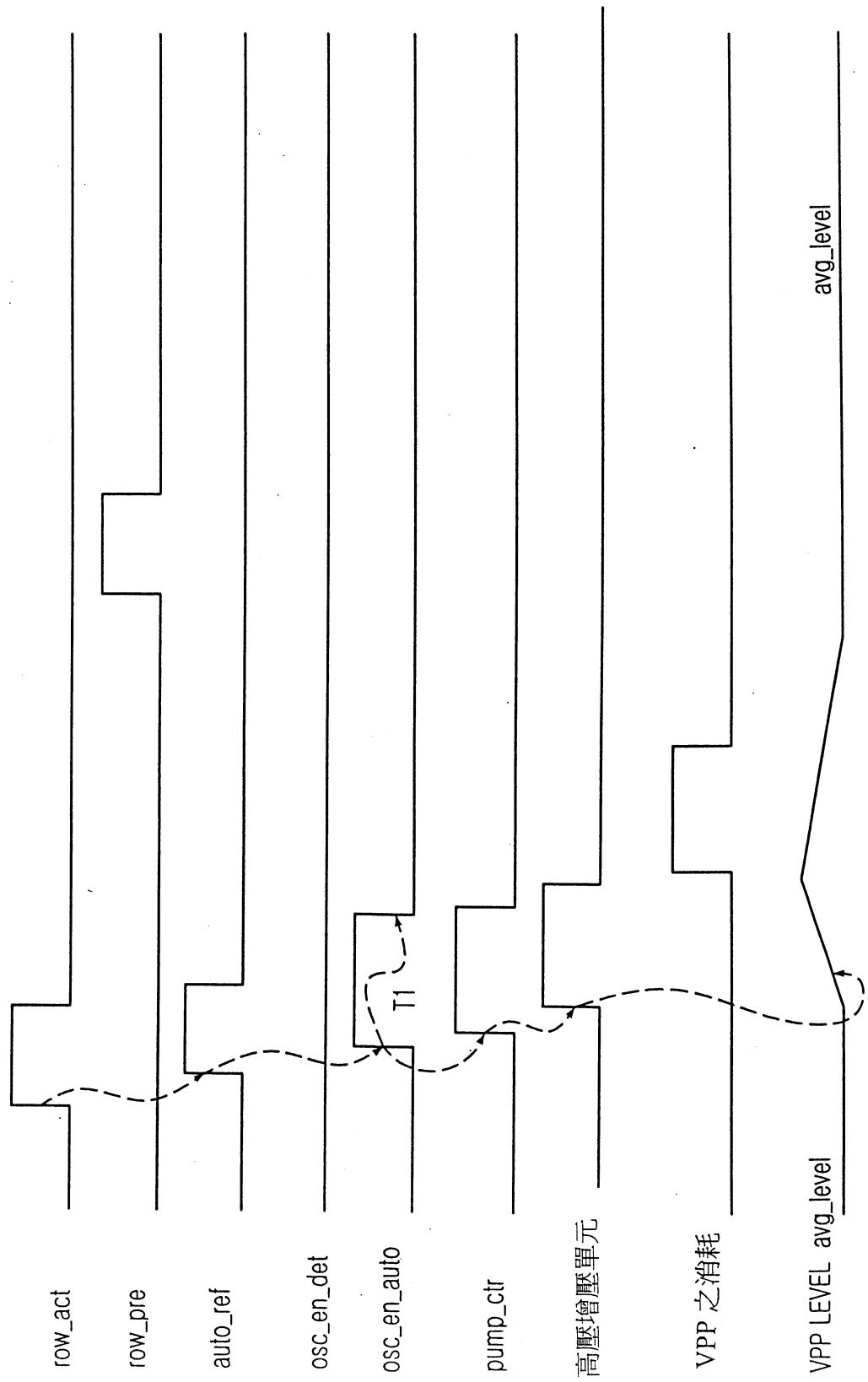
第 6 圖



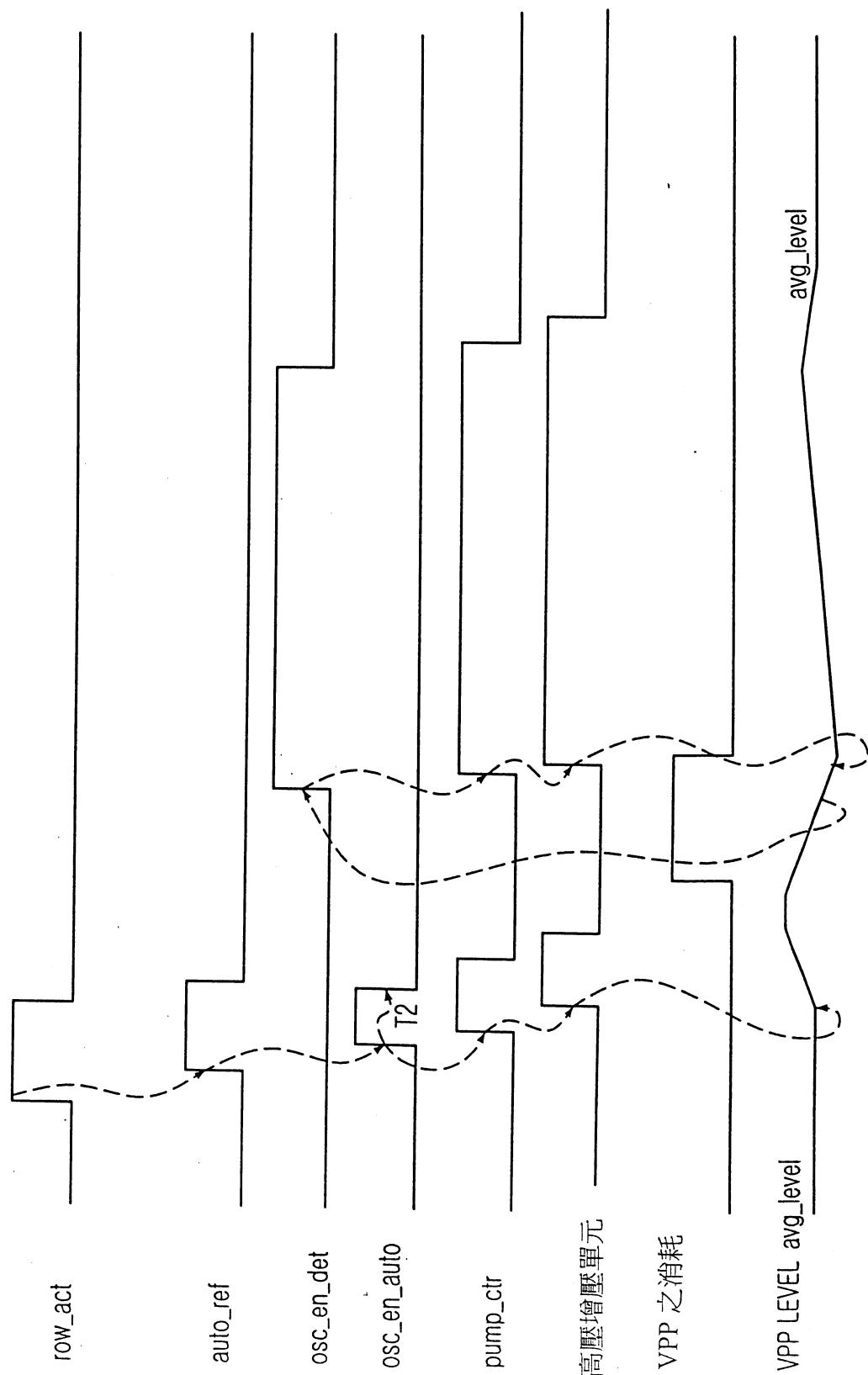
第 7 圖



第 8 圖



第 9 圖



七、指定代表圖：

(一)本案指定代表圖為：第（4）圖。

(二)本代表圖之元件符號簡單說明：

100 高壓位準檢測單元

200 高壓增壓控制信號產生單元

300 高壓增壓單元

400 高壓負載單元

500 自動再新信號檢測單元

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

第 93118726 號「在自動再新操作期間供應穩定高壓之半導體記憶體裝置」專利案

(2007年3月修正)

十、申請專利範圍：

1. 一種使用於半導體記憶體裝置之裝備，用於根據資料存取模態及自動再新模態來增高供應電壓，包含：

電壓位準檢測裝置，用於以檢測供給電壓之電壓位準，來產生電壓位準檢測信號；

自動再新信號檢測裝置，用於響應自動再新信號來產生自動再新檢測信號；及

電壓增壓裝置，用於響應在該資料存取模態時的電壓位準檢測信號或響應在該自動再新模態時的自動再新檢測信號，來增加該供給電壓。

2. 如申請專利範圍第1項之裝備，其中在該供給電壓在該資料存取模態時消耗之後、或在該供給電壓在該自動再新模態時消耗之前，來實施該供給電壓之增壓。

3. 如申請專利範圍第2項之裝備，其中當該供給電壓之電壓位準較低於預定電壓位準時，該電壓位準檢測裝置激勵該電壓位準檢測信號。

4. 如申請專利範圍第3項之裝備，其中該自動再新信號檢測裝置包括：

第一反相器，用於反相該自動再新信號；

多數反相器，串聯地連接，用於將該第一反相器之輸出信號反相及延遲；及

第一反及閘，其接收該第一反相器及該多數反相器之輸出信號來實施邏輯反及作業，以便輸出自動再新檢測信號。

5.如申請專利範圍第4項之裝備，其中該電壓增壓裝置包括：

電壓增壓控制信號產生單元，用於響應該電壓位準檢測信號及該自動再新檢測信號，來產生電壓增壓控制信號；及

電壓增壓單元，用於響應該電壓增壓控制信號，來增高該供給電壓。

6.如申請專利範圍第5項之裝備，其中該電壓增壓控制信號產生單元包括：

反或閘，其接收該電壓位準檢測信號及該自動再新檢測信號；

第二反相器，用於反相該反或閘之輸出信號；

第二反及閘，其接收該第二反相器及多數反相器之輸出信號；及

第三反相器，其接收該第二反及閘之輸出信號，用於輸出該電壓增壓控制信號。

7.一種用於增高供給電壓之方法，包含下列步驟：

檢測該供給電壓之電壓位準；

如果所檢測該供給電壓之電壓位準低於預定電壓位準，則升高該供給電壓之電壓位準；及

當自動再新信號激勵時，升高該供給電壓之電壓位

準，而不管該高壓之檢測電壓位準。

8.如申請專利範圍第 7 項用於增高供給電壓之方法，其中當該自動再新信號激勵時，來升高該供給電壓之電壓位準的步驟，包括下列步驟：

響應該自動再新信號來激勵自動再新檢測信號一個預定時間；及

當該自動再新檢測信號激勵時，實施電壓增壓作業來升高該供給電壓之電壓位準。