

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5408929号
(P5408929)

(45) 発行日 平成26年2月5日(2014.2.5)

(24) 登録日 平成25年11月15日(2013.11.15)

(51) Int. Cl.	F I	
HO 1 L 29/47 (2006.01)	HO 1 L 29/48	F
HO 1 L 29/872 (2006.01)	HO 1 L 21/28	3 O 1 R
HO 1 L 21/28 (2006.01)	HO 1 L 29/48	P
HO 1 L 21/329 (2006.01)	HO 1 L 29/91	F
HO 1 L 29/861 (2006.01)	HO 1 L 29/91	K
請求項の数 10 (全 13 頁) 最終頁に続く		

(21) 出願番号	特願2008-212915 (P2008-212915)	(73) 特許権者	000002004
(22) 出願日	平成20年8月21日(2008.8.21)		昭和電工株式会社
(65) 公開番号	特開2010-50267 (P2010-50267A)		東京都港区芝大門1丁目13番9号
(43) 公開日	平成22年3月4日(2010.3.4)	(74) 代理人	100064908
審査請求日	平成23年6月1日(2011.6.1)		弁理士 志賀 正武
		(74) 代理人	100108578
			弁理士 高橋 詔男
		(74) 代理人	100089037
			弁理士 渡邊 隆
		(74) 代理人	100094400
			弁理士 鈴木 三義
		(74) 代理人	100107836
			弁理士 西 和哉
		(74) 代理人	100108453
			弁理士 村山 靖彦
最終頁に続く			

(54) 【発明の名称】 半導体装置および半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

n型のSiC半導体基体と、
 該SiC半導体基体の一方の主表面とオーミック接触するカソード電極と、
 前記SiC半導体基体の他方の主表面に形成されたp型SiCからなる第一半導体領域と、
 前記他方の主表面に形成されたn型SiCからなる第二半導体領域と、
 前記第一半導体領域にオーミック接触するオーミック接合層と、
 前記第二半導体領域にショットキー接触するショットキー接合層とを備え、
 前記オーミック接合層が、アルミニウムを重量組成比で40wt%以上60wt%未満
 含み、残部がチタンである合金からなり、
 前記オーミック層の厚さが100nmから200nmの範囲であり、
 前記オーミック接合層の二乗平均粗さが、20nm以下であることを特徴とする半導体
 装置。

【請求項2】

前記オーミック接合層の二乗平均粗さが、10nm以下であることを特徴とする請求項1に記載の半導体装置。

【請求項3】

前記カソード電極が、ニッケルを主成分とする金属からなることを特徴とする請求項1または請求項2に記載の半導体装置。

【請求項 4】

前記ショットキー接合層が、モリブデンを主成分とする金属からなることを特徴とする請求項 1～請求項 3 のいずれかに記載の半導体装置。

【請求項 5】

前記合金が、アルミニウムを重量組成比で 45 wt % 以上 55 wt % 未満含むものであることを特徴とする請求項 1 に記載の半導体装置。

【請求項 6】

一方の主表面と他方の主表面とを備え、前記他方の主表面に p 型 SiC からなる第一半導体領域と n 型 SiC からなる第二半導体領域とが設けられた n 型の SiC 半導体基体を形成する工程と、

前記一方の主表面上に、第 1 金属層を形成する工程と、

前記第 1 金属層をアロイングすることにより、前記一方の主表面とオーミック接触するカソード電極を形成する工程と、

前記第一半導体領域上に、アルミニウム層とチタン層からなり、前記アルミニウム層とチタン層とが重量組成比でアルミニウムを 40 wt % 以上 60 wt % 未満含み、残部がチタンとなる第 2 金属層を形成する工程と、

前記第 2 金属層を 900 以上 1000 未満の温度でアロイングすることにより、前記第一半導体領域とオーミック接合するオーミック接合層を形成する工程と、

前記第二半導体領域上に、第 3 金属層を形成する工程と、

前記第 2 金属層をアロイングする温度よりも低い温度で前記第 3 金属層をアロイングすることにより、前記第二の半導体領域とショットキー接合するショットキー接合層を形成する工程と、を含むことを特徴とする半導体装置の製造方法。

【請求項 7】

前記第 1 金属層をアロイングする工程と、前記第 2 金属層をアロイングする工程とを同時に行うことを特徴とする請求項 6 に記載の半導体装置の製造方法。

【請求項 8】

前記第 2 金属層が、アルミニウムを重量組成比で 45 wt % 以上 55 wt % 未満含まれるものであることを特徴とする請求項 6 または請求項 7 に記載の半導体装置の製造方法。

【請求項 9】

前記カソード電極を、ニッケルを主成分とする金属で形成することを特徴とする請求項 6～請求項 8 のいずれかに記載の半導体装置の製造方法。

【請求項 10】

前記ショットキー接合層を、モリブデンを主成分とする金属で形成することを特徴とする請求項 6～請求項 9 のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置および半導体装置の製造方法に関し、特にオーミック接合層の表面平坦性に優れた半導体装置およびその製造方法に関するものである。

【背景技術】

【0002】

従来から、SiC ショットキーバリアダイオードは、順方向にサージ電流が流れた際に、比較的低いサージ電流でも素子破壊が引き起こされることが知られている。この問題を解決するために、SiC 半導体素子の一つの表面に n 型領域と p 型領域とを並列に配置し、大電流導通時に p 型領域から少数キャリアである正孔の注入が起こるようにした素子構造が提案されている（例えば、非特許文献 1 参照）。このような素子構造とした場合、サージ耐量を向上させることができる。

【0003】

このような素子構造は、MPS (Merged p-i-n Schottky) 構造と呼ばれている。MPS 構造では、半導体素子の一方の表面にショットキーダイオードと

10

20

30

40

50

p n型ダイオードとを交互に配置している。したがって、半導体素子の一方の表面上には、n型半導体領域に良好なショットキー接合し、かつp型半導体領域に良好なオーミック接合をする接合材料からなる接合層を設ける必要である。

【0004】

n型半導体領域にショットキー接合をする接合層と、p型半導体領域にオーミック接合をする接合層とを同一材料で同時に形成する場合、これらをそれぞれ異なる材料で別々に形成する場合と比較して、製造工程を簡素化することができ、好ましい。

このような接合層に用いられる接合材料としては、NiAl合金が知られている（例えば、特許文献1参照）。しかしながら、接合層としてNiAl合金からなるものを用いた場合、ショットキー接合する均質な接合層を形成することは困難であった。それは以下のような理由によるものと考察される。

10

【0005】

例えば、半導体基体としてSiCからなるものを用い、半導体基体のn型半導体領域上にショットキー接合するNiAl合金からなる接合層を形成する場合、通常、n型半導体領域上にNiAl合金となる金属層を形成し、高温でアロイングすることにより形成する。このようにして接合層を形成する場合、n型半導体領域を構成するSiCと、接合層を構成するNiAl合金との界面において、NiAl合金に含まれるNiとAlとの組成が不均一になりやすく、ショットキー接合する接合層内にバリアハイトの不均一な領域が生じてしまう場合があった。このため、このような方法で製造されたショットキーバリアダイオードに逆方向電圧を印加すると、ショットキーバリアの低い領域でリーク電流の増大が観察され、十分な電気的特性が得られない場合があった。

20

【0006】

ショットキー接合する合金とn型半導体領域との界面における合金組成の不均一に起因する問題を解決するには、ショットキー接合する接合層として単一元素の金属を用いることが望ましい。しかし、現在まで、n型半導体領域に良好なショットキー接合をし、なおかつp型半導体領域に良好なオーミック接合をする単一元素の金属は発見されていない。

【0007】

したがって、n型半導体領域に良好なショットキー接合をし、かつp型半導体領域に良好なオーミック接合をする接合層とするために、n型半導体領域に良好なショットキー接合をするショットキー接合層と、p型半導体領域に良好なオーミック接合をするオーミック接合層とをそれぞれ異なる材料で形成することが考えられる。

30

例えば、p型SiC半導体基体に対するオーミック電極としては、TiとAlとを順に成膜して熱処理することにより得られたものがある（例えば、特許文献2参照）。また、特許文献2には、ニッケルとシリコンと炭素とアルミニウムとを含むオーミック電極構造も記載されている。

【特許文献1】特表2003-510817号公報

【特許文献2】特開2003-86534号公報

【非特許文献1】Analysis of a High-Voltage Merged p-i-n/Schottky (MPS) Rectifier : IEEE Electron Device Letters, Vol. Ed18; No.9, September 1987 : p407-409

【発明の開示】

40

【発明が解決しようとする課題】

【0008】

しかしながら、p型半導体領域上にAlを含む合金金属層を形成し、高温でアロイングすることにより得られたオーミック接合層では、アロイングを行うことにより約660と融点の低いアルミニウムが融けて凝集するため、表面に凹凸が生じて表面が荒れることが問題となっている。表面に凹凸を有するオーミック接合層では、SiCからなる半導体基体との界面においてオーミック接合層に含まれる合金の組成が不均一となっていることにより、電気的特性の劣化が引き起こされる。

また、MPS構造のSiCショットキーダイオードを大電流で使用する場合、オーミック接合層は、ショットキー接合層との界面における低い抵抗値や安定性が要求されるとと

50

もに、その上に積層されるショットキー接合層との高い密着性が要求される。しかし、表面の荒れたオーミック接合層は、その上に積層されるショットキー接合層との間に空隙が生じやすいものであるため、ショットキー接合層との十分に高い密着性が得られない場合があった。

【0009】

本発明は、上記事情に鑑みてなされたもので、表面平坦性に優れ、半導体基体との界面における組成の均一性に優れ、ショットキー接合層との十分に高い密着性が得られるオーミック接合層を備える半導体装置を提供することを目的とする。

また、本発明は、表面平坦性に優れた本発明の半導体装置の製造方法を提供することを目的とする。

【課題を解決するための手段】

【0010】

上記の目的を達成するために、本発明は以下の構成を採用した。

(1) n型のSiC半導体基体と、該SiC半導体基体の一方の主表面とオーミック接触するカソード電極と、前記SiC半導体基体の他方の主表面に形成されたp型SiCからなる第一半導体領域と、前記他方の主表面に形成されたn型SiCからなる第二半導体領域と、前記第一半導体領域にオーミック接触するオーミック接合層と、前記第二半導体領域にショットキー接触するショットキー接合層とを備え、前記オーミック接合層が、アルミニウムとチタンとを含み、アルミニウムを重量組成比で40wt%以上60wt%未満含む合金からなり、前記オーミック接合層の厚さが100nmから200nmの範囲であり、前記オーミック接合層の二乗平均粗さ(rms)が、20nm以下であることを特徴とする半導体装置。

(2) 前記オーミック接合層の二乗平均粗さが、10nm以下であることを特徴とする(1)に記載の半導体装置。

(3) 前記カソード電極が、ニッケルを主成分とする金属からなることを特徴とする(1)または(2)に記載の半導体装置。

(4) 前記ショットキー接合層が、モリブデンを主成分とする金属からなることを特徴とする(1)~(3)のいずれかに記載の半導体装置。

(5) 前記合金が、アルミニウムを重量組成比で45wt%以上55wt%未満含むものであることを特徴とする(1)に記載の半導体装置。

【0011】

(6) 一方の主表面と他方の主表面とを備え、前記他方の主表面にp型SiCからなる第一半導体領域とn型SiCからなる第二半導体領域とが設けられたn型のSiC半導体基体を形成する工程と、前記一方の主表面上に、第1金属層を形成する工程と、前記第1金属層をアロイングすることにより、前記一方の主表面とオーミック接触するカソード電極を形成する工程と、前記第一半導体領域上に、アルミニウム層とチタン層とを含み、前記アルミニウム層が重量組成比で40wt%以上60wt%未満含まれる第2金属層を形成する工程と、前記第2金属層を900以上1000未満の温度でアロイングすることにより、前記第一半導体領域とオーミック接合するオーミック接合層を形成する工程と、前記第二半導体領域上に、第3金属層を形成する工程と、前記第2金属層をアロイングする温度よりも低い温度で前記第3金属層をアロイングすることにより、前記第二の半導体領域とショットキー接合するショットキー接合層を形成する工程と、を含むことを特徴とする半導体装置の製造方法。

(7) 前記第1金属層をアロイングする工程と、前記第2金属層をアロイングする工程とを同時に行うことを特徴とする(6)に記載の半導体装置の製造方法。

(8) 前記第2金属層が、アルミニウムを重量組成比で45wt%以上55wt%未満含まれるものであることを特徴とする(6)または(7)に記載の半導体装置の製造方法。

。

(9) 前記カソード電極を、ニッケルを主成分とする金属で形成することを特徴とする(6)~(8)のいずれかに記載の半導体装置の製造方法。

10

20

30

40

50

(10) 前記ショットキー接合層を、モリブデンを主成分とする金属で形成することを特徴とする(6)~(9)のいずれかに記載の半導体装置の製造方法。

【発明の効果】

【0012】

本発明の半導体装置は、二乗平均粗さ(rms)が20nm以下である表面平坦性に優れたオーミック接合層を備えるものである。オーミック接合層と第一半導体領域との界面における組成の均一性に優れ、第一半導体領域と良好にオーミック接合するものとなる。また、オーミック接合層とショットキー接合層との十分に高い密着性が得られるものとなり、逆方向のリーク電流が低く、順方向サージ耐量が大きい優れた電気的特性を有するものとなる。

10

【0013】

また、本発明の半導体装置の製造方法は、第一半導体領域上に、アルミニウム層とチタン層とを含み、前記アルミニウム層が重量組成比で40wt%以上60wt%未満含まれる第2金属層を形成する工程と、第2金属層をアロイングすることにより、前記第一半導体領域とオーミック接合するオーミック接合層を形成する工程と、第二半導体領域上に、第3金属層を形成する工程と、第2金属層をアロイングする温度よりも低い温度で前記第3金属層をアロイングすることにより、第二の半導体領域とショットキー接合するショットキー接合層を形成する工程とを含むので、アロイングすることによって第2金属層に含まれるアルミニウムが溶融して凝集することが防止される。このため、本発明の半導体装置の製造方法によれば、第一半導体領域と良好にオーミック接合し、二乗平均粗さが20nm以下で表面平坦性に優れ、ショットキー接合層との十分に高い密着性が得られるオーミック接合層を備える半導体装置を実現できる。

20

【発明を実施するための最良の形態】

【0014】

以下、本発明を、図面を参照して詳細に説明する。なお、以下の説明において参照する図面に図示される各部の大きさや厚さや寸法等は、実際の半導体装置の寸法関係とは異なっている場合がある。

「半導体装置」

図1は、本発明の半導体装置の一例であるショットキーバリアダイオードを示した縦断面図である。図1に示すショットキーバリアダイオードは、SiC半導体基体1と、カソード電極5と、オーミック接合層7と、ショットキー接合層8とを備えたものである。

30

【0015】

図1に示すSiC半導体基体1は、n型のものであり、n⁺型SiC層2とn⁻型SiC層3とを備えている。n⁺型SiC層2は、低抵抗のn⁺型4H-SiC単結晶基板からなるものである。n⁺型SiC層2の不純物濃度は $2 \times 10^{18} \text{ cm}^{-3}$ 程度であることが好ましい。また、n⁺型SiC層2の厚さは、350 μm 程度であることが好ましい。

n⁻型SiC層3は、n⁺型SiC層2上に形成されたn⁻型エピタキシャル層からなるものである。n⁻型SiC層3の不純物濃度は $1 \times 10^{16} \text{ cm}^{-3}$ 程度であることが好ましい。また、n⁻型SiC層3の厚さは、8 μm 程度であることが好ましい。

40

【0016】

SiC半導体基体1のn⁻型SiC層3側の表面(他方の主表面)である上面1aには、p⁺型SiCからなる複数の第一半導体領域6aと、p⁺型SiCからなるガードリング4と、第一半導体領域6a間および第一半導体領域6aとガードリング4との間に配置されたn⁻型SiC層3の表面からなる第二半導体領域6bとが備えられている。

【0017】

第一半導体領域6aは、アルミニウムがイオン注入されることにより形成されたp⁺型SiCである。図1に示すように、第一半導体領域6aは、n⁻型SiC層3側の表面(上面1a)に複数個所設けられていても良いが、一箇所のみ設けられていても良い。また、第一半導体領域6aの平面形状は、特に限定されるものではなく、例えば、線状、島状、網目状などの形状にすることができる。

50

【0018】

ガードリング4は、SiC半導体基体1のn⁻型SiC層3側の表面（他方の主表面）上において、第一半導体領域6aを取り囲むように環状に配置され、平面視でショットキー接合層8の周縁部に跨るように形成されている。ガードリング4は、ショットキー接合層8の周縁部における電界集中を緩和するものである。ガードリング4は、第一半導体領域6aと同様に、アルミニウムがイオン注入されることにより形成されたp⁺型SiCである。

【0019】

ガードリング4と第一半導体領域6aとにおいて、p⁺型SiCを構成するアルミニウムイオンの濃度やアルミニウムがイオン注入される深さは、同じであっても良いし、異なっても良い。具体的に例えば、第一半導体領域6aおよびガードリング4のp⁺型SiCを構成するアルミニウムイオンのイオン注入量は $1 \times 10^{15} \text{ cm}^{-2}$ 程度とすることができ、アルミニウムがイオン注入される深さは300nm程度とすることができる。

10

【0020】

オーミック接合層7は、第一半導体領域6aを構成するp⁺型SiCにオーミック接触している電極である。オーミック接合層7は、第一半導体領域6aの一部にのみオーミック接触していても良いし、第一半導体領域6aの全部にオーミック接触していても良い。

オーミック接合層7の厚さは、100nm~200nmの範囲であることが望ましく、160nm程度であることがより望ましい。

オーミック接合層7の二乗平均粗さは20nm以下とされており、10nm以下とされていることがより好ましい。

20

【0021】

また、オーミック接合層7は、アルミニウムとチタンとを含む合金からなり、アルミニウムを重量組成比で40wt%以上60wt%未満含むものであり、アルミニウムを重量組成比で45wt%以上55wt%未満含むものであることがより好ましい。アルミニウムの重量組成比が、40wt%未満であると、オーミック接合層7の抵抗値が十分に低いものとならない恐れがある。また、アルミニウムの重量組成比が、60wt%を超えると、オーミック接合層7の表面平坦性が悪化して二乗平均粗さが十分に低いものとならない恐れがある。

なお、アルミニウムとチタンとを含む合金は、アルミニウムとチタンのみからなるものであってもよいが、重量組成比で40wt%以上60wt%未満のアルミニウムと、チタンに加えてさらにNi、Si、Cなどの元素を含むものであってもよい。

30

【0022】

ショットキー接合層8は、第二半導体領域6bを構成するn⁻型SiC層3にショットキー接触している電極である。また、ショットキー接合層8は、オーミック接合層7と電氣的に接続されている。ショットキー接合層8は、ガードリング4の内側全域を覆うように設けられており、周縁部がガードリング4と平面視で重なり合っている。

ショットキー接合層8は、モリブデンを主成分とする金属からなるものである。モリブデンを主成分とする金属としては、モリブデン単体の他、Ni、Ti、W、Ta、Ptなどを含む金属などが挙げられる。

40

【0023】

SiC半導体基体1のn⁺型SiC層2側の表面（一方の主表面）である下面1bには、カソード電極5が設けられている。カソード電極5は、n⁺型SiC層2にオーミック接触されている。

カソード電極5は、ニッケルを主成分とする金属からなるものである。ニッケルを主成分とする金属としては、ニッケル単体の他、Ti、Alなどを含む金属などが挙げられる。

また、カソード電極5の厚みは、特に限定されないが、100nm程度であることが好ましい。

【0024】

50

「半導体装置の製造方法」

次に、本発明の半導体装置の製造方法の一例として、図2を用いて、図1に示すショットキーバリアダイオードの製造方法を説明する。図2は、図1に示すショットキーバリアダイオードの製造方法を説明するための工程図である。

図1に示すショットキーバリアダイオードを製造するには、まず、 n^+ 型SiC層2上に、 n^- 型エピタキシャル層を積層して n^- 型SiC層3を形成し、 n^+ 型SiC層2と n^- 型SiC層3とを備えるn型のSiC半導体基体1とする。

【0025】

次いで、 n^- 型SiC層3上に、プラズマCVD装置を用いて例えば厚さ略 $2\mu\text{m}$ の SiO_2 膜を形成し、フォトリソグラフィ工程によりガードリング4および第一半導体領域6aに対応する形状のパターンを描画する。続いて、 SiO_2 膜の一部を除去して、 n^- 型SiC層3上のガードリング4および第一半導体領域6aとなる領域を露出させ、アルミニウムをイオン注入して p^+ 型SiCとする。このことにより、図2(a)に示すように、SiC半導体基体1の上面1aに、第一半導体領域6aと、ガードリング4と、第二半導体領域6bとが形成される。その後、 SiO_2 膜を除去し、SiC半導体基体1を高温加熱炉内に導入し、例えば 1800 の温度で3分間の熱処理を行うことにより、ガードリング4および第一半導体領域6aにイオン注入されたアルミニウムイオンを活性化させる。

【0026】

次に、図2(b)に示すように、SiC半導体基体1の n^+ 型SiC層2側の表面(下面1b)に、電子ビーム(EB)蒸着法などを用いて、ニッケルを主成分とする金属からなる第1金属層51を形成する。

次に、 n^- 型SiC層3の第一半導体領域6a上に、フォトリソグラフィ工程により描画したオーミック接合層7に対応する形状のパターンを用いて、第一半導体領域6a上の全域に電子ビーム(EB)蒸着法などにより、チタン層61とアルミニウム層62とをこの順で設けて積層構造を形成し、アルミニウム層62が重量組成比で $40\text{wt}\%$ 以上 $60\text{wt}\%$ 未満含まれる図2(b)に示す第2金属層63を形成する。第2金属層63に含まれるアルミニウム層62の重量組成比は、第2金属層63を構成する各層の厚みを調節することによって調整できる。

なお、第2金属層61を構成する積層構造におけるチタン層61とアルミニウム層62との積層順序は特に限定されるものではなく、チタン層61を先に形成してもよいし、アルミニウム層62を先に形成してもよい。

【0027】

次に、第1金属層51および第2金属層63の形成されたSiC半導体基体1を高温加熱炉内に導入し、大気圧のアルゴンガス雰囲気中、 900 以上 1000 未満の温度で1分間~5分間の熱処理を行うことにより、第1金属層51と第2金属層63とを同時にアロイング(合金化熱処理)する。このことにより、図2(c)に示すように、 n^+ 型SiC層2とオーミック接触するカソード電極5と、第一半導体領域6aとオーミック接合するオーミック接合層7を形成する。

【0028】

オーミック接合層7となる第2金属層63をアロイングする温度が 900 未満であると、オーミック接合層7の抵抗値が十分に低いものとならない恐れがある。また、第2金属層63をアロイングする温度が 1000 以上であると、オーミック接合層7の表面平坦性が悪化して二乗平均粗さが十分に低いものとならない恐れがある。

【0029】

次に、図2(c)に示すように、 n^- 型SiC層3の第二半導体領域6b上に、フォトリソグラフィ工程により描画したショットキー接合層8に対応する形状のパターンを用いて、電子ビーム(EB)蒸着法などにより、モリブデンを主成分とする金属からなり、ガードリング4の内側全域を覆い、周縁部がガードリング4と平面視で重なり合う第3金属層81を形成する。

10

20

30

40

50

次に、第3金属層81の形成されたSiC半導体基体1を高温加熱炉内に導入し、第1金属層51および第2金属層63をアロイングする温度よりも低い温度で5分間～20分間の熱処理を行うことにより、第3金属層81をアロイングする。このことにより、第二半導体領域6bとショットキー接合するショットキー接合層8を形成し、図1に示すショットキーバリアダイオードが得られる。

【0030】

本実施形態のショットキーバリアダイオードは、二乗平均粗さが20nm以下である表面平坦性に優れたオーミック接合層7を備えるものである。オーミック接合層7と第一半導体領域6aとの界面における組成の均一性に優れ、第一半導体領域6aと良好にオーミック接合するものとなるとともに、オーミック接合層7とショットキー接合層8との十分に高い密着性が得られるものとなり、逆方向のリーク電流が低く、順方向サージ耐量が大きい優れた電気的特性を有するものとなる。

10

【0031】

また、本実施形態のショットキーバリアダイオードにおいて、オーミック接合層7の二乗平均粗さが10nm以下である場合には、オーミック接合層7と第一半導体領域6aとの界面における組成の均一性がより一層優れたものとなるとともに、オーミック接合層7とショットキー接合層8との密着性がより一層高いものとなる。

【0032】

また、本実施形態のショットキーバリアダイオードにおいては、オーミック接合層7が、アルミニウムとチタンとを含む合金からなるものである。オーミック接合層7の抵抗値が十分に低く、第一半導体領域6aに良好にオーミック接合するものとなる。

20

また、本実施形態のショットキーバリアダイオードにおいては、ショットキー接合層8が、モリブデンを主成分とする金属からなるものである。第二半導体領域6bを構成するn⁻型SiC層3に良好にショットキー接触するショットキー接合層8を備えるものとなる。

しかも、本実施形態においては、オーミック接合層7が、アルミニウムとチタンとを含む合金からなり、ショットキー接合層8が、モリブデンを主成分とする金属からなるものである。オーミック接合層7とショットキー接合層8との電気的な接続も良好なものとなる。

【0033】

30

さらに、本実施形態のショットキーバリアダイオードにおいては、オーミック接合層7が、アルミニウムとチタンとを含む合金からなるものであり、カソード電極5が、ニッケルを主成分とする金属からなるものである。カソード電極5となる第1金属層51のアロイングと、オーミック接合層7となる第2金属層63のアロイングとを同時に行う方法により、カソード電極5とオーミック接合層7とを形成することができる。したがって、第1金属層51と第2金属層63とをそれぞれ別々にアロイングする場合と比較して、製造工程を簡素化することができる。

【0034】

また、本実施形態のショットキーバリアダイオードの製造方法は、第一半導体領域6a上に、アルミニウム層61とチタン層62とを含み、アルミニウム層61が重量組成比で40wt%以上60wt%未満含まれる第2金属層63を形成する工程と、第2金属層63をアロイングすることによりオーミック接合層7を形成する工程と、第二半導体領域6b上に第3金属層81を形成し、第2金属層63をアロイングする温度よりも低い温度でアロイングすることにより、ショットキー接合層8を形成する工程とを含むので、以下に示すように、アロイングによって第2金属層63に含まれるアルミニウムが溶解して凝集することが防止され、アルミニウムの凝集に起因する表面の凹凸を防止できる。

40

【0035】

すなわち、本実施形態においては、オーミック接合層7となる第2金属層63が、アルミニウム層61とチタン層62とを含み、重量組成比でアルミニウム層62が40wt%以上60wt%未満含まれるものであり、オーミック接合層7の抵抗値が十分に低いもの

50

となる範囲でアルミニウムの量を低減させているので、アロイングすることによって溶融するアルミニウムの量が少なく、溶融したアルミニウムの凝集が防止される。

また、本実施形態においては、第2金属層63をアロイングする温度よりも低い温度で第3金属層81をアロイングすることにより、ショットキー接合層8を形成しているため、第3金属層81をアロイングすることにより、オーミック接合層7に含まれるアルミニウムが溶融して凝集することが防止される。

【0036】

このように本実施形態のショットキーバリアダイオードの製造方法においては、第2金属層63に含まれるアルミニウムの凝集が防止されるので、第一半導体領域6aと良好にオーミック接合し、二乗平均粗さが20nm以下で表面平坦性に優れ、ショットキー接合層8との十分に高い密着性が得られるオーミック接合層7を備えるショットキーバリアダイオードを製造できる。

10

【0037】

また、本実施形態のショットキーバリアダイオードの製造方法においては、第2金属層63のアロイングを900以上1000未満の温度で行うので、抵抗値が十分に低く、かつ表面平坦性に優れたオーミック接合層7が得られる。

また、本実施形態のショットキーバリアダイオードの製造方法において、第2金属層63が、アルミニウムを重量組成比で45wt%以上55wt%未満含まれるものである場合には、より一層表面平坦性に優れたオーミック接合層7が得られる。

【0038】

20

また、本実施形態のショットキーバリアダイオードの製造方法においては、ショットキー接合層8を、モリブデンを主成分とする金属で形成しているため、第2金属層63をアロイングする温度よりも低い温度で第3金属層81をアロイングすることにより、ショットキー接合層8を形成することができる。

【0039】

なお、本発明は、上記の実施形態に限定されるものではない。

例えば、第1金属層51、第2金属層63、第3金属層81の形成方法は、電子ビーム(EB)蒸着法に限定されるものではなく、スパッタ法や抵抗加熱法などを用いてもよい。

また、製造工程を簡素化するために、上述した実施形態に示すように、第一半導体領域6aとガードリング4とを同時に形成することが好ましいが、第一半導体領域6aとガードリング4とは別々に形成してもよい。

30

【0040】

さらに、 n^+ 型SiC層2を構成するSiC単結晶基板の結晶多形は、4H-SiCに限定されるものではなく、6H-SiCや3H-SiCであってもよい。

なお、第1金属層51および第2金属層63のアロイングは、アルゴンの大気圧中で行ったが、窒素雰囲気でも良いし、真空中でも良い。また、第1金属層51および第2金属層63のアロイングは、急速熱処理(Rapid Thermal Annealing: RTA)法によるアルゴン雰囲気中で行っても良い。

【0041】

40

「実施例」

以下、本発明を実施例に基づいて具体的に説明する。しかし、本発明はこれらの実施例にのみ限定されるものではない。

(実施例)

図1に示すショットキーバリアダイオードを次のようにして製造した。

まず、厚さ350 μm の n^+ 型SiC層2上に、 n^- 型エピタキシャル層を積層して厚さ8 μm の n^- 型SiC層3を形成し、 n^+ 型4H-SiC単結晶基板からなる不純物濃度 $2 \times 10^{18} \text{ cm}^{-3}$ の n^+ 型SiC層2と、不純物濃度 $1 \times 10^{16} \text{ cm}^{-3}$ の n^- 型SiC層3とを備えるn型のSiC半導体基体1とした。

【0042】

50

次いで、 n^- 型SiC層3上に、プラズマCVD装置を用いて厚さ $2\mu\text{m}$ の SiO_2 膜を形成し、フォトリソグラフィ工程によりパターンを描画し、 SiO_2 膜の一部を除去して、 n^- 型SiC層3上のガードリング4および第一半導体領域6aとなる領域を露出させ、アルミニウムを $1 \times 10^{15} \text{cm}^{-2}$ のイオン注入量、 300nm の深さでイオン注入し、 p^+ 型SiCとした。このことにより、SiC半導体基体1の n^- 型SiC層3の上面1aに、複数の第一半導体領域6aと、ガードリング4と、複数の第二半導体領域6bとを形成した。その後、 SiO_2 膜を除去し、SiC半導体基体1を高温加熱炉内に導入し、 1800 の温度で3分間の熱処理を行うことにより、ガードリング4および第一半導体領域6aにイオン注入されたアルミニウムイオンを活性化させた。

【0043】

次に、SiC半導体基体1の n^+ 型SiC層2側の表面(下面1b)に、電子ビーム(EB)蒸着法を用いて、ニッケルからなる第1金属層51を形成した。

次に、 n^- 型SiC層3の第一半導体領域6a上に、フォトリソグラフィ工程により描画したオーミック接合層7に対応する形状のパターンを用い、電子ビーム(EB)蒸着法により、第一半導体領域6a上の全域に厚み 60nm のチタン層と厚み 100nm のアルミニウム層とをこの順で形成して積層構造とし、チタン層61とアルミニウム層62との重量組成比が $\text{Ti} : \text{Al} = 51 : 49$ である第2金属層63を形成した。

【0044】

次に、第1金属層51および第2金属層63の形成されたSiC半導体基体1を高温加熱炉内に導入し、大気圧のアルゴンガス雰囲気中、 900 の温度で5分間の熱処理を行うことにより、第1金属層51と第2金属層63とを同時にアロイングした。このことにより、厚み 100nm のカソード電極5と厚み 160nm のオーミック接合層7を形成した。

【0045】

次に、 n^- 型SiC層3の第二半導体領域6b上に、フォトリソグラフィ工程により描画したショットキー接合層8に対応する形状のパターンを用いて、電子ビーム(EB)蒸着法により、モリブデンからなり、ガードリング4の内側全域を覆い、周縁部がガードリング4と平面視で重なり合う第3金属層81を形成した。

次に、第3金属層81の形成されたSiC半導体基体1を高温加熱炉内に導入し、 600 の温度で10分間の熱処理を行うことにより、第3金属層81をアロイングした。このことにより、ショットキー接合層8を形成し、実施例のショットキーバリアダイオードを得た。

【0046】

(比較例)

第2金属層として、厚み 20nm のチタン層と厚み 100nm のアルミニウム層とをこの順で形成して積層構造を形成し(チタン層とアルミニウム層との重量組成比は、 $\text{Ti} : \text{Al} = 26 : 74$)、厚み 120nm のオーミック接合層を形成したこと以外は、実施例と同様にして、比較例のショットキーバリアダイオードを得た。

【0047】

このようにして得られた実施例および比較例のショットキーバリアダイオードを構成するオーミック接合層の表面平坦性を調べるために、ショットキー接合層を形成する前に、オーミック接合層の表面をショットキー接合層側から電子顕微鏡を用いて観察した。その結果を図3に示す。

図3は、ショットキーバリアダイオードのオーミック接合層の電子顕微鏡写真であり、図3(a)は実施例であり、図3(b)は比較例である。図3に示すように、実施例では表面が平滑であるが、比較例では凹凸が多く表面が荒れていることが分かる。

【0048】

また、原子間力顕微鏡(Atomic Force Microscope; AFM)を用いて、ショットキー接合層を形成する前のオーミック接合層の表面の二乗平均粗さ(rms)を計測した。

その結果、二乗平均粗さは、実施例では 9nm 、比較例は 29nm であり、比較例は2

10

20

30

40

50

0 nmを超えていた。

【0049】

また、このようにして得られた実施例および比較例のショットキーバリアダイオードの電気的特性を調べた。

その結果、比較例の電流密度は2500 A/cm²であったが、実施例の電流密度は4000 A/cm²であり、実施例では比較例と比較して、順方向サージ耐量大きいことが確認できた。

【図面の簡単な説明】

【0050】

【図1】図1は、本発明の半導体装置の一例であるショットキーバリアダイオードを示した縦断面図である。

10

【図2】図2は、図1に示すショットキーバリアダイオードの製造方法を説明するための工程図である。

【図3】図3は、ショットキーバリアダイオードのオーミック接合層の電子顕微鏡写真であり、図3(a)は実施例であり、図3(b)は比較例である。

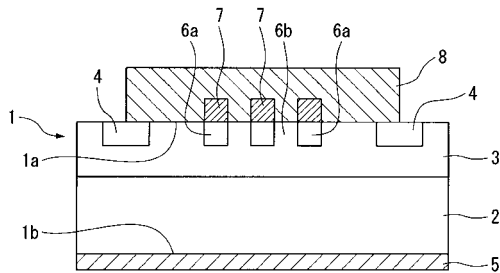
【符号の説明】

【0051】

1・・・SiC半導体基体、1a・・・上面(他方の主表面)、1b・・・下面(一方の主表面)、2・・・n⁺型SiC層、3・・・n⁻型SiC層、4・・・ガードリング、5・・・カソード電極、6a・・・第一半導体領域、6b・・・第二半導体領域、7・・・オーミック接合層、8・・・ショットキー接合層、51・・・第1金属層、61・・・チタン層、62・・・アルミニウム層、63・・・第2金属層、81・・・第3金属層

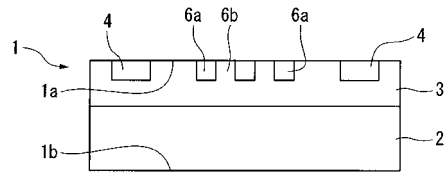
20

【図1】

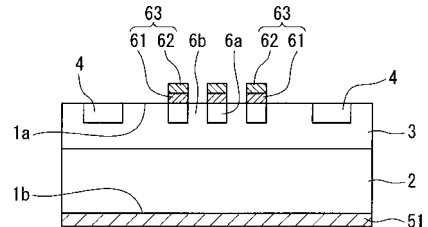


【図2】

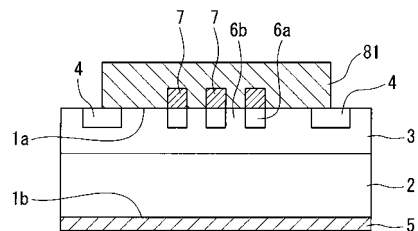
(a)



(b)

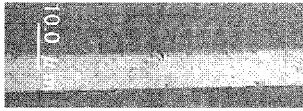


(c)



【 3】

(a)



(b)



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/868 (2006.01)

(72)発明者 松瀬 朗浩
東京都港区芝大門1 - 1 3 - 9 昭和電工株式会社内

(72)発明者 矢野 幸太郎
東京都港区芝大門1 - 1 3 - 9 昭和電工株式会社内

審査官 安田 雅彦

(56)参考文献 特開平07 - 0 6 6 4 3 3 (J P , A)
特開2 0 0 3 - 2 5 8 2 7 1 (J P , A)
S.E.Mohney et al , Morphological study of the Al-Ti ohmic contact to p-type SiC , Solid-
State Electronics , 2 0 0 2年 5月 , Volume46, Issue5 , p.689-693
Osamu Nakatsuka et al , CoAl Ohmic Contact Materials with Improved Surface Morphology f
or p-Type 4H-SiC , Materials Science Forum , 2 0 0 2年 , Vols.389-393 , pp.885-888

(58)調査した分野(Int.Cl. , D B名)

H 0 1 L 2 9 / 8 7 2
H 0 1 L 2 9 / 8 6 1
H 0 1 L 2 1 / 3 2 9
H 0 1 L 2 1 / 2 8
H 0 1 L 2 9 / 4 5
H 0 1 L 2 9 / 4 7