

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4919893号
(P4919893)

(45) 発行日 平成24年4月18日(2012.4.18)

(24) 登録日 平成24年2月10日(2012.2.10)

(51) Int.Cl. F I
H O 1 L 29/82 (2006.01) H O 1 L 29/82 Z

請求項の数 20 (全 14 頁)

(21) 出願番号	特願2007-188062 (P2007-188062)	(73) 特許権者	505474810
(22) 出願日	平成19年7月19日(2007.7.19)		韓国科学技術研究院
(65) 公開番号	特開2008-166689 (P2008-166689A)		大韓民国ソウル市城北区下月谷2洞39-1
(43) 公開日	平成20年7月17日(2008.7.17)	(74) 代理人	100070150
審査請求日	平成19年7月19日(2007.7.19)		弁理士 伊東 忠彦
(31) 優先権主張番号	10-2007-0000888	(74) 代理人	100091214
(32) 優先日	平成19年1月4日(2007.1.4)		弁理士 大貫 進介
(33) 優先権主張国	韓国 (KR)	(74) 代理人	100107766
			弁理士 伊東 忠重
		(72) 発明者	具 賢 ▲ちよる▼
			大韓民国ソウル市城北区上月谷洞 ドンア -エコーヴィル・アパート111棟1203号(番地なし)

最終頁に続く

(54) 【発明の名称】 漏れ磁場を用いたスピントランジスタ

(57) 【特許請求の範囲】

【請求項1】

チャンネル層を有する半導体基板部と、
前記基板部上に前記チャンネルの長さ方向に沿って所定の間隔に離隔配置された第1電極及び第2電極と、

前記第1電極と第2電極との間に前記チャンネルの長さ方向に沿って相互所定の間隔に離隔され且つ前記第1電極及び第2電極とも離間されるように配置され磁化された強磁性体からなる第1強磁性領域及び第2強磁性領域と、

前記第1強磁性領域と第2強磁性領域との間の前記基板部上に前記第1強磁性領域及び第2強磁性領域と離間されるように形成され、前記チャンネルを通過する電子のスピン方向を調節するゲートと、

前記第1強磁性領域と第2強磁性領域の間には、スピン整列とスピントラッキングのための空間を確保するよう前記第1強磁性領域及び第2強磁性領域と各々所定の間隔に離隔配置された高透磁率物質を含み、

前記チャンネル層を通る電子のスピンは、前記第1強磁性領域の下部で前記第1強磁性領域の漏れ磁場により整列され、前記第2強磁性領域の下部で前記第2強磁性領域の漏れ磁場によりフィルタリングされ、前記高透磁率物質は前記ゲートとチャンネル層との間に形成されることを特徴とする漏れ磁場を用いたスピントランジスタ。

【請求項2】

前記高透磁率物質は、ミューメタルであることを特徴とする請求項1に記載の漏れ磁場

を用いたスピントランジスタ。

【請求項 3】

前記基板部は、前記チャンネルの長さ方向に沿って両側部の一部がカットアウトされたリッジ構造を有し、前記リッジ構造によりチャンネルの幅が限定されることを特徴とする請求項 1 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 4】

前記リッジ構造のカットアウトされた両側部には平坦化のための絶縁膜が形成されたことを特徴とする請求項 3 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 5】

前記絶縁膜は、 SiO_2 または TaO_2 で形成されることを特徴とする請求項 4 に記載の漏れ磁場を用いたスピントランジスタ。

10

【請求項 6】

前記基板部のチャンネル層は、2次元電子ガス層で形成されることを特徴とする請求項 1 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 7】

前記 2次元電子ガス層は、 GaAs 、 InAs 及び InGaAs からなるグループから選択された材料で形成されたことを特徴とする請求項 6 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 8】

前記基板部は、前記チャンネル層の上部及び下部に形成される上部及び下部クラッド層をさらに含むことを特徴とする請求項 1 に記載の漏れ磁場を用いたスピントランジスタ。

20

【請求項 9】

前記上部及び下部クラッド層の各々は、 InGaAs 層と InAlAs 層の 2層構造を有する 2重クラッド層からなることを特徴とする請求項 8 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 10】

前記基板部は、前記下部クラッド層の下に形成された InAlAs キャリア供給層をさらに含むことを特徴とする請求項 8 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 11】

前記基板部は、前記上部クラッド層の上に形成された InAs キャッピング層をさらに含むことを特徴とする請求項 8 に記載の漏れ磁場を用いたスピントランジスタ。

30

【請求項 12】

前記第 1 強磁性領域及び第 2 強磁性領域のうち少なくとも一つは、強磁性金属で形成されたことを特徴とする請求項 1 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 13】

前記強磁性金属は、 Fe 、 Co 、 Ni 、 CoFe 、 NiFe 及びこれらの組み合わせからなるグループから選択されることを特徴とする請求項 12 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 14】

前記第 1 強磁性領域及び第 2 強磁性領域のうち少なくとも一つは、強磁性半導体または薄い磁性半導体で形成されたことを特徴とする請求項 1 に記載の漏れ磁場を用いたスピントランジスタ。

40

【請求項 15】

前記強磁性半導体は、 $(\text{Ga}, \text{Mn})\text{As}$ であることを特徴とする請求項 14 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 16】

前記第 1 強磁性領域及び第 2 強磁性領域の磁化方向は、前記チャンネルの長さ方向に沿って相互逆方向に形成されることを特徴とする請求項 1 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 17】

50

前記第 1 強磁性領域及び第 2 強磁性領域の磁化方向は、前記チャネル層の表面に垂直な方向に配置されたことを特徴とする請求項 1 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 1 8】

前記第 1 強磁性領域及び第 2 強磁性領域の磁化方向は、同一であることを特徴とする請求項 1 7 に記載の漏れ磁場を用いたスピントランジスタ。

【請求項 1 9】

前記スピントランジスタのオン - オフ動作を制御するため、前記ゲートに印加される電圧により前記第 2 強磁性領域の下部に到達した電子のスピンを前記第 2 強磁性領域の漏れ磁場の方向と平行または反平行するよう調節することを特徴とする請求項 1 に記載の漏れ磁場を用いたスピントランジスタ。

10

【請求項 2 0】

前記第 2 強磁性領域の下部に到達した電子のスピンの方向が前記第 2 強磁性領域の漏れ磁場の方向と平行であれば前記トランジスタはオン状態にあり、

前記第 2 強磁性領域の下部に到達した電子のスピンの方向が前記第 2 強磁性領域の漏れ磁場の方向と反平行であれば前記トランジスタはオフ状態にあることを特徴とする請求項 1 9 に記載の漏れ磁場を用いたスピントランジスタ。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、スピントランジスタに関するものであって、強磁性体から発生する強い漏れ磁場を用いてスピンの情報をソース端子で入力した後、ゲートの制御でスピンの方向を調節し、ドレインで所望のスピンの方向の電子を選択的に受け入れるスピントランジスタに関する。

20

【背景技術】

【0 0 0 2】

現代の集積回路技術における代表的素子は、MOS 電界効果トランジスタ (MOSFET) を基盤としている。例えば、DRAM やフラッシュメモリなどのメモリ素子は勿論、注文型半導体、マイクロプロセッサ、論理回路などは、オン - オフのスイッチング動作を行う MOSFET を基本構成要素として含んでいる。最近、多く研究されている新概念素子としては、スピントランジスタ (Spin-FET) というトランジスタ素子がある。従来の半導体基盤のトランジスタでは電気場を用いて半導体内の電荷のみ制御するに対して、スピントランジスタでは電荷とスピンを同時に制御する。スピントランジスタは、スピン分極された電子を制御することによりスイッチング素子及び論理回路などに用いられることが出来る。

30

【0 0 0 3】

現在の半導体分野の核心素子として用いられる MOSFET は、その消費電力と面積をそれ以上低減させることは困難である。また、MOSFET は酸化膜の物理的限界などに直面している。このような問題を改善するための方案の一つは、電子スピンの歳差運動を電圧で制御するということである。このような素子のうちスピントランジスタはソース及びドレインと、これらを繋ぐチャネルを含む。スピントランジスタのチャネルとしては 2 次元電子チャネル層を使用することが出来る。

40

【0 0 0 4】

ところが、従来に提案されたスピントランジスタは (例えば、非特許文献 1 または特許文献 1 に開示された磁場スピン注入電界効果トランジスタなど参照)、強磁性体から半導体または半導体から強磁性体へのスピン情報の注入が必要である。しかし、半導体と金属からなる強磁性体は、電気伝導度に多くの差をみせスピンの注入効率が非常に低く、その接合部分を通るときに多くの情報の損失があつてスピントランジスタから明確な信号を安定して得ることが困難である。

【特許文献 1】米国特許第 5, 6 5 4, 5 6 6 号

50

【非特許文献1】Datta - Dasスピントランジスタ (Applied Physics Letters, vol 56, 665, 1990)

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明は、上記の従来技術による問題点を解決するためのものであって、半導体と強磁性体の接合面を通過させることなく、電荷にスピン情報を伝達することができ、スピン伝達効果が非常に高いトランジスタを提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明は、チャンネル層を有する半導体基板部と、上記基板部上に上記チャンネルの長さ方向に沿って所定の間隔に離隔配置された第1電極及び第2電極と、上記第1電極と第2電極との間に上記チャンネルの長さ方向に沿って所定の間隔に離隔配置され、磁化された強磁性体からなる第1強磁性領域及び第2強磁性領域と、上記第1強磁性領域と第2強磁性領域との間の上記基板部上に形成され上記チャンネルを通過する電子のスピン方向を調節するゲートとを含み、上記チャンネル層を通る電子のスピンは上記第1強磁性領域の下部で上記第1強磁性領域の漏れ磁場により整列され、上記第2強磁性領域の下部で上記第2強磁性領域の漏れ磁場によりフィルタリングされることを特徴とする漏れ磁場を用いたスピントランジスタを提供する。

【0007】

上記第1強磁性領域と第2強磁性領域の間には、スピン整列とスピンフィルタリングのための空間を確保するよう上記第1強磁性領域及び第2強磁性領域と各々所定の間隔に離隔配置された高透磁率物質をさらに含み、上記高透磁率物質は上記ゲートとチャンネル層との間に形成されることができ、上記高透磁率物質は、ミュンタルであることが好ましい。

【0008】

上記基板部は、上記チャンネルの長さ方向に沿って両側部の一部がカットアウトされたリッジ構造を有し、上記リッジ構造によりチャンネルの幅が限定されることができ、上記リッジ構造のカットアウトされた両側部には平坦化のための絶縁膜が形成されることが出来る。上記絶縁膜はSiO₂またはTaO₂で形成されることが好ましい。

【0009】

上記基板部のチャンネル層は、2次元電子ガス層で形成されることができ、上記2次元電子ガス層は、GaAs、InAs及びInGaAsからなるグループから選択された材料で形成されることが好ましい。

【0010】

上記基板部は、上記チャンネル層の上部及び下部に形成される上部及び下部クラッド層をさらに含むことができ、上記上部及び下部クラッド層の各々はInGaAs層とInAlAs層の2層構造を有する2重クラッド層からなることが出来る。この際、上記基板部は、上記下部クラッド層の下に形成されたInAlAsキャリア供給層をさらに含むことができ、上記上部クラッド層上に形成されたInAsキャッピング層をさらに含むことが出来る。

【0011】

上記第1強磁性領域及び第2強磁性領域のうち少なくとも一つは強磁性金属で形成されることができ、上記強磁性金属は、Fe、Co、Ni、CoFe、NiFe及びこれらの組み合わせからなるグループから選択されることが好ましい。

【0012】

上記第1強磁性領域及び第2強磁性領域のうち少なくとも一つは強磁性半導体または薄い磁性半導体で形成されることができ、上記強磁性半導体は(Ga, Mn)Asであることが好ましい。

【0013】

10

20

30

40

50

上記第1強磁性領域及び第2強磁性領域の磁化方向は、上記チャネルの長さ方向に沿って相互逆方向に形成されることが出来る。

【0014】

上記第1強磁性領域及び第2強磁性領域の磁化方向は、上記チャネル層の表面に垂直な方向に形成されることができ、この際、上記第1強磁性領域及び第2強磁性領域の磁化方向は同一であることが出来る。

【0015】

上記スピントランジスタは、上記スピントランジスタのオン・オフ動作を制御するため、上記ゲートに印加される電圧により上記第2強磁性領域の下部に到達した電子のスピンを上記第2強磁性領域の漏れ磁場の方向と平行または反平行するよう調節することができ、この場合、上記第2強磁性領域の下部に到達した電子のスピンの方向が上記第2強磁性領域の漏れ磁場の方向と平行であれば上記トランジスタはオン状態にあり、上記第2強磁性領域の下部に到達した電子のスピンの方向が上記第2強磁性領域の漏れ磁場の方向と反平行であれば上記トランジスタはオフ状態にあることが出来る。

10

【0016】

また、本発明はチャネル層を有する半導体基板部と、上記基板部上に上記チャネルの長さ方向に沿って所定の間隔に離隔配置され、磁化された強磁性体からなる第1強磁性領域及び第2強磁性領域と、上記第1強磁性領域に隣接して形成され電流の入力端子に提供される一つの電極と、上記第1強磁性領域と第2強磁性領域との間の上記基板部上に形成され上記チャネルを通過する電子のスピンの方向を調節するゲートとを含み、上記チャネル層を通る電子は上記第1強磁性領域の下部で上記第1強磁性領域の漏れ磁場によりスピンの方向が整列され、上記第2強磁性領域に直接注入されることを特徴とする漏れ磁場を用いたスピントランジスタを提供する。

20

【0017】

本発明は、チャネル層を有する半導体基板部と、上記基板部上に上記チャネルの長さ方向に沿って所定の間隔に離隔配置され、磁化された強磁性体からなる第1強磁性領域及び第2強磁性領域と、上記第2強磁性領域に隣接して形成され電流の出力端子に提供される一つの電極と、上記第1強磁性領域と第2強磁性領域との間の上記基板部上に形成され上記チャネルを通過する電子のスピンの方向を調節するゲートとを含み、上記第1強磁性領域から直接注入された電子は上記チャネル層を経て上記第2強磁性領域の下部で上記第2強磁性領域の漏れ磁場によりフィルタリングされることを特徴とする漏れ磁場を用いたスピントランジスタを提供する。

30

【発明の効果】

【0018】

本発明によると、強磁性体から出る漏れ磁場により十分スピン分極された電子を形成することができ、これを感知する第2強磁性領域部分でもフィルタリング効果を用いて選択的に電子を受け入れ抵抗差を得ることが出来る。

【0019】

従って、本発明によると、スピンの接合部分の伝達による低注入効率の問題を解決して高い効率でスピン信号を感知して低電力の高速素子に有用に適用されることが出来る。

40

【発明を実施するための最良の形態】

【0020】

以下、図面を参照に本発明を詳しく説明する。

【0021】

図1の(a)及び(b)は、本発明の好ましい実施形態によるスピントランジスタの斜視図及び断面図である。

【0022】

図1の(a)及び(b)を参照すると、本実施形態によるスピントランジスタ10は、チャネル層12が形成された半導体基板部11、半導体基板部11上に形成される第1及び第2電極18、19、第1強磁性領域13、ゲート15及び第2強磁性領域14を含む

50

。

【0023】

半導体基板部11においてチャンネル層12が形成された部分は、両側部の一部がカットアウトされた形態のリッジ状になっている。上記リッジ状によりチャンネル層12の幅が定義される。このようなリッジ状の基板はリソグラフィ工程とイオンミリングを用いて形成されることが出来る。

【0024】

ここで、チャンネル層12の幅は、半導体基板部11の短軸方向において突出された領域の長さで定義し、上記チャンネルの長さは、第1強磁性領域13と第2強磁性領域14との距離で定義する。

10

【0025】

上記基板のカットアウトされた部分には、平坦化のため酸化膜16cが形成されている。酸化膜16cはTaO₂やSiO₂を使用することが好ましく、これは隣接した他のチャンネルから絶縁させる役割をする。

【0026】

チャンネル層12が形成された領域の上部には、第1電極18、第1強磁性領域13、第2強磁性領域14及び第2電極19が同一平面上に形成されている。

【0027】

基板部11の上部のうちチャンネル層12の上部領域に第1電極18及び第2電極19が上記チャンネルの長さ方向に沿って所定の間隔に離隔され形成されている。

20

【0028】

第1電極18及び第2電極19は、上記トランジスタでチャンネル12に電流を流すため配線を通じて外部端子に連結される。

【0029】

本実施形態では、第1強磁性領域13及び第2強磁性領域14を通じて電流を直接注入させず、別途の第1電極18及び第2電極19を通じて電流を注入させることを特徴とする。

【0030】

このような構成により、強磁性体である第1強磁性領域及び第2強磁性領域と半導体基板との接合層を通過するとき、スピン情報が損失されることを防ぐことができ、注入効率を高めることが出来る。

30

【0031】

第1電極18と第2電極19との間には、上記チャンネルの長さ方向に所定の間隔に離隔された第1強磁性領域13及び第2強磁性領域14が形成される。

【0032】

第1強磁性領域13及び第2強磁性領域14は、スパッタリング工程を用いて強磁性体に蒸着されることが出来る。上記強磁性体の厚さは60nm~80nm程度で、大きさは200nm×800nm程度でシングル磁性ドメインが形成できる大きさに形成されることが好ましい。

【0033】

第1強磁性領域13及び第2強磁性領域14は強磁性体で形成され、各々特定の方向に磁化されている。本実施形態では第1強磁性領域13と第2強磁性領域14の磁化方向はチャンネル12の長さ方向に沿って形成され、相互逆方向に配置される。

40

【0034】

基板11上に形成された第1強磁性領域13と第2強磁性領域14の間には高透磁率物質17が形成される。例えば、第1強磁性領域13及び第2強磁性領域14は強磁性体で形成され、各々特定の方向に磁化されている。本実施形態では第1強磁性領域13と第2強磁性領域14の磁化方向はチャンネル12の長さ方向に沿って形成され、相互逆方向に配置される。

【0035】

上記高透磁率物質は、所望としない磁気場がチャンネルに影響を与えることを防ぐことが

50

出来る。しかし、このような物質自体が雑音のもとになり得るので、物質の外に磁場が漏れないよう円や正四角形のような異形状が表れないよう設計されることが好ましい。

【0036】

高透磁率物質17は、第1強磁性領域及び第2強磁性領域の漏れ磁場によるスピンの整列とフィルタリングのための最小限の空間を形成するよう、上記第1強磁性領域及び第2強磁性領域とほぼ接触する程度で形成されることが好ましい。

【0037】

上記基板の上部に第1電極18、第1強磁性領域13、ミューメタル17、第2強磁性領域14及び第2電極19が形成されない領域には酸化膜16bが埋められ平坦化されることが出来る。

10

【0038】

ミューメタル17が形成された領域の上部に酸化膜16a及びゲート15が順番に形成される。酸化膜16aはゲート15から電流が直接半導体基板に漏れないようにするため使用される。

【0039】

ゲート15には、所定の電圧が印加されることにより、上記ゲートの下部に位置するチャンネルを通過する電子スピンの歳差運動程度を調節する。

【0040】

図2(a)及び(b)は、本発明の一実施形態によるスピントランジスタの半導体基板部の一部を示した断面図及び全体斜視図である。

20

【0041】

図2(a)に図示された通り、基板部11は半絶縁性のInP基板11f上に順次積層されたInAlAsバッファ層11e、n+InAlAsキャリア供給層11c、InAlAs/InGaAs下部クラッド層11b、InAsチャンネル層12、InGaAs/InAlAs上部クラッド層11a及びInAsキャッピング層11dを含むことが出来る。この基板部11は量子井戸構造を有する。即ち、InAsチャンネル層12は、ドーピングされない下部クラッド層11bと上部クラッド層11aにより量子井戸を形成し、特にこのうちクラッド構造の井戸層12は2次元電子ガスのチャンネルの役割をする。

【0042】

バッファ層11eは、InP基板11fとその上に成長される量子井戸構造との格子不一致を緩和させるため形成される。また、基板部11の最上にあるInAsキャッピング層11dは工程の途中に発生し得る基板部11の酸化と変性を防ぐ役割をする。

30

【0043】

本実施形態では、チャンネル層12としてInAs層を使用しているが、本発明はこれに限定されない。例えば、チャンネル層12としてGaAs、InAsまたはInGaAsを使用することも出来る。

【0044】

図2(b)を参照すると、半導体基板部11でチャンネル層12が形成された部分は両側部の一部がカットアウトされた形態のリッジ状になっている。上記リッジ状によりチャンネル層12の幅が定義される。このようなリッジ状の基板はリソグラフィ工程とイオンミリングを用いて形成されることが出来る。

40

【0045】

ここで、チャンネル層12の幅は、半導体基板部11の短軸方向において突出された領域の長さで定義し、上記チャンネルの長さは第1強磁性領域13と第2強磁性領域との距離で定義する。

【0046】

図3及び図4を参照に本発明によるスピントランジスタの動作を説明する。

【0047】

2次元電子ガス層内では、チャンネルを通る電子のウェーブベクトル(k)と垂直な電界(E)が存在するとスピン-軌道の結合により $H_{ef} = \hbar^{-1} \mathbf{k} \times \mathbf{E}$ である磁場が誘導される

50

(ラシュバー (Rashba) 効果)。これによって、チャンネルに沿ってX方向に電子が進行しゲート電圧によりZ方向に電界が加わると、スピン - 軌道の結合効果によりY方向に誘導磁場が生じ、電子はX-Z面でプリセッションすることになる。

【0048】

図3のように、本発明から提案されたスピントランジスタの構造では、上記強磁性体からなる第1強磁性領域13及び第2強磁性領域14の外側部に各々第1電極18及び第2電極19を形成し、第1及び第2電極18, 19を通じて電流を通過させるようにした。

【0049】

このような構造により電流Iが強磁性体と半導体基板との接合面を通過しないため、上記接合面を通じてスピン情報が伝達される場合に比べて注入効率を増加させることが出来る。

10

【0050】

図3を参照すると、第1電極18を通じて入力された電子はチャンネル12を通過する。チャンネル12を通過するランダムなスピンの電子は、第1強磁性領域13の右側端部から出る漏れ磁場33aにより電子スピンが整列される。このように整列された電子は、ゲート15に印加された電圧により所望の方向に歳差運動され第2強磁性領域14の左側端部から発生する漏れ磁場34aにより選択的にフィルタリングされる。

【0051】

例えば、第2強磁性領域14の下部に到着した電子が第2強磁性領域の漏れ磁場34aと同じ方向のスピンを有すれば電子が旨く通過し抵抗が低くなり(オン状態)、第2強磁性領域14に到着した電子が第2強磁性領域の漏れ磁場34aと逆方向のスピンを有すれば電子が旨く通過されず抵抗が大きくなる(オフ状態)。

20

【0052】

本実施形態では、第1電極と第2電極を通じて電流が流れるがこれに限定されず、第1電極を通じて電子が注入され第2強磁性領域を通じて出力されることもでき、第1強磁性領域を通じて電子が注入され第2電極を通じて出力されることも出来る。

【0053】

図4(a)及び図4(b)は、各々本発明の一実施例によるスピントランジスタのオン - オフ作動を示した断面図である。図4(a)を参照すると、ゲートにオン電圧 V_0 を加えた場合、第1電極18を通じてチャンネル12に入射した電子は、第1強磁性領域13でチャンネル12の一平面に垂直方向に発生する漏れ磁場33aにより電子42aのスピン方向が-Z軸方向を向かうことになる。

30

【0054】

チャンネル12を流れる電子は、ラシュバー効果により歳差運動をして移動し、ゲート15に印加された電圧 V_0 によりゲート15の下部領域を通過するときは+Z軸方向にスピニアップ42bされる。

【0055】

上記スピニアップされた電子は、連続して歳差運動をし第2強磁性領域側に移動し、電子が第2強磁性領域14に到着したときは電子42cのスピンが-Z軸方向を向かうよう整列される。これは、第2強磁性領域14の左側から発生する漏れ磁場34aの方向と同一になるため、上記スピントランジスタはオン状態になる。

40

【0056】

図4(b)を参照すると、ゲートにオフ電圧 V_1 を加えた場合、第1電極18を通じてチャンネル12に入射した電子は第1強磁性領域13でチャンネル12の一平面に垂直方向に発生する漏れ磁場33aにより電子42dのスピン方向が-Z軸方向を向かうことになる。

【0057】

チャンネル12を流れる電子は、ラシュバー効果により歳差運動をして移動し、ゲート15に印加された電圧 V_1 によりゲート15の下部領域を通過するときはスピンの方向が-X軸方向を向かうよう整列42eされる。

50

【0058】

上記スピン整列された電子42eは、連続して歳差運動をし第2強磁性領域側に移動し、上記電子が第2強磁性領域14に到着したときは電子42fのスピンが+Z軸方向を向かうよう整列される。これは、第2強磁性領域14の左側から発生する漏れ磁場34aの方向と逆になるため、上記スピントランジスタはオフ状態になる。

【0059】

図5(a)及び(b)は、本発明の一実施形態によるスピントランジスタの斜視図及び断面図である。

【0060】

本実施例では、第1強磁性領域13'及び第2強磁性領域14'の磁化方向がチャンネル12の一平面に垂直するよう形成される。

10

【0061】

磁化された第1強磁性領域13'及び第2強磁性領域14'から発生する漏れ磁場53a, 54aの方向は上記図1での漏れ磁場の方向と各々同一である。

【0062】

即ち、漏れ磁場53a, 54aの方向と強磁性体13', 14'の磁化方向が同一になる。

【0063】

従って、チャンネル12を通過する電子は上記強磁性体の磁化方向に応じてスピンの整列され、このように整列されたスピンをゲートに印加される電圧を通じて調節してトランジスタのオン・オフ動作を制御する。

20

【0064】

第1強磁性領域13'及び第2強磁性領域14'の磁化方向をチャンネル12の一平面に垂直にする方法としては、形状異方性を用いる方法と強磁性金属及び非強磁性金属を交代で繰り返して複数の層を積層する方法が使用されることが出来る。

【0065】

図6は、本発明の一実施例による第1強磁性領域で漏れ磁場の大きさに応じてスピンの整列される程度を示したグラフである。図6を参照すると、縦軸(P1)は漏れ磁場の方向に整列された電子の数を全体電子の数で割った値であって、 $P1 = 1$ になると全ての電子が漏れ磁場の方向に整列されたことを意味する。横軸は漏れ磁場の大きさを表す。

30

【0066】

入力パラメータはInAsチャンネルを有する二次元電子ガス構造を使用した。

【0067】

一般的に、漏れ磁場の強さが増加するほど電子の整列される程度が増加することがみられる。特に、上記電子ガスのキャリア濃度に応じて整列される程度が異なる。即ち、電子ガスのキャリア濃度(n_s)が $10^{11}/\text{cm}^2$ のときに比べて $10^{10}/\text{cm}^2$ のときの整列される程度が著しく大きい。従って、二次元電子ガスのキャリア濃度(n_s)を減らすと、少ない磁場でも整列を容易にすることが出来る。

【0068】

図7は、第2強磁性領域で漏れ磁場の大きさに応じて選択されたスピン方向の電子が透過される程度を示したグラフである。

40

【0069】

縦軸に記載されたP2は、漏れ磁場の方向に透過されるスピン電子の数を全体透過される電子の数で割った値である。P2=1になると漏れ磁場の方向にスピン分極された電子のみ第2強磁性領域の下部を通過することを意味する。横軸は磁気場の大きさを表す。

【0070】

グラフを参照すると、磁場が0.7T以上になると通過される殆どの電子が漏れ磁場により選択された電子であるということが分かる。従って、雑音が減少し信号対雑音の比を大きくすることが出来る。

【0071】

50

図 8 及び図 9 は、本発明の他の実施形態によるスピントランジスタの断面図である。

【0072】

図 8 の実施形態では、第 1 強磁性領域では漏れ磁場を用いて電子のスピンを整列し、第 2 強磁性領域では従来のように電子が直接第 2 強磁性領域に注入される。図 8 を参照すると、第 1 強磁性領域 8 3 と隣接して形成された電極 8 8 を通じて電流がチャンネル層 8 2 に注入される。チャンネル層を流れる電子は、第 1 強磁性領域 8 3 の下部で第 1 強磁性領域の漏れ磁場 8 3 a によりスピスが整列される。このようにスピスが整列された電子は、歳差運動をし上記チャンネル層を流れる。上記チャンネル層を流れる電子は、ゲート 8 5 に加わる電圧によりスピスアップまたはスピスダウンされることが出来る。上記ゲートの下部を通過した電子は第 2 強磁性領域 8 4 に直接注入される。上記第 2 強磁性領域に到着した電子のスピス方向と第 2 強磁性領域の磁化方向が相互平行であれば抵抗が減少し（オン状態）、相互反平行であれば抵抗が大きくなる（オフ状態）。

10

【0073】

図 9 の実施形態では、第 2 強磁性領域で漏れ磁場を用いて電子のスピンをフィルタリングし、第 1 強磁性領域では従来のように直接電子が第 1 強磁性領域から半導体基板に注入される。図 9 を参照すると、電流を形成する電子は、第 1 強磁性領域 9 3 を通じて直接注入され第 2 強磁性領域 9 4 と隣接して形成された電極 9 9 を通じて出力される。本実施例では第 1 強磁性領域 9 3 に直接電流を印加させ電子が第 1 強磁性領域 9 3 からチャンネル層 9 2 に注入される。チャンネル層 9 2 を流れる電子は、ゲート 9 5 に加わった電圧によりスピスアップまたはスピスダウンされることが出来る。Fゲート 9 5 の下部を通過した電子は第 2 強磁性領域 9 4 の下部を流れるとき、上記第 2 強磁性領域の漏れ磁場の方向 9 4 a と電子のスピス方向が平行すると抵抗が小さくなり（オン状態）、反平行であると抵抗が大きくなる（オフ状態）。

20

【0074】

このように第 1 強磁性領域及び第 2 強磁性領域の両端に各々入出力電極を形成せず、一つの電極のみ形成して第 1 強磁性領域及び第 2 強磁性領域のうち一つの端子でのみ漏れ磁場を用いて、他の端子は直接電流を注入する方法を使用してもゲートの電圧を適切に調節してスピスを整列及びフィルタリングすることができ、注入効率が向上されることが出来る。

【0075】

このように、本発明は上述の実施形態及び添付の図面により限定されない。即ち、上記チャンネル層が形成される半導体基板の形態、強磁性体の磁化方向などは本発明の基本的な思想を外れない範囲で様々に具現されることが出来る。添付の請求範囲により権利範囲限定し、請求範囲に記載された本発明の技術的思想を外れない範囲内で様々な形態の置換、変形及び変更が出来ることは当技術分野の通常の知識を有している者には自明である。

30

【図面の簡単な説明】

【0076】

【図 1】本発明の好ましい実施形態によるスピントランジスタの斜視図及び断面図である。

【図 2】本発明の好ましい実施形態に用いられる半導体基板部の概略断面図及び斜視図である。

40

【図 3】本発明の好ましい実施形態によるスピントランジスタ内の電流の流れ及び漏れ磁場の方向を示した断面図である。

【図 4】本発明の好ましい実施形態によるスピントランジスタのオン - オフ作動を示した断面図である。

【図 5】本発明の他の実施形態によるスピントランジスタの斜視図及び断面図である。

【図 6】第 1 強磁性領域の漏れ磁場の大きさに応じて電子のスピスが整列される程度を示したグラフである。

【図 7】第 2 強磁性領域の漏れ磁場の大きさに応じて第 2 強磁性領域で選択されたスピス方向の電子が透過される程度を示したグラフである。

50

【図8】本発明の他の実施形態によるスピントランジスタの断面図である。

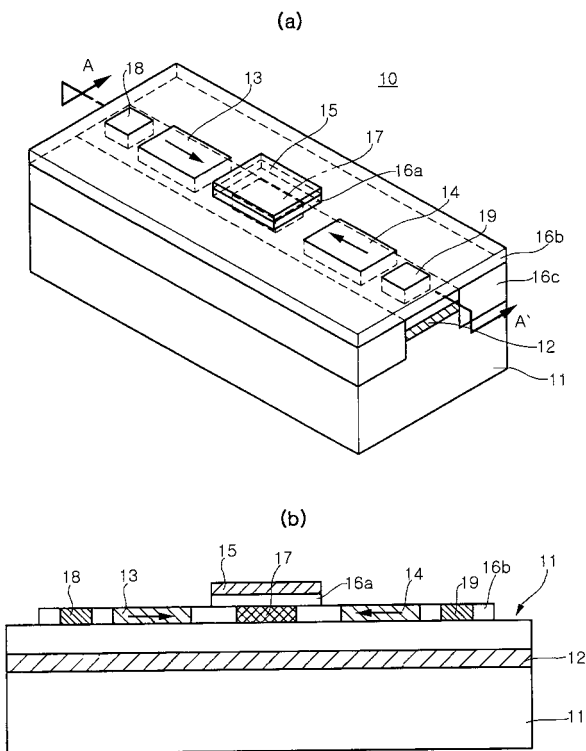
【図9】本発明の他の実施形態によるスピントランジスタの断面図である。

【符号の説明】

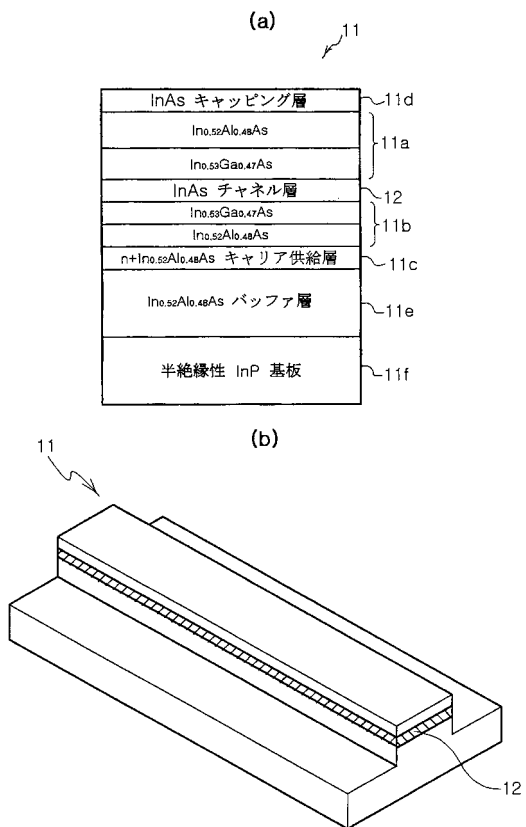
【0077】

- 11 半導体基板部
- 12 チャンネル
- 13 第1強磁性領域
- 14 第2強磁性領域
- 15 ゲート
- 16 a, 16 b, 16 c 酸化膜
- 17 高透磁率物質
- 18 第1電極
- 19 第2電極

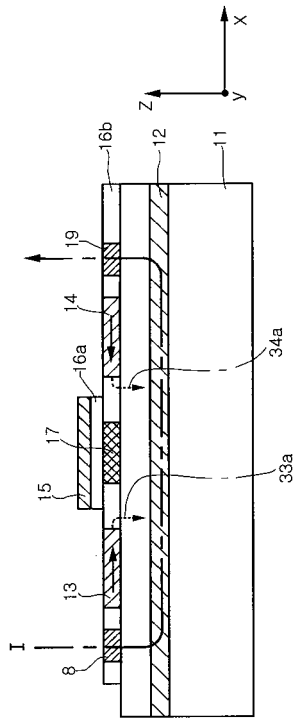
【図1】



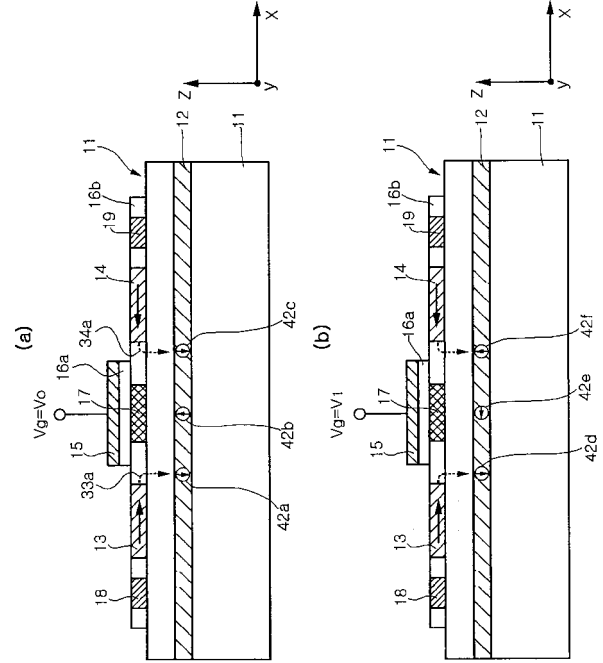
【図2】



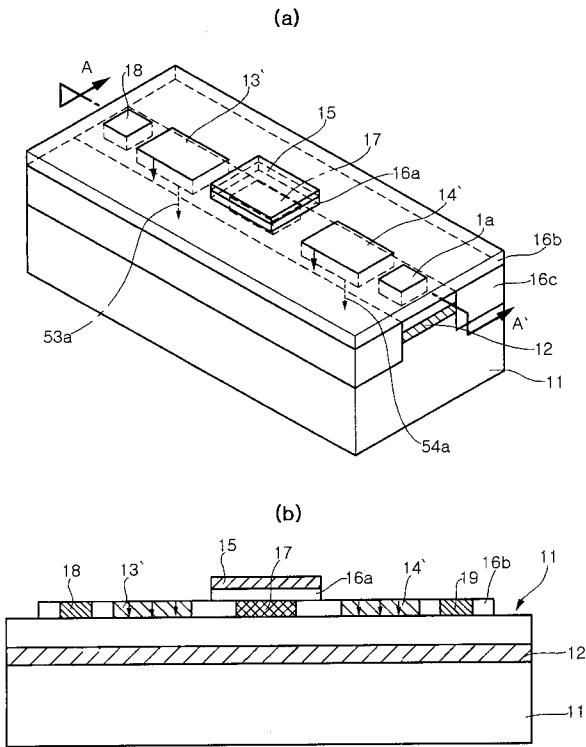
【図3】



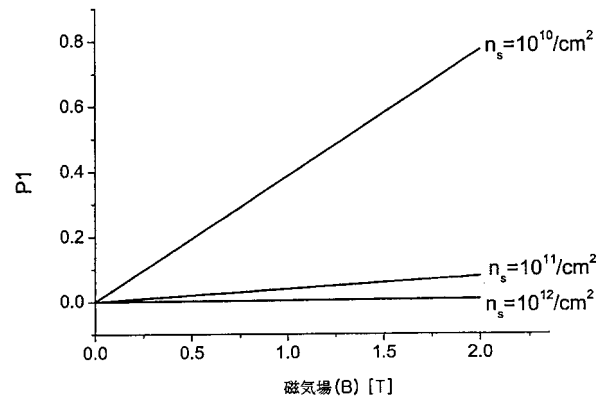
【図4】



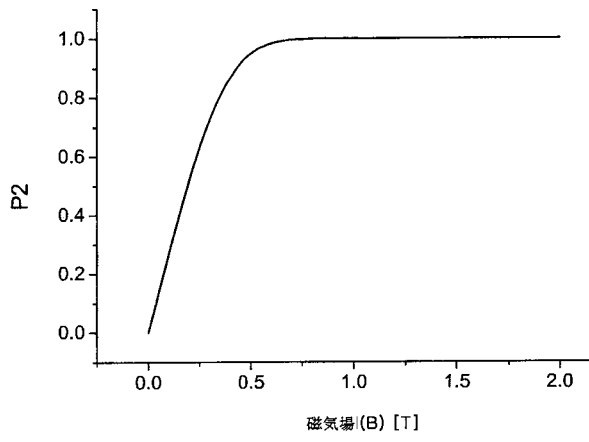
【図5】



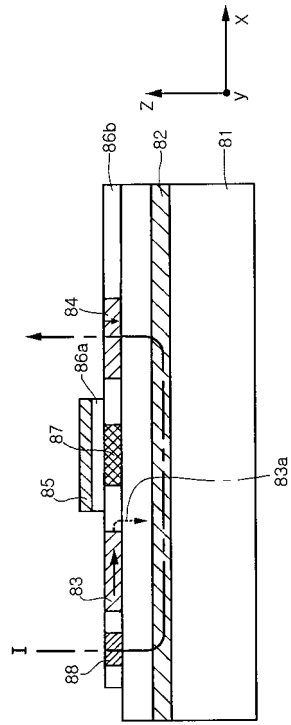
【図6】



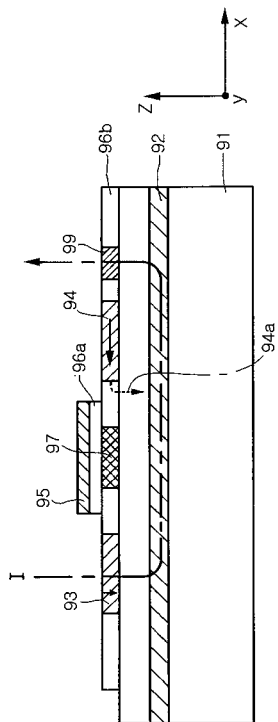
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

- (72)発明者 嚴 宗 和
大韓民国ソウル市松坡区松坡2洞 ネミアン・アパート112棟1303号(番地なし)
- (72)発明者 韓 そく 熙
大韓民国ソウル市蘆原区中溪本洞 デーリム・ビョクサン・アパート103棟1305号(番地なし)
- (72)発明者 張 じゅん 然
大韓民国ソウル市城北区下月谷3洞222番地 ドゥーサン・アパート109棟1003号
- (72)発明者 金 亨 じゅん
大韓民国大邱市南区鳳徳洞 ヒョーソン・アパート105棟702号(番地なし)

審査官 三浦 尊裕

- (56)参考文献 国際公開第2005/104240(WO, A1)
特開2007-081359(JP, A)
特表2007-535167(JP, A)
J.P.McGuire, C.Ciuti, and L.J.Sham, "Silicon inversion layer with a ferromagnetic gate : A novel spin source", Journal of Applied Physics, 米国, American Institute of Physics, 2004年 6月 1日, Vol.95, No.11, p.6625-p.6629

- (58)調査した分野(Int.Cl., DB名)
H01L 29/82