



FI000093066B



(B) (11) **KUULUTUSJULKAISU**
UTLAGGNINGSSKRIFT **93066**
 C (15) Patentti myönnetty
 Patent meddelat 10 02 1995

(51) Kv.1k.5 - Int.cl.5

H 03M 7/00, H 04J 3/16

S U O M I - F I N L A N D
(FI)

Patentti- ja rekisterihallitus
Patent- och registerstyrelsen

(21) Patenttihakemus - Patentansökning	925598
(22) Hakemispäivä - Ansökningsdag	09.12.92
(24) Alkuperäpäivä - Löpdag	09.12.92
(41) Tullut julkiseksi - Blivit offentlig	10.06.94
(44) Nähtävöksipanon ja kuul.julkaisun pvm. - Ansökan utlagd och utl.skriften publicerad	31.10.94

(71) Hakija - Sökande

1. Nokia Telecommunications Oy, Mäkkylän puistotie 1, 02600 Espoo, (FI)

(72) Keksijä - Uppfinnare

1. Kaasinen, Matti, Isonniitynkatu 3 C 14, 00520 Helsinki, (FI)
 2. Alanko, Ari, Kylätie 2 A 1, 00300 Helsinki, (FI)
 3. Katainen, Jouko, Orastie 3 F, 02340 Espoo, (FI)

(74) Asiamies - Ombud: Oy Kolster Ab

(54) Keksinnön nimitys - Uppfinningens benämning

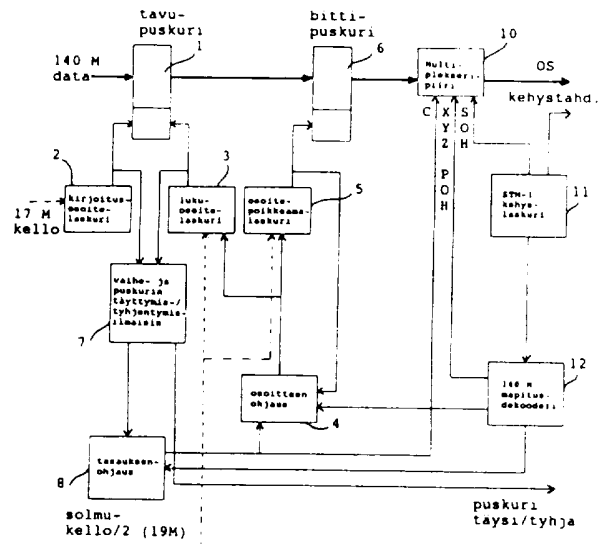
Multiplekseri ja demultiplekseri
Multiplexer och demultiplexer

(56) Viitejulkaisut - Anförda publikationer

EP A 422443 (H 04J 3/16), EP A 440128 (H 04J 3/16), EP A 500243 (H 04L 7/02)

(57) Tiivistelmä - Sammandrag

Keksinnön kohteena on multiplekseri ja demultiplekseri, jolloin multiplekseri on tarkoitettu digitaalisignaalin, digitaalisen lisäinformaation ja täytebittien yhdistämiseen aikamultipleksisignaaliksi ja demultiplekseri digitaalisignaalin erottamiseen digitaalisignaalin, digitaalisen lisäinformaation ja täytebittien yhdessä muodostamasta aikamultipleksisignaalista. Multiplekseri käsittää joustavan puskurimuistin (1,6) ja multiplekseripiirin (10) pulssikehyksen kokoamiseksi lisäinformaatiosta ja puskurimuistista (1,6) syötettyä digitaalisignaalia. Joustava puskurimuisti käsittää tavupuskurin (1) ja bittipuskurin (6), joista tavupuskuriin (1) digitaalisignaali kirjoitetaan jatkuvasti tavuittain digitaalisignaalin kellotaajuudesta riippuvalla nopeudella ja josta se luetaan tavuittain bittipuskuriin (6) pulssikehyksen taajuudesta riippuvalla nopeudella pysäyttäen luvun lisäinformaation edellyttämäksi ajaksi ja jossa bittipuskurissa (6) tilaltaan kiinteillä täytebittillä (R) korvattavaksi tulevat tasaustavun (Z) bitit siirretään seuraavan tavun alkuun.



Uppfinningen avser en multiplexer och demultiplexer, varvid multiplexern är avsedd för kombinerings av en digitalsignal, digital tilläggsinformation och fyllnadsbitar till en tidsmultiplexsignal och demultiplexern är avsedd för separering av en digitalsignal ur den av digitalsignalen, den digitala tilläggsinformationen och fyllnadsbitarna tillsammans bildade tidsmultiplexsignalen. Multiplexern omfattar ett flexibelt buffertminne (1,6) och en multiplexerkrets (10) för sammansättning av ett pulsblock ur digitalsignalen som utmatats från tilläggsinformationen och buffertminnet (1,6). Det flexibla buffertminnet omfattar en bytebuffert (1) och en bitbuffert (6), vid vilka digitalsignalen fortlöpande skrivs in i bytebufferten (1) bytevis med en av digitalsignalens klockfrekvens beroende hastighet för att bytevis avläsas till bitbufferten (6) med av pulsblockets frekvens beroende hastighet och stoppa läsningen för den av tilläggsinformationen förutsatta tiden, och i vilken bitbuffert (6) utjämningsbytebitar (Z), som skall ersättas med till tillståndet fasta fyllnadsbitar (R), överförs till början av nästa byte.

Multiplekseri ja demultiplekseri

Tämän keksinnön kohteena on multiplekseri digitaalisignaalin, digitaalisen lisäinformaation ja täytebittien yhdistämiseksi aikamultipleksisignaaliksi, jossa aikamultipleksisignaalin pulssikehys on muodostettu peräkkäisistä n-bittisistä tavuista, joista ainakin yksi on tasaustavu, jonka ainakin viimeinen bitti on tilaltaan kiinteä täytebitti ja ainakin yksi sitä tai niitä edeltävä bitti on tasausmahdollisuusbitti, joka on tasaustarpeesta riippuen joko digitaalisignaalin bitti tai tilaltaan kiinteä täytebitti, tasaustavun muodostuessa muilta osin digitaalisignaalin biteistä, joka multiplekseri käsittää joustavan puskurimuistin, johon digitaalisignaali kirjoitetaan ja josta se luetaan pulssikehykseen halutussa tahdissa, siten, että tasaustavun täytebiteiksi tulevat digitaalisignaalin bitit toistuvat seuraavan tavun alussa, ja multiplekseripiirin pulssikehyksen kokoamiseksi lisäinformaatiosta ja puskurimuistista syötetystä digitaalisignaalistä.

Tämä keksintö koskee myös demultiplekseriä digitaalisignaalin erottamiseksi digitaalisignaalin, digitaalisen lisäinformaation ja täytebittien yhdessä muodostamasta aikamultipleksisignaalista, jonka aikamultipleksisignaalin pulssikehys on muodostettu peräkkäisistä n-bittisistä tavuista, joista ainakin yksi on tasaustavu, jonka ainakin viimeinen bitti on tilaltaan kiinteä täytebitti ja ainakin yksi sitä tai niitä edeltävä bitti tasausmahdollisuusbitti, joka on tasaustarpeesta riippuen joko digitaalisignaalin bitti tai tilaltaan kiinteä täytebitti, tasaustavun muodostuessa muilta osin digitaalisignaalin biteistä, joka demultiplekseri käsittää demultiplekseripiirin pulssikehyksen hajottamiseksi lisäinformaatiotavuuksi, joissa ei ole digitaalisignaalin bittejä ja n-bittisiksi tavuiksi, jotka sisältävät digitaalisignaalin bitit ja täytebitit,

joustavan puskurimuistin, johon mainitut n-bittiset tavut, jotka sisältävät digitaalisignaalin bitit ja täytebitit, kirjoitetaan ja josta digitaalisignaalin bitit tavuittain luetaan.

5 Keksinnön tavoitteena on synnyttää CCITT:n suosituksen G.709 mukaisen 139.264 kbit/s signaalin mapitukseen ja tämän mapituksen purkuun soveltuvat multiplekseri ja demultiplekseri. Mainitun suosituksen mukaisesti 139.264 kbit/s (140 M) signaali mapitetaan STM-1 kehyksen VC-4
10 konttiin. Oheisen piirustuksen kuviossa 1 on esitetty tällaisen STM-1 kehyksen rakenne otsikkokenttineen SOH ja POH sekä VC-4 kontteineen. VC-4 kontin yhden rivin mapituskaavio on esitetty piirustuksen kuviossa 2. Tästä kuviossa 2 esitetystä VC-4 kontin yhden rivin mapituskaaviosta havaitaan, että kullakin rivillä on yksi tasaustavu Z, jossa
15 kaksi viimeistä bittiä ovat tasausmahdollisuusbitti S ja kiinteä täytebitti R. Tasausmahdollisuusbitti S on tasaustarpeesta riippuen joko informaatiobitti I tai kiinteä täytebitti R. Tieto siitä, onko tasausmahdollisuusbitti S
20 informaatiobitti I vaiko täytebitti R sisällytetään tasausohjausbitteihin C, joita kullakin rivillä on tavuihin X sisältyvinä viisi kappaletta. Jos kunkin bitin C arvo on nolla, on tasausmahdollisuusbitti informaatiobitti, kun taas tasausohjausbittien C arvojen ollessa 1, on S täytebitti. Biteistä C päätetään enemmistäänestyksen
25 perusteella, onko kullakin rivillä olevan tasaustavun Z tasausmahdollisuusbitti S informaatiobitti vaiko täytebitti.

30 Multiplekseri ja demultiplekseri yllä kuvatun kaltaisen STM-1 kehyksen synnyttämiseksi mapitettaessa siihen 139.264 kbit/s signaali, on esitetty EP-hakemusjulkaisussa 0 422 443. Tämän julkaisun mukaisessa mapituksessa tasaustavujen Z tasausmahdollisuusbitti ja täytebitti muodostetaan itse informaatio-signaalin biteistä siten, että tasaustavun viimeinen tai kaksi viimeistä bittiä tasaustar-

35

peesta riippuen toistetaan seuraavan tavun alussa. Tätä tarkoitusta varten multiplekseri ja toisaalta mapituksen purkuun käytetty demultiplekseri sisältävät joustavan puskurin, johon informaatio-signaali kirjoitetaan ja josta se luetaan VC-4 konttiin. Lukuosoite synnytetään kullekin bitille erikseen ja multipleksauksen ohjausyksikön avulla lukuosoitetta muutetaan tasaustavuja luettaessa ainoastaan 6 tai 7 bittiä muutoksen tavanomaisen informaatiotavun yhteydessä ollessa 8 bittiä. Täten tasaustavuja luettaessa niiden viimeinen tai kaksi viimeistä bittiä toistuvat seuraavan uuden tavun alussa. Tällainen biteittäin tapahtuva osoittaminen ja joustavasta puskurimuistista lukeminen ovat käytännössä vaikeasti toteutettavissa. Joudutaan käyttämään tavanomaisesta poikkeavia erikoiskomponentteja ja lisäksi piirin käytännön toteutuksesta tulee erittäin monimutkainen. Vaikka kyseisen julkaisun mukaisessa multiplekserissä on pyritty pääsemään eroon biteittäin tapahtuvasta toiminnasta ja pääsemään tavupohjaiseen käsittelyyn, johtaa tasaustavun huomioonottaminen puskurimuistin yksittäisten bittien osoitteisiin perustuen käytännössä erittäin hankalaan laiteratkaisuun, kuten yllä on jo todettu.

Esillä olevan keksinnön tavoitteena on tuoda esiin uudentyyppinen multiplekseri 139.264 kbit/s signaalin mappittamiseksi STM-1 kehityksen VC-4 konttiin ilman, että jouduttaisiin käyttämään yllämainitusta julkaisusta tunnettua bittitasoista osoitteidenmuodostusta ja pääsemään kauttaaltaan tavutasoiseen käsittelyyn.

Tähän päästään keksinnön mukaisen multiplekserin avulla, jolle on tunnusomaista, että joustava puskurimuisti käsittää tavupuskurin ja bittipuskurin, joista tavupuskuriin digitaalisignaali kirjoitetaan jatkuvasti tavuittain digitaalisignaalin kellotaajuudesta riippuvalla nopeudella ja josta se luetaan tavuittain bittipuskuriin pulssikehyksen taajuudesta riippuvalla nopeudella pysäyttämällä luvun lisäinformaation edellyttämäksi ajaksi ja jossa

bittipuskurissa tilaltaan kiinteillä täytebiteillä korvattavaksi tulevat tasaustavun bitit siirretään seuraavan tavun alkuun.

5 Edullisesti bittipuskuri käsittää rekisterin, johon
kunkin n -bittisen tavun $n-1$ vähiten merkitsevää bittiä
kirjoitetaan, ja ikkunasiirtimen, johon kirjoitetaan kukin
tavu kokonaisuudessaan ja lisäksi yhdellä kellojaksolla
viivästyneet $n-1$ bittiä rekisteristä merkitsevimmiksi bi-
10 teiksi ja josta luetaan n bittiä osoitepoikkeaman osoitta-
masta kohdasta osoitepoikkeaman osoittaman bitin ollessa
luetun tavun vähiten merkitsevä bitti, jota osoitepoikkeaa
kasvatetaan kunkin tasaustavun kohdalla yhdellä, jos
siihen sisältyvä tasausmahdollisuusbitti on informaatio-
bitti, ja kahdella, jos tasausmahdollisuusbitti on täyte-
15 bitti.

Mapituksen purkamisesta huolehtivalle keksinnön mukaiselle demultiplekserille on puolestaan tunnusomaista, että joustava puskurimuisti käsittää bittipuskurin ja tavupuskurin, joista bittipuskuriin mainitut n -bittiset ta-
20 vut kirjoitetaan pulssikehyksen taajuudesta riippuvalla nopeudella ja josta digitaalisignaalin bitit kirjoitetaan tavupuskuriin samalla taajuudella mutta pysäyttäen kirjoituksen lisäinformaatiotavujen ajaksi ja josta tavupuskurista digitaalisignaali luetaan jatkuvasti tavuittain digitaalisignaalin kellotaajuudesta riippuvalla nopeudella.
25

Edullisesti bittipuskuri käsittää rotaattorin, johon demultiplekseripiiriltä tulevat n -bittiset tavut kirjoitetaan ja jossa niitä kierretään kierto-poikkeaman x mukaisesti siten, että kunkin tavun x merkitsevintä bittiä
30 siirretään kyseisen tavun vähiten merkitseviksi biteiksi, rekisterin, johon rotaattorilta saatavat tavut kirjoitetaan ja ohitusvalitsimen, johon kirjoitetaan sekä rotaattorilta suoraan saatavat kierretyt tavut että rekisteristä saatavat, yhdellä kellojaksolla viivästetyt kierretyt ta-
35 vut ja josta luetaan rotaattorilta saadun tavun x vähiten

:

merkitsevää bittiä ulostulotavun x vähiten merkitseväksi bitiksi ja rekisteriltä saadun tavun $n-x$ merkitsevintä bittiä ulostulotavun $n-x$ merkitsevimmäksi bitiksi, jota kiertopoikkeamaa x kasvatetaan kunkin tasaustavun kohdalla yhdellä, jos siihen sisältyvä tasausmahdollisuusbitti on informaatiobitti, ja kahdella, jos tasausmahdollisuusbitti on täytebitti.

Seuraavassa keksinnön mukaista multiplekseriä ja demultiplekseriä kuvataan yksityiskohtaisemmin viitaten oheiseen piirustukseen, jossa

kuvio 1 esittää STM-1 kehyksen kehysrakenteen,
kuvio 2 esittää kuvion 1 mukaiseen kehysrakenteeseen sisältyvän VC-4 kontin yhden rivin mapituskaavion,
kuvio 3 esittää lohkoakaaviona keksinnön mukaisen multiplekserin rakenteen,

kuvio 4 esittää kuvion 3 mukaiseen multiplekseriin sisältyvän bittipuskurin yksityiskohtaisemman rakenteen,
kuvio 5 havainnollistaa kuvion 4 mukaisen piirin toimintaa,

kuvio 6 esittää lohkoakaaviona keksinnön mukaisen demultiplekserin rakenteen,

kuvio 7 esittää kuvion 6 mukaiseen demultiplekseriin sisältyvän bittipuskurin yksityiskohtaisemman rakenteen ja

kuvio 8 havainnollistaa kuvion 7 mukaisen piirin toimintaa.

Kuvioissa 1 ja 2 on esitetty CCITT:n suosituksen G.709 mukainen mapituskaavio 139.264 kbit/s -signaalin mapittamiseksi STM-1 kehyksen VC-4 konttiin. Kuten yllä on todettu, aiheuttaa tämän mapituskaavion toteuttaminen erityisesti kuviossa 2 lähemmin näytetyn tasaustavun Z osalta ongelmia, koska tähän tavuun Z sisältyy informaatiobittejä I sekä myös tasausmahdollisuusbitti S ja kiinteä täytebitti R .

Kuviossa 3 on esitetty keksinnön mukaisen multi-

plekserin lohkokaavio, jonka multiplekserin avulla digitaalinen signaali voidaan mapittaa kuvioissa 1 ja 2 esitetyn kaltaiseen kehykseen. Kuvion 3 lohkokaaavion sisääntulona oleva 140 M data on CMI-dekoodattua ja 8-bitin rinnakkaismuodossa. Nämä 8-bitin tavut kirjoitetaan sitten tavupuskuriin 1. Tavupuskuri 1 on 16 tavun rekisteri, johon 140 M data kirjoitetaan 8-bittisinä tavuina, jolloin kirjoitusta ohjaa kirjoitusosoitelaskuri 2, jonka kellotaajuus on 140 MHz/8 eli noin 17 Mhz. Datan lukua tavupuskurista 1 ohjaa lukuosoitelaskuri 3, jonka kellotaajuus on 155.52 MHz/8 eli noin 19 MHz. Lukeminen keskeytetään kuvioista 1 ja 2 ilmenevien otsikkokenttien SOH, joka on lohko-otsikko, ja POH, joka on reittiotsikko, ajaksi ja Y ja X tavujen ajaksi ja myös sen ylimääräisen tavuvälin ajaksi, joka aiheutuu tasausbitistä S ja täytebitistä R tasaustavussa Z. Tämän ylimääräisen tavuvälin syntyminen tullaan palaamaan lähemmin jatkossa.

Kuten edellä todettiin, kirjoitusosoitelaskuri on kellotettu 17 MHz taajuudella. Kirjoitusosoitetta kasvatetaan kunkin tavun kirjoituksen yhteydessä aina yhdellä. Kirjoitusta ei koskaan lopeteta eli se on jatkuvaa. Lukuosoitelaskuria 3 kellotetaan puolestaan 19 MHz taajuudella. Lukuosoitetta kasvatetaan myös aina yhdellä kunkin tavun lukemisen yhteydessä. Lukeminen kuitenkin keskeytetään niiksi ajoiksi, joina SOH ja POH samoinkuin Y ja X tavut lisätään kehykseen ja myös sen ylimääräisen tavuvälin ajaksi, joka aiheutuu tasausbiteistä S ja täytebiteistä R tavuissa Z. Luvun keskeytystä ohjataan osoitteenohjauslohkolla 4. Sen lisäksi että osoitteenohjauslohko 4 ohjaa lukuosoitelaskuria 3 se ohjaa myös osoitepoikkeamalaskuria 5. Tämän osoitepoikkeamalaskurin 5 toiminta tulee ilmenemään lähemmin bittipuskurin 6 käsittelyn yhteydessä. Kirjoitusosoitelaskurin 2 ja lukuosoitelaskurin 3 lukemat vastaanottaa tavupuskurin 1 lisäksi myös vaihe- ja puskurin täyttymis/tyhjentyemisilmaisoin 7, joka laskee tavupus-

∴

kurin luku- ja kirjoitusosoitteiden eron. Koska kirjoitus- ja lukukelloja ei ole tahdistettu toisiinsa, osoitteet voivat muuttua samaan aikaan. Laskenta suoritetaan siten, että tällainen samanaikaisuus ei aiheuta virheitä lasket-
5 tuun erotukseen. Ilmaislin 7 informoi prosessoria tavupus-
kurin 1 täyttymisestä/tyhjentymisestä. Lisäksi vaiheilmai-
sin ohjaa tasauksenohjauslohkoa 8. Tämä tasauksenohjaus-
lohko ilmaisee luku- ja kirjoitusosoitteiden eron. Se
päättää siitä, tarvitaanko tasausta.

10 Multiplekseripiirissä 10 SOH, testitavu, POH, Y
tavu, Z tavu tasausmahdollisuus- ja täytebittineen S, R
ja X tavu tasausohjausbittineen C kirjoitetaan multiplek-
serin ulostulosignaaliin OS. Tätä lähtösignaalin OS muo-
dostusta multiplekseripiirissä 10 ohjaavat STM-1 kehyslas-
15 kuri 11 ja 140 M mapitusdekooderi 12. Itse digitaalisig-
naali saadaan bittipuskurilta 6, jolloin tähän digita-
alisignaaliin sisältyvät myös tasaustavut Z, jotka sisältä-
vät täydet 8 bittiä, mutta joista 6 tai 7 merkitsevintä
jäävät informaatiobiteiksi ulostulosignaaliin OS. 140 M
20 mapitusdekooderilta 12 saatavat Z tavut sisältävät siis
ainoastaan yhden tai kaksi täytebittiä kirjoitettavaksi
bittipuskurilta 6 tulevan Z tavun viimeisen tai kahden
viimeisen bitin päälle.

25 STM-1 kehyslaskuri 11 luo itse kehysrakenteen ja
ohjaa kirjoitusta SOH lohko-osoitteeseen (testitavu ja
osoitinarvo). Osoitinarvona on kiinteästi 522 siten, että
itse VC-4 kontti alkaa AU-4 osan vasemmasta yläkulmasta
välittömästi SOH tavujen jälkeen kuvion 1 mukaisesti. 140
M mapitusdekooderi 12 puolestaan ohjaa 140 Mbit/s datan ja
30 X, Y ja Z tavujen kirjoitusta. Se ohjaa myös puskuriosoi-
telaskureita eli osoitteenohjauslohkoa 4, joka puolestaan
ohjaa kirjoitusosoitelaskuria 3 ja osoitepoikkeamalaskuria
5. Tältä 140 M mapitusdekooderilta 12 saadaan tieto siitä,
milloin luku tavupuskurista 1 tulee keskeyttää.

35 Keksinnön mukaisen multiplekserin oleellisimman

osan muodostaa bittipuskuri 6, joka vastaanottaa digitaalisen signaalin bitit tavupuskurilta 1 ja jolta ne luetaan multiplekseripiirillä 10. Kuviossa 4 on esitetty bittipuskurin yksityiskohtaisempi rakenne. Bittipuskuri muodostuu 5 7 bitin rekisteristä 13, johon kuvion 1 tavupuskurilta 1 vastaanotetun 8-bittisen tavun 7 vähiten merkitsevää bittiä kirjoitetaan 19 MHz kellolla, ja 15 bitin sisääntulon ja 8 bitin ulostulon käsittävistä ikkunasiirtimestä 14. 7-bittisen rekisterin 13 ulostuloa käytetään ikkunasiirtimen sisääntulon 7 merkitsevimpänä bittinä. Lukua bittipuskurista ohjataan osoitepoikkeamalakurilla 5. Osoitepoikkeama pidetään normaalisti vakiona, mutta tasaustavun Z kohdalla osoitetta kasvatetaan kahdella, jos tasaus suoritetaan, jolloin tasausmahdollisuusbitti S on täytebitti, tai yhdellä, jos tasausta ei suoriteta eli tasausmahdollisuusbitti on informaatiobitti. 15

Kuviossa 5 on esitetty kuvion 4 mukaisen bittipuskurin toimintaperiaate. Tästä kuviosta 5 ilmenee, millä tavoin ikkunasiirrin 14 valitsee bitit ulostuloonsa tietyllä poikkeamaosoitteella. Poikkeamaosoitteeksi kuvion 5 tapauksessa on valittu 3. Voidaan havaita, että ikkunasiirrin 14 valitsee osoitepoikkeaman osoittaman bitin bittipuskurin ulostulon vähiten merkitseväksi bitiksi, mikä on se paikka, johon täytebitti R sijoitetaan Z tavussa. Tämä bitti kirjoitetaan myös bittirekisteriin bittipaikkaan, joka on seuraavaksi merkitsevämpi kuin rekisterin bitin paikka, joka on valittu bittipuskurin merkitsevimmäksi bitiksi. Täytebitin R peittäessä bittipuskurin vähiten merkitseväksi bitiksi valitun bitin, kun kyseessä on Z tavu, osoitepoikkeama kasvatetaan ja tämä peittynyt bitti 30 nähdään seuraavalla kellojaksolla rekisterin läpi bittipuskurin merkitsevimpänä bittinä. Tämä paikka pidetään vakiona yhden STM-1 rivin ajan. Luku tavupuskurista keskeytetään säännöllisten aikavälien ajaksi SOH, POH, Y ja X 35 tavujen aikana. Kun poikkeamaosoitetta ollaan kasvatettu

siinä määrin, että se on suuruudeltaan 7, niin kaikki bitit tulee syöttää rekisteristä 13, jolloin syntyy ylimääräinen tavuväli. Näin käy myös silloin, kun osoitepoikkeama on 6 ja Z tavun tasausmahdollisuusbitti S on tasausbitti eli käytännössä täytebitti. Tavupuskurin 6 toiminta yllä kuvatun mukaisesti aikaansaa siis tilanteen, jossa Z tavun loppuun sijoitettavat täytebitit (joita voi luonnollisesti olla enemmänkin kuin standardin mukaiset 2) mahdollistetaan osoitepoikkeaman muutoksella, jolloin ne bitit, jotka tulevat peitettyiksi täytebiteillä, toistuvat seuraavan tavun alussa. Osoitepoikkeaman kiertyessä maksimimääränsä (alue on 0...7) syntyy tilanne, jolloin koko bittipuskurin ulostulo luetaan rekisteristä 13 eikä tällöin siis voida vastaanottaa tavupuskurista 1 uutta tavua. Juuri tästä syystä luku tavupuskurista on keskeytyksissä myös näiden ylimääräisten tavuvälien aikana. Käytännön lopputuloksena saavutetaan tilanne, jossa sisääntulevaa digitaalisignaalia ei tarvitse lainkaan käsitellä bittitasolla eikä jouduta käyttämään bittitasoisia osoitteita puskurimuisteissa. Täten keksinnön mukainen bittipuskuri 6 on suhteellisen helposti aikaansaatavissa standardikomponentein.

Kuvioissa 6 - 8 on kuvattu ja havainnollistettu demultiplekseriä digitaalisignaalin erottamiseksi digitaalisignaalin, digitaalisen lisäinformaation ja täytebittien yhdessä muodostamasta aikamultipleksisignaalista, joka vastaa kuvion 3 mukaisella multiplekserillä synnytettyä aikamultipleksisignaalia. Tällaisen aikamultipleksisignaalin pulssikehys on siis muodostettu peräkkäisistä n-bittisistä tavuista, joista ainakin yksi on tasaustavu Z, jonka ainakin viimeinen bitti on tilaltaan kiinteä täytebitti ja ainakin yksi sitä tai niitä edeltävä bitti on tasausmahdollisuusbitti, joka tasaustarpeesta riippuen on joko digitaalisignaalin bitti tai tilaltaan kiinteä täytebitti, tasaustavun muodostuessa muilta osin digitaalisignaalin

biteistä.

Kuviossa 6 on esitetty lohkokaavio demultiplekse-
ristä, joka vastaanottaa sisääntulosignaalin IS, joka vas-
taa CCITT:n suosituksen G.709 mukaista STM-1 kehukseen ma-
5 pitettua signaalia. Tämä signaali IS vastaanotetaan demul-
tiplekseripiiriin 20, jossa testitavu ja osoitinarvotavut
luetaan ohjattuina STM-1 kehyslaskurista 21. Osoittimen
ilmaisulohko 23, joka on myös kytketty demultiplekseripiiri-
riin 20, tahdistaa VC-4 kehyslaskurin 24. Positiivisen
10 osoitintasauksen yhteydessä kirjoittaminen tavupuskuriin
27 keskeytetään kolmen tahdistustavun ajaksi. Negatiivisen
osoitintasauksen tapauksessa kirjoittaminen käynnistetään
kolme tavua aikaisemmin kuin normaalisti (osoitinarvotavu-
jen jälkeen).

15 Bittitasausta ohjataan biteillä C tavuissa X. Ta-
sauksenohjausbitit C tavuissa X luetaan ohjattuina 140 M
mapituksen purkudekooderilla 22. VC-4 kontin kullakin ri-
villä on viisi X tavua, joissa kussakin on yksi C bitti.
CCCC = 00000 ilmaisee, että tasausmahdollisuusbitti S
20 tasaustavussa Z on informaatiobitti, kun taas CCCC =
11111 ilmaisee, että bitti S on tasausbitti. Enemmistö-
äänestystä käytetään tasauspäätöksen tekemiseen C bitin
enemmistöäänestyslohkossa 25, jotta vältetään yksittäisten
tai kaksoisvirheiden vaikutus bittien C arvojen tulkinnas-
sa.
25

STM-1 kehyslaskuri 21 ohjaa testitavun ja osoitin-
arvon lukua SOH:sta. Se myös ohjaa puskuriosoitelaskureita
pysäyttäen ne SOH tavujen ajaksi. VC-4 kehyslaskuri 24 oh-
jaa 140 M mapituksen purkudekooderia 22. Se ohjaa myös
30 tavupuskurin kirjoitusosoitelaskuria 28 pysäyttäen sen POH
tavujen ajaksi. 140 M mapituksen purkudekooderi 22 ohjaa X
tavun lukua. Se myös ohjaa puskurin kirjoitusosoitelasku-
ria pysäyttäen sen X ja Y tavujen aikana ja osoittaa Z ta-
vun paikan.

35 Demultiplekseripiiriltä 20, jossa siis lisäinfor-

maatio lukuunottamatta tasaus- ja täytebittejä on poistettu demultiplekserin piirin 20 sisääntulosignaalista, digitaalinen signaali syötetään bittipuskurille 26. Tämän bittipuskurin 26 avulla tasaus- ja täytebitit poistetaan digitaalisignaalista ja se palautetaan bittisisällöltään ja järjestykseltään, mutta ei vielä taajuudeltaan, vastaamaan sitä signaalia, joka oli syötetty kuvion 3 multiplekserille. Bittipuskurin 26 toimintaan tullaan jatkossa palaamaan lähemmin.

10 Bittipuskurilta 26 digitaalisignaali syötetään tavupuskurille 27. Tämä tavupuskuri on 64 tavun rekisteri, johon digitaalisignaali bittipuskurilta 26 kirjoitetaan 8-bitin tavuissa ohjattuna kirjoitusosoitelaskurilla 28. Datasignaalin lukua ohjataan lukuosoitelaskurilla 29. Kirjoitusosoitelaskuria kellotetaan 19 MHz kellolla. Kirjoitusosoitetta kasvatetaan aina yhdellä. Kirjoitus pysäytetään SOH, POH, Y ja X tavujen ajaksi ja myös ylimääräisen välin ajaksi, johon tullaan jatkossa palaamaan. Lukuosoitelaskuria kellotetaan taajuudella, joka on 140 MHz jaetuna kahdeksalla (noin 17 MHz). Lukemista ei koskaan keskeytetä. Vaihe- ja puskurin täyttymis/tyhjentyminen
15 30 on yhteydessä sekä kirjoitusosoitelaskuriin 28 että lukuosoitelaskuriin 29. Vaihevertailu saadaan sekä kirjoitus- että lukuosoitteiden merkitsevimmistä bitistä. Merkitsevimmistä biteistä saatu taajuus jaetaan kahdella ja syötetään vaiheilmaisimeen. Vaiheilmaisimen ulostulolla ohjataan jänniteohjattua oskillaattoria, joka kehittää 17 MHz kellon demultiplekseriä varten.

 Kirjoitusosoitteen ohjauspiiri 31 vastaanottaa tie-
30 dot SOH, POH, X ja Y tavujen esiintymisestä ja pysäyttää kirjoitusosoitelaskurin näiksi ajoiksi. Se saa myös kiertopoikkeamalaskurilta 32 tiedon ylimääräisen aikavälin esiintymisestä pysäyttäen kirjoitusosoitelaskurin myös tällöin. Seuraavassa palataan kuvaamaan lähemmin bittipuskuria 26 ja sen toiminnasta aiheutuvaa yllämainittua yli-
35

määräistä aikaväliä.

Kuviossa 7 on esitetty bittipuskurin 26 yksityiskohtaisempi rakenne. Bittipuskuri käsittää 8-bittisen rekisterin 33, rotaattorin 34 ja ohitusvalitsimen 35. STM-1
5 kehyksestä erotettu 140 M data syötetään rotaattorin 34 kautta. Rotaattorissa kierretyt tavut kirjoitetaan 19 MHz kellolla rekisteriin 33. Ohitusvalitsin 35 valitsee 8-bittisen tavun ulostuloonsa biteistä, jotka se on saanut rotaattorin 34 ulostulosta suoraan ja yhdellä kellojaksolla
10 viivästettyinä rekisteriltä 33. Rotaattori 34 kiertää sille tulevan datasiignaalin tavuja kierto-poikkeaman mukaisesti siten, että kunkin tavun kierto-poikkeama-arvon mukainen lukumäärä tavun merkitsevimpiä bittejä siirretään kyseisen tavun vähiten merkitseviksi biteiksi. Tätä kiertoa on havainnollistettu kuviossa 8, jossa kierto-poikkeaman x arvoksi on asetettu 3. Täten rotaattorissa 34 kolme merkitsevintä bittiä kierretään tavun vähiten merkitseviksi biteiksi, jolloin päästään kuviossa 8 siihen tavuun, joka syötetään rekisteriin 33. Tämä sama tavu menee suoraan
15 myös ohitusvalitsimelle 35. Ohitusvalitsimeen 35 kirjoitetaan siis sekä rotaattorilta 34 suoraan saatavat kierretyt tavut että rekisteristä 33 saatavat yhdellä kellojaksolla viivästetyt kierretyt tavut. Ohitusvalitsimen 35 ulostuloon valitaan vähiten merkitseviksi biteiksi kierto-poikkeama-arvon osoittama lukumäärä bittejä rotaattorilta 34
20 saatavasta tavusta. Kuviossa 8 tämä ilmenee siten, että ulostulon 3 vähiten merkitsevää bittiä ovat samat, jotka rotaattorille 34 saapuvassa signaalissa olivat tavun kolme merkitsevintä bittiä. Ulostulon muut bitit eli ulostulotavun 5 merkitsevintä bittiä kuvion 8 mukaisessa tapauksessa saadaan rekisteriltä 33 tulevan tavun viidestä merkitsevimmistä bitistä. Tämä tilanne pätee siis silloin, kun kierto-poikkeama on arvoltaan 3. Jos kierto-poikkeama on arvossa 0 rekisterin 33 sisältö nähdään suoraan ohitusvalitsimen 35 ulostulosta. Tällöin siis kaikki ulostulon
25
30
35

bitit ovat rekisteriltä 33 saatuja bittejä.

Kuten edeltävästä ilmenee ja myös kuvion 6 lohko-
kaavion lohkon 32 kierto-poikkeamalakurista 32 voidaan ha-
vaita, kirjoitusta bittipuskuriin 26 ja lukua siitä ohja-
5 taan kierto-poikkeaman lakurilohkolla 32. Kierto-poikkeama
pidetään normaalisti vakiona, mutta tavujen Z kohdalla
poikkeamaa kasvatetaan kahdella, jos tapahtuu tasaus (eli
bitti S on täytebitti) tai yhdellä, jos tasausta ei suori-
teta (eli bitti S on informaatiobitti).

10 Tavun Z kohdalla esiintyy ylimääräinen aikaväli,
kun kierto-poikkeama on 7 (kierto-poikkeaman vaihteluväli on
0...7). Ylimääräinen aikaväli esiintyy myös, kun kierto-
poikkeama on 6 ja tasausmahdollisuusbitti S on täytebitti.
Näissä kohdissa kirjoittaminen rekisteriin 33 merkitsevim-
15 mästä bitistä kierto-poikkeama-arvon osoittamaan bittiin
asti estetään eli estetään täytebittien kirjoittuminen
informaatiobittien päälle. Myös ohitusvalitsimesta näkyvän
tavun siirtäminen tavupuskuriin estetään.

Yllä keksinnön mukaista multiplekseriä ja demulti-
20 plekseriä on kuvattu vain yhden rakenneratkaisun pohjalta.
On kuitenkin ymmärrettävää, että erityisesti kuvioissa
4,5,7 ja 8 kuvatut toiminnot voitaisiin aikaansaada myös
muuntuyppisten laitteistoratkaisujen avulla, kuin mitä
kuvioissa 3 ja 6 on kuvattu. Edelleen yllä on kuvattu vain
25 tapausta, jossa tavun pituus on 8 bittiä. On kuitenkin
ymmärrettävää, että kuvattuja menettelyjä voitaisiin so-
veltaa sellaisenaan ja kuvattuja rakenneratkaisuja modifi-
oida suoraan tavun pituuden mukaisesti, jos tavun pituus
olisi jokin muu kuin 8 bittiä, kuten esimerkiksi 16 bit-
30 tiä.

Patenttivaatimukset

1. Multiplekseri digitaalisignaalin, digitaalisen
 lisäinformaation ja täytebittien yhdistämiseksi aikamulti-
 5 pleksisignaalksi, jossa aikamultipleksisignaalin pulssi-
 kehys on muodostettu peräkkäisistä n-bittisistä tavuista,
 joista ainakin yksi on tasaustavu (Z), jonka ainakin vii-
 meinen bitti on tilaltaan kiinteä täytebitti (R) ja aina-
 kin yksi sitä tai niitä edeltävä bitti on tasausmahdolli-
 10 suusbitti (S), joka on tasaustarpeesta riippuen joko digi-
 taalisignaalin bitti (I) tai tilaltaan kiinteä täytebitti
 (R), tasaustavun (Z) muodostuessa muilta osin digitaal-
 isignaalin biteistä (I), joka multiplekseri käsittää

joustavan puskurimuistin (1,6), johon digitaalisig-
 15 naali kirjoitetaan ja josta se luetaan pulssikehykseen ha-
 lutussa tahdissa, siten, että tasaustavun (Z) täytebi-
 teiksi (R) tulevat digitaalisignaalin bitit (I) toistuvat
 seuraavan tavun alussa, ja

multiplekseripiirin (10) pulssikehyksen kokoamiseksi
 20 lisäinformaatiosta ja puskurimuistista (1,6) syötetystä
 digitaalisignaalista,
 t u n n e t t u siitä, että joustava puskurimuisti käsit-
 tää

tavupuskurin (1) ja bittipuskurin (6), joista tavu-
 25 puskuriin (1) digitaalisignaali kirjoitetaan jatkuvasti
 tavuittain digitaalisignaalin kellotaajuudesta riippuvalla
 nopeudella ja josta se luetaan tavuittain bittipuskuriin
 (6) pulssikehyksen taajuudesta riippuvalla nopeudella py-
 säyttäen luvun lisäinformaation edellyttämäksi ajaksi ja
 30 jossa bittipuskurissa (6) tilaltaan kiinteillä täytebi-
 teillä (R) korvattavaksi tulevat tasaustavun (Z) bitit
 siirretään seuraavan tavun alkuun.

2. Patenttivaatimuksen 1 mukainen multiplekseri,
 t u n n e t t u siitä, että bittipuskuri (6) käsittää
 35 rekisterin (13), johon kunkin n-bittisen tavun n-1

vähiten merkitsevää bittiä kirjoitetaan, ja

ikkunasiirtimen (14), johon kirjoitetaan kukin tavu kokonaisuudessaan ja lisäksi yhdellä kellojaksolla viivästyneet $n-1$ bittiä rekisteristä (13) merkitsevimmiksi biteiksi ja josta luetaan n bittiä osoitepoikkeaman osoittamasta kohdasta osoitepoikkeaman osoittaman bitin ollessa luetun tavun vähiten merkitsevä bitti, jota osoitepoikkeama kasvatetaan kunkin tasaustavun (Z) kohdalla yhdellä, jos siihen sisältyvä tasausmahdollisuusbitti (S) on informaatiobitti (I), ja kahdella, jos tasausmahdollisuusbitti on täytebitti (R).

3. Demultiplekseri digitaalisignaalin erottamiseksi digitaalisignaalin, digitaalisen lisäinformaation ja täytebittien yhdessä muodostamasta aikamultipleksisignaalista, jonka aikamultipleksisignaalin pulssikehys on muodostettu peräkkäisistä n -bittisistä tavuista, joista ainakin yksi on tasaustavu (Z), jonka ainakin viimeinen bitti on tilaltaan kiinteä täytebitti (R) ja ainakin yksi sitä tai niitä edeltävä bitti tasausmahdollisuusbitti (S), joka on tasaustarpeesta riippuen joko digitaalisignaalin bitti (I) tai tilaltaan kiinteä täytebitti (R), tasaustavun (Z) muodostuessa muilta osin digitaalisignaalin biteistä (I), jotka demultiplekseri käsittää

demultiplekseripiirin (20) pulssikehyyksen hajottamiseksi lisäinformaatiotavuiksi, joissa ei ole digitaalisignaalin bittejä (I) ja n -bittisiksi tavuiksi, jotka sisältävät digitaalisignaalin bitit (I) ja täytebitit (R),

joustavan puskurimuistin (26,27), johon mainitut n -bittiset tavut, jotka sisältävät digitaalisignaalin bitit ja täytebitit, kirjoitetaan ja josta digitaalisignaalin bitit (I) tavuittain luetaan, t u n n e t t u siitä, että joustava puskurimuisti käsittää bittipuskurin (26) ja tavupuskurin (27), joista bittipuskuriin (26) mainitut n -bittiset tavut kirjoitetaan pulssikehyyksen taajuudesta riippuvalla nopeudella ja josta digitaalisignaalin bitit

(I) kirjoitetaan tavupuskuriin (27) samalla taajuudella mutta pysäyttämällä kirjoituksen lisäinformaatiotavujen ajaksi ja josta tavupuskurista digitaalisignaali luetaan jatkuvasti tavuittain digitaalisignaalin kellotaajuudesta riippuvalla nopeudella.

5

4. Patenttivaatimuksen 3 mukainen demultiplekseri, t u n n e t t u siitä, että bittipuskuri (26) käsittää rotaattorin (34), johon demultiplekseripiiriltä (20) tulevat n-bittiset tavut kirjoitetaan ja jossa niitä kierretään kierto-poikkeaman x mukaisesti siten, että kunkin tavun x merkitsevintä bittiä siirretään kyseisen tavun vähiten merkitseviksi biteiksi,

10

rekisterin (33), johon rotaattorilta (34) saatavat tavut kirjoitetaan ja

15

ohitusvalitsimen (35), johon kirjoitetaan sekä rotaattorilta (34) suoraan saatavat kierretyt tavut että rekisteristä (33) saatavat, yhdellä kellojaksolla viiväste-tyt kierretyt tavut ja josta luetaan rotaattorilta saadun tavun x vähiten merkitsevää bittiä ulostulotavun x vähiten merkitseväksi bitiksi ja rekisteriltä saadun tavun n-x merkitsevintä bittiä ulostulotavun n-x merkitsevimmäksi bitiksi, jota kierto-poikkeamaa x kasvatetaan kunkin tassaustavun (Z) kohdalla yhdellä, jos siihen sisältyvä tassaumahdollisuusbitti (S) on informaatiobitti (I), ja kahdella, jos tassaumahdollisuusbitti on täytebitti (R).

20

25

Patentkrav

1. Multiplexor för kombinerings av en digitalsignal, digital tilläggsinformation och fyllnadsbitar till en
5 tidsmultiplexsignal, i vilken tidsmultiplexsignalens pulsram är utgjord av på varandra följande n-bitsbytes, av vilka åtminstone en är en taktanpassningsbyte (Z), vars åtminstone sista bit är en till tillståndet fast fyllnadsbit (R) och åtminstone en bit före den eller dem är en
10 taktanpassningsmöjlighetsbit (S), som beroende av behovet av taktanpassning är antingen en digitalsignalbit (I) eller en till tillståndet fast fyllnadsbit (R), varvid taktanpassningsbyten (Z) i övrigt består av digitalsignalbitar (I), vilken multiplexor omfattar

15 ett flexibelt buffertminne (1, 6), i vilket digitalsignalen inskrivs och varifrån den avläses till pulsramen i önskad takt, så att de digitalsignalbitar (I) som blir taktanpassningsbytens (Z) fyllnadsbitar (R) upprepas i början av nästa byte, och

20 en multiplexorkrets (10) för sammansättning av pulsramen av tilläggsinformationen och digitalsignalen från buffertminnet (1, 6),

k ä n n e t e c k n a d därav, att det flexibla buffertminnet omfattar

25 en bytebuffert (1) och en bitbuffert (6), av vilka i bytebufferten (1) inskrivs en digitalsignal kontinuerligt bytesvis vid en hastighet som är beroende av digitalsignalens klockfrekvens och varifrån den avläses bytesvis i bitbufferten (6) vid en hastighet som är beroende av
: 30 pulsramens frekvens och så att avläsningen stoppas för den tid tilläggsinformationen förutsätter och där de bitar i taktanpassningsbyten (Z) som skall ersättas med de till tillståndet fasta fyllnadsbitarna (R) i bitbufferten (6) överförs till början av nästa byte.

35 2. Multiplexor enligt patentkrav 1, k ä n n e -

t e c k n a d därav, att bitbufferten (6) omfattar
ett register (13), i vilket inskrivs $n-1$ minst betydande bitar i varje n -bitsbyte, och

5 en fönsteröverförare (14), i vilken varje byte inskrivs i sin helhet och dessutom $n-1$ bitar som fördröjts med en klockperiod ur registret (13) som mest betydande bitar och från vilken n bitar avläses på ett av en adressavvikelse pekat ställe, varvid den av adressavvikelsen pekade biten är den minst betydande biten i den avlästa
10 byten, vilken adressavvikelse vid varje taktanpassningsbyte (Z) ökas med en, om den däri ingående taktanpassningsmöjlighetsbiten (S) är en informationsbit (I), och med två, om taktanpassningsmöjlighetsbiten är en fyllnadsbit (R).

15 3. Demultiplexor för separering av en digitalsignal från en av digitalsignalen, digital tilläggsinformation och fyllnadsbitar bestående tidsmultiplex signal, vars pulsram är utgjord av på varandra följande n -bitsbytes, av vilka åtminstone en är en taktanpassningsbyte (Z), vars
20 åtminstone sista bit är en till tillståndet fast fyllnadsbit (R) och åtminstone en bit före den eller dem är en taktanpassningsmöjlighetsbit (S), som beroende av behovet av taktanpassning är antingen en digitalsignalbit (I) eller en till tillståndet fast fyllnadsbit (R), varvid fyllnadsbiten (Z) i övrigt består av digitalsignalbitar (I),
25 vilken demultiplexor omfattar

en demultiplexorkrets (20) för att sönderdela pulsramen i tilläggsinformationsbytes, vilka saknar digitalsignalbitar (I), och n -bitsbytes, vilka innehåller digitalsignalbitarna (I) och fyllnadsbitarna (R),
30

ett flexibelt buffertminne (26, 27), i vilket nämnda n -bitsbytes, som innehåller digitalsignalbitarna och fyllnadsbitarna, inskrivs och varifrån digitalsignalbitarna (I) avläses bytesvis, k ä n n e t e c k n a d därav,
35 att det flexibla buffertminnet omfattar en bitbuffert (26)

och en bytebuffert (27), av vilka bitbufferten (26) är den i vilken nämnda n-bitsbytes inskrivs vid en hastighet som är beroende av pulsrämsans frekvens och varifrån digitalsignalbitarna (I) skrivs i bytebufferten (27) vid samma
5 frekvens men så att inskrivningen avbryts för tiden för tilläggsinformationsbytes och från vilken bytebuffert digitalsignalen avläses kontinuerligt bytesvis vid en hastighet som är beroende av digitalsignalens klockfrekvens.

4. Demultiplexor enligt patentkrav 3, k ä n n e -
10 t e c k n a d därav, att bitbufferten (26) omfattar en rotator (34), i vilken de från demultiplexorkretsen (20) kommande n-bitsbytes inskrivs och där de cirkuleras enligt en cirkulationsavvikelse x, så att x mest betydande bitar i varje byte överförs till minst betydande
15 bitar i nämnda byte,

ett register (33), i vilket de från rotatorn (34) erhållna bytes inskrivs, och

en omkörningsväljare (35), i vilken inskrivs både de direkt från rotatorn (34) erhållna cirkulerade bytes
20 och de från registret (33) erhållna, med en klockperiod fördröjda cirkulerade bytes och varifrån x minst betydande bitar i den från rotatorn erhållna byten avläses till x minst betydande bitar i utgångsbyten och n-x mest betydande bitar i den från registret erhållna byten till n-x mest
25 betydande bitar i utgångsbyten, vilken cirkulationsavvikelse x ökas med en vid varje taktanpassningsbyte (Z), om den däri ingående taktanpassningsmöjlighetsbiten (S) är en informationsbit (I), och med två, om taktanpassningsmöjlighetsbiten är en fyllnadsbit (R).

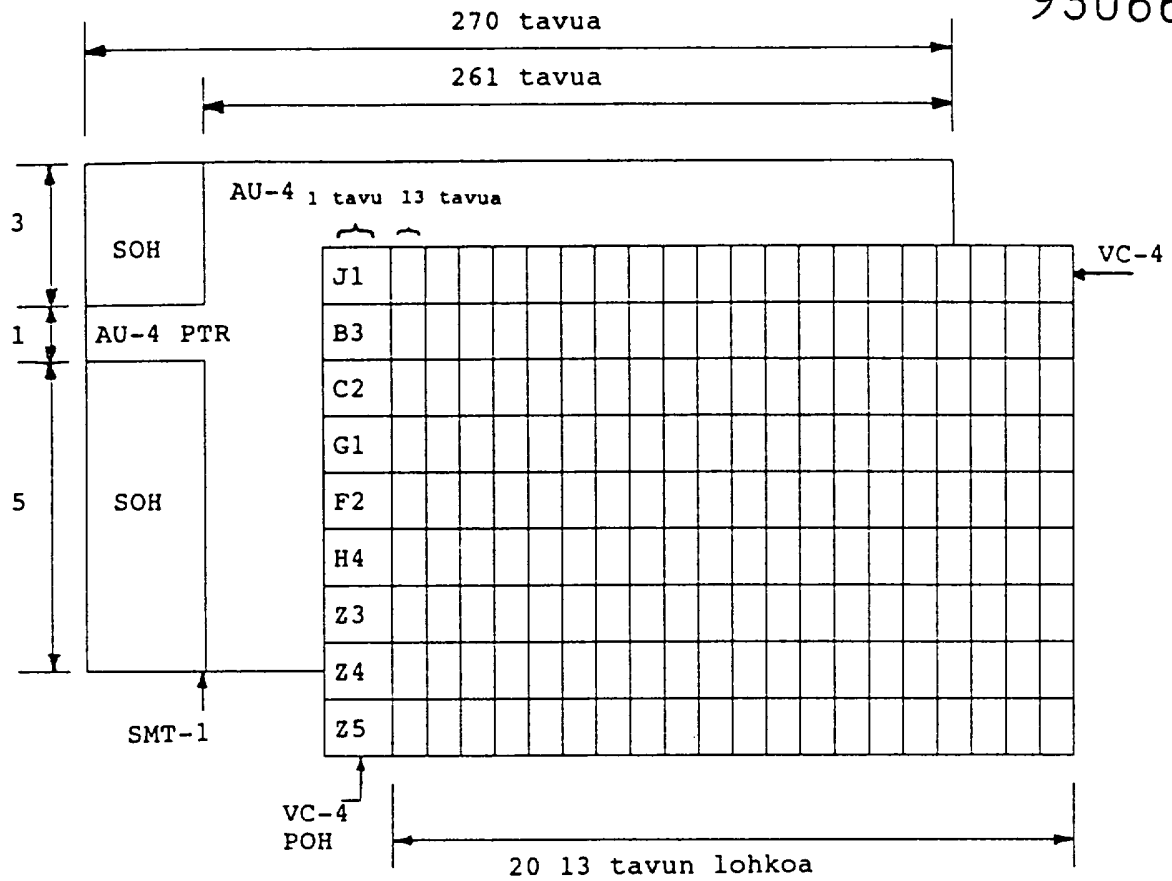


FIG. 1

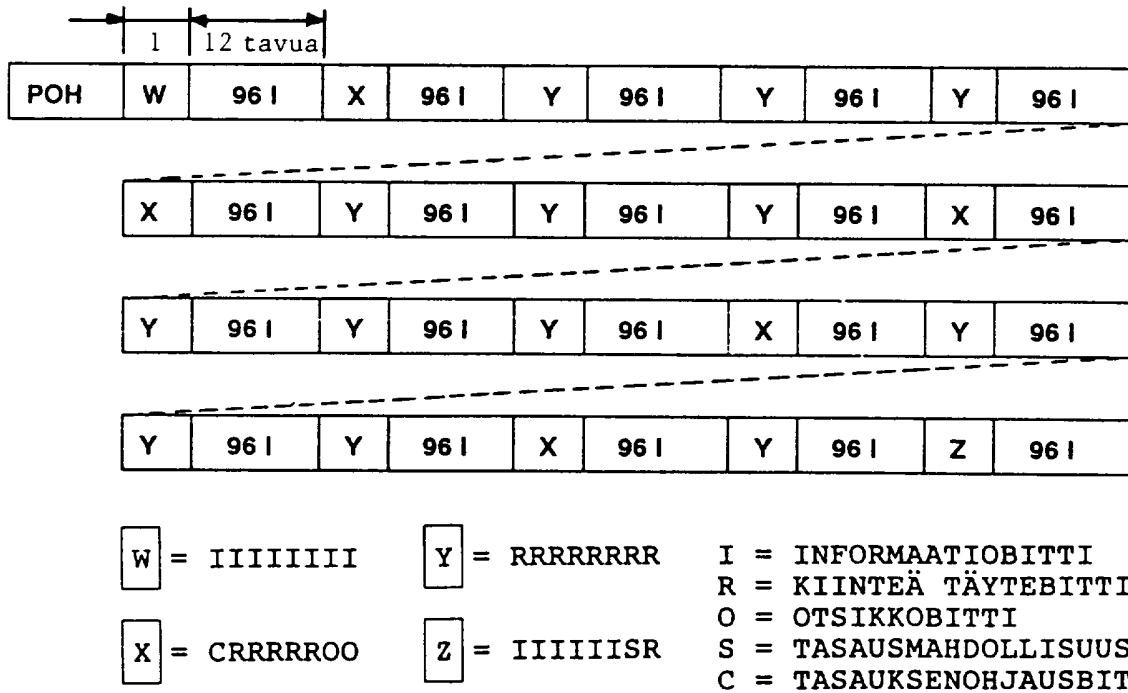


FIG. 2

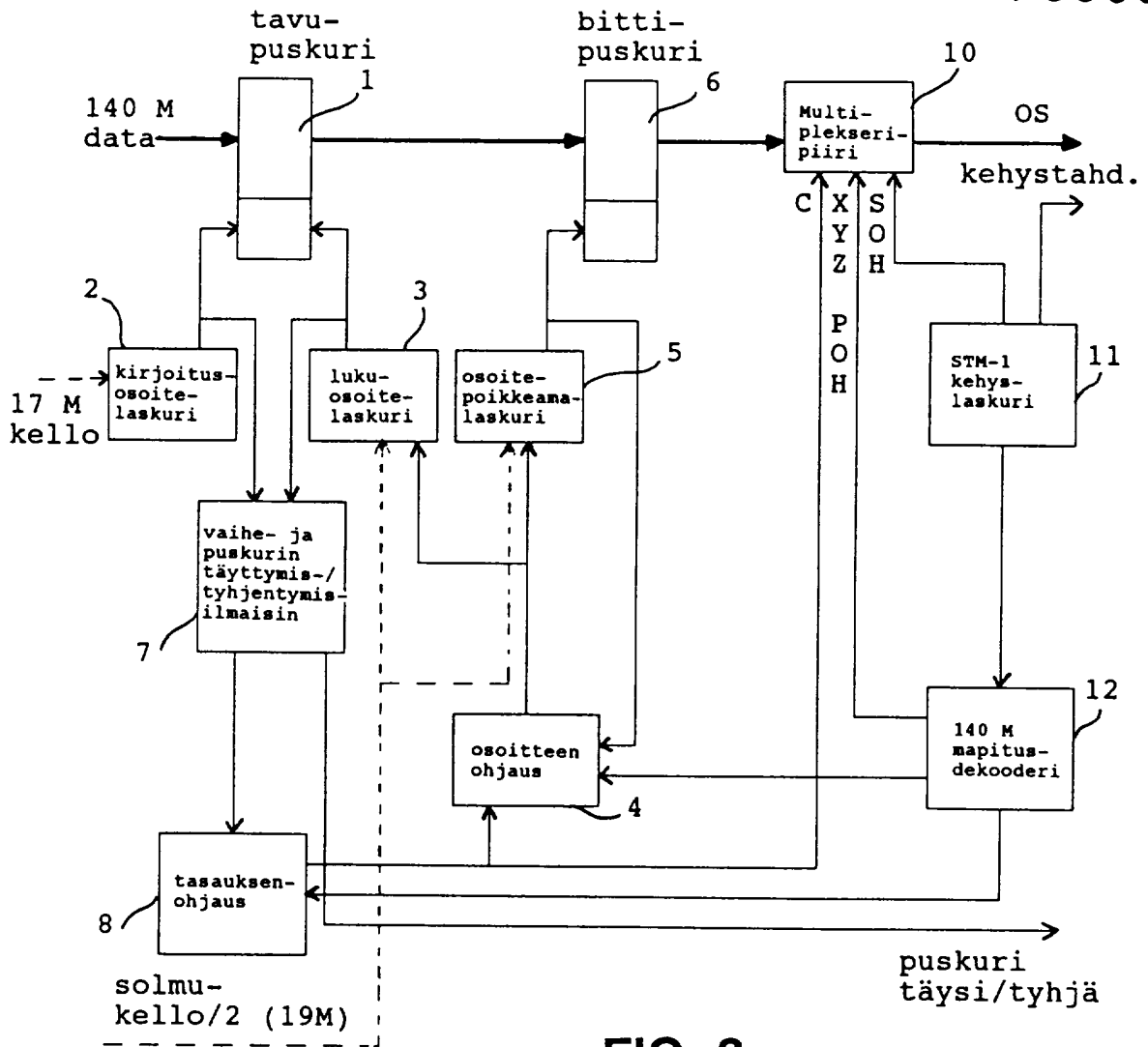


FIG. 3

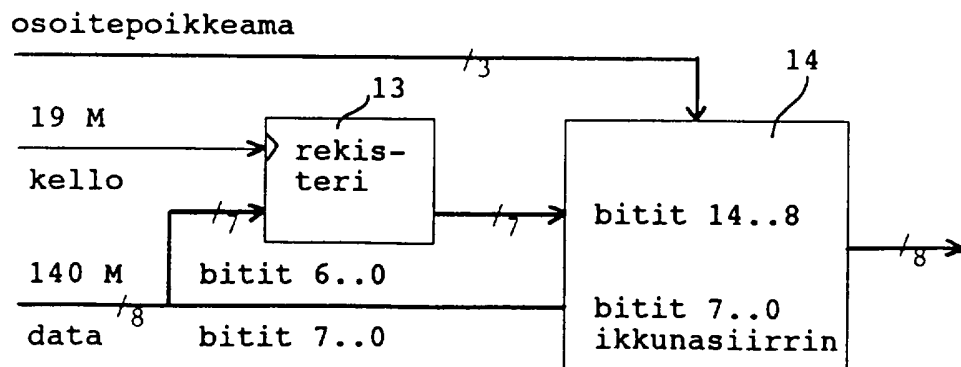


FIG. 4

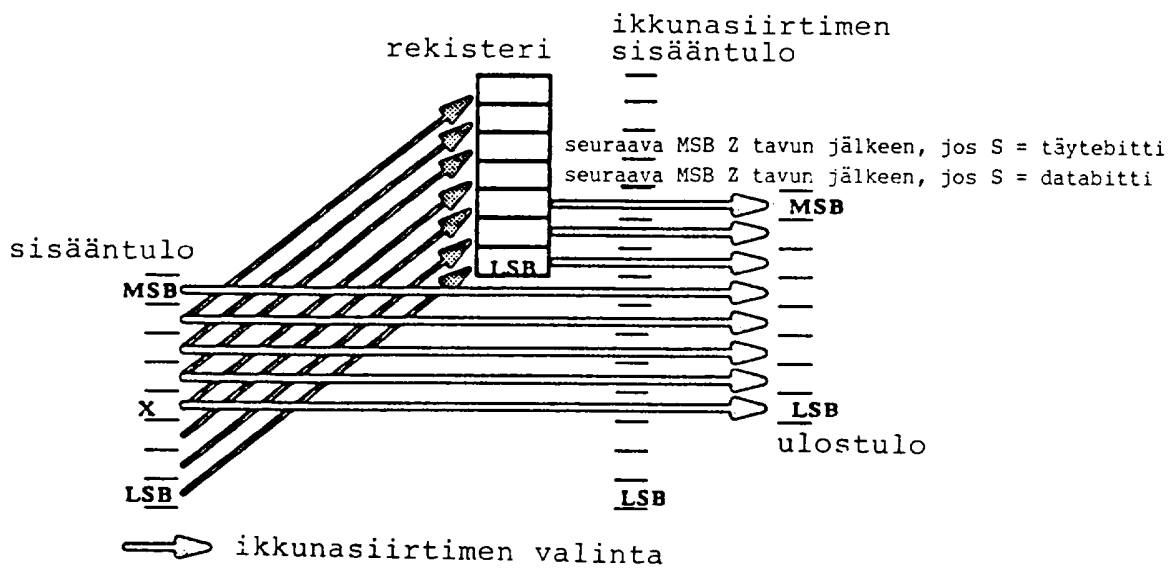


FIG. 5

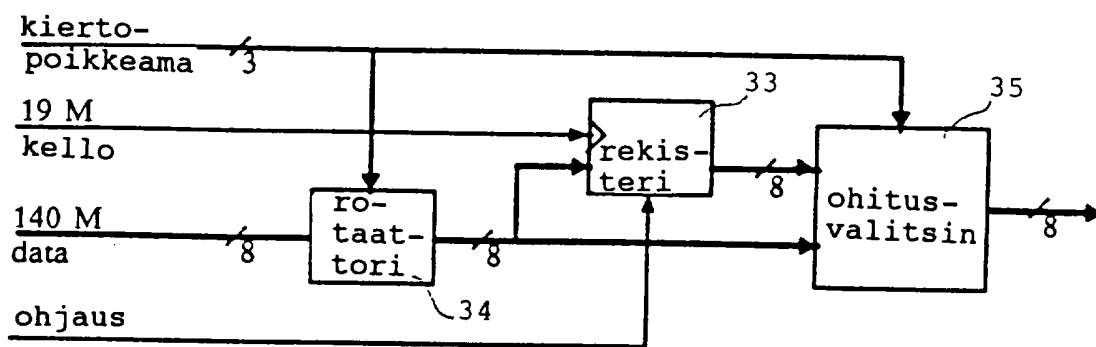


FIG. 7

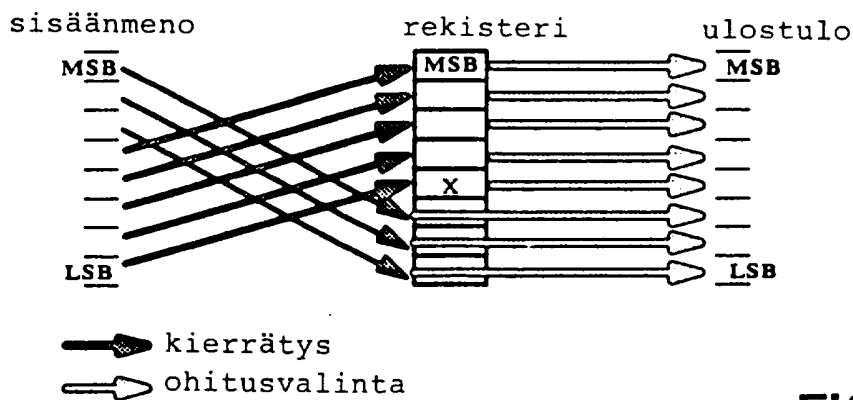


FIG. 8

