



(12) 发明专利申请

(10) 申请公布号 CN 102299213 A

(43) 申请公布日 2011. 12. 28

(21) 申请号 201110157342. 0

(22) 申请日 2011. 06. 13

(71) 申请人 协鑫光电科技(张家港)有限公司
地址 215600 江苏省苏州市张家港经济开发
区

(72) 发明人 成诗恕

(74) 专利代理机构 北京银龙知识产权代理有限
公司 11243
代理人 许静 姜精斌

(51) Int. Cl.

H01L 33/00(2010. 01)

H01L 33/64(2010. 01)

H01L 33/48(2010. 01)

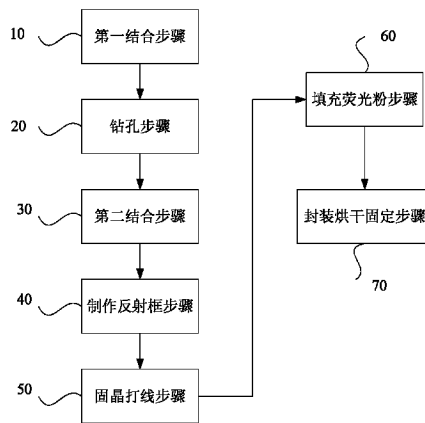
权利要求书 2 页 说明书 4 页 附图 5 页

(54) 发明名称

LED 多晶封装基板及其制作方法

(57) 摘要

本发明公开了一种 LED 多晶封装基板及其制作方法, LED 多晶封装基板的制作方法包括:第一结合步骤,取一个载板结合一个金属膜片,以形成一个电路基板;钻孔步骤,利用钻孔手段在电路基板上开设至少一个穿孔;第二结合步骤,将已具有穿孔的电路基板结合一个金属基板,并让金属基板的表面显露在该穿孔;制作反射框步骤,利用点胶手段在该电路基板上制作至少一个反射框,每一穿孔各自位在一个反射框的范围内;以及固晶打线步骤、填充荧光粉步骤和封装烘干固定步骤。本发明中,反射框、荧光粉材料及胶体材料在最后步骤才一同烘干,所以可达到整合制程及减少制程时间;此外芯片与金属基板接触可以产生较佳的导热与散热效果,使芯片的使用寿命提高。



1. 一种发光二极管 LED 多晶封装基板的制作方法,其特征在于,包含:

第一结合步骤,取一个载板结合一个金属膜片,藉以形成一个电路基板;

钻孔步骤,利用钻孔手段在所述电路基板上开设至少一个穿孔;

第二结合步骤,将已具有穿孔的电路基板结合一个金属基板,并让所述金属基板的表面显露在该穿孔;

制作反射框步骤,利用点胶手段在所述电路基板上制作至少一个反射框,每一穿孔各自位在一个反射框的范围内;

固晶打线步骤,将芯片摆置在该穿孔内,使芯片与所述金属基板表面接触,又二条导线连接芯片与电路基板上的金属膜片;

填充荧光粉步骤,将荧光粉材料填入所述反射框及穿孔内;

封装烘干固定步骤,利用可透光的胶体材料对每一反射框及其所包含范围加以封装,再将金属基板、电路基板、反射框、荧光粉材料及可透光的胶体材料的组合进行热烘而达到干固定位。

2. 如权利要求 1 所述的 LED 多晶封装基板的制作方法,其特征在于:该金属膜片可被制作成电路。

3. 一种发光二极管 LED 多晶封装基板的制作方法,其特征在于,包含:

第一结合步骤,取一个载板结合一个金属膜片,藉以形成一个电路基板;

钻孔步骤,利用钻孔手段在该电路基板上开设至少一个穿孔;

第二结合步骤,将已具有穿孔的电路基板结合一个金属基板,并让所述金属基板的表面显露在该穿孔;

固晶打线步骤,将芯片摆置在该穿孔内,使芯片与所述金属基板表面接触,又二条导线连接芯片与电路基板上的金属膜片;

制作反射框步骤,利用点胶手段在所述电路基板上制作至少一个反射框,每一穿孔各自位在一个反射框的范围内;

填充荧光粉步骤,将荧光粉材料填入该反射框及穿孔内;

封装烘干固定步骤,利用可透光的胶体材料对每一反射框及其所包含范围加以封装,再将金属基板、电路基板、反射框、荧光粉材料及可透光的胶体材料的组合进行热烘而达到干固定位。

4. 如权利要求 3 所述的 LED 多晶封装基板的制作方法,其特征在于:该金属膜片可被制作成电路。

5. 一种发光二极管 LED 多晶封装基板,其特征在于,包含:

一个金属基板;

一个电路板基板,是以一载板结合一个金属膜片,该电路板具至少一个穿孔,所述穿孔贯穿该金属膜片及该载板,所述电路板结合该金属基板,并且使该金属基板的表面成为该穿孔的底部;

至少一反射框,其各自位在该电路基板的该金属膜片上,以及各自位在该穿孔的周缘;

荧光粉层,其填置在该反射框及该穿孔内;

每一个所述穿孔内摆设一个芯片,且所述芯片与所述金属基板的表面接触。

6. 如权利要求 5 所述的 LED 多晶封装基板,其特征在于:所述金属膜片可被制作成电路。

LED 多晶封装基板及其制作方法

技术领域

[0001] 本发明涉及LED(Light Emitting Diode,发光二极管)领域,特别是指一种LED多晶封装基板及其制作方法。

背景技术

[0002] 现知的LED封装基板的制作包含以下步骤:

[0003] 步骤1:取一个载板结合一个(片)金属膜片;

[0004] 步骤2:利用后续加工方式将金属膜片制作成多组电路,且对应每一组电路形成一固晶位置;

[0005] 步骤3:该载板与该金属膜片的组合再与一个金属基板结合,其中以金属膜片所制成的电路露出在外表面及;

[0006] 步骤4:在金属膜片上,对应每一个固晶位置贴设一个反射框,并使该固晶位置位于该反射框内;

[0007] 步骤5:进行第一次烘烤定位;

[0008] 步骤6:在每一个固晶位置上可黏上一个芯片,且搭配导线连接一个电路;换言之,在金属基板上或金属膜片上有摆多个芯片;

[0009] 步骤7:在每一个反射框内填入/涂布荧光粉,然后针对每一个反射框及芯片以透光胶体进行封装;

[0010] 步骤8:进行第二次烘烤定位。

[0011] 由以上所揭示的制作方法结构与可知一个金属基板上可以封装多个芯片以构成多晶封装基板;然而制作过程需经过二次烘烤,所以整个制程所需时间较长;此外其结构显示每一个芯片仅与金属膜片上的固晶位置接触,由于金属膜片上的固晶位置面积小,所以导热与散热效果差,因而会使得LED芯片的使用寿命降低。

发明内容

[0012] 本发明的目的之一是提供一种LED多晶封装基板的制作方法,其具有能够整合制程,缩短制程时间的功效。

[0013] 本发明的目的之二是提供一种LED多晶封装基板,其具有较佳的导热与散热效果,可以提高LED芯片的使用寿命。

[0014] 为达到上述目的,本发明采用以下技术方案:

[0015] 一种LED多晶封装基板的制作方法,包含:

[0016] 第一结合步骤,取一个载板结合一个金属膜片,藉以形成一个电路基板;

[0017] 钻孔步骤,利用钻孔手段在该电路基板上开设至少一个穿孔;

[0018] 第二结合步骤,将已具有穿孔的电路基板结合一个金属基板,并让该金属基板的表面显露在该穿孔;

[0019] 制作反射框步骤,利用点胶手段在该电路基板上制作至少一个反射框,每一穿孔

各自位在一个反射框的范围内；

[0020] 固晶打线步骤，将芯片摆置在该穿孔内，使芯片与该金属基板表面接触，又二条导线连接芯片与电路板上的金属膜片；

[0021] 填充荧光粉步骤，将荧光粉材料填入该反射框及该穿孔内；

[0022] 封装烘干固定步骤，利用可透光的胶体材料对每一反射框及其所包含范围加以封装，再将金属基板、电路板、反射框、荧光粉材料及可透光的胶体材料的组合进行热烘而达到干固定位。

[0023] 其中：该金属膜片可被制作成电路。

[0024] 本发明还提供了一种 LED 多晶封装基板的制作方法，包含：

[0025] 第一结合步骤，取一个载板结合一个金属膜片，藉以形成一个电路板；

[0026] 钻孔步骤，利用钻孔手段在该电路板上开设至少一个穿孔；

[0027] 第二结合步骤，将已具有穿孔的电路板结合一个金属基板，并让该金属基板的表面显露在该穿孔；

[0028] 固晶打线步骤，将芯片摆置在该穿孔内，使芯片与该金属基板表面接触，又二条导线连接芯片与电路板上的金属膜片；

[0029] 制作反射框步骤，利用点胶手段在该电路板上制作至少一个反射框，每一穿孔各自位在一个反射框的范围内；

[0030] 填充荧光粉步骤，将荧光粉材料填入该反射框及该穿孔内；

[0031] 封装烘干固定步骤，利用可透光的胶体材料对每一反射框及其所包含范围加以封装，再将金属基板、电路板、反射框、荧光粉材料及可透光的胶体材料的组合进行热烘而达到干固定位。

[0032] 其中：该金属膜片可被制作成电路。

[0033] 本发明还提供了一种 LED 多晶封装基板，包含：

[0034] 一个金属基板；

[0035] 一个电路板基板，是以一载板结合一个金属膜片，该电路板具至少一个穿孔，所述穿孔贯穿该金属膜片及该载板，所述电路板结合该金属基板，并且使该金属基板的表面成为该穿孔的底部；

[0036] 至少一反射框，其各自位在该电路板的该金属膜片上，以及各自位在该穿孔的周缘；

[0037] 荧光粉层，其填置在该反射框及该穿孔内；

[0038] 每一个所述穿孔内摆设一个芯片，且所述芯片与所述金属基板的表面接触。

[0039] 其中，该金属膜片可被制作成电路。

[0040] 所述的金属基板可以铝基板，也可以是铜基板。

[0041] 本发明的优点在于：

[0042] 1. 由于本发明的制程在最后才需要进行加热烘干，所以可使各制程连结成一贯化而达到整合制程及缩短制程时间的功效。

[0043] 2. 由于本发明的结构中芯片与金属基板直接接触，所以利用金属基板具有较大面积及较佳导热的特性，可以使 LED 芯片所产生的热量快速导向金属基板，因而达导热 / 散热效果良好及提高芯片使用寿命的效果。

附图说明

- [0044] 图 1 为本发明制作方法的步骤方块图；
[0045] 图 2 为本发明制作方法的另一步骤方块图；
[0046] 图 3 为本发明第一结合步骤的示意图；
[0047] 图 4 为本发明钻孔步骤的结构示意图；
[0048] 图 5 为本发明第二结合步骤的结构示意图；
[0049] 图 6 为本发明制作反射框步骤的结构示意图；
[0050] 图 7 为本发明固晶打线步骤的结构示意图；
[0051] 图 8 为本发明填充荧光粉步骤的结构示意图；
[0052] 图 9 为本发明封装烘干固定步骤的结构示意图。

具体实施方式

[0053] 以下即依本发明的目的、功效及结构组态，举出较佳实施例并配合附图详细说明。

[0054] 请参阅图 1，本发明所要揭示的制作方法依序可以包含以下步骤：第一结合步骤 10、钻孔步骤 20、第二结合步骤 30、制作反射框步骤 40、固晶打线步骤 50、填充荧光粉步骤 60、及封装烘干固定步骤 70。

[0055] 请参阅图 2，依上述的步骤内容，本发明可调整实施步骤的顺序而成另一制作方法，其可依序包含以下步骤：第一结合步骤 10、钻孔步骤 20、第二结合步骤 30、固晶打线步骤 50、制作反射框步骤 40、填充荧光粉步骤 60 及封装烘干固定步骤 70。

[0056] 请参阅图 3，第一结合步骤 10 为取一个载板 12 并搭配贴合方式结合一个金属膜片 14，藉以形成一个电路板 16；所述的金属膜片 14 可以通过加工而构成一或多组电路。

[0057] 请参阅图 4，钻孔步骤 20 是将前述的电路板 16 以钻孔的手段形成至少一个穿孔 22。举例而言之，若是电路板 16 上的金属膜片 14 形成有二组电路，则在钻孔步骤 20 中会开设二个穿孔 22，且一个穿孔 22 与一组电路相邻或是位在电路的范围内。依此，电路板 16 的金属膜片 14 形成多组电路，则穿孔 22 的数量与电路数量相同。值得注意的是，穿孔 22 会贯穿金属膜片 14 及载板 12。

[0058] 请参阅图 5，第二结合步骤 30 是将已具有穿孔 22 的电路板 16 搭配贴合的手段结合一个金属基板 32。由于穿孔 22 为贯穿构造，所以金属基板 32 的表面会显露在穿孔 22 的底部；或是金属基板 32 的表面形成穿孔 32 的底部。

[0059] 请参阅图 6，制作反射框步骤 40，是利用点胶手段形成一个或多个反射框 42。更具体而言之，各反射框 42 皆位在电路板 16 的金属膜片 14 表面，且每一个反射框 42 各自对应一个穿孔 22 且形成封闭、凸起的环形构造。该穿孔 22 位在所对应的该反射框 42 的范围内。

[0060] 请参阅图 7，固晶打线步骤 50 是将一个芯片 52 摆置在一个穿孔 22 内，并以适当的黏着材料加以定位在金属基板 32 的表面，藉此使芯片与金属基板 32 表面可以形成接触，或芯片 52 通过黏着材料与金属基板 32 形成电性连接；此外二条导线 54 连接芯片 52 与电路板 16 上的金属膜片 14，藉此使导线 54 与金属膜片 14 上的电路形成电性连接。

[0061] 请参阅图 8，填充荧光粉步骤 60 是将荧光粉材料 62 填入反射框 42 及穿孔 22 内。

[0062] 请参阅图 9, 封装烘干固定步骤 70 是利用可透光的胶体材料 72 对每一反射框 42 及其所包含范围加以封装, 此时芯片 52、导线 54 及荧光粉材料 62 皆被密封在胶体材料 72 内部; 再将金属基板 32、电路板 16、反射框 42、荧光粉材料 62 及可透光的胶体材料 72 的组合进行热烘而达到干固定位。

[0063] 是以在本发明所揭示的步骤下, 各个制程在最后才需要进行加热烘干, 所以可使各制程连结成一贯化而达到整合制程及缩短制程时间的功效。

[0064] 其次, 由各图式及说明可知, 本发明的结构组态是包含: 一个金属基板 32; 一个电路板基板 16, 其由一载板 12 结合一个金属膜片 14 所构成, 且该金属膜片 14 可被制成电路; 该电路板 16 还具至少一个穿孔 22, 该穿孔 22 是贯穿该金属膜片 14 及该载板 12, 且该电路板 16 结合该金属基板 32, 并且使该金属基板 32 的表面成为该穿孔 22 的底部。

[0065] 其次本发明的结构还包含至少一反射框 42。各反射框 42 是各自位在该电路板 16 的该金属膜片 14 上, 且各自位在该穿孔 22 的周缘。而每一穿孔 22 内摆置有一芯片 52, 该芯片 52 与金属基板 32 的表面接触, 或该芯片 52 通过黏着材料与金属基板 32 形成电性连接。

[0066] 由于本发明的结构中芯片 52 与金属基板 32 直接接触或通过黏着材料电性连接, 所以利用金属基板 32 具有较大面积及较佳导热的特性, 可以使 LED 芯片 52 所产生的热量快速导向金属基板 32, 因而达导热 / 散热效果良好及提高芯片 52 使用寿命的效果。

[0067] 以上所述是本发明的优选实施方式, 应当指出, 对于本技术领域的普通技术人员来说, 在不脱离本发明所述原理的前提下, 还可以作出若干改进和润饰, 这些改进和润饰也应视为本发明的保护范围。

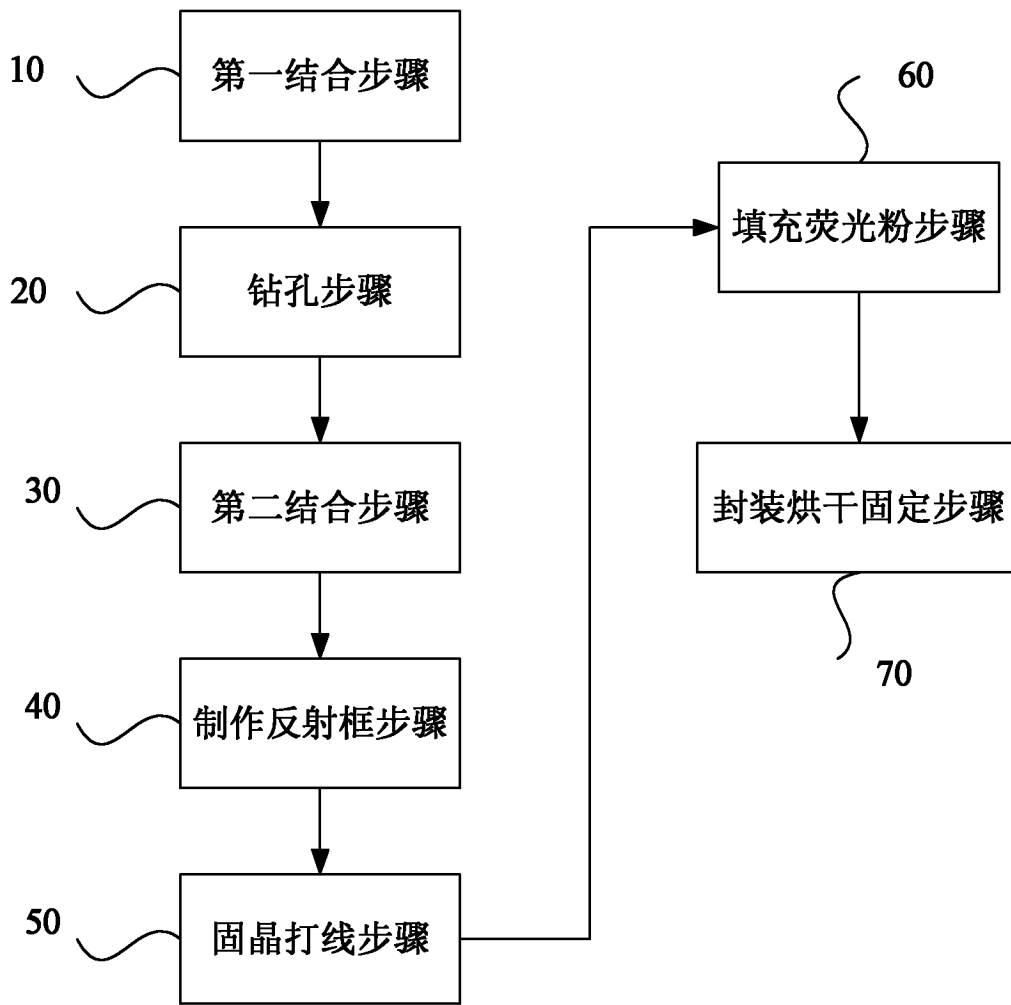


图 1

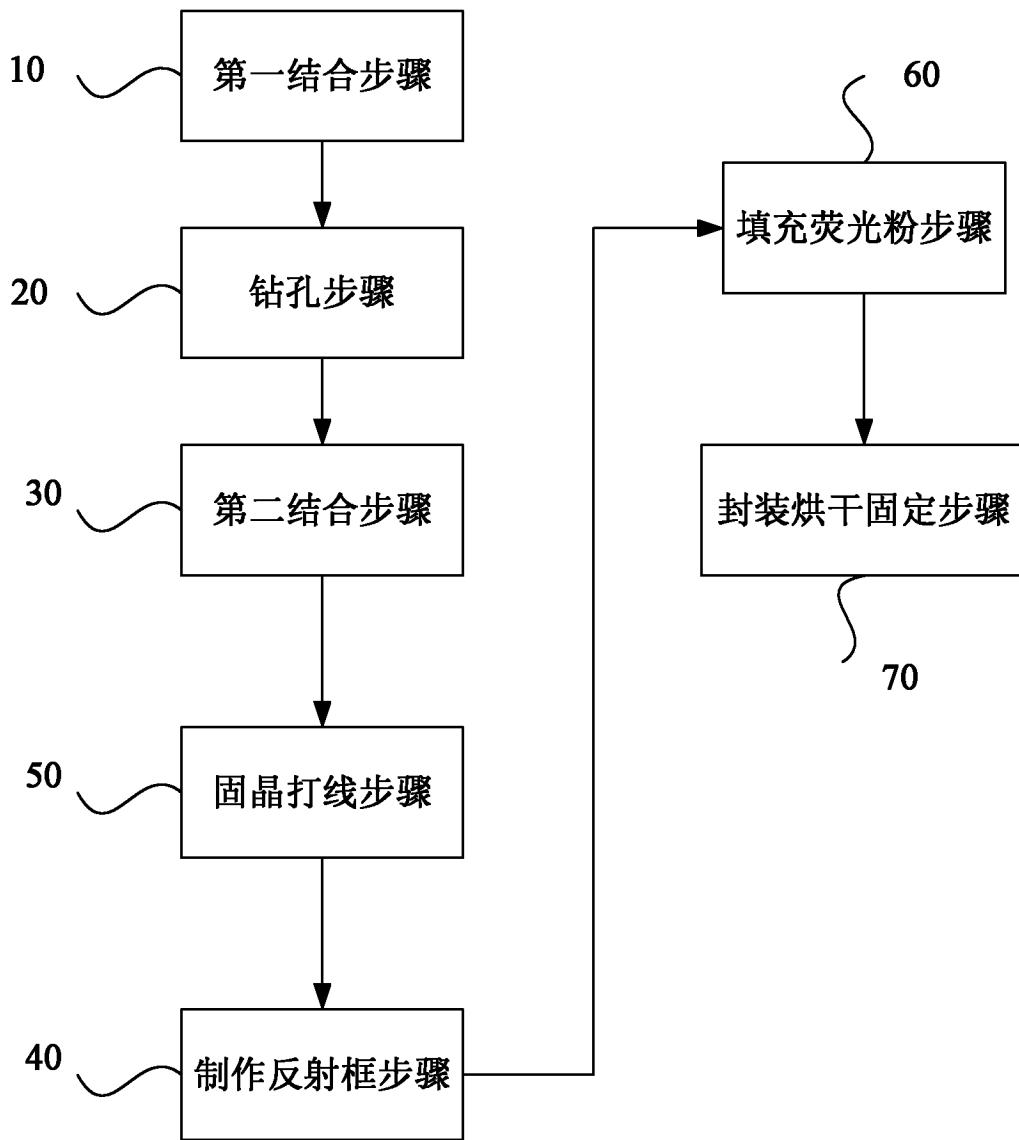


图 2

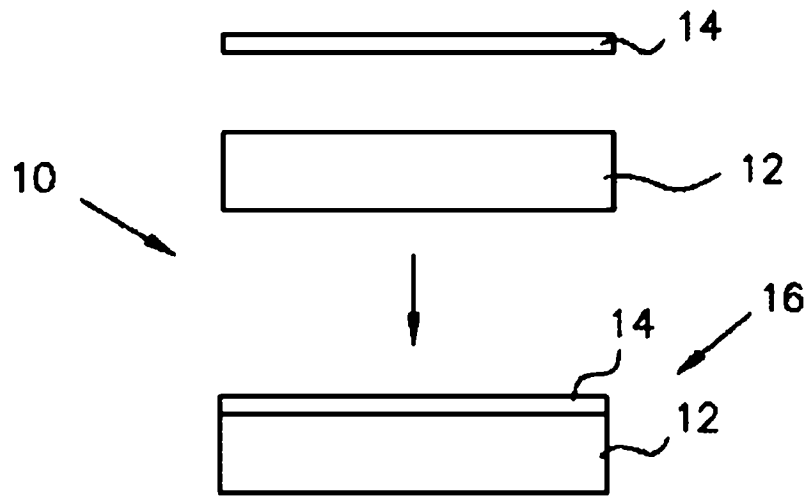


图 3

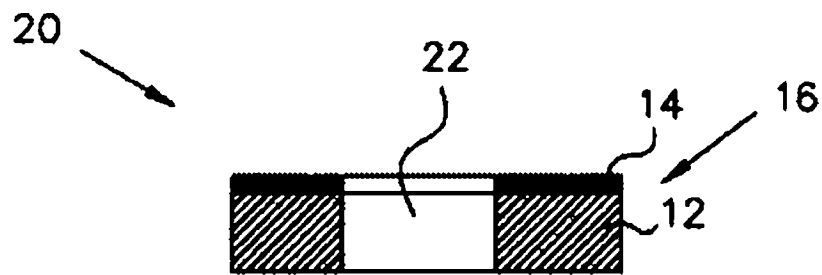


图 4

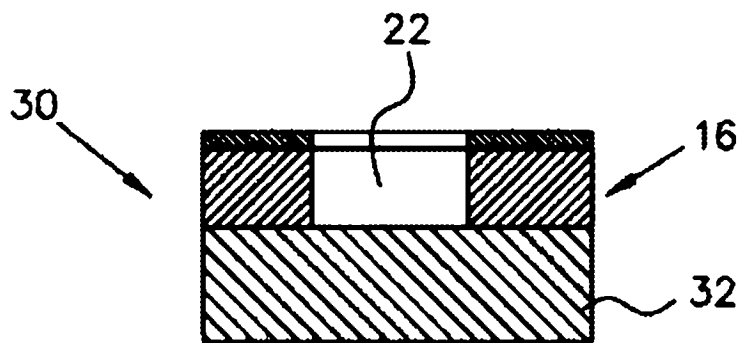


图 5

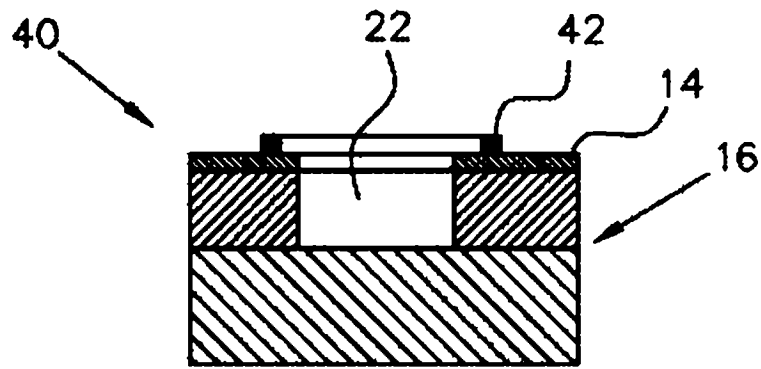


图 6

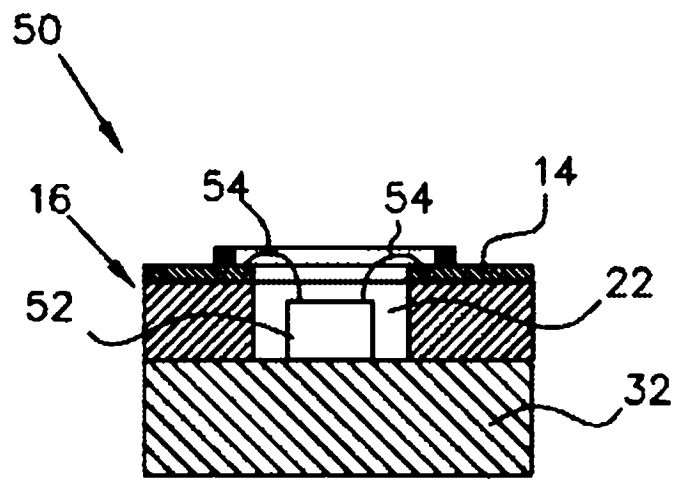


图 7

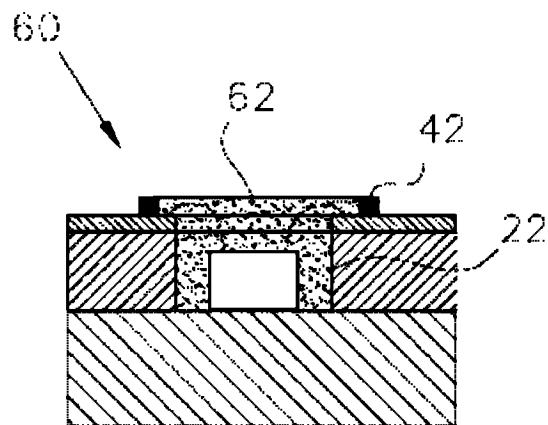


图 8

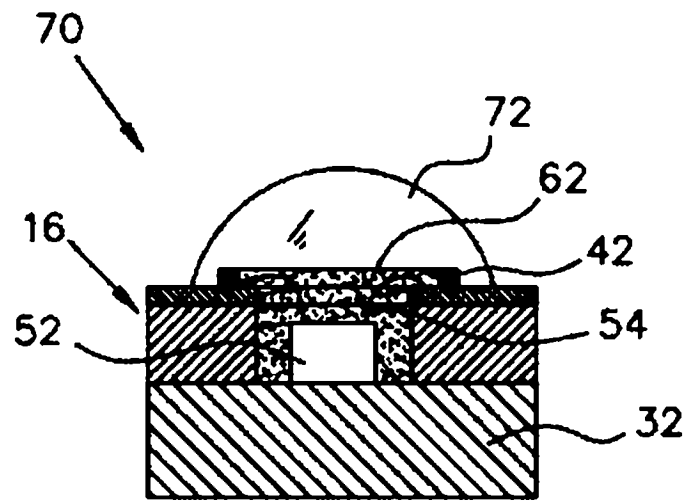


图 9