

(12)发明专利



(10) 授权公告号 CN 116913768 B (45) 授权公告日 2023. 12. 05

- (21)申请号 202311182005.6
- (22)申请日 2023.09.14
- (65) 同一申请的已公布的文献号 申请公布号 CN 116913768 A
- (43)申请公布日 2023.10.20
- (73) 专利权人 中国科学院半导体研究所
 地址 100083 北京市海淀区清华东路甲35
 号
- (72)发明人 何力 温书育 朱元昊 任慧雪 伍绍腾 骆军委
- (74) 专利代理机构 中科专利商标代理有限责任 公司 11021

专利代理师 李鹏宇

(51) | nt.Cl.

H01L 21/268 (2006.01)

(54)发明名称

多次脉冲亚熔化准分子激光退火方法

(57)摘要

本发明属于半导体技术领域,具体涉及一种 多次脉冲亚熔化准分子激光退火方法,包括:对 半导体晶体表面进行离子注入,在半导体晶体表 面形成非晶掺杂区;向非晶掺杂区进行多次脉冲 激光辐照退火,以使非晶掺杂区在亚熔化状态发 生重结晶,激活非晶掺杂区的离子。同时避免了 表面烧蚀、蒸发效应以及熔体冷却再生引起杂质 偏析效应,使得重结晶过程中的掺杂原子损失大 幅降低。 *H01L 21/02* (2006.01)

(56)对比文件

- CN 103972060 A,2014.08.06
- US 2008299750 A1,2008.12.04
- CN 101263078 A,2008.09.10
- CN 102315108 A,2012.01.11
- CN 107564801 A,2018.01.09
- JP 2002252174 A,2002.09.06
- JP 2008277599 A,2008.11.13
- US 2002121654 A1,2002.09.05
- US 2003013280 A1,2003.01.16

审查员 李静

权利要求书1页 说明书7页 附图4页



1.一种多次脉冲亚熔化准分子激光退火方法,其特征在于,所述多次脉冲亚熔化准分子激光退火方法包括:

对半导体晶体表面进行离子注入,在所述半导体晶体表面形成非晶掺杂区;

向所述非晶掺杂区进行多次脉冲激光辐照退火,以使所述非晶掺杂区在亚熔化状态发 生重结晶,激活所述非晶掺杂区的离子;其中,

所述非晶掺杂区的掺杂类型包括n型掺杂、p型掺杂、等电子掺杂、惰性气体原子掺杂中的一种;

所述脉冲激光辐照的能量密度为所述半导体晶体的熔化阈值的80%~95%;所述脉冲激 光辐照的频率小于20Hz;

在所述重结晶过程,逐渐提高所述脉冲激光辐照的能量密度,以补偿所述非晶掺杂区 反射率及热吸收系数变化对所述重结晶速率的影响。

2.根据权利要求1所述的多次脉冲亚熔化准分子激光退火方法,其特征在于,所述重结 晶过程为由晶体区向所述非晶掺杂区以固相外延结晶的方式逐层进行重结晶。

3.根据权利要求1所述的多次脉冲亚熔化准分子激光退火方法,其特征在于,所述脉冲激光包括准分子纳秒脉冲激光、飞秒脉冲激光、毫秒脉冲激光中的一种。

4.根据权利要求1所述的多次脉冲亚熔化准分子激光退火方法,其特征在于,所述半导体晶体包括元素半导体、化合物半导体中的一种。

5.根据权利要求4所述的多次脉冲亚熔化准分子激光退火方法,其特征在于,所述半导体晶体包括硅、锗、碳化硅、氮化镓中的一种。

6.根据权利要求1所述的多次脉冲亚熔化准分子激光退火方法,其特征在于,所述半导体晶体结构类型包括块体结构或薄膜结构。

7.根据权利要求1所述的多次脉冲亚熔化准分子激光退火方法,其特征在于,所述非晶 掺杂区掺杂的惰性气体原子为氩原子。

8.根据权利要求1所述的多次脉冲亚熔化准分子激光退火方法,其特征在于,所述离子 注入包括束线式离子注入方法或等离子体浸没式离子注入方法。

9.根据权利要求1所述的多次脉冲亚熔化准分子激光退火方法,其特征在于,所述非晶掺杂区的厚度小于300nm。

多次脉冲亚熔化准分子激光退火方法

技术领域

[0001] 本发明属于半导体技术领域,具体地,涉及一种多次脉冲亚熔化准分子激光退火方法。

背景技术

[0002] 随着半导体器件的快速发展,对其性能的要求越来高,因而对其加工工艺提出了 更多特殊的要求。例如,由于半导体芯片特征尺寸的不断缩小,晶体管的源漏区需要更低的 电阻和超浅结(ultra-shallow junction,USJ)才能减少短通道效应,即掺杂深度越来越 浅,而掺杂浓度越来越高。通过降低注入离子能量形成浅结的方法一直受到本领域的重视, 同时高活化USJ的制备已成为现代掺杂工艺的一个最大挑战,这要求极低的离子注入的能 量以及超高的掺杂浓度。

[0003] 在相关技术中,为了形成高活化的浅结轮廓,低能束流式离子注入技术和浸没式等离子体注入技术被广泛用于半导体晶元中以引入掺杂剂。在注入结束后使用闪光灯退火(flash lamp annealing,FLA)和尖峰快速热退火(spike-RTA)等方式来消除注入损伤并激活掺杂剂。然而,由于退火时间长且杂质激活程度有限,FLA和spike-RTA并不适合形成高活化水平的超浅结。

[0004] 在半导体领域,硅基高效发光材料和器件的研究是热点之一,现有技术中曾提出一种兼容硅CMOS工艺的直接带隙硅基发光材料制备方法,利用离子注入技术向晶体锗中置入浓度超过1%的惰性原子来促使其晶格膨胀产生等效张应变,以此实现间接带隙向直接带隙的转换,从而实现高效发光。此外,通过向锗中置入特定浓度的锗或锡原子形成分裂的 [110]间隙位等电子掺杂后也可实现直接带隙发光。然而,无论闭壳层的惰性气体原子掺杂 还是等电子的锗原子和锡原子掺杂,在单晶锗中的平衡固溶度均远小于1%,在修复因掺杂 引起的晶格损伤时会导致大量的掺杂原子从表面逃逸。

[0005] 单脉冲准分子激光退火(Excimer Laser Annealing,ELA)技术可对受损的半导体 材料进行重结晶并激活杂质。其纳秒级的退火周期可以大幅缩短退火时间并提高退火温 度,因而具备更高的杂质激活效率,同时其有效退火深度可由激光能量密度精确控制。因 此,单脉冲准分子激光退火技术在低电阻超浅结的制备方面具有巨大的应用潜力。

[0006] 然而,进一步研究发现,单辐照的单脉冲准分子激光退火处理通常需要较高的激光能量密度以激活掺杂剂。这使得材料基体表面处于熔化态,在快速冷却过程中通过液相外延结晶机制获得高质量再生层,其高温熔融-冷却结晶机理具有其固有缺陷:一方面,熔融的掺杂层在快速凝固结晶时会引起基体表面波动,从而导致再生的基体表面粗化或起伏不平,不利于器件制备。另一方面,掺杂剂在熔体中会重新分布且在快速冷却结晶时会部分损失,因而在使用单脉冲准分子激光退火技术进行退火处理时面临严重的掺杂原子损失问题。

[0007] 因此,提出一种退火技术在低电阻高活化的超浅结及直接带隙硅基发光材料的制备方面具有深远意义。

发明内容

[0008] 有鉴于此,为解决相关技术中的以及其他方面的至少一种技术问题,本发明提出 了一种多次脉冲亚熔化准分子激光退火方法,包括:对半导体晶体表面进行离子注入,在半 导体晶体表面形成非晶掺杂区;向非晶掺杂区进行多次脉冲激光辐照退火,以使非晶掺杂 区在亚熔化状态发生重结晶,激活非晶掺杂区的离子。

[0009] 根据本发明的实施例,重结晶过程为由晶体区向非晶掺杂区以固相外延结晶的方式逐层进行重结晶。

[0010] 根据本发明的实施例,脉冲激光辐照的能量密度为半导体晶体的熔化阈值的80%~95%。

[0011] 根据本发明的实施例,脉冲激光辐照的频率小于20Hz。

[0012] 根据本发明的实施例,脉冲激光包括准分子纳秒脉冲激光、飞秒脉冲激光、毫秒脉冲激光中的一种。

[0013] 根据本发明的实施例,在重结晶过程,逐渐提高脉冲激光辐照的能量密度,以补偿非晶掺杂区反射率及热吸收系数变化对重结晶速率的影响。

[0014] 根据本发明的实施例,半导体晶体包括元素半导体、化合物半导体中的一种,优选为硅、锗、碳化硅、氮化镓中的一种。

[0015] 根据本发明的实施例,半导体晶体结构类型包括块体结构或薄膜结构。

[0016] 根据本发明的实施例,非晶掺杂区的掺杂类型包括n型掺杂、p型掺杂、等电子掺杂、惰性气体原子掺杂中的一种;优选地,惰性气体原子为氩原子。

[0017] 根据本发明的实施例,离子注入包括束线式离子注入方法或等离子体浸没式离子注入方法。

[0018] 根据本发明的实施例,非晶掺杂区的厚度小于300nm。

[0019] 根据本发明的实施例,多次脉冲亚熔化准分子激光退火方法使得发生离子注入的 非晶掺杂区在重结晶过程中始终保持固相状态,固相中极低的扩散速率使得离子注入分布 基本不受热退火的影响,并且避免了表面烧蚀、蒸发效应以及熔体冷却再生引起杂质偏析 效应,使得重结晶过程中的掺杂原子损失大幅降低。同时,由于非晶掺杂区处于亚熔化状态,不存液相外延结晶过程中因熔融波动造成的基体表面起伏及粗化现象,重结晶后可获 得与初始注入表面类似的平坦的形貌特性。

附图说明

[0020] 图1是本发明实施例中多次脉冲亚熔化准分子激光退火方法流程图;

[0021] 图2是本发明实施例中多次脉冲亚熔化准分子激光退火方法的重结晶原理图;

[0022] 图3是本发明一实施例中氩离子注入后锗基体表面后多次脉冲亚熔化准分子激光 退火方法流程图;其中,(a)是基体示意图、(b)是氩原子注入示意图、(c)是多次脉冲亚熔化 准分子激光退火示意图;

[0023] 图4是本发明一实施例中氩离子注入后锗基体表面的高分辨透射电子显微形貌 图;

[0024] 图5是本发明一实施例中多脉冲亚熔化准分子脉冲激光退火后锗基体表面的高分辨透射电子显微形貌图;

[0025] 图6是本发明一实施例中基体锗材料在单脉冲液相外延结晶及多脉冲亚熔化固相外延结晶后的Ar原子掺杂分布对比曲线图。

[0026] 附图标记

[0027] 1、基体;

[0028] 2、非晶掺杂区;

[0029] 3、非晶掺杂界面;

[0030] 4、多次脉冲亚熔化准分子激光。

具体实施方式

[0031] 为使本发明的目的、技术方案和优点更加清楚明白,以下结合具体实施例,并参照 附图,对本发明作进一步的详细说明。

[0032] 在本发明中所公开的范围的端点和任何值都不限于该精确的范围或值,这些范围 或值应当理解为包含接近这些范围或值的值。对于数值范围来说,各个范围的端点值之间、 各个范围的端点值和单独的点值之间,以及单独的点值之间可以彼此组合而得到一个或多 个新的数值范围,这些数值范围应被视为在本发明中具体公开。

[0033] 在此使用的术语仅仅是为了描述具体实施例,而并非意在限制本发明。在此使用的术语"包括"、"包含"等表明了所述特征、步骤、操作和/或部件的存在,但是并不排除存在或添加一个或多个其他特征、步骤、操作或部件。

[0034] 在此使用的所有术语(包括技术和科学术语)具有本领域技术人员通常所理解的 含义,除非另外定义。应注意,这里使用的术语应解释为具有与本说明书的上下文相一致的 含义,而不应以理想化或过于刻板的方式来解释。

[0035] 类似地,为了精简本发明并帮助理解各个公开方面中的一个或多个,在上面对本 发明示例性实施例的描述中,本发明的各个特征有时被一起分到单个实施例、图或者对其 描述中。参考术语"一个实施例"、"一些实施例"、"示例"、"具体示例"、或"一些示例"等的描 述意指结合该实施例或示例描述的具体特征、结构、材料或者特点包含于本发明的至少一 个实施例或示例中。本说明书中,对上述术语的示意性表述不一定指的是相同的实施例或 示例。而且,描述的具体特征、结构、材料或者特点可以在任何的一个或者多个实施例或示 例中以合适的方式结合。

[0036] 在传统的激光退火工艺中,造成掺杂原子损失的主要因素有三个,包括高能激光 辐照时的表面烧蚀效应、基体熔融时的表面蒸发效应以及熔体冷却再生时的杂质偏析效 应。在这些因素的共同作用下,单脉冲准分子激光退火工艺处理使得退火重结晶后滞留在 半导体基体内并被有效激活的掺杂原子大幅下降。

[0037] 当半导体基体材料受到高于其熔化阈值的纳秒脉冲激光能量辐照后表面会发生熔融现象,融化前沿快速(~10m/s)向半导体基体材料内部穿透,直至辐照结束。随后,表面熔融层通过向半导体基体释放热量而凝固结晶,熔化前沿又快速回扫至表面,整个过程将在数十纳秒时间内完成,被称为非平衡液相外延结晶。在整个熔融-结晶过程中因激光辐照造成的表面烧蚀效应、高温熔体产生的表面蒸发效应以及熔体冷却再生引起的杂质偏析效应均会造成掺杂原子损失。

[0038] 为了解决该问题,本领域技术人员曾提出在单脉冲准分子激光退火(Excimer

Laser Annealing, ELA) 技术处理前向基体表面沉积一层特定厚度的介质保护层。然而,后续研究发现,这种保护层在高能量的ELA处理时,会作为杂质污染源向基体引入不期望的杂质,该杂质通过与已有的n型或p型杂质相结合而使后者大量失活。因此表面沉积介质层并不是一种理想的解决方案。由于尚未找到合适的退火方案,传统单脉冲准分子激光退火在低电阻高活化的USJ及直接带隙硅基发光材料的制备方面将难以发挥其优势作用,致使其在未来前沿微电子及光电子技术领域的应用均受到很大限制。

明书

[0039] 在本发明中,通过略低于非晶掺杂区熔化阈值的脉冲激光能量对其进行连续多次 辐照,保证非晶掺杂区在重结晶过程中始终处于固相,以固相外延结晶的方式实现重结晶 生长。由于固相状态下掺杂原子具有极低的扩散速率,使得离子注入分布基本不受热退火 的影响,因而由辐照造成的表面烧蚀效应、熔体表面蒸发效应以及冷却再生时引起的杂质 偏析效应均可得到有效抑制。

[0040] 图1是本发明实施例中多次脉冲亚熔化准分子激光退火方法流程图。

[0041] 本公开提出了一种多次脉冲亚熔化准分子激光退火方法,如图1所示,包括以下步骤S1、步骤S2。

[0042] 步骤S1:对半导体晶体表面进行离子注入,在半导体晶体表面形成非晶掺杂区。

[0043] 步骤S2:向非晶掺杂区进行多次脉冲激光辐照退火,以使非晶掺杂区在亚熔化状态发生重结晶,激活非晶掺杂区的离子。

[0044] 根据本发明的实施例,多次脉冲亚熔化准分子激光退火方法使得发生离子注入的 非晶掺杂区在重结晶过程中始终保持固相状态,这种以固相形式的极低的扩散速率使得离 子注入分布基本不受热退火的影响,并且避免了表面烧蚀、蒸发效应以及熔体冷却再生引 起杂质偏析效应,使得重结晶过程中的掺杂原子损失现象大幅降低。同时,由于非晶掺杂区 处于亚熔化状态,不存液相外延结晶过程中因熔融波动造成的基体表面起伏及粗化现象, 重结晶后可获得与初始注入表面类似的平坦的形貌特性。

[0045] 图2是本发明实施例中多次脉冲亚熔化准分子激光退火方法的重结晶原理图。

[0046] 根据本发明的实施例,如图2所示,随着非晶掺杂区2发生重结晶,非晶掺杂界面3 发生移动。根据Arrhenius理论模型,在每一脉冲下,非晶掺杂界面3处原子仅能迁移数个原 子层的距离,这意味每一脉冲能够触发的结晶深度约为数个原子层。因此,为了使整个掺杂 层彻底完成重结晶,在亚熔化结晶模式下需要对基体进行多脉冲连续辐照。

[0047] 根据本发明的实施例,通过改变脉冲次数可以调控重结晶厚度。

[0048] 根据本发明的实施例,重结晶过程为由晶体区向非晶掺杂区2以固相外延结晶的方式逐层进行重结晶。

[0049] 根据本发明的实施例,在多次脉冲亚熔化准分子激光退火的作用下非晶掺杂区的 重结晶方向由晶体区向非晶掺杂区2移动,即非晶掺杂界面3由晶体区向非晶掺杂区2发生 移动。重结晶厚度由脉冲数量精确控制,以实现埋层式的结晶效果,从而可满足特定领域的 结晶需要。

[0050] 根据本发明的实施例,以低于非晶掺杂区熔化阈值的脉冲激光能量对其辐照时, 其表面迅速升温至亚熔化状态,在每一脉冲结束后非晶掺杂区通过向底部基体释放热量冷 却,因而重结晶方向自下而上(即由晶体区向非晶掺杂区移动)。

[0051] 根据本发明的实施例,脉冲激光辐照的能量密度为半导体晶体的熔化阈值的80%

~95%,例如,可选为80%、83%、85%、90%、93%等,优选为90%。

[0052] 根据本发明的实施例,脉冲激光能量密度应略低于非晶掺杂区的熔化阈值,使得 非晶掺杂区在辐照作用下始终处于亚熔化态。而非晶掺杂区非晶化越彻底,其缺陷含量越 高,对应的热吸收系数越强,所需的激光能量密度将越低。此外,非晶掺杂区越深,对激光的 热穿透要求越高,所需的激光能量密度就越高。因此,对于特定的基体材料,优化的激光能 量密度取决于注入层深度及缺陷含量。

[0053] 根据本发明的实施例,脉冲激光辐照的频率小于20Hz,例如可选为5Hz、8Hz、10Hz、13Hz、16Hz、18Hz等。

[0054] 根据本发明的实施例,在多次脉冲亚熔化准分子激光退火过程中,每一脉冲对基体的作用应是独立的,即每次脉冲之间互不影响。然而,由于基体的热扩散效率有限,多脉冲辐照的热量累积效应可能会使基体发生表面熔化现象,因而脉冲频率不应太高。另一方面,为了缩短退火时间,以适用产业应用需要,激光辐照频率也不能太低。在综合考虑表面热效应及退火时间成本后,本发明中设定的入射频率一般应小于20Hz,具体数值取决于基体材料类型、注入损伤程度及入射激光参数等因素。

[0055] 根据本发明的实施例,多次脉冲亚熔化准分子激光退火的脉冲数量应能够使非晶掺杂区完全结晶。

[0056] 根据本发明的实施例,脉冲激光包括准分子纳秒脉冲激光、飞秒脉冲激光、毫秒脉冲激光中的一种。

[0057] 根据本发明的实施例,本发明提出的多次脉冲亚熔化准分子激光退火方法本质上属于固相外延结晶,但纳秒脉冲引起的超快加热及冷却速率使其具备非平衡掺杂特性。

[0058] 根据本发明的实施例,在重结晶过程,逐渐提高脉冲激光辐照的能量密度,以补偿 非晶掺杂区反射率及热吸收系数变化对重结晶速率的影响。

[0059] 根据本发明的实施例,随着重结晶过程的不断进行,非晶掺杂区残留深度将不断变薄,基体表面对入射激光的反射率及其热吸收系数也将不断变化,在激光辐照能量不变的情况下这种变化将使结晶速率略有降低。因此,为了获得均匀的重结晶速率,以利于精确控制重结晶厚度,在退火过程中可逐渐提高激光辐照能量密度,以此补偿反射率及热吸收系数变化对重结晶速率造成的影响。

[0060] 根据本发明的实施例,半导体晶体包括元素半导体、化合物半导体中的一种,优选为硅、锗、碳化硅、氮化镓中的一种。

[0061] 根据本发明的实施例,半导体晶体结构类型包括块体结构或薄膜结构,其中,薄膜结构包括但不限于SOI(Silicon-On-Insulator)或GOI(Germanium-On-Insulator)。

[0062] 根据本发明的实施例,非晶掺杂区的掺杂类型包括n型掺杂、p型掺杂、等电子掺杂、惰性气体原子掺杂中的一种;优选地,在应用于硅基发光器件时,惰性气体原子可选为 氩原子。

[0063] 根据本发明的实施例,为了避免惰性原子注入在基体中形成气泡结构而阻碍后续退火结晶,惰性原子注入剂量一般需小于5×10¹⁶/cm²。

[0064] 根据本发明的实施例,离子注入包括束线式离子注入方法或等离子体浸没式离子 注入方法。

[0065] 根据本发明的实施例,非晶掺杂区的厚度小于300nm。

[0066] 根据本发明的实施例,在产业线中为了快速判断多次脉冲亚熔化准分子激光退火后非晶掺杂区是否获得完全重结晶,可直接对样品进行在线式的非破坏性的拉曼(Raman)、X射线衍射谱(XRD)或光致光谱(PL)测试分析,并将其与同等测试条件下预先采集的高质量的单晶基体结果作对比,利用对应的特征峰半高宽或强度的变化来判断是否实现高质量的外延结晶。

[0067] 需要说明的是,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的 其他实施例,都属于本发明保护的范围。

[0068] 实施例:

[0069] 在本实施例中,示意性举例说明惰性原子Ar掺杂的非晶基体锗材料的多次脉冲亚 熔化准分子激光退火方法。

[0070] 图3是本发明一实施例中氩离子注入后锗基体表面后多次脉冲亚熔化准分子激光 退火方法流程图。

[0071] 步骤S101:准备半导体块状锗作为基体1,如图3中的(a)所示。其中,基体1大小为2 英寸,电阻为0.01-0.05Ω•cm,晶相为<110>,完全非晶化的锗的熔化阈值约为350mJ/cm²。

[0072] 步骤S102:在基体1的一侧进行惰性原子Ar注入,形成一层特定深度的Ar原子非晶 掺杂区2,如图3中的(b)所示。其中,采用浸没式等离子体离子注入技术向基体1注入Ar原 子,注入能量为5kV,注入剂量为1×10¹⁶/cm²,注入时腔体中Ar气的工作气压为10⁻³Pa,放电 功率为500W,用于放电的矩形电压脉宽为10µs,脉冲频率为1kHz。

[0073] 图4是本发明一实施例中氩离子注入后锗基体表面的高分辨透射电子显微形貌图。

[0074] 如图4所示,基体1表面约15nm的深度已完全非晶化,与其接触的下方晶格仍排布 良好,两者之间具有清晰的过渡界面。

[0075] 步骤S103:利用准分子纳秒脉冲激光对非晶掺杂区2进行多脉冲亚熔化辐照,非晶掺杂界面3自下而上移动,使其完全重结晶,如图3中的(c)所示。其中,采用XeC1准分子纳秒脉冲激光退火系统配备有光束匀化器,光束截面大小为5mm×5mm,且能量分布均匀。XeC1准分子纳秒脉冲激光波长为308nm,脉冲周期为28ns,所采用的激光能量密度为300mJ/cm²,脉冲频率为8Hz,脉冲数量为500。

[0076] 图5是本发明一实施例中多脉冲亚熔化准分子脉冲激光退火后锗基体表面的高分辨透射电子显微形貌图。

[0077] 如图5所示,多脉冲亚熔化激光辐照处理后,基体1的锗表面非晶掺杂区完全消失, 锗晶格排布有效恢复,无残留的晶格缺陷,这意味着非晶掺杂区在亚熔化多脉冲激光退火 作用下实现了高质量的外延结晶。

[0078] 为确认本实施例中多次脉冲亚熔化准分子激光退火方法使用前后基体中的Ar原子掺杂含量分布,采用二次离子质谱仪(SIMS)对其进行了掺杂元素分析。

[0079] 作为对比,采用单脉冲高能量的准分子纳秒脉冲激光退火对离子注入样品进行了 液相外延结晶,激光能量密度为800mJ/cm²。在该脉冲激光辐照条件下,非晶掺杂区完全熔 化,辐照结束后,熔融层以单晶基体为籽晶实现液相外延再生。对液相外延结晶后的Ar原子 掺杂分布同样采用SIMS技术进行了分析,结果如图6所示。

[0080] 图6是本发明一实施例中基体锗材料在单脉冲液相外延结晶及多脉冲亚熔化固相外延结晶后的Ar原子掺杂分布对比曲线图。

[0081] 如图6所示,在高能量单脉冲的液相外延结晶后基体中的Ar原子含量大幅下降,特别是靠近掺杂表面区域。然而,对于多脉冲亚熔化模式诱导的固相外延结晶,掺杂损失现象得到了大幅遏制,尤其是在表面高浓度非晶掺杂区,Ar含量损失程度更低。

[0082] 如前所述,这与惰性原子在固相基体中的低扩散速率及超高的结晶速率有关,即 在多脉冲超快固相外延结晶过程中,非晶层中大量的Ar原子没有足够时间从基体逃逸便被 自下而上移动的结晶界面所捕获。由于相比惰性气体原子,常规的n型、p型或等电子掺杂原 子能够与基体稳定成键,在重结晶过程中能够被再生基体俘获而进入晶格替代位。

[0083] 因而对于该类型掺杂原子采用多脉冲亚熔化模式结晶时可进一步降低杂质损失, 从而有利于实现超高固溶度掺杂。

[0084] 在本发明中,离子注入技术及多脉冲亚熔化激光退火技术均可兼容CMOS工艺,可 大规模用于现有半导体技术产业,因此这种新型退火技术将成为未来制备低电阻USJ及新 型直接带隙发光硅基材料的有利方案。

[0085] 以上所述的具体实施例,对本发明的目的、技术方案和有益效果进行了进一步详细说明,应理解的是,以上所述仅为本发明的具体实施例而已,并不用于限制本发明,凡在本发明的精神和原则之内,所做的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。







图 2



图 3



图 4



图 5



图 6