

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7355229号
(P7355229)

(45)発行日 令和5年10月3日(2023.10.3)

(24)登録日 令和5年9月25日(2023.9.25)

(51)国際特許分類 F I
H 0 1 Q 13/08 (2006.01) H 0 1 Q 13/08
H 0 1 Q 23/00 (2006.01) H 0 1 Q 23/00

請求項の数 7 (全16頁)

(21)出願番号	特願2022-516471(P2022-516471)	(73)特許権者	000004226 日本電信電話株式会社 東京都千代田区大手町一丁目5番1号
(86)(22)出願日	令和2年4月20日(2020.4.20)	(74)代理人	100098394 弁理士 山川 茂樹
(86)国際出願番号	PCT/JP2020/017022	(74)代理人	100153006 弁理士 小池 勇三
(87)国際公開番号	WO2021/214815	(74)代理人	100064621 弁理士 山川 政樹
(87)国際公開日	令和3年10月28日(2021.10.28)	(74)代理人	100121669 弁理士 本山 泰
審査請求日	令和4年8月2日(2022.8.2)	(72)発明者	伊丹 豪 東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内
		(72)発明者	濱田 裕史

最終頁に続く

(54)【発明の名称】 回路一体型アンテナ

(57)【特許請求の範囲】

【請求項1】

集積回路を構成する基板上に実装される回路一体型アンテナであって、
基板の表面に形成され、給電された電磁界を放射するパッチ導体と、
前記基板の表面に形成され、入力された電磁界を前記パッチ導体に給電する給電線路と、
前記パッチ導体と前記給電線路の接続部の両側に、前記パッチ導体の内側に向かうように
形成された、前記給電線路に平行な2つのスリットと、

前記基板の表面に形成され、前記給電線路の両側から突出して設けられた一対のスタブ
導体とを備え、

前記一対のスタブ導体のそれぞれは、前記パッチ導体の外周を取り囲むように、第1の
ギャップを挟んで前記パッチ導体と離間するよう、前記給電線路を挟んで対称配置されて
いる

ことを特徴とする回路一体型アンテナ。

【請求項2】

請求項1に記載の回路一体型アンテナにおいて、
前記一対のスタブ導体のそれぞれは、一端が前記給電線路と接続され、他端が前記パッ
チ導体を挟んで前記接続部とは反対側において、第2のギャップを挟んで互いに対向する
ように配置されていることを特徴とする回路一体型アンテナ。

【請求項3】

請求項1に記載の回路一体型アンテナにおいて、

前記第1のギャップは、前記2つのスリットのそれぞれの一端部と接続するように形成されていることを特徴とする回路一体型アンテナ。

【請求項4】

請求項1から3の何れか1項に記載の回路一体型アンテナにおいて、前記スタブ導体は、一定幅で帯状に形成されていることを特徴とする回路一体型アンテナ。

【請求項5】

請求項1から4の何れか1項に記載の回路一体型アンテナにおいて、前記第1のギャップは、一定幅で形成されていることを特徴とする回路一体型アンテナ。

【請求項6】

請求項1から5の何れか1項に記載の回路一体型アンテナにおいて、前記パッチ導体および前記一对のスタブ導体の上方に装荷された上部パッチ導体をさらに備えることを特徴とする回路一体型アンテナ。

【請求項7】

請求項1から6の何れか1項に記載の回路一体型アンテナにおいて、前記パッチ導体と前記一对のスタブ導体からなるアンテナ部が、同一基板上にアレー状に複数配置されていることを特徴とする回路一体型アンテナ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、モノリシックマイクロ波集積回路などの集積回路に実装される回路一体型アンテナに関する。

【背景技術】

【0002】

携帯端末等の無線通信デバイスにおいては、大容量・小型で持ち運びしやすいといった性質が強く求められる。これらを実現するためには、端末に内蔵される無線通信デバイスの高周波(RF)フロントエンド部を担う高周波電子回路(以下、RF回路という)、および、アンテナの広帯域化(これは高データレート化につながる)や小型化が重要である。

一般に、RFフロントエンドの帯域幅は、その構成要素である増幅器や周波数変換器等のアナログ回路およびアンテナ等の高周波部品の動作帯域幅で決定される。これら高周波部品の動作帯域幅は、その動作帯域の中心周波数に対する比率(比帯域と呼称される)が一定であると仮定(この過程は通常成り立つ：非特許文献1)すれば、搬送波周波数の高周波化することで、帯域幅を搬送波周波数に比例させて大きくすることができる。また、搬送波周波数を高くすると、無線信号の波長が短くなることから、アナログ回路やアンテナの波長で決まるインピーダンス素子(四分の一波長線路など)を含む構成部品を小型化することもできる。したがって、無線通信デバイスの高データレート化、小型化といったニーズに応える手段として、搬送波周波数の高周波化は有効な手法である。

【0003】

このような観点から、近年、ミリ波・THz波といった超高周波を用いた高速・小型無線通信デバイスの研究が活発に行われている。ミリ波・THz波を用いる際に問題となるのが、高周波回路とアンテナとの接続部である。300GHzを超えるような超高周波帯においては、接続部に、ワイヤボンディングやフリップチップといった低周波帯で用いられる手法を適用すると、接続部の物理長に起因するインダクタンスによって大きな接続損失が発生してしまう。高周波回路と一体集積されるアンテナ(オンチップアンテナ：非特許文献2)の使用は、高周波回路とアンテナとの接続部を排除できるため、超高周波帯において低損失化に有効である。また、半導体集積プロセスで製作されるため、一般には小型であり、無線通信デバイスの小型化にも寄与する。

【0004】

オンチップアンテナの代表的な構成としてパッチアンテナ(Patch Antenna)、スロツ

10

20

30

40

50

トアンテナ (Slot Antenna) などが挙げられる。これらの動作原理は、基本的にはダイポールアンテナと同様であり、アンテナ導体パターン上に電圧・電流の定在波分布を形成することで電界を放射するものである。構造がシンプルなため製作が容易である反面、定在波形成による共振現象を利用しているため、一般には、共振のQ値で決まる狭帯域な特性を示す。一方で広帯域かつ指向性の比較的大きいアンテナとしてヴィヴァルディアンテナなどが挙げられるが、構造が波長程度と大きくビームフォーミングを行う際に多層化等の工夫が必要であり、1チップ実装の観点では向かない。

【先行技術文献】

【非特許文献】

【0005】

【文献】G. Hau, T. B. Nishimura, and N. Iwata, "High Efficiency, Wide Dynamic Range Variable Gain and Power Amplifier MMICs for Wide-Band CDMA Handsets", IEEE Microwave and Wireless Components Letters, Vol. 11, pp. 13-15, Jan. 2001

X. D. Deng, Y. Li, C. Liu, W. Wu, and Y. Z. Xiong, "340 GHz On-Chip 3-D Antenna With 10 dBi Gain and 80% Radiation Efficiency", IEEE Trans. Terahertz Sci. Technol, Vol. 5, pp. 619-627, July 2015

C. kai and S. J. Chung, "A Compact Edge-Fed Filtering Microstrip Antenna with 0, 2 dB Equal-Ripple Response", in Proc. 39th Eur. Microw. Conf. (EuMC 2009), Rome, Italy, pp. 378-380, Oct. 2009

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながら、このような従来構造では、指向性が乏しく、入力から特定受信方向に対する放射電力の実質的な放射効率が悪いため、伝送距離が短くなってしまう問題点がある。また、単一周波数の共振系であることから、放射の周波数特性が単一周波数でピークを持つ特性であり、帯域幅を稼ぎにくく伝送速度を上げにくいという問題点がある。この解決法として、広帯域化されたオンチップアンテナを設計した場合でも、共振構造が複数個含まれる必要があるため、素子サイズが大きくなりアレー化が難しいという問題点がある。

【0007】

本発明はこのような課題を解決するためのものであり、アンテナの小型化と指向性・利得の向上および放射特性の広帯域化とを両立できる回路一体型アンテナを提供することを目的としている。

【課題を解決するための手段】

【0008】

このような目的を達成するために、本発明にかかる回路一体型アンテナは、集積回路を構成する基板上に実装される回路一体型アンテナであって、前記基板の表面に形成され、給電された電磁界を放射するパッチ導体と、前記基板の表面に形成され、入力された電磁界を前記パッチ導体に給電する給電線路と、前記パッチ導体と前記給電線路の接続部の両側に、前記パッチ導体の内側に向かうように形成された、前記給電線路に平行な2つのスリットと、前記基板の表面に形成され、前記給電線路の両側から突出して設けられた一対のスタブ導体とを備え、前記一対のスタブ導体のそれぞれは、前記パッチ導体の外周を取り囲むように、第1のギャップを挟んで前記パッチ導体と離間するよう、前記給電線路を挟んで対称配置されているものである。

【発明の効果】

【0009】

本発明によれば、アンテナの小型化と指向性・利得の向上および放射特性の広帯域化とを両立することができる。

【図面の簡単な説明】

【0010】

10

20

30

40

50

【図 1】図 1 は、第 1 の実施の形態にかかる回路一体型アンテナの構成を示す平面図である。

【図 2】図 2 は、第 1 の実施の形態にかかる回路一体型アンテナの積層構造を示す断面図である。

【図 3】図 3 は、第 1 の実施の形態にかかる回路一体型アンテナの解析条件を示す説明図である。

【図 4】図 4 は、第 1 の実施の形態にかかる回路一体型アンテナのアンテナサイズを示す説明図である。

【図 5】図 5 は、従来のパッチアンテナの構成を示す平面図である。

【図 6】図 6 は、従来のパッチアンテナの解析条件を示す説明図である。

10

【図 7】図 7 は、従来のパッチアンテナのアンテナサイズを示す説明図である。

【図 8】図 8 は、動作解析に用いた C P W と V i a のサイズを示す説明図である。

【図 9】図 9 は、第 1 の実施の形態にかかる回路一体型アンテナに関する反射係数の周波数特性を示すグラフである。

【図 10】図 10 は、第 1 の実施の形態にかかる回路一体型アンテナの解析結果を示す説明図である。

【図 11】図 11 は、従来のパッチアンテナの解析結果を示す説明図である。

【図 12】図 12 は、第 1 の実施の形態にかかる回路一体型アンテナの電界分布を示す説明図である。

【図 13】図 13 は、従来のパッチアンテナの電界分布を示す説明図である。

20

【図 14】図 14 は、第 2 の実施の形態にかかる回路一体型アンテナの積層構造を示す断面図である。

【図 15】図 15 は、第 2 の実施の形態にかかる回路一体型アンテナに関する反射係数の周波数特性を示すグラフである。

【図 16】図 16 は、第 2 の実施の形態にかかる回路一体型アンテナの利得周波数特性を示すグラフである。

【図 17】図 17 は、第 2 の実施の形態にかかる回路一体型アンテナの放射効率周波数特性を示すグラフである。

【発明を実施するための形態】

【0011】

30

次に、本発明の実施の形態について図面を参照して説明する。

[第 1 の実施の形態]

まず、図 1 および図 2 を参照して、本発明の第 1 の実施の形態にかかる回路一体型アンテナ 10 について説明する。図 1 は、第 1 の実施の形態にかかる回路一体型アンテナの構成を示す平面図である。図 2 は、第 1 の実施の形態にかかる回路一体型アンテナの積層構造を示す断面図である。

【0012】

本発明にかかる回路一体型アンテナ 10 は、モノリシックマイクロ波集積回路（以下、MMIC という）などの集積回路を構成する誘電体の基板 B 上に、一般的な半導体プロセス技術により形成されたアンテナである。以下では、回路一体型アンテナ 10 をオンチップアンテナ（On Chip Antenna）と云うこともある。

40

【0013】

図 1 および図 2 に示すように、回路一体型アンテナ 10 は、主に、基板 B の表面 P に形成された、給電線路 11、パッチ導体 12、スタブ導体 13A、13B、およびギャップ 14（第 1 のギャップ）から構成されている。以下では、本発明にかかるスタブ導体 13A、13B 付きのパッチアンテナを、スタブパッチアンテナと云うこともある。

【0014】

給電線路 11 は、全体として C P W（Coplanar Waveguide：コプレーナ導波路）などのマイクロストリップラインからなり、外部から入力された高周波の電磁界をパッチ導体 12 およびスタブ導体 13A、13B へ給電するための伝送線路である。以下では、説明

50

を容易とするため、表面 P 上において、給電線路 1 1 が伸延する方向（紙面に向かって左右方向）を方向 Y と呼び、方向 Y と直行する方向（紙面に向かって上下方向）を方向 X という。

【 0 0 1 5 】

パッチ導体 1 2 は、外形形状が全体として平面視略正形状をなす導体からなり、給電線路 1 1 から給電された電磁界を放射するアンテナエレメント（放射素子）である。パッチ導体 1 2 には、その一辺 1 2 A の中央に位置する接続部 1 2 B に給電線路 1 1 が接続されている。

【 0 0 1 6 】

パッチ導体 1 2 のうち接続部 1 2 B の近傍には、方向 Y に沿って、互いに平行する 2 つのスリット 1 5 A , 1 5 B を、ギャップ 1 4 の両端のそれぞれからパッチ導体 1 2 の内側の領域に向かうように形成してもよい。ギャップ 1 4 の 2 つの端部のそれぞれは、スリット 1 5 A , 1 5 B のそれぞれの一端部と接続するよう形成されている。スリット 1 5 A , 1 5 B は、方向 Y におけるパッチ導体 1 2 の幅より短い長さを有している。

10

【 0 0 1 7 】

スタブ導体 1 3 A , 1 3 B は、給電線路 1 1 がパッチ導体 1 2 と接続される接続部 1 2 B の近傍に、給電線路 1 1 から両側に突出して設けられた 2 つのスタブである。これらスタブ導体 1 3 A , 1 3 B は、パッチ導体 1 2 の外周を取り囲むように、ギャップ 1 4 を挟んでパッチ導体 1 2 と離間して、一定幅で帯状に形成されている。一对のスタブ導体 1 3 A , 1 3 B は、パッチ導体 1 2 の中心を通過する方向 Y に沿った中心線を挟んで、互に対称的な形状をなし、互に対称的な位置に対称配置されている。一对のスタブ導体 1 3 A , 1 3 B の一端は、接続部 1 2 B の近傍で給電線路 1 1 と接続されており、それぞれの他端は、パッチ導体 1 2 の一辺 1 2 A と反対側の一辺 1 2 C 側で、ギャップ 1 3 C （第 2 のギャップ）を挟んで互に対向するように配置されている。

20

【 0 0 1 8 】

以下では、給電線路 1 1 が直線状に形成されている場合を例として説明するが、これに限定されるものではなく、途中で屈曲部や湾曲部、さらにはスタブが設けられていてもよい。また、パッチ導体 1 2 やスタブ導体 1 3 A , 1 3 B の外側形状が、略正形状をなす場合を例として説明するがこれに限定されるものではなく、略矩形形状や略円形状など、他の形状であってもよい。また、スタブ導体 1 3 A , 1 3 B の内側形状は、略正形状をなす場合を例として説明するがこれに限定されるものではなく、ギャップ 1 4 の幅が一定となるようパッチ導体 1 2 の外形形状に合わせた形状としてもよい。なお、ギャップ 1 4 の幅は、全周（全長）にわたって一定でなくてもよく、各部の幅を変更することにより、パッチ導体 1 2 の電界強度分布を調整してもよい。

30

【 0 0 1 9 】

また、基板 B として I n P (Indium Phosphide : リン化インジウム) などの化合物半導体からなる基板を用いる場合を例として説明するが、これに限定されるものではなく、高周波回路に用いられる一般的な誘電体基板を用いてもよい。また、給電線路 1 1 、パッチ導体 1 2 、スタブ導体 1 3 A , 1 3 B などの薄膜導体として金 (A u) の薄膜を用いる場合を例として説明するが、これに限定されるものではなく、高周波回路に用いられる一般的な金属の薄膜導体を用いてもよい。

40

【 0 0 2 0 】

図 2 の積層構造例では、基板 B の表面 P に、例えば S i N (Silicon Nitride : 窒化ケイ素) を用いた M I M (Metal-Insulator-Metal) 構造などの回路実装層 M I M が積層されており、給電線路 1 1 、パッチ導体 1 2 、スタブ導体 1 3 A , 1 3 B 、およびギャップ 1 4 は、この S i N で覆われた状態で回路実装層 M I M 内に形成されている。また、回路実装層 M I M の上部には、例えば B C B (Benzo Cyclo Butene : ベンゾシクロブテン) などの有機絶縁膜を用いた上部絶縁層 B C B が積層されている。

【 0 0 2 1 】

一方、基板 B の底面 R のうち、少なくとも給電線路 1 1 、パッチ導体 1 2 、スタブ導体

50

13A, 13Bと対向する領域には、グラウンドプレーンGNDが形成されている。以下では、パッチ導体12とスタブ導体13A, 13Bを合わせてアンテナ部ANTと云うこともある。

【0022】

本実施の形態にかかる回路一体型アンテナ10は、図1に示すように、パッチ導体12の外周を取り囲むように、給電線路11から両側に突出したスタブ導体13A, 13Bを配置したものである。これにより、パッチ導体12とスタブ導体13A, 13Bとの間、すなわちギャップ14に電気容量を形成でき、回路一体型アンテナ10の放射特性を広帯域化・高利得化することができる。また、給電線路11とのインピーダンス整合をとる際に、スリット15A, 15Bのサイズに加えて、スタブ導体13A, 13Bやギャップ14のサイズを用いて調整することができる。したがって、回路一体型アンテナ10の設計過程において、中心周波数、帯域幅、指向性・利得など、高い制御自由度を得ることが可能となる。

10

【0023】

[第1の実施の形態にかかる動作解析]

次に、図3～図13を参照して、本実施の形態にかかる回路一体型アンテナ10の動作として、シミュレーションによる解析結果について説明する。以下では、比較のため、従来のパッチアンテナに関する解析結果についても合わせて説明する。

【0024】

図3は、第1の実施の形態にかかる回路一体型アンテナの解析条件の説明図である。図4は、第1の実施の形態にかかる回路一体型アンテナのアンテナサイズの説明図である。図5は、従来のパッチアンテナの構成を示す平面図である。図6は、従来のパッチアンテナの解析条件の説明図である。図7は、従来のパッチアンテナのアンテナサイズの説明図である。図8は、動作解析に用いたCPWとViaのサイズの説明図である。

20

【0025】

また、図9は、第1の実施の形態にかかる回路一体型アンテナに関する反射係数の周波数特性を示すグラフである。図10は、第1の実施の形態にかかる回路一体型アンテナの解析結果の説明図である。図11は、従来のパッチアンテナの解析結果の説明図である。図12は、第1の実施の形態にかかる回路一体型アンテナの電界分布の説明図である。図13は、従来のパッチアンテナの電界分布の説明図である。

30

【0026】

図3において、本実施の形態にかかる回路一体型アンテナ10に関する解析条件については、周波数帯域を250 - 340 GHzとし、解析空間を1000 μm × 1000 μm × 1000 μmとした。また、アンテナ部ANT(パッチ導体12、スタブ導体13A, 13B)の薄膜導体として膜厚が0.6 μmの金(Au)を用いた。また、基板Bとして厚さが50 μmのInP基板を用い、グラウンドプレーンGNDとして厚さが4 μmの金(Au)を用いた。回路実装層MIMの厚さを1.8 μmとし、回路実装層MIM内のSiNの厚さを0.77 μmとし、上部絶縁層BCBの厚さを1.8 μmとした。また、給電線路11の一端に設けられたポートPTのサイズを200 μm(W) × 150 μm(H)とし、ポートPTから1Wの電磁界を入力した。

40

【0027】

また、図3および図4に示すように、本実施の形態にかかる回路一体型アンテナ10に関するアンテナサイズについては、パッチ導体12の縦横の幅すなわちパッチサイズPatを180 μmとし、給電線路11の幅MSL_xを34 μmとし、長さMSL_yを350 μmとし、スタブ導体13A, 13Bの縦横の幅Stubを300 μmとし、スタブ導体13A, 13Bの帯幅Stub_wを40 μmとした。また、ギャップ14の幅Int₁を20 μmとし、ギャップ13Cの幅Int₂を30 μmとし、スリット15A, 15Bの幅Slit_xを10 μmとし、スリット15A, 15Bの長さSlit_yを60 μmとした。

【0028】

50

一方、比較対象として用いた従来のパッチアンテナ50は、図5および図6に示すように、基板Bの表面Pに形成された、給電線路51とパッチ導体52から構成されている。

給電線路51は、全体としてCPWなどのマイクロストリップラインからなり、外部から入力された高周波の電磁界をパッチ導体52へ給電するための伝送線路である。

パッチ導体52は、外形形状が全体として平面視略正方形をなす導体からなり、給電線路11から給電された電磁界を放射するアンテナエレメント(放射素子)である。パッチ導体52には、給電線路51の接続部近傍に、方向Yに沿って互いに平行する2つのスリット55A, 55Bが、パッチ導体12の内側の領域に向けて形成されている。パッチアンテナの積層構造は、図2と同様であり、基板Bの底面Rには、グランドプレーンGNDが形成されている。

【0029】

図6において、従来のパッチアンテナ50に関する解析条件については、周波数帯域を250 - 340 GHzとし、解析空間を1000 μm × 1000 μm × 1000 μmとした。また、給電線路51およびパッチ導体52からなるアンテナ部ANTの薄膜導体として膜厚が0.6 μmの金(Au)を用いた。また、基板Bとして厚さが50 μmのInP基板を用い、グランドプレーンGNDとして厚さが4 μmの金(Au)を用いた。また、給電線路11の一端に設けられたポートPTのサイズを200 μm(W) × 150 μm(H)とし、ポートPTから1Wの電磁界を入力した。

【0030】

また、図7および図8に示すように、従来のパッチアンテナ50に関するアンテナサイズについては、パッチ導体52の縦横の幅すなわちパッチサイズPatを180 μmとし、給電線路11の幅MSL_xを34 μmとし、長さMSL_yを350 μmとし、スリット55A, 55Bの幅Slit_xを10 μmとし、スリット55A, 55Bの長さSlit_yを60 μmとした。

【0031】

また、図8に示すように、CPWの幅CPW_wを13 μmとし、CPWと他の導体とのギャップCPW_gapを11 μmとした。また、Viaの半径Via_rを25 μmとし、Viaの配置ピッチ間隔Via_pを60 μmとした。これらサイズは、本実施の形態にかかる回路一体型アンテナ10および従来のパッチアンテナ50の両方で共通とした。

【0032】

図9には、本実施の形態にかかる回路一体型アンテナ10の解析結果として、給電線路11の入力端(ポート)における入力反射係数S11の周波数特性が示されている。本実施の形態にかかる回路一体型アンテナ10(スタブパッチアンテナ)によれば、図11に示すように、入力反射係数S11の-10.0 dBにおける帯域幅は25 GHzであり、従来のパッチアンテナ50の帯域幅10 GHzと比較して、2.5倍程度まで広がっていることが分かる。

【0033】

図10には、本実施の形態にかかる回路一体型アンテナ10の解析結果として、指向性および放射効率が示されている。また、図11には、従来のパッチアンテナ50の解析結果として、指向性および放射効率が示されている。図11に示すように、従来のパッチアンテナ50は、最大利得が3.80 dBi程度であるが、図10に示すように、本実施の形態にかかる回路一体型アンテナ10によれば、最大利得が4.75 dBiもあり、パッチアンテナ50に比べて約1 dBi程度向上していることが分かる。

【0034】

これらのことから、本実施の形態にかかる回路一体型アンテナ10は、従来のパッチアンテナ50と比べて放射特性が広帯域化・高利得化されていることが分かる。本実施の形態にかかる回路一体型アンテナ10は、半波長よりも小さいサイズで実現できるため、アレー化することによって、従来のパッチアンテナ50を用いた場合に比べて利得が大幅に向上する。

10

20

30

40

50

【 0 0 3 5 】

また、図 1 2 には、本実施の形態にかかる回路一体型アンテナ 1 0 の解析結果として、電界分布が示されている。また、図 1 3 には、従来のパッチアンテナ 5 0 の解析結果として、電界分布が示されている。図 1 3 に示すように、従来のパッチアンテナ 5 0 の場合では、構造の境界部分に電界が集中しているのに対して、本実施の形態にかかる回路一体型アンテナ 1 0 の場合では、構造の境界部分だけでなくパッチ導体 1 2 とスタブ導体 1 3 A , 1 3 B の間の領域にも電界が集中している違いがある。後者の構造では、構造外側に形成された電界分布と構造内側に形成された電界分布が互いに強め合うことで利得が向上していると考えられる。

【 0 0 3 6 】

[第 1 の実施の形態の効果]

このように、本実施の形態は、パッチ導体 1 2 の外周を取り囲むように、ギャップ 1 4 を挟んでパッチ導体 1 2 と離間するようスタブ導体 1 3 A , 1 3 B を配置したものである。これにより、パッチ導体 1 2 とスタブ導体 1 3 A , 1 3 B との間、すなわちギャップ 1 4 に電気容量を形成でき、回路一体型アンテナ 1 0 の放射特性を広帯域化・高利得化することが可能となる。したがって、オンチップアンテナの指向性・利得を向上させることができるため、より長距離で無線通信を行うことが可能になる。また、広帯域な放射特性が得られるため、伝送可能な情報量が増加することでシステム全体を通じたミリ波帯/テラヘルツ帯の無線通信の大容量化が期待できる。チップ設計の観点では、パッチを装荷することで元のアンテナの構成を変更することなく、小型化し広帯域で利得・放射効率を改善

【 0 0 3 7 】

また、本実施の形態にかかる回路一体型アンテナ 1 0 は、給電線路 1 1 とのインピーダンス整合をとる際に、スリット 1 5 A , 1 5 B のサイズに加えて、スタブ導体 1 3 A , 1 3 B やギャップ 1 4 のサイズを用いて調整することができる。したがって、回路一体型アンテナ 1 0 の設計過程において、中心周波数、帯域幅、指向性・利得など、高い制御自由度を得ることができる。その際に、指向性のよいアンテナ素子の方が素子間における電磁界結合等の問題が軽減できるため、素子単体の利得改善効果を素子数に応じて倍増させることができる。また、従来のパッチアンテナよりも素子間隔を小さくことができ、小型化およびビーム制御性の向上が期待できる。

【 0 0 3 8 】

これにより、半波長よりも小さいサイズで実現できるため、パッチ導体 1 2 とスタブ導体 1 3 A , 1 3 B からなるアンテナ部 ANT を、同一基板 B 上にアレー状に複数配置したアレーパッチアンテナを構成してもよい。このようなアレー化を行うことによって、単独のパッチアンテナを用いた場合に比べて利得を大幅に向上させることが可能となる。

【 0 0 3 9 】

また、アレー化によりヴィヴァルディアンテナ (Vivaldi Antenna) 等の波長サイズで設計された従来の広帯域アンテナと同等以上の利得を有しながらビームフォーミングによって放射方向を自動的に制御できる。例えば、300 GHz 帯の超高速無線通信を想定した場合、送受信位置の僅かなずれが SN 比に大きく影響することから、ビーム角の微調整によって SN 比を常に最適化することで変調多値数の大きい状態で高ビットレートな無線伝送が可能となる。

【 0 0 4 0 】

さらに、本実施の形態のスタブパッチアンテナをアレー化した場合、スタブとパッチの間に形成される電気容量で電界を集中させて閉じ込めることにより素子間結合を低減することができる。アレーファクタから導出される利得の理論限界値に近い利得を出すことができる。

【 0 0 4 1 】

[第 2 の実施の形態]

次に、図 1 4 を参照して、本発明の第 2 の実施の形態にかかる回路一体型アンテナ 2 0

10

20

30

40

50

について説明する。図 1 4 は、第 2 の実施の形態にかかる回路一体型アンテナの積層構造を示す断面図である。

本実施の形態にかかる回路一体型アンテナ 2 0 は、前述した図 1 の回路一体型アンテナ 1 0 において、アンテナ部 A N T の上方に上部パッチ導体 1 6 を装荷したものである。

【 0 0 4 2 】

すなわち、本実施の形態にかかる回路一体型アンテナ 2 0 は、図 1 4 に示すように、パッチ導体 1 2 およびスタブ導体 1 3 A , 1 3 B からなるアンテナ部 A N T の上方（上層）、具体的には、上部絶縁層 B C B の表面に、スタブ導体 1 3 A , 1 3 B の外形とほぼ同一形状の上部パッチ導体 1 6 を装荷したものである。上部パッチ導体 1 6 は、例えば金（A u）などの導体薄膜からなる。

10

【 0 0 4 3 】

この構造によれば、下層のアンテナ部 A N T から放射された電波が上層の上部パッチ導体 1 6 と結合することによって、指向性の優れない周波数帯の電波の方向が修正される。このため、上部パッチ導体 1 6 が最大利得を保持した状態でその周辺周波数帯の利得を向上させ放射特性を平滑化させる働きを持つ。また、アンテナ部 A N T と上部パッチ導体 1 6 との層間に電界が集中することで、対応周波数帯・帯域幅を保持した状態で、図 1 のスタブパッチアンテナよりも構造が小型化することが可能となる。

【 0 0 4 4 】

[第 2 の実施の形態にかかる解析結果]

次に、図 1 5 ~ 図 1 7 を参照して、本実施の形態にかかる回路一体型アンテナ 2 0 と従来のパッチアンテナに関する、シミュレーションによる解析結果について説明する。図 1 5 は、第 2 の実施の形態にかかる回路一体型アンテナに関する反射係数の周波数特性を示すグラフである。図 1 6 は、第 2 の実施の形態にかかる回路一体型アンテナの利得周波数特性を示すグラフである。図 1 7 は、第 2 の実施の形態にかかる回路一体型アンテナの放射効率周波数特性を示すグラフである。

20

【 0 0 4 5 】

本実施の形態にかかる回路一体型アンテナ 2 0 に関する解析条件については、図 3 および図 4 で示した上部パッチ導体なしのものと同様であり、具体的には、周波数帯域を 2 5 0 - 3 4 0 G H z とし、解析空間を 1 0 0 0 μ m \times 1 0 0 0 μ m \times 1 0 0 0 μ m とした。また、アンテナ部 A N T（パッチ導体 1 2、スタブ導体 1 3 A , 1 3 B）の薄膜導体として膜厚が 0 . 6 μ m の金（A u）を用いた。また、基板 B として厚さが 5 0 μ m の I n P 基板を用い、グランドプレーン G N D として厚さが 4 μ m の金（A u）を用いた。回路実装層 M I M の厚さを 1 . 8 μ m とし、回路実装層 M I M 内の S i N の厚さを 0 . 7 7 μ m とし、上部絶縁層 B C B の厚さを 1 . 8 μ m とした。また、給電線路 1 1 の一端に設けられたポート P T のサイズを 2 0 0 μ m（W） \times 1 5 0 μ m（H）とし、ポート P T から 1 W の電磁界を入力した。上部パッチ導体 1 6 については、縦横の幅すなわちパッチサイズ P a t をスタブ導体 1 3 A , 1 3 B と同じ 3 0 0 μ m とし、膜厚を 2 . 2 μ m とした。

30

【 0 0 4 6 】

また、本実施の形態にかかる回路一体型アンテナ 2 0 に関するアンテナサイズについては、図 3 および図 4 で示したものと比較して、アンテナ部 A N T を全体的に 1 7 % ほどサイズダウンしたものである。具体的には、パッチ導体 1 2 の縦横の幅すなわちパッチサイズ P a t を 1 5 0 μ m とし、給電線路 1 1 の幅 M S L _ x を 3 4 μ m とし、長さ M S L _ y を 3 5 0 μ m とし、スタブ導体 1 3 A , 1 3 B の縦横の幅 S t u b を 2 5 0 μ m とし、スタブ導体 1 3 A , 1 3 B の帯幅 S t u b _ w を 3 0 μ m とした。また、ギャップ 1 4 の幅 I n t _ 1 を 2 0 μ m とし、ギャップ 1 3 C の幅 I n t _ 2 を 3 0 μ m とし、スリット 1 5 A , 1 5 B の幅 S l i t _ x を 1 0 μ m とし、スリット 1 5 A , 1 5 B の長さ S l i t _ y を 6 0 μ m とした。

40

【 0 0 4 7 】

図 1 5 には、本実施の形態にかかる回路一体型アンテナ 2 0 の解析結果として、給電線路 1 1 の入力端（ポート）における入力反射係数 S 1 1 の周波数特性が示されている。本

50

実施の形態にかかる回路一体型アンテナ 20 (上部パッチ導体あり) によれば、図 15 に示すように、入力反射係数 S_{11} の -10.0 dB における帯域幅は 30 GHz であり、前述した回路一体型アンテナ 10 (上部パッチ導体なし) の帯域幅 25 GHz と比較して、 16% 程度広がっていることが分かる。

【0048】

また、図 16 には、本実施の形態にかかる回路一体型アンテナ 20 の解析結果として、利得の周波数特性が示されており、図 17 には、本実施の形態にかかる回路一体型アンテナ 20 の解析結果として、放射効率の周波数特性が示されている。図 16 および図 17 に示すように、本実施の形態にかかる回路一体型アンテナ 20 (上部パッチ導体あり) によれば、前述した回路一体型アンテナ 10 (上部パッチ導体なし) と比較して、利得および放射効率についても改善し、より安定化していることが分かる。したがって、上部パッチ導体 16 を装荷することにより、小型化と対応周波数帯の利得・放射効率の改善を両立することができる。なお、図 16 および図 17 では、比較のため、それぞれの中心周波数を基準として対応周波数帯を規格化した規格化周波数が横軸として用いられている。

10

【0049】

[第2の実施の形態の効果]

このように、本実施の形態は、パッチ導体 12 およびスタブ導体 13A, 13B からなるアンテナ部 ANT の上方に、スタブ導体 13A, 13B の外形とほぼ同一形状の上部パッチ導体 16 を装荷したものである。

これにより、回路一体型アンテナ 20 の入力反射係数 S_{11} の -10.0 dB における帯域幅を広げられるだけでなく、対応周波数帯の利得・放射効率を改善でき、小型化と対応周波数帯の利得・放射効率の改善を両立することができる。

20

【0050】

[実施の形態の拡張]

以上、実施形態を参照して本発明を説明したが、本発明は上記実施形態に限定されるものではない。本発明の構成や詳細には、本発明の Scope 内で当業者が理解しうる様々な変更をすることができる。また、各実施形態については、矛盾しない範囲で任意に組み合わせ実施することができる。

【符号の説明】

【0051】

10, 20...回路一体型アンテナ、11...給電線路、12...パッチ導体、12A, 12C...一辺、12B...接続部、13A, 13B...スタブ導体、13C, 14...ギャップ、15A, 15B...スリット、16...上部パッチ導体、MIM...回路実装層、BCB...上部絶縁層、ANT...アンテナ部、B...基板、P...表面、R...底面、GND...グラウンドプレーン。

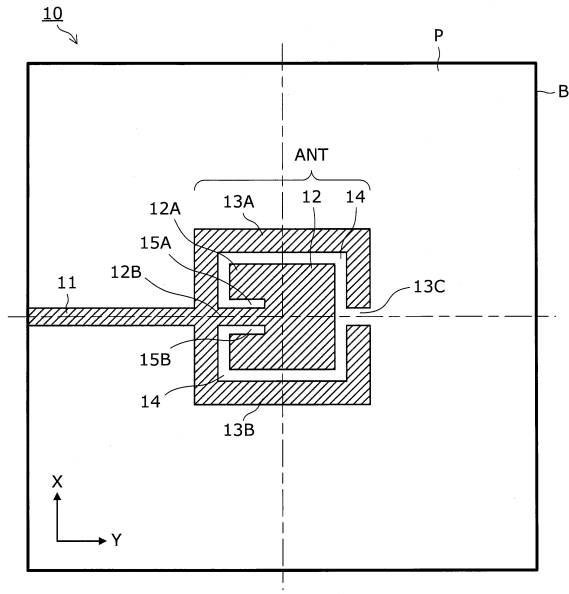
30

40

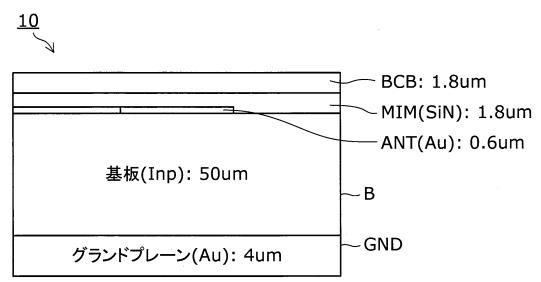
50

【図面】

【図 1】



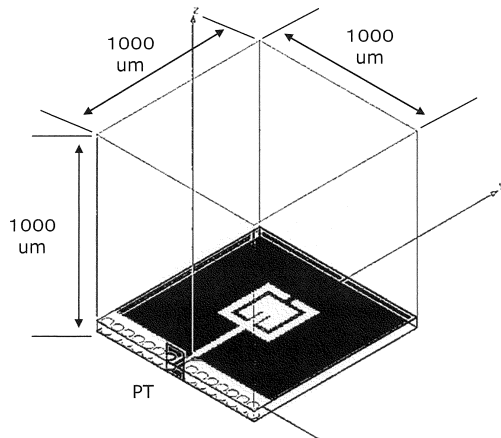
【図 2】



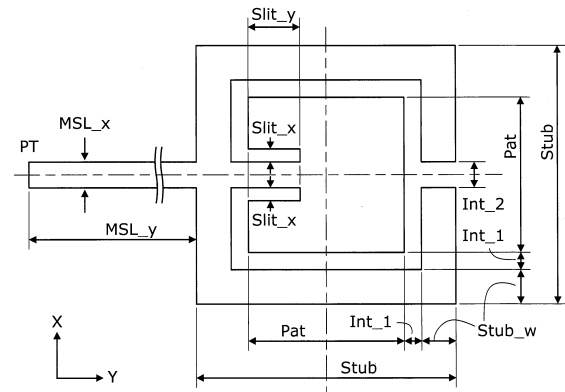
10

20

【図 3】



【図 4】

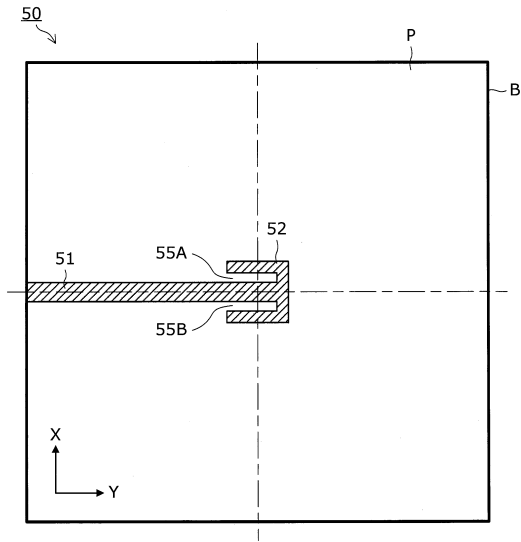


30

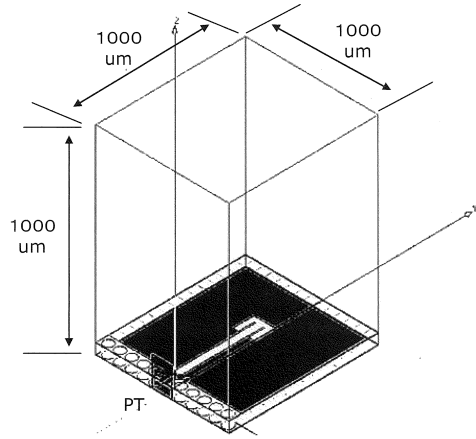
40

50

【 図 5 】

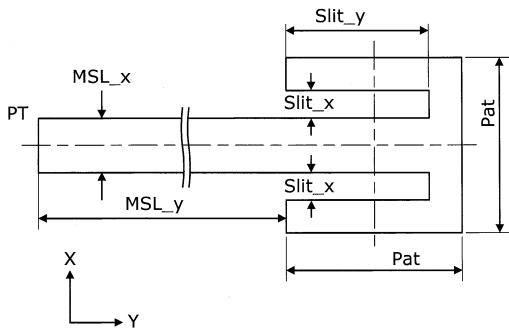


【 図 6 】

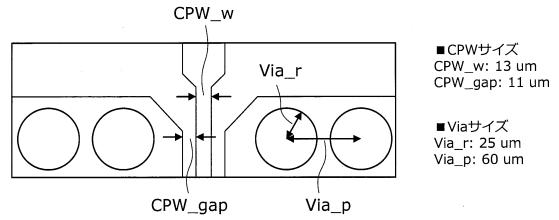


10

【 図 7 】



【 図 8 】



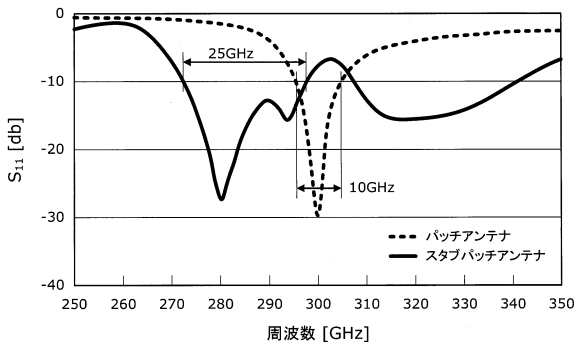
20

30

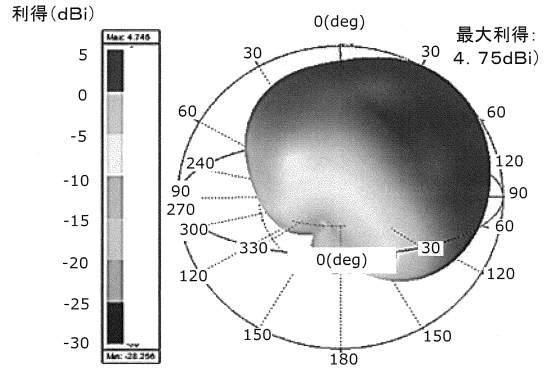
40

50

【図 9】

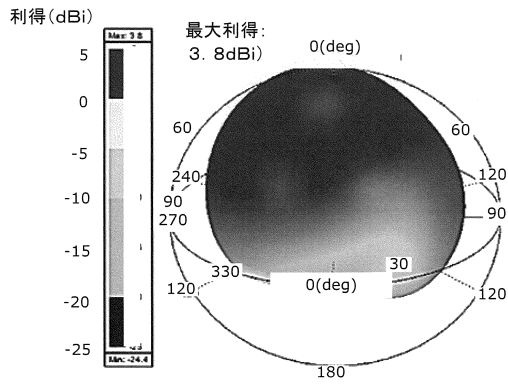


【図 10】

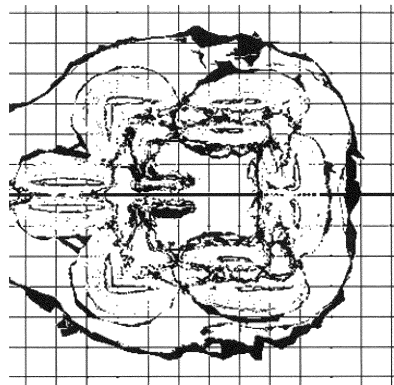


10

【図 11】



【図 12】



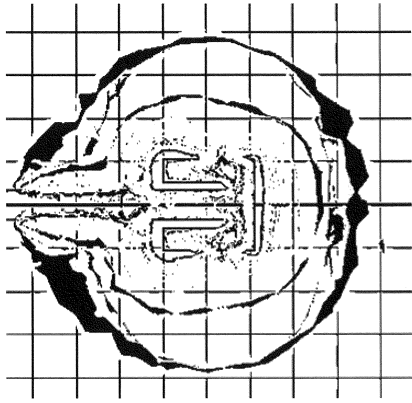
20

30

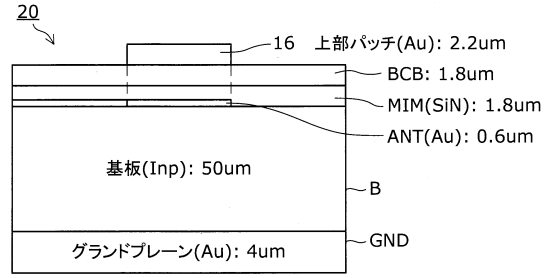
40

50

【図 1 3】

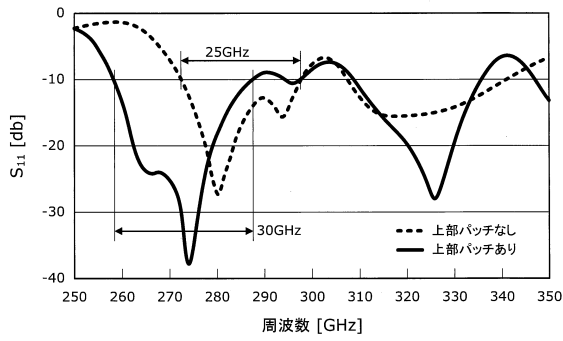


【図 1 4】

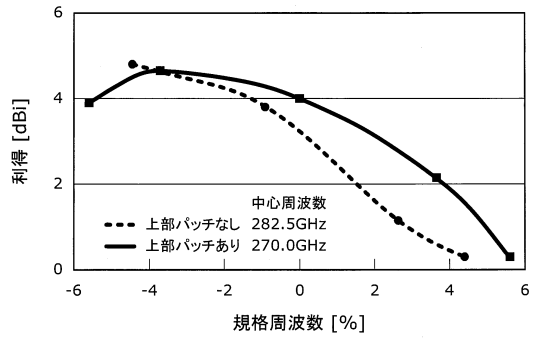


10

【図 1 5】



【図 1 6】



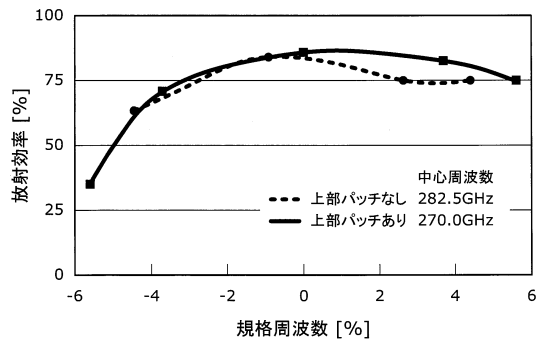
20

30

40

50

【図 17】



10

20

30

40

50

フロントページの続き

東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内

(72)発明者 野坂 秀之

東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内

審査官 岸田 伸太郎

(56)参考文献 特開平11-317614(JP,A)

米国特許第4197544(US,A)

韓国公開特許第10-2008-0070240(KR,A)

特許第7180787(JP,B2)

(58)調査した分野 (Int.Cl., DB名)

H01Q 13/08

H01Q 23/00