



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 602 20 230 T2** 2007.09.13

(12) **Übersetzung der europäischen Patentschrift**

(97) **EP 1 300 887 B1**

(21) Deutsches Aktenzeichen: **602 20 230.2**

(86) PCT-Aktenzeichen: **PCT/JP02/00997**

(96) Europäisches Aktenzeichen: **02 712 286.0**

(87) PCT-Veröffentlichungs-Nr.: **WO 2002/082554**

(86) PCT-Anmeldetag: **06.02.2002**

(87) Veröffentlichungstag  
der PCT-Anmeldung: **17.10.2002**

(97) Erstveröffentlichung durch das EPA: **09.04.2003**

(97) Veröffentlichungstag  
der Patenterteilung beim EPA: **23.05.2007**

(47) Veröffentlichungstag im Patentblatt: **13.09.2007**

(51) Int Cl.<sup>8</sup>: **H01L 29/78** (2006.01)

**H01L 21/336** (2006.01)

**H01L 21/8234** (2006.01)

**H01L 27/088** (2006.01)

**H01L 27/108** (2006.01)

**H01L 21/8242** (2006.01)

**H01L 21/316** (2006.01)

(30) Unionspriorität:

**2001102908 02.04.2001 JP**

(73) Patentinhaber:

**Matsushita Electric Industrial Co., Ltd., Kadoma,  
Osaka, JP**

(74) Vertreter:

**Grünecker, Kinkeldey, Stockmair &  
Schwanhäusser, 80538 München**

(84) Benannte Vertragsstaaten:

**DE, FR, GB, NL**

(72) Erfinder:

**MORIWAKI, Masaru, Neyagawa-shi, Osaka  
572-0082, JP; NIWA, Masaaki, Hirakata-shi, Osaka  
573-0086, JP; KUBOTA, Masafumi, Takatsuki-shi,  
Osaka 569-0044, JP**

(54) Bezeichnung: **HERSTELLUNGSVERFAHREN EINES HALBLEITERBAUELEMENTS**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

**Beschreibung**

## TECHNISCHES GEBIET

**[0001]** Die vorliegende Erfindung betrifft ein Verfahren zum Herstellen einer Halbleitervorrichtung, die Gate-Isolierfilme aufweist, die aus Material mit großer Dielektrizitätskonstante hergestellt werden.

## STAND DER TECHNIK

**[0002]** Mit den jüngsten Fortschritten bei Verfahren, um ein größeres Maß an Integration in und schnellen Betrieb von Halbleitervorrichtungen zu ermöglichen, hat sich die Größe von MOSFETs (Metall-Oxid-Halbleiter-Feldeffekttransistoren) reduziert. Gleichzeitig mit der Abnahme der Größe von MOSFETs sind Gate-Isolierfilme zunehmend dünner geworden, und infolgedessen hat sich das Problem vergrößerten Gate-Leckstromes aufgrund von Tunnelstrom manifestiert. Um dieses Problem zu beheben, sind Verfahren zum Ausführen eines Gate-Isolierfilms untersucht worden, der eine Kapazität gleich der eines dünnen SiO<sub>2</sub>-Films hat (das heißt, eine geringe äquivalente Oxiddicke (SiO<sub>2</sub>), nachfolgend „EOT“ genannt) und der eine große physische Filmdicke aufweist (das heißt einen geringen Leckstrom), indem als Material für den Gate-Isolierfilm ein High-k-Material mit großer Dielektrizitätskonstante größer als die von SiO<sub>2</sub> (nachfolgend das „Material mit hoher Dielektrizitätskonstante“ genannt) verwendet wird. Spezifische Beispiele solchen Materials mit hoher Dielektrizitätskonstante sind unter anderem isolierende Metalloxide, wie zum Beispiel HfO<sub>2</sub> oder ZrO<sub>2</sub>.

**[0003]** Zusätzlich sind in jüngster Vergangenheit Multifunktionsschaltkreise, wie zum Beispiel innere Schaltkreise zum Durchführen von Berechnungsoperationen, periphere Schaltkreise zur Durchführung von Eingaben und Ausgaben sowie dynamische RAMs (DRAM-Bausteine) im Allgemeinen auf einem einzelnen Chip integriert worden, der als Hochintegration (LSI-Schaltung) ausgelegt wird. Als Komponenten eines solchen LSI-Systems werden häufig MOSFETs (Metall-Oxid-Halbleiter-Feldeffekttransistoren), die in Abhängigkeit von ihren Funktionen eine verstärkte Antriebsleistung haben, wenngleich ihr Leckstrom groß ist, oder die einen verringerten Leckstrom aufweisen, wenngleich ihre Antriebsleistung gering ist, verwendet. In dieser Hinsicht wird eine Technologie verwendet, durch die SiO<sub>2</sub>-Filme, die als Gate-Isolierfilme in MOSFETs (Metall-Oxid-Halbleiter-Feldeffekttransistoren) dienen, auf der Grundlage der MOSFET-Funktionen in der Dicke verändert werden, insbesondere eine Multigate-Isolierfilmtechnologie zum Ausbilden von Gate-Isolierfilmen mit unterschiedlichen Dicken.

**[0004]** Wenn ein Material mit hoher Dielektrizitätskonstante als Material für einen Gate-Isolierfilm ver-

wendet wird, ist es jedoch schwierig, eine gewünschte äquivalente Oxiddicke (EOT) zu erzielen, selbst wenn eine Zunahme des Gate-Leckstromes verhindert werden kann.

**[0005]** Weiterhin besteht dahingehend ein Problem mit der Multigate-Isolierfilmtechnologie, dass sich der Gate-Leckstrom aufgrund der geringen Dicke der Gate-Isolierfilme erhöht.

## OFFENLEGUNG DER ERFINDUNG

**[0006]** Angesichts des Vorgesagten besteht eine erste Aufgabe der vorliegenden Erfindung in der Ausführung eines Gate-Isolierfilms mit einer geringen äquivalenten Oxiddicke (EOT) und einem geringen Leckstrom, und eine zweite Aufgabe der Erfindung besteht in der Verhinderung der Zunahme des Leckstromes bei Verwendung von Multigate-Isolierfilmtechnologie.

**[0007]** Um diese Aufgaben zu erfüllen, haben die Erfinder der vorliegenden Anmeldung die Ursache des Versagens der Ausführung einer gewünschten äquivalenten Oxiddicke (EOT), selbst bei Verwendung eines Materials mit hoher Dielektrizitätskonstante (insbesondere ein Metalloxid) als Material für einen Gate-Isolierfilm, untersucht und die folgenden Erkenntnisse gesammelt.

**[0008]** Insbesondere, wenn eine Metalloxidschicht, die als Gate-Isolierfilm dient, auf einem Siliziumsubstrat ausgebildet wird, bildet sich zwischen dem Siliziumsubstrat und der Metalloxidschicht eine Isolier-Verbundschicht (nachfolgend „Metallsilikatschicht“ genannt), die aus den drei Elementen Silizium, Sauerstoff und einem in der Metalloxidschicht enthaltenen Metall besteht. Mit anderen Worten wird ein Gate-Isolierfilm aus der Mehrschichtstruktur der Metallsilikatschicht und der Metalloxidschicht ausgebildet. In diesem Fall ist die Dielektrizitätskonstante der Metallsilikatschicht niedriger als die Dielektrizitätskonstante der Metalloxidschicht, so dass sich die effektive Dielektrizitätskonstante des gesamten Gate-Isolierfilms reduziert. Infolgedessen kann ein Gate-Isolierfilm, der die gewünschte äquivalente Oxiddicke aufweist, nicht ausgebildet werden, und daher kann ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor), der eine solche hohe Antriebsleistung wie erwartet aufweist, nicht ausgebildet werden, das heißt die Leistung des MOSFET kann nicht verstärkt werden.

**[0009]** [Fig. 6](#) ist eine Querschnittsansicht und veranschaulicht eine bekannte Halbleitervorrichtung, insbesondere einen bekannten MOSFET, bei dem Zirkoniumdioxid (ZrO<sub>2</sub>) als Material mit hoher Dielektrizitätskonstante, das einen Gate-Isolierfilm bildet, verwendet wird.

**[0010]** Wie in [Fig. 6](#) gezeigt wird, wird eine Zirkoniumoxidschicht **11**, die als Gate-Isolierfilm dient, auf einem Siliziumsubstrat **10** ausgebildet. Hierbei bildet sich jedoch eine Zirkoniumsilikatschicht **12** zwischen dem Siliziumsubstrat **10** und der Zirkoniumoxidschicht **11**. Dementsprechend wird eine Gate-Elektrode **13** auf dem Gate-Isolierfilm, der aus der Mehrschichtstruktur der Zirkoniumoxidschicht **11** und der Zirkoniumsilikatschicht **12** besteht, ausgebildet werden.

**[0011]** Aus „Electrical properties of hafnium silicate gate dielectrics deposited directly on silicon“ von G. D. Wilk und R. M. Wallace, Applied Physics Letters, Volume 74, Number 19, 10. Mai 1999, Seiten 2854 bis 2856, sind  $\text{HfSi}_x\text{O}_y$ -Schichten und  $\text{ZrSi}_x\text{O}_y$ -Schichten mit einer hohen Dielektrizitätskonstante bekannt. Die Silikatschichten werden direkt auf das Substrat gesputtert.

**[0012]** Aus dem Dokument „High-k Gate Dielectrics with Ultra-low Leakage Current Based on Praseodymium Oxid“ von N. J. Osten et al, International Electron Devices Meeting 2000, Technical Digest, 13. Dezember 2000, Seiten 653 bis 656, XP010531848, San Francisco, Kalifornien, USA, ist bekannt, dass auch auf Si(100) abgeschiedenes Praseodymoxid zu einer Pr-Si-O-Silikatschicht an der Grenzfläche führt.

**[0013]** Andererseits haben die Erfinder der hier vorliegenden Anmeldung festgestellt, dass wenn eine Metalloxidschicht, die als Schicht von Material mit hoher Dielektrizitätskonstante wirkt, auf einem Siliziumsubstrat ausgebildet wird, wie zum Beispiel durch reaktives Sputtern, eine Metallsilikatschicht mit einer gleichförmigen Dicke von etwa 2 nm bis 3 nm mit einer größeren Dielektrizitätskonstante als ein  $\text{SiO}_2$ -Film zwischen dem Siliziumsubstrat und der Metalloxidschicht ausgebildet werden kann, indem von dem Target gesputterte und in die Substratfläche implantierte Teilchen gesteuert werden oder indem das  $\text{O}_2$ -Plasma gesteuert wird, das während des Sputterns erzeugt wird. Sie haben weiterhin festgestellt, dass durch die Verwendung der Metallsilikatschicht als Gate-Isolierfilm, das heißt durch Ausbilden der Metalloxidschicht und der Metallsilikatschicht und durch nachfolgendes Entfernen der Metalloxidschicht, die erste Aufgabe gelöst werden kann, das heißt dass ein Gate-Isolierfilm mit einer geringen äquivalenten Oxiddicke (EOT) und geringem Leckstrom hergestellt werden kann. Es ist zu beachten, dass wenn zum Beispiel chemische Aufdampfung (das CVD-Verfahren) anstelle des reaktiven Sputterns zur Ausbildung einer Metallsilikatschicht verwendet wird, eine hochqualitative Metallsilikatschicht wie oben erwähnt ebenfalls ausgebildet werden kann.

**[0014]** Die Erfinder der hier vorliegenden Erfindung haben weiterhin folgende Erkenntnisse gesammelt.

Wenn eine andere Metalloxidschicht auf der Metallsilikatschicht ausgebildet wird, nachdem die Metalloxidschicht entfernt worden ist, kann die andere Metalloxidschicht wie vorgesehen ausgebildet werden, ohne dass eine Reaktion mit dem Substrat berücksichtigt wird; indem somit die Mehrschichtstruktur aus der Metallsilikatschicht und der anderen Metalloxidschicht als Gate-Isolierfilm verwendet wird, kann die erste Aufgabe ebenfalls gelöst werden.

**[0015]** Die Erfinder der hier vorliegenden Anmeldung haben weiterhin festgestellt, dass durch Ausbilden einer Metalloxidschicht und einer Metallsilikatschicht und nachfolgendes teilweises Entfernen der Metalloxidschicht Multigate-Isolierfilmtechnologie, bei der die Einzelschichtstruktur der Metallsilikatschicht als dünner Gate-Isolierfilm und die Mehrschichtstruktur aus der Metallsilikatschicht und der Metalloxidschicht als dicker Gate-Isolierfilm ausgeführt werden können. Dies ermöglicht das Lösen der zweiten Aufgabe, das heißt der Leckstrom kann gesteuert werden, wenn die Multigate-Isolierfilmtechnologie angewendet wird. In diesem Fall kann auch die Mehrschichtstruktur aus der Metallsilikatschicht und einer anderen Metalloxidschicht als dünner Gate-Isolierfilm genutzt werden.

**[0016]** Die vorliegende Erfindung wurde auf der Grundlage der oben beschriebenen Erkenntnisse gemacht. Insbesondere um die erste Aufgabe zu lösen, wird in dem Patentanspruch 1 ein erfindungsgemäßes Verfahren zum Herstellen einer Halbleitervorrichtung offen gelegt.

**[0017]** Gemäß dem erfindungsgemäßen Verfahren zur Herstellung einer Halbleitervorrichtung werden eine Metallsilikatschicht und eine Metalloxidschicht, die beide ein erstes Metall enthalten, nacheinander auf einem Siliziumsubstrat ausgebildet, und die Metalloxidschicht wird danach entfernt, wodurch ein aus der Metallsilikatschicht hergestellter Gate-Isolierfilm ausgebildet wird. In diesem Verfahren kann eine Metallsilikatschicht mit einer gleichförmigen Dicke und einer Dielektrizitätskonstante, die größer ist als die von  $\text{SiO}_2$ , zum Beispiel durch ein reaktives Sputterverfahren oder durch chemisches Aufdampfen (CVD-Verfahren) ausgebildet werden und die Dicke der Metallsilikatschicht kann problemlos eingestellt werden, indem zum Beispiel die Sputterbedingungen oder die Bedingungen des chemischen Aufdampfens gesteuert werden. Demzufolge ist es möglich, einen Gate-Isolierfilm mit einer geringen äquivalenten Oxiddicke (EOT) und einem geringen Leckstrom zu erhalten, was die Herstellung eines MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistors) mit geringem Stromverbrauch und der gewünschten Antriebsleistung ermöglicht.

**[0018]** Um die erste Aufgabe zu lösen, umfasst ein zweites erfindungsgemäßes Verfahren zur Herstel-

lung einer Halbleitervorrichtung die durch den Patentsanspruch 1 offengelegten Schritte, die weiterhin in dem Schritt (c) umfassen: das Entfernen der Metalloxidschicht und danach das Ausbilden einer weiteren Metalloxidschicht, die ein zweites Metall über dem Siliziumsubstrat enthält, das von dem ersten Metall unterschiedlich ist, dadurch das Ausbilden eines Gate-Isolierfilms, der aus der Metallsilikatschicht und der anderen Metalloxidschicht hergestellt wird.

**[0019]** Gemäß dem zweiten erfindungsgemäßen Verfahren zum Herstellen einer Halbleitervorrichtung werden eine Metallsilikatschicht und eine Metalloxidschicht, die beide ein erstes Metall enthalten, nacheinander auf einem Siliziumsubstrat ausgebildet, wird die Metalloxidschicht danach entfernt und wird danach eine andere Metalloxidschicht, die ein zweites von dem ersten Metall unterschiedliches Metall enthält, ausgebildet, wodurch ein Gate-Isolierfilm, der aus der Metallsilikatschicht und der anderen Metalloxidschicht besteht, ausgebildet wird. In diesem Verfahren können eine Metallsilikatschicht mit einer gleichmäßigen Dicke und einer höheren Dielektrizitätskonstante als die von  $\text{SiO}_2$  zum Beispiel durch ein reaktives Sputterverfahren oder durch ein chemisches Aufdampfungsverfahren (CVD-Verfahren) ausgebildet werden, und die Dicke der Metallsilikatschicht kann gut eingestellt werden, indem zum Beispiel die Sputterbedingungen oder die Abscheidungsbedingungen gesteuert werden. Da weiterhin die andere Metalloxidschicht getrennt auf der Metallsilikatschicht ausgebildet wird, kann die andere Metalloxidschicht wie vorgesehen ohne Berücksichtigung einer Reaktion mit dem Siliziumsubstrat ausgebildet werden. Dementsprechend kann mit der Mehrschichtstruktur aus der Metallsilikatschicht und der anderen Metalloxidschicht ein Gate-Isolierfilm mit geringer äquivalenter Oxiddicke (EOT) und geringem Leckstrom ausgeführt werden, was die Ausführung eines MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistors) mit geringem Stromverbrauch und der gewünschten Antriebsleistung ermöglicht.

**[0020]** Darüber hinaus und gemäß dem zweiten Verfahren zum Herstellen einer Halbleitervorrichtung kann die Mehrschichtstruktur aus der Metallsilikatschicht und der anderen Metalloxidschicht problemlos ausgebildet werden, um eine gewünschte Dicke aufzuweisen. Dies ermöglicht die Auslegung eines Gate-Isolierfilms gemäß den in einem MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) erforderlichen Funktionen. Zum Beispiel wird die Auslegung eines Gate-Isolierfilms, der auf Kompatibilität zwischen hoher Antriebsleistung und geringem Stromverbrauch abzielt, ermöglicht.

**[0021]** Weiterhin wird in dem zweiten Verfahren zum Herstellen einer Halbleitervorrichtung das erste Metall vorzugsweise so ausgewählt, dass die Metallsilikatschicht an der Grenzfläche zu dem Substrat ther-

misch stabil ist und keine große Verspannung in dem Siliziumkristall verursacht, die zu Verschlechterung der Beweglichkeit in dem Siliziumkristall führen würde. Zusätzlich wird das zweite Metall so ausgewählt, dass die Dielektrizitätskonstante der anderen Metalloxidschicht, die das zweite Metall enthält, größer ist als die Dielektrizitätskonstante der Metalloxidschicht, die das erste Metall enthält.

**[0022]** Um die zweite Aufgabe zu lösen, umfasst ein drittes Verfahren zur Herstellung einer Halbleitervorrichtung, das nicht Bestandteil der Erfindung ist, die Schritte: (a) des Ausbildens einer Metallsilikatschicht, die wenigstens ein erstes Metall in einem ersten Vorrichtungsbereich und einem zweiten Vorrichtungsbereich auf einem Siliziumsubstrat enthält, und weiterhin des Ausbildens einer Metalloxidschicht, die das erste Metall auf der Metallsilikatschicht enthält; (b) des Entfernens der in dem ersten Vorrichtungsbereich befindlichen Metalloxidschicht, dadurch des Ausbildens eines ersten Gate-Isolierfilms, der aus der Metallsilikatschicht in dem ersten Vorrichtungsbereich besteht; und weiterhin des Ausbildens eines zweiten Gate-Isolierfilms, der aus der Metallsilikatschicht und der Metalloxidschicht in dem zweiten Vorrichtungsbereich besteht; und (c) des Ausbildens einer ersten Gate-Elektrode auf dem ersten Gate-Isolierfilm und weiterhin des Ausbildens einer zweiten Gate-Elektrode auf dem zweiten Gate-Isolierfilm.

**[0023]** Gemäß dem dritten Verfahren zum Herstellen einer Halbleitervorrichtung werden eine Metallsilikatschicht und eine Metalloxidschicht, die beide ein erstes Metall enthalten, nacheinander auf einem Siliziumsubstrat ausgebildet, und danach wird die Metalloxidschicht teilweise entfernt, wodurch ein erster Gate-Isolierfilm ausgebildet wird, der aus der Metallsilikatschicht besteht, sowie ein zweiter Gate-Isolierfilm, der aus der Metallsilikatschicht und der Metalloxidschicht besteht. Mit anderen Worten ist das dritte Verfahren zum Herstellen einer Halbleitervorrichtung die Multigate-Isolierfilmtechnologie, bei der die Einzelschichtstruktur der Metallsilikatschicht als dünner Gate-Isolierfilm verwendet wird und die Mehrschichtstruktur aus der Metallsilikatschicht und der Metalloxidschicht als dicker Gate-Isolierfilm verwendet wird. Weiterhin kann in dem dritten Verfahren zum Herstellen einer Halbleitervorrichtung eine Metallsilikatschicht mit einer gleichförmigen Dicke und einer Dielektrizitätskonstante, die größer ist als die von  $\text{SiO}_2$ , zum Beispiel durch ein reaktives Sputterverfahren oder durch ein chemisches Aufdampfverfahren (CVD-Verfahren) ausgebildet werden, und die Dicke der Metallsilikatschicht kann gut eingestellt werden, indem zum Beispiel die Sputterbedingungen oder die Abscheidungsbedingungen gesteuert werden. Da demzufolge geringe äquivalente Oxiddicke (EOT) und geringer Leckstrom in dem dünnen

Gate-Isolierfilm (dem ersten Gate-Isolierfilm) ausgeführt werden können, kann eine Zunahme des Gate-Leckstromes verhindert werden, wenn die Multigate-Isolierfilmtechnologie angewendet wird, wodurch die Ausbildung einer LSI-Schaltung mit geringem Stromverbrauch ermöglicht wird. Weiterhin ermöglicht der erste Gate-Isolierfilm die Ausführung eines MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistors), bei dem die Priorität auf der Erhöhung der Antriebsleistung liegt, während der zweite Gate-Isolierfilm die Ausführung eines MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistors) ermöglicht, bei dem die Priorität auf der Senkung des Stromverbrauches liegt. Infolgedessen kann eine LSI-Schaltung ausgeführt werden, bei der hohe Antriebsleistung und geringer Stromverbrauch miteinander kompatibel sind.

**[0024]** Um die zweite Aufgabe zu lösen, umfasst ein viertes Verfahren zum Herstellen einer Halbleitervorrichtung, das nicht Bestandteil der Erfindung ist, die Schritte: (a) Ausbilden einer Metallsilikatschicht, die wenigstens ein erstes Metall in einem ersten Vorrichtungsbereich und einem zweiten Vorrichtungsbereich auf einem Siliziumsubstrat beinhaltet, und weiterhin Ausbilden einer Metalloxidschicht, die das erste Metall auf der Metallsilikatschicht enthält; (b) Entfernen eines Teils der in dem ersten Vorrichtungsbereich befindlichen Metalloxidschicht und danach Ausbilden einer anderen Metalloxidschicht, die ein zweites Metall enthält, das von dem ersten Metall unterschiedlich ist, über dem ersten Vorrichtungsbereich und dem zweiten Vorrichtungsbereich, wodurch in dem ersten Vorrichtungsbereich ein erster Gate-Isolierfilm ausgebildet wird, der aus der Metallsilikatschicht und der anderen Metalloxidschicht besteht, und weiterhin in dem zweiten Vorrichtungsbereich ein zweiter Gate-Isolierfilm ausgebildet wird, der aus der Metallsilikatschicht, der Metalloxidschicht und der anderen Metalloxidschicht besteht; und (c) Ausbilden einer ersten Gate-Elektrode auf dem ersten Gate-Isolierfilm und weiterhin Ausbilden einer zweiten Gate-Elektrode auf dem zweiten Gate-Isolierfilm.

**[0025]** Gemäß dem vierten Verfahren zum Herstellen einer Halbleitervorrichtung werden eine Metallsilikatschicht und eine Metalloxidschicht, die beide ein erstes Metall enthalten, nacheinander auf einem Siliziumsubstrat ausgebildet, wird die Metalloxidschicht danach teilweise entfernt und wird danach eine andere Metalloxidschicht, die ein zweites von dem ersten Metall unterschiedliches Metall enthält, ausgebildet, wodurch ein erster Gate-Isolierfilm, der aus der Metallsilikatschicht und der anderen Metalloxidschicht besteht, und ein zweiter Gate-Isolierfilm, der aus der Metallsilikatschicht, der Metalloxidschicht und der anderen Metalloxidschicht besteht, ausgebildet werden. Mit anderen Worten ist das vierte Verfahren zum Her-

stellen einer Halbleitervorrichtung eine Multigate-Isolierfilmtechnologie, bei der die Mehrschichtstruktur aus der Metallsilikatschicht und der anderen Metalloxidschicht als dünner Gate-Isolierfilm verwendet wird und die Mehrschichtstruktur aus der Metallsilikatschicht, der Metalloxidschicht und der anderen Metalloxidschicht als dicker Gate-Isolierfilm verwendet wird. Weiterhin können in dem vierten Verfahren zum Herstellen einer Halbleitervorrichtung eine Metallsilikatschicht mit gleichförmiger Dicke und einer Dielektrizitätskonstante größer als die von  $\text{SiO}_2$  zum Beispiel durch ein reaktives Sputterverfahren oder durch ein chemisches Aufdampfungsverfahren (CVD-Verfahren) ausgebildet werden, und die Dicke der Metallsilikatschicht kann gut eingestellt werden, indem zum Beispiel die Sputterbedingungen oder die Abscheidungsbedingungen gesteuert werden. Da in dem vierten Verfahren zum Herstellen einer Halbleitervorrichtung weiterhin die andere Metalloxidschicht getrennt auf der Metallsilikatschicht oder der Metalloxidschicht ausgebildet wird, kann die andere Metalloxidschicht ohne Berücksichtigung von Reaktion mit dem Siliziumsubstrat ausgelegt werden. Da dementsprechend die Mehrschichtstruktur aus der Metallsilikatschicht und der anderen Metalloxidschicht die Ausführung einer geringen äquivalenten Oxiddicke (EOT) und eines geringen Leckstromes in dem dünnen Gate-Isolierfilm (dem ersten Gate-Isolierfilm) ermöglicht, kann eine Zunahme des Gate-Leckstromes verhindert werden, wenn die Multigate-Isolierfilmtechnologie angewendet wird, wodurch die Ausbildung einer LSI-Schaltung mit geringem Stromverbrauch ermöglicht wird. Weiterhin kann mit dem ersten Gate-Isolierfilm ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) ausgeführt werden, bei dem die Priorität auf die Erhöhung der Antriebsleistung gelegt wird, während mit dem zweiten Gate-Isolierfilm ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) ausgeführt werden kann, bei dem die Priorität auf einer Senkung des Stromverbrauches liegt. Infolgedessen kann eine LSI-Schaltung ausgeführt werden, bei der hohe Antriebsleistung und geringer Stromverbrauch miteinander kompatibel sind.

**[0026]** Darüber hinaus können gemäß dem vierten Verfahren zum Herstellen einer Halbleitervorrichtung die Mehrschichtstruktur aus der Metallsilikatschicht und der anderen Metalloxidschicht oder die Mehrschichtstruktur aus der Metallsilikatschicht, der Metalloxidschicht und der anderen Metalloxidschicht gut so ausgebildet werden, dass sie die gewünschten Dicken aufweisen. Dies ermöglicht die Auslegung eines Gate-Isolierfilms entsprechend den Funktionen, die in einem MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) gefordert werden. Zum Beispiel wird die Auslegung eines Gate-Isolierfilms ermöglicht, der auf Kompatibilität zwischen hoher Antriebsleistung und geringem Stromverbrauch ausgerichtet ist.

**[0027]** Weiterhin wird in dem vierten Verfahren zum

Herstellen einer Halbleitervorrichtung das erste Metall vorzugsweise so ausgewählt, dass die Metallsilikatschicht an der Grenzfläche zu dem Substrat thermisch stabil ist und keine große Verspannung in dem Siliziumkristall erzeugt, was zu einer Verschlechterung der Beweglichkeit in dem Siliziumkristall führen würde. Zusätzlich wird das zweite Metall vorzugsweise so ausgewählt, dass die Dielektrizitätskonstante der anderen Metalloxidschicht, die das zweite Metall enthält, größer ist als die Dielektrizitätskonstante der Metalloxidschicht, die das erste Metall enthält.

**[0028]** In dem erfindungsgemäßen Verfahren sowie in den anderen Verfahren, die nicht Bestandteil der Erfindung sind, umfasst der Schritt (a) vorzugsweise den Schritt (d) des Ausbildens der Metallsilikatschicht und der Metalloxidschicht durch reaktives Sputtern, bei dem ein Target verwendet wird, das wenigstens das erste Metall enthält.

**[0029]** Danach wird sichergestellt, dass eine Metallsilikatschicht mit einer gleichförmigen Dicke und einer Dielektrizitätskonstante, die größer ist als die von  $\text{SiO}_2$ , ausgebildet werden kann, und die Dicke der Metallsilikatschicht kann genau eingestellt werden, indem die Sputterbedingungen gesteuert werden.

**[0030]** In dem erfindungsgemäßen Verfahren sowie in den anderen Verfahren, die nicht Bestandteil der Erfindung sind, umfasst der Schritt (a) vorzugsweise den Schritt (e) des Ausbildens der Metallsilikatschicht und der Metalloxidschicht durch chemisches Aufdampfen (CVD-Verfahren), bei dem ein Quellengas verwendet wird, das wenigstens das erste Metall enthält.

**[0031]** Danach wird sichergestellt, dass eine Metallsilikatschicht mit einer gleichförmigen Dicke und einer Dielektrizitätskonstante, die größer ist als die von  $\text{SiO}_2$ , ausgebildet werden kann, und die Dicke der Metallsilikatschicht genau eingestellt werden kann, indem die Abscheidungsbedingungen gesteuert werden.

**[0032]** In diesem Fall umfasst der Schritt (e) vorzugsweise den Schritt des Ausbildens der Metalloxidschicht in molekularen Schichten, die durch gepulste Zufuhr des Quellengases nacheinander ausgebildet werden.

**[0033]** Danach können die Steuerbarkeit und die Gleichmäßigkeit der Dicke der Metallsilikatschicht verbessert werden.

**[0034]** In dem erfindungsgemäßen Verfahren sowie in den anderen Verfahren, die nicht Bestandteil der Erfindung sind, ist das erste Metall vorzugsweise ein Metall aus der Gruppe von Metallen, die sich aus Hf, Zr, Ti, Ta, Al, Pr, Nd und La zusammensetzt, oder eine Legierung aus zwei oder mehr Metallen der

Gruppe von Metallen.

**[0035]** Dies gewährleistet, dass die Dielektrizitätskonstante der Metallsilikatschicht größer ist als die Dielektrizitätskonstante von  $\text{SiO}_2$ . Weiterhin ist das erste Metall insbesondere vorzugsweise Zr in dem ersten oder dem dritten erfindungsgemäßen Verfahren zum Herstellen einer Halbleitervorrichtung, während das erste Metall in dem zweiten oder dem vierten erfindungsgemäßen Verfahren zum Herstellen einer Halbleitervorrichtung insbesondere vorzugsweise Zr ist, und das zweite Metall ist insbesondere vorzugsweise Hf.

**[0036]** Eine erste Halbleitervorrichtung umfasst einen ersten MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) mit einem ersten Gate-Isolierfilm, der aus einer Metallsilikatschicht besteht, die ein erstes Metall enthält, sowie einen zweiten MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) mit einem zweiten Gate-Isolierfilm, die durch aufeinanderfolgendes Stapeln der Metallsilikatschicht und einer Metalloxidschicht, die das erste Metall enthält, ausgebildet werden.

**[0037]** Insbesondere ist die zweite Halbleitervorrichtung diejenige, die durch das dritte erfindungsgemäße Verfahren zum Herstellen einer Halbleitervorrichtung ausgebildet wird. In der zweiten Halbleitervorrichtung kann eine Zunahme des Gate-Leckstromes verhindert werden, wenn die Multigate-Isolierfilmentechnologie angewendet wird, wodurch die Ausbildung einer LSI-Schaltung mit geringem Stromverbrauch ermöglicht wird. Weiterhin kann die Priorität auf die Erhöhung der Antriebsleistung in dem ersten MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor), der den ersten Gate-Isolierfilm enthält, gelegt werden, während in dem zweiten MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor), der den zweiten Gate-Isolierfilm enthält, die Priorität auf die Senkung des Stromverbrauches gelegt werden kann. Infolgedessen kann eine LSI-Schaltung, in der hohe Antriebsleistung und geringer Stromverbrauch miteinander kompatibel sind, ausgeführt werden.

**[0038]** Eine dritte Halbleitervorrichtung umfasst: einen ersten MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) mit einem ersten Gate-Isolierfilm, der durch aufeinanderfolgendes Stapeln einer Metallsilikatschicht, die ein erstes Metall enthält, und einer Metalloxidschicht, die ein zweites von dem ersten Metall unterschiedliches Metall enthält, ausgebildet wird; sowie einen zweiten MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) mit einem zweiten Gate-Isolierfilm, der durch aufeinanderfolgendes Stapeln der Metallsilikatschicht, einer Metalloxidschicht, die das erste Metall enthält, und der Metalloxidschicht, die das zweite Metall enthält, ausgebildet wird.



**[0039]** Insbesondere ist die dritte Halbleitervorrichtung diejenige, die durch das vierte erfindungsgemäße Verfahren zur Herstellung der Halbleitervorrichtung ausgebildet wird. In der dritten Halbleitervorrichtung kann eine Zunahme des Gate-Leckstromes verhindert werden, wenn die Multigate-Isolierfilmtechnologie angewendet wird, wodurch die Ausbildung einer LSI-Schaltung mit geringem Stromverbrauch ermöglicht wird. Weiterhin kann Priorität auf die Erhöhung der Antriebsleistung in dem ersten MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor), der den zweiten Gate-Isolierfilm enthält, gelegt werden. Infolgedessen kann eine LSI-Schaltung, in der hohe Antriebsleistung und geringer Stromverbrauch miteinander kompatibel sind, ausgeführt werden. Zusätzlich ist es möglich, die Auslegung des Gate-Isolierfilms entsprechend den in einem MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) geforderten Funktionen zu ermöglichen.

**[0040]** In der ersten bis dritten Halbleitervorrichtung ist das erste Metall vorzugsweise ein Metall aus der Gruppe von Metallen, die sich aus Hf, Zr, Ti, Ta, Al, Pr, Nd und La zusammensetzt, oder eine Legierung aus zwei oder mehr Metallen aus der Gruppe von Metallen.

**[0041]** Danach wird sichergestellt, dass die Dielektrizitätskonstante der Metallsilikatschicht größer ist als die Dielektrizitätskonstante von  $\text{SiO}_2$ .

**[0042]** In der zweiten oder dritten Halbleitervorrichtung wird der erste MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) vorzugsweise in einem inneren Schaltkreis verwendet, während der zweite MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) vorzugsweise in einer peripheren Schaltung verwendet wird.

**[0043]** Danach ist es möglich, eine LSI-Schaltung mit einem inneren Schaltkreis mit hoher Antriebsleistung und geringem Stromverbrauch sowie einer peripheren Schaltung mit geringem Stromverbrauch auszuführen.

**[0044]** In der zweiten oder der dritten Halbleitervorrichtung wird der erste MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) vorzugsweise in einem Logikabschnitt verwendet, während der zweite MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) vorzugsweise in einem DRAM-Abschnitt verwendet wird.

**[0045]** Danach ist es möglich, eine LSI-Schaltung mit einem Logikabschnitt mit hoher Antriebsleistung und geringem Stromverbrauch und einem DRAM-Abschnitt mit geringem Stromverbrauch auszuführen.

## KURZE BESCHREIBUNG DER ZEICHNUNGEN

**[0046]** Die [Fig. 1\(a\)](#) bis [Fig. 1\(c\)](#) sind Querschnittsansichten und veranschaulichen die Verarbeitungsschritte eines Verfahrens zum Herstellen einer Halbleitervorrichtung gemäß dem ersten Ausführungsbeispiel der vorliegenden Erfindung.

**[0047]** [Fig. 2](#) ist ein Diagramm und veranschaulicht die Beziehung zwischen der Abscheidungszeit für eine Zirkoniumoxidschicht und der Abscheidungsstärke einer Zirkoniumschicht in dem Halbleitervorrichtungs-Herstellungsverfahren gemäß dem ersten Ausführungsbeispiel der vorliegenden Erfindung.

**[0048]** Die [Fig. 3\(a\)](#) und [Fig. 3\(b\)](#) sind Querschnittsansichten und veranschaulichen Verarbeitungsschritte eines Verfahrens zur Herstellung einer Halbleitervorrichtung gemäß dem zweiten Ausführungsbeispiel der vorliegenden Erfindung.

**[0049]** Die [Fig. 4\(a\)](#) bis [Fig. 4\(e\)](#) sind Querschnittsansichten und veranschaulichen Verarbeitungsschritte eines Verfahrens zur Herstellung einer Halbleitervorrichtung gemäß einem dritten Ausführungsbeispiel der vorliegenden Erfindung.

**[0050]** Die [Fig. 5\(a\)](#) und [Fig. 5\(b\)](#) sind Querschnittsansichten und veranschaulichen Verarbeitungsschritte eines Verfahrens zur Herstellung einer Halbleitervorrichtung gemäß einem vierten Ausführungsbeispiel der vorliegenden Erfindung.

**[0051]** [Fig. 6](#) ist eine Querschnittsansicht und veranschaulicht eine bekannte Halbleitervorrichtung.

## BESTE AUSFÜHRUNGSWEISE DER ERFINDUNG Erstes Ausführungsbeispiel

**[0052]** Nachfolgend wird unter Heranziehung eines n-MOSFETs als Beispiel ein Verfahren zur Herstellung einer Halbleitervorrichtung gemäß einem ersten Ausführungsbeispiel der Erfindung weiterhin unter Bezugnahme auf die anhängenden Zeichnungen beschrieben werden.

**[0053]** Die [Fig. 1\(a\)](#) bis [Fig. 1\(c\)](#) sind Querschnittsansichten und veranschaulichen Verarbeitungsschritte eines Verfahrens zur Herstellung der Halbleitervorrichtung in dem ersten Ausführungsbeispiel.

**[0054]** Das Halbleitervorrichtungs-Herstellungsverfahren in dem ersten Ausführungsbeispiel ist wie folgt charakterisiert: eine Metallsilikatschicht wird auf einem Siliziumsubstrat ausgebildet, eine Metalloxidschicht wird weiterhin auf der Metallsilikatschicht ausgebildet, und die Metalloxidschicht wird danach entfernt, wodurch ein Gate-Isolierfilm ausgebildet wird, der aus der Metallsilikatschicht besteht. In dem ersten Ausführungsbeispiel wird zum Beispiel ein reakti-

ves Sputterverfahren verwendet, um die Metallsilikatschicht und die Metalloxidschicht auszubilden.

**[0055]** Wie in [Fig. 1\(a\)](#) gezeigt wird, wird insbesondere eine Isolierung **101** durch ein bekanntes Verfahren zum Beispiel in einem p-Siliziumsubstrat **100** ausgebildet. Ein Metalltarget, das zum Beispiel aus Zirkonium (Zr) besteht, wird danach einem reaktiven Sputterverfahren unterzogen, das in einem gasförmigen Gemisch zum Beispiel aus Ar- und O<sub>2</sub>-Gasen durchgeführt wird, wodurch eine Zirkoniumoxidschicht (ZrO<sub>2</sub>-Schicht) **102** mit einer Dicke von zum Beispiel 5 nm als Materialschicht mit hoher Dielektrizitätskonstante auf dem Siliziumsubstrat **100** abgeschieden wird. Hierbei wird eine Zirkoniumsilikatschicht **103**, die aus einer ternären Verbindung (insbesondere ZrSi<sub>x</sub>O<sub>y</sub>, wobei x, y > 0) aus Zirkonium, Silizium und Sauerstoff besteht, an der Grenzfläche zwischen dem Siliziumsubstrat **100** und der Zirkoniumoxidschicht **102** ausgebildet.

**[0056]** Nachfolgend wird die Zirkoniumsilikatschicht **103**, die ausgebildet wird, ausführlich beschrieben werden. Zuerst bewirkt ein O<sub>2</sub>-Plasma, das durch die Entladung während des Sputterns erzeugt wird, dass die Oberfläche des Siliziumsubstrats **100** und die Oberfläche des Metalltargets oxidieren. Das Zirkoniumoxid, das auf der Metalltarget-Oberfläche ausgebildet worden ist, wird danach gesputtert, so dass das Zirkoniumoxid in die Siliziumoxidschicht eingespritzt wird, die auf der Oberfläche des Siliziumsubstrats **100** ausgebildet worden ist, und das Zirkoniumoxid und das Siliziumoxid werden miteinander vermischt. Infolgedessen wird die Zirkoniumsilikatschicht **103** ausgebildet.

**[0057]** Die Erfinder der vorliegenden Anmeldung haben festgestellt, dass die Zirkoniumsilikatschicht **103**, die auf diese Weise ausgebildet wird, eine Dielektrizitätskonstante aufwies, die etwa zwei Mal so groß war wie die von SiO<sub>2</sub>. Das bedeutet, dass in dem Fall der Ausbildung der Zirkoniumsilikatschicht mit einer äußerst geringen äquivalenten Oxiddicke (EOT) von etwa 1,5 nm die Zirkoniumsilikatschicht eine relativ große physische Dicke von etwa 3 nm aufweisen kann.

**[0058]** Die Erfinder der vorliegenden Anmeldung haben weiterhin festgestellt, dass, wie in [Fig. 2](#) gezeigt wird, die Abscheidungsdicke der Zirkoniumsilikatschicht **103** im Verhältnis zu der Abscheidungszeit für die Zirkoniumoxidschicht **102** zunimmt. Das in [Fig. 2](#) gezeigte Ergebnis wurde unter den spezifischen Sputterbedingungen erzielt, dass der Druck in der Kammer 0,4 kPa betrug, dass die Abscheidungsleistung 200 W betrug und dass das Strömungsgeschwindigkeitsverhältnis Ar/O<sub>2</sub> (welches ein Strömungsgeschwindigkeitsverhältnis pro Minute in einem Standardzustand ist) 10/10cc betrug. Mit anderen Worten kann die Beziehung zwischen der Ab-

scheidungsdicke der Zirkoniumoxidschicht **102** und der Abscheidungsdicke der Zirkoniumsilikatschicht **103** verändert werden, indem die Sputterbedingungen verändert werden. Selbstverständlich können durch dieses Verändern der Beziehung die Dicke in der Mehrschichtstruktur der Zirkoniumoxidschicht **102** und der Zirkoniumsilikatschicht **103** beliebig eingestellt werden. [Fig. 2](#) zeigt weiterhin als Referenz die Beziehung zwischen der Abscheidungszeit für die und der Abscheidungsdicke der Zirkoniumoxidschicht **102** an.

**[0059]** Wie in [Fig. 1\(b\)](#) gezeigt wird, wird als Nächstes die Zirkoniumoxidschicht **102** entfernt, zum Beispiel mit einer verdünnten Fluorwasserstoffsäurelösung. Da in diesem Verarbeitungsschritt die Ätzgeschwindigkeit der Zirkoniumsilikatschicht **103** geringer ist als die der Zirkoniumoxidschicht **102**, ist es möglich, nur die Zirkoniumsilikatschicht **103** übrig zu lassen. Auf diese Weise kann ein Gate-Isolierfilm **104** (siehe [Fig. 1\(c\)](#)) ausgebildet werden, der aus der Zirkoniumsilikatschicht **103** besteht.

**[0060]** Wie in [Fig. 1\(c\)](#) gezeigt wird, wird danach eine Gate-Elektrode **105** auf dem Gate-Isolierfilm **104** ausgebildet. Danach wird ein Seitenwand-Isolierfilm **106** auf beiden Seitenflächen der Gate-Elektrode **105** ausgebildet; und dotierte Schichten **107**, die als Source-Gebiet und als Drain-Gebiet wirken, werden auf beiden Seiten der Gate-Elektrode **105** in dem Siliziumsubstrat **100** gebildet. Ein zwischenliegender dielektrischer Film **108** wird danach über dem Siliziumsubstrat **100** sowie über der Gate-Elektrode **105** und gleichen Elementen ausgebildet. Danach wird ein Draht **109** auf dem zwischenliegenden dielektrischen Film **108** ausgebildet. Es ist zu beachten, dass der Draht **109** Stöpsel aufweist, die in dem zwischenliegenden dielektrischen Film **108** ausgebildet sind, um mit den dotierten Schichten **107** verbunden zu werden.

**[0061]** Wie weiter oben beschrieben wird, wird die Zirkoniumsilikatschicht **103** gemäß dem ersten Ausführungsbeispiel auf dem Siliziumsubstrat **100** ausgebildet, wird die Zirkoniumoxidschicht **102** ebenfalls auf der Zirkoniumsilikatschicht **103** ausgebildet und wird die Zirkoniumoxidschicht **102** danach entfernt, wodurch der Gate-Isolierfilm **104** ausgebildet wird, der aus der Zirkoniumsilikatschicht **103** besteht. In diesem Ausführungsbeispiel wird sichergestellt, dass die Zirkoniumsilikatschicht **103** mit einer gleichmäßigen Dicke und einer Dielektrizitätskonstante, die größer ist als die von SiO<sub>2</sub>, durch ein reaktives Sputterverfahren ausgebildet werden kann, bei dem ein aus Zirkonium hergestelltes Target verwendet wird, und dass die Dicke der Zirkoniumsilikatschicht **103** gut und genau eingestellt werden kann, indem die Sputterbedingungen gesteuert werden. Dementsprechend ist es möglich, einen Gate-Isolierfilm **104** mit einer geringen äquivalenten Oxiddicke (EOT) und



geringem Leckstrom zu erhalten, wodurch die Ausführung eines MOSFET (eines Metall-Oxid-Halbleiter-Feldeffekttransistors) mit geringem Stromverbrauch und der gewünschten Antriebsleistung ermöglicht wird.

**[0062]** Es wird darauf verwiesen, dass wengleich in dem ersten Ausführungsbeispiel Zirkonium (Zr) als das Material für das Metalltarget verwendet wird, ein anderes Material, aus dem durch reaktives Sputtern eine Verbindung (ein Oxid) mit einer großen Dielektrizitätskonstante (größer als die Dielektrizitätskonstante von  $\text{SiO}_2$ ) gewonnen werden kann, anstelle von Zirkonium verwendet werden kann. Zum Beispiel können ein Metall, wie zum Beispiel Hf, Ti, Ta, Al, Pr, Nd oder La, oder eine beliebige Legierung dieser Metalle verwendet werden. In dem ersten Ausführungsbeispiel kann das Metalltarget Sauerstoff oder eine geringe Menge Silizium enthalten.

#### Modifiziertes Beispiel des ersten Ausführungsbeispiels

**[0063]** Nachfolgend wird ein Verfahren zur Herstellung einer Halbleitervorrichtung gemäß einem modifizierten Beispiel des ersten Ausführungsbeispiels der vorliegenden Erfindung beschrieben werden, wobei ein n-MOSFET als Beispiel herangezogen wird.

**[0064]** Das modifizierte Beispiel des ersten Ausführungsbeispiels unterscheidet sich dahingehend von dem ersten Ausführungsbeispiel, dass chemisches Aufdampfen (das CVD-Verfahren) anstelle des reaktiven Sputterverfahrens verwendet wird, um eine Zirkoniumsilikatschicht **103** und eine Zirkoniumoxidschicht **102** in dem in [Fig. 1\(a\)](#) gezeigten Verarbeitungsschritt auszubilden.

**[0065]** Insbesondere wird, nachdem eine Isolierung **101** ausgebildet wird, ein Oxidfilm (eine Siliziumoxidschicht) mit einer Dicke von etwa 1 nm auf der Oberfläche eines Siliziumsubstrats **100** in einer  $\text{H}_2\text{O}$ -Umgebung bei hoher Temperatur in dem Anfangsstadium des chemischen Aufdampfens (CVD-Verfahrens) ausgebildet. Danach wird eine Zirkoniumoxidschicht **102** durch chemisches Aufdampfen (das CVD-Verfahren) unter Verwendung eines gasförmigen Gemisches aus  $\text{H}_2\text{O}$  und  $\text{ZrCl}_4$  als Quellengas über dem Siliziumsubstrat **100** ausgebildet. In diesem Verarbeitungsschritt tritt eine Reaktion zwischen dem Quellengas, das Zirkonium enthält, und der Siliziumoxidschicht auf, wodurch eine Zirkoniumsilikatschicht **103** ausgebildet wird, die aus einer ternären Verbindung von Zirkonium, Silizium und Sauerstoff an der Grenzfläche zwischen dem Siliziumsubstrat **100** und der Zirkoniumoxidschicht **102** besteht. Die Zirkoniumsilikatschicht **103**, die auf diese Weise ausgebildet wird, weist die gleichen Eigenschaften auf wie in dem Fall, in dem ein reaktives Sputterverfahren angewendet wird (wie in dem ersten Ausführungsbeispiel). Indem

weiterhin die Abscheidungsbedingungen, wie zum Beispiel das Strömungsgeschwindigkeitsverhältnis der in dem Quellengas enthaltenen gasförmigen Komponenten oder die Abscheidungstemperatur oder die Abscheidungszeit verändert werden, kann die Dicke in der Mehrschichtstruktur aus der Zirkoniumoxidschicht **102** und der Zirkoniumsilikatschicht **103** beliebig eingestellt werden.

**[0066]** Daher können entsprechend dem modifizierten Beispiel des ersten Ausführungsbeispiels die gleichen Wirkungen wie in dem ersten Ausführungsbeispiel erzielt werden.

**[0067]** Insbesondere wird die Zirkoniumsilikatschicht **103** gemäß dem modifizierten Beispiel des ersten Ausführungsbeispiels auf dem Siliziumsubstrat **100** ausgebildet, wird die Zirkoniumoxidschicht **102** ebenfalls auf der Zirkoniumsilikatschicht **103** ausgebildet und wird die Zirkoniumoxidschicht **102** danach entfernt, wodurch der Gate-Isolierfilm **104** ausgebildet wird, der aus der Zirkoniumsilikatschicht **103** besteht. In diesem modifizierten Beispiel wird sichergestellt, dass die Zirkoniumsilikatschicht **103** mit gleichmäßiger Dicke und einer Dielektrizitätskonstante, die größer ist als die von  $\text{SiO}_2$ , durch chemisches Aufdampfen (das CVD-Verfahren) unter Verwendung eines Quellengases, das Zirkonium enthält, ausgebildet werden kann und dass die Dicke der Zirkoniumsilikatschicht gut und genau eingestellt werden kann, indem die Abscheidungsbedingungen gesteuert werden. Dementsprechend ist es möglich, einen Gate-Isolierfilm **104** mit geringer äquivalenter Oxiddicke (EOT) und geringem Leckstrom herzustellen, wodurch ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) mit geringem Stromverbrauch bei der gewünschten Antriebsleistung hergestellt werden kann.

**[0068]** Es ist zu beachten, dass wengleich das Quellengas, das Zirkonium (Zr) enthält, in dem modifizierten Beispiel des ersten Ausführungsbeispiels verwendet wird, ein anderes Gas, das ein anderes Material enthält, aus dem eine Verbindung (ein Oxid) mit einer großen Dielektrizitätskonstante durch chemisches Aufdampfen (das CVD-Verfahren) gewonnen werden kann, anstelle dessen verwendet werden kann. Zum Beispiel kann ein Quellengas, das ein Metall, wie zum Beispiel Hf, Ti, Ta, Al, Pr, Nd oder La, oder eine beliebige Legierung dieser Metalle enthält, verwendet werden.

**[0069]** Weiterhin kann in dem modifizierten Beispiel des ersten Ausführungsbeispiels ein standardmäßiges thermisches CVD-Verfahren oder ein Atomic-Layer-Deposition-Verfahren (ALD-Verfahren) als das chemische Aufdampfverfahren verwendet werden. In einem ALD-Verfahren wird eine Metalloxidschicht, wie zum Beispiel eine Zirkoniumoxidschicht, ausgebildet, indem molekulare Schichten nacheinander

der durch gepulste (intermittierende) Zuführung eines Quellgases abgeschieden werden. (Siehe zum Beispiel die Seiten 46 bis 47 in „2000 Symposium on VLSI Technology: Digest of Technical Papers“ von Dae-Gyu Park et al oder die Seiten 2207 bis 2209 in Applied Physics Letters, Bd. 77 (Nr. 14), 2000, von Dae-Gyu Park et al.). Die Anwendung eines ALD-Verfahrens kann dazu dienen, die Steuerbarkeit und die Gleichförmigkeit der Dicke einer Metallsilikatschicht, wie zum Beispiel einer Zirkoniumsilikatschicht, zu verbessern.

**[0070]** Wenngleich weiterhin ein reaktives Sputterverfahren oder chemisches Aufdampfen (ein CVD-Verfahren) angewendet wird, um eine Metallsilikatschicht und eine Metalloxidschicht in dem ersten Ausführungsbeispiel und dem modifizierten Beispiel des ersten Ausführungsbeispiels auszubilden, ist die vorliegende Erfindung nicht darauf beschränkt. Selbstverständlich kann ein beliebiges anderes einen Film ausbildendes Verfahren angewendet werden, durch das eine hochqualitative Metallsilikatschicht, wie zum Beispiel die Zirkoniumsilikatschicht **103**, ausgebildet werden kann.

#### Zweites Ausführungsbeispiel

**[0071]** Nachfolgend wird ein Verfahren zum Herstellen einer Halbleitervorrichtung gemäß dem zweiten Ausführungsbeispiel der vorliegenden Erfindung unter Bezugnahme auf die anhängenden Zeichnungen beschrieben werden, wobei ein n-MOSFET als Beispiel herangezogen wird.

**[0072]** Die [Fig. 3\(a\)](#) und [Fig. 3\(b\)](#) sind Querschnittsansichten und veranschaulichen Verarbeitungsschritte eines Verfahrens zum Herstellen der Halbleitervorrichtung in dem zweiten Ausführungsbeispiel.

**[0073]** Das Halbleitervorrichtungs-Fertigungsverfahren des zweiten Ausführungsbeispiels ist wie folgt gekennzeichnet: eine Metallsilikatschicht wird auf einem Siliziumsubstrat ausgebildet, eine Metalloxidschicht wird ebenfalls auf der Metallsilikatschicht ausgebildet, die Metalloxidschicht wird danach entfernt, wodurch ein Gate-Isolierfilm ausgebildet wird, der aus der Metallsilikatschicht und der anderen Metalloxidschicht besteht. In dem zweiten Ausführungsbeispiel werden die gleichen Verarbeitungsschritte wie in dem ersten Ausführungsbeispiel oder dem modifizierten Beispiel desselben durchgeführt, bis zu dem in [Fig. 1\(b\)](#) gezeigten Verarbeitungsschritt.

**[0074]** Insbesondere werden, wie in den [Fig. 1\(a\)](#) und [Fig. 1\(b\)](#) gezeigt wird, eine Zirkoniumsilikatschicht **103** auf einem Siliziumsubstrat **100** sowie eine Zirkoniumoxidschicht **102** auf der Zirkoniumsilikatschicht **103** durch ein reaktives Sputterverfahren oder durch chemisches Aufdampfen (ein CVD-Verfahren) ausgebildet. Die Zirkoniumoxidschicht **102**

wird danach so entfernt, dass nur die Zirkoniumsilikatschicht **103** übrig bleibt.

**[0075]** Wie in [Fig. 3\(a\)](#) gezeigt wird, wird als Nächstes eine Hafniumdioxidschicht (HfO<sub>2</sub>-Schicht) **110** mit einer Dicke von etwa 5 nm, die als Material mit hoher Dielektrizitätskonstante wirkt, zum Beispiel durch ein reaktives Sputterverfahren auf der Zirkoniumsilikatschicht **103** ausgebildet. Auf diese Weise kann ein Gate-Isolierfilm **104** (siehe [Fig. 3\(b\)](#)), der aus der Zirkoniumsilikatschicht **103** und der Hafniumdioxidschicht **110** in einer Mehrschichtstruktur besteht, ausgebildet werden. Die Dielektrizitätskonstante der Hafniumdioxidschicht **110** ist größer als die der Zirkoniumoxidschicht **102**. Somit weist die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **103** und der Hafniumdioxidschicht **110** eine kleinere äquivalente Oxiddicke (EOT) im Vergleich zu der Mehrschichtstruktur aus der Zirkoniumsilikatschicht **103** und der Zirkoniumoxidschicht **102** auf, wenn die Mehrschichtstrukturen die gleichen Dicken aufweisen.

**[0076]** Wie in [Fig. 3\(b\)](#) gezeigt wird, wird als Nächstes eine Gate-Elektrode **105** auf dem Gate-Isolierfilm **104** ausgebildet. Danach wird ein Seitenwand-Isolierfilm **106** auf beiden Seitenflächen der Gate-Elektrode **105** ausgebildet; und dotierte Schichten **107**, die als Source-Gebiet und als Drain-Gebiet wirken, werden auf beiden Seiten der Gate-Elektrode **105** in dem Siliziumsubstrat **100** gebildet. Ein zwischenliegender dielektrischer Film **108** wird danach über dem Siliziumsubstrat **100** sowie über der Gate-Elektrode und gleichen Elementen ausgebildet. Danach wird ein Draht **109** auf dem zwischenliegenden dielektrischen Film **108** ausgebildet. Es ist zu beachten, dass der Draht **109** Stöpsel aufweist, die in dem zwischenliegenden dielektrischen Film **108** ausgebildet werden, um mit den dotierten Schichten **107** verbunden zu werden.

**[0077]** Wie weiter oben beschrieben wurde, wird die Zirkoniumsilikatschicht **103** gemäß dem zweiten Ausführungsbeispiel auf dem Siliziumsubstrat **100** ausgebildet, wird die Zirkoniumoxidschicht **102** weiterhin auf dem Siliziumsubstrat **100** ausgebildet, wird die Zirkoniumoxidschicht **102** danach entfernt und danach wird die Hafniumdioxidschicht **110** ausgebildet, wodurch der Gate-Isolierfilm **104** ausgebildet wird, der aus der Zirkoniumsilikatschicht **103** und der Hafniumdioxidschicht **110** besteht. In diesem Ausführungsbeispiel ermöglicht zum Beispiel die Anwendung eines reaktiven Sputterverfahrens oder der chemischen Aufdampfung (des CVD-Verfahrens) die Ausbildung einer Zirkoniumsilikatschicht **103** mit einer gleichförmigen Dicke und einer Dielektrizitätskonstante, die größer ist als die Dielektrizitätskonstante von SiO<sub>2</sub>, und die Dicke der Zirkoniumsilikatschicht **103** kann ebenfalls gut eingestellt werden, indem zum Beispiel die Sputterbedingungen oder die

Abscheidungsbedingungen gesteuert werden. Da weiterhin die Hafniumdioxidschicht **110** getrennt auf der Zirkoniumsilikatschicht **103** ausgebildet wird, kann die Hafniumdioxidschicht **110** wie vorgesehen ausgebildet werden, ohne eine Reaktion mit dem Siliziumsubstrat **100** zu berücksichtigen. Dementsprechend kann mit der Mehrschichtstruktur aus der Zirkoniumsilikatschicht **103** und der Hafniumdioxidschicht **110** der Gate-Isolierfilm **104** mit geringer äquivalenter Oxiddicke (EOT) und geringem Leckstrom hergestellt werden, was die Ausführung eines MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistors) mit geringem Stromverbrauch und der gewünschten Antriebsleistung ermöglicht.

**[0078]** Darüber hinaus können gemäß dem zweiten Ausführungsbeispiel die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **103** und der Hafniumdioxidschicht **110** gut ausgebildet werden, um die gewünschte Dicke aufzuweisen. Dies ermöglicht die Auslegung eines Gate-Isolierfilms **104** gemäß den Funktionen, die in einem MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) gefordert sind. Zum Beispiel wird die Auslegung eines Gate-Isolierfilms ermöglicht, der Kompatibilität zwischen großer Antriebsleistung und geringem Stromverbrauch aufweisen soll.

**[0079]** Es ist zu beachten, dass in dem zweiten Ausführungsbeispiel die Zirkoniumsilikatschicht **103** und die Zirkoniumoxidschicht **102** vorzugsweise durch ein reaktives Sputterverfahren unter Verwendung eines Targets aus Zirkonium oder durch chemisches Aufdampfen (CVD-Verfahren) unter Verwendung eines Zirkonium enthaltenden Quellengases ausgebildet werden. Danach wird sichergestellt, dass die Zirkoniumsilikatschicht **103** mit einer gleichförmigen Dicke und einer Dielektrizitätskonstante, die größer ist als die von  $\text{SiO}_2$ , ausgebildet werden kann und dass die Dicke der Zirkoniumoxidschicht **102** genau eingestellt werden kann, indem die Sputterbedingungen oder die Abscheidungsbedingungen gesteuert werden. In dem zweiten Ausführungsbeispiel kann zum Beispiel ein herkömmliches thermisches CVD-Verfahren oder ein ALD-Verfahren als das chemische Aufdampfverfahren angewendet werden. In dem Fall der Anwendung eines ALD-Verfahrens können die Steuerbarkeit und die Gleichmäßigkeit der Dicke der Zirkoniumsilikatschicht **103** verbessert werden. Weiterhin kann selbstverständlich ein beliebiges einen Film ausbildendes Verfahren, durch das eine hochqualitative Zirkoniumsilikatschicht **103** ausgebildet werden kann, anstelle des reaktiven Sputterverfahrens oder des CVD-Verfahrens angewendet werden.

**[0080]** Es wird darauf verwiesen, dass wenngleich die Zirkoniumsilikatschicht **103** als die Metallsilikatschicht, die als die untere Schicht des Gate-Isolierfilms **104** in dem zweiten Ausführungsbeispiel wirkt, verwendet wird, die vorliegende Erfindung nicht dar-

auf beschränkt ist. Die Metallsilikatschicht enthält vorzugsweise ein Metall, wie zum Beispiel Zr, Hf, Ti, Al, Pr, Nd oder La oder eine beliebige Legierung dieser Metalle. Danach wird sichergestellt, dass die Dielektrizitätskonstante der Metallsilikatschicht größer ist als die Dielektrizitätskonstante von  $\text{SiO}_2$ .

**[0081]** Wenngleich weiterhin die Hafniumdioxidschicht **110** als die andere Metalloxidschicht, die als die obere Schicht des Gate-Isolierfilms **104** in dem zweiten Ausführungsbeispiel wirkt, verwendet wird, die vorliegende Erfindung nicht darauf beschränkt ist. Die andere Metalloxidschicht enthält vorzugsweise ein Metall, wie zum Beispiel Zr, Hf, Ti, Al, Pr, Nd oder La, oder eine beliebige Legierung dieser Metalle. Es ist jedoch zu beachten, dass ein in der Metallsilikatschicht, die als die untere Schicht des Gate-Isolierfilms wirkt, enthaltenes Metall vorzugsweise unterschiedlich von einem Metall ist, das in der anderen Metalloxidschicht enthalten ist.

**[0082]** Weiterhin wird ein Metall, das in der Metallsilikatschicht, die als die untere Schicht des Gate-Isolierfilms **104** wirkt, enthalten ist, vorzugsweise so ausgewählt, dass die Metallsilikatschicht an der Grenzfläche zu dem Substrat thermisch stabil ist und keine große Verspannung in dem Siliziumkristall erzeugt, was zu einer Verschlechterung der Beweglichkeit in dem Siliziumkristall führen würde. Zusätzlich wird ein Metall, das in der anderen Metalloxidschicht enthalten ist, die als die obere Schicht des Gate-Isolierfilms **104** wirkt, vorzugsweise so ausgewählt, dass die Dielektrizitätskonstante der anderen Metalloxidschicht größer ist als die Dielektrizitätskonstante der Metalloxidschicht, die die gleiche Art von Metall enthält, die die Metallsilikatschicht enthält.

### Drittes Ausführungsbeispiel

**[0083]** Nachfolgend wird ein Verfahren zur Herstellung einer Halbleitervorrichtung gemäß einem dritten Ausführungsbeispiel, das nicht Bestandteil der Erfindung ist, unter Bezugnahme auf die anhängenden Zeichnungen beschrieben werden, wobei ein n-MOSFET als Beispiel herangezogen wird.

**[0084]** Die [Fig. 4\(a\)](#) bis [Fig. 4\(e\)](#) sind Querschnittsansichten und veranschaulichen Verarbeitungsschritte eines Verfahrens zum Herstellen der Halbleitervorrichtung in dem dritten Ausführungsbeispiel.

**[0085]** Das Halbleitervorrichtungs-Herstellungsverfahren in dem dritten Ausführungsbeispiel ist wie folgt gekennzeichnet: eine Metallsilikatschicht wird auf einem Siliziumsubstrat ausgebildet, eine Metalloxidschicht wird weiterhin auf der Metallsilikatschicht ausgebildet, und die Metalloxidschicht wird danach teilweise entfernt, wodurch ein erster Gate-Isolierfilm, der aus der Metallsilikatschicht besteht, und ein zweiter Gate-Isolierfilm, der aus der Metallsilikatschicht

und der Metalloxidschicht besteht, ausgebildet wird. In dem dritten Ausführungsbeispiel wird zum Beispiel ein reaktives Sputterverfahren angewendet, um die Metallsilikatschicht und die Metalloxidschicht auszubilden.

**[0086]** Wie in [Fig. 4\(a\)](#) gezeigt wird, wird insbesondere eine Isolierung 201 zum Beispiel in einem p-Siliziumsubstrat 200 durch ein bekanntes Verfahren ausgebildet, wodurch ein erster Vorrichtungsbereich  $R_A$  und ein zweiter Vorrichtungsbereich  $R_B$  gebildet werden. Ein Metalltarget, das zum Beispiel aus Zirkonium (Zr) besteht, wird danach einem reaktiven Sputtern unterzogen, das in einem gasförmigen Gemisch zum Beispiel aus Ar- und  $O_2$ -Gasen unterzogen wird, wodurch eine Zirkoniumoxidschicht (ZrO<sub>2</sub>-Schicht) **202** mit einer Dicke zum Beispiel von 5 nm über dem ersten Vorrichtungsbereich  $R_A$  und dem zweiten Vorrichtungsbereich  $R_B$  als die Materialschicht mit großer Dielektrizitätskonstante abgeschieden wird. Hierbei wird die Zirkoniumsilikatschicht **203**, die aus einer ternären Verbindung (insbesondere ZrSi<sub>x</sub>O<sub>y</sub>, wobei  $x, y > 9$ ) aus Zirkonium, Silizium und Sauerstoff besteht, an der Grenzfläche zwischen dem Siliziumsubstrat **200** und der Zirkoniumoxidschicht **202** ausgebildet wird. Es ist zu beachten, dass die spezifischen Verarbeitungsschritte zum Ausbilden und die Eigenschaften der Zirkoniumsilikatschicht **203** die gleichen sind wie die der Zirkoniumsilikatschicht **103** in dem ersten Ausführungsbeispiel.

**[0087]** Wie in [Fig. 4\(b\)](#) gezeigt wird, wird als Nächstes ein Resistmuster **250** auf einem Teil der Zirkoniumoxidschicht **202**, der sich in dem zweiten Vorrichtungsbereich  $R_B$  befindet, ausgebildet. Wie in [Fig. 4\(c\)](#) gezeigt wird, wird danach unter Verwendung des Resistmusters **209** als Maske ein Teil der Zirkoniumoxidschicht **202**, der sich in dem ersten Vorrichtungsbereich  $R_A$  befindet, zum Beispiel mit verdünnter Fluorwasserstoffsäurelösung entfernt. Da die Ätzgeschwindigkeit der Zirkoniumsilikatschicht **203** in diesem Verarbeitungsschritt geringer ist als die der Zirkoniumoxidschicht **202**, wird ermöglicht, dass nur die Zirkoniumsilikatschicht **203** in dem ersten Vorrichtungsbereich  $R_A$  übrig gelassen wird. Auf diese Weise kann ein erster Gate-Isolierfilm **204A** (siehe [Fig. 4\(e\)](#)), der aus der Zirkoniumsilikatschicht **203** besteht, in dem ersten Vorrichtungsbereich  $R_A$  ausgebildet werden, und ein zweiter Gate-Isolierfilm **204B** (siehe [Fig. 4\(e\)](#)), der aus der Zirkoniumsilikatschicht **203** und der Zirkoniumoxidschicht **202** besteht, kann weiterhin in dem zweiten Vorrichtungsbereich  $R_B$  ausgebildet werden.

**[0088]** Danach, nachdem das Resistmuster **250** wie in [Fig. 4\(d\)](#) gezeigt entfernt wurde, wird eine erste Gate-Elektrode **205A** auf dem ersten Gate-Isolierfilm **204A** ausgebildet, und eine zweite Gate-Elektrode

**205B** wird weiterhin wie in [Fig. 4\(e\)](#) gezeigt auf dem zweiten Gate-Isolierfilm **204B** ausgebildet. Danach wird ein erster Seitenwand-Isolierfilm **206A** auf beiden Seitenflächen der ersten Gate-Elektrode **205A** ausgebildet, und ein zweiter Seitenwand-Isolierfilm **206B** wird weiterhin auf beiden Seitenflächen der zweiten Gate-Elektrode **205B** ausgebildet. Weiterhin werden erste dotierte Schichten **207A**, die als Source-Gebiet und als Drain-Gebiet wirken, auf beiden Seiten der ersten Gate-Elektrode **205A** in dem Siliziumsubstrat **200** ausgebildet, und zweite dotierte Schichten **207B**, die als Source-Gebiet und als Drain-Gebiet wirken, werden auf beiden Seiten der zweiten Gate-Elektrode **205B** in dem Siliziumsubstrat **200** ausgebildet. Ein zwischenliegender dielektrischer Film **208** wird danach über dem Siliziumsubstrat **200** sowie über der ersten und der zweiten Gate-Elektrode **205A** und **205B** und gleichen Elementen ausgebildet. Danach werden ein erster Draht **209A** und ein zweiter Draht **209B** auf dem zwischenliegenden dielektrischen Film **208** ausgebildet. Es ist zu beachten, dass der erste Draht **209A** Stöpsel aufweist, die auf dem zwischenliegenden dielektrischen Film **208** ausgebildet werden, um mit den ersten dotierten Schichten **207A** verbunden zu werden, und dass der zweite Draht **209B** Stöpsel aufweist, die auf dem zwischenliegenden dielektrischen Film **208** ausgebildet werden, um mit den zweiten dotierten Schichten **207B** verbunden zu werden.

**[0089]** Wie weiter oben beschrieben worden ist, wird die Zirkoniumsilikatschicht **203** gemäß dem dritten Ausführungsbeispiel auf dem Siliziumsubstrat **200** ausgebildet, wird die Zirkoniumoxidschicht **202** weiterhin auf der Zirkoniumsilikatschicht **203** ausgebildet, und wird die Zirkoniumoxidschicht **202** teilweise entfernt, wodurch der erste Gate-Isolierfilm **204A**, der aus der Zirkoniumsilikatschicht **203** besteht, und der zweite Gate-Isolierfilm **204B**, der aus der Zirkoniumsilikatschicht **203** und der Zirkoniumoxidschicht **202** besteht, ausgebildet werden. Mit anderen Worten ist das dritte Ausführungsbeispiel eine Multigate-Isolierfilmtechnologie, bei der eine Einzelschichtstruktur der Zirkoniumsilikatschicht **203** als dünner Gate-Isolierfilm verwendet wird und die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203** und der Zirkoniumoxidschicht **202** als dicker Gate-Isolierfilm verwendet wird. Weiterhin wird in dem dritten Ausführungsbeispiel sichergestellt, dass die Zirkoniumsilikatschicht **203** mit einer gleichförmigen Dicke und einer Dielektrizitätskonstante, die größer ist als die von SiO<sub>2</sub> durch ein reaktives Sputterverfahren ausgebildet werden kann, bei dem ein Target aus Zirkonium verwendet wird, und dass die Dicke der Zirkoniumsilikatschicht gut und genau eingestellt werden kann, indem die Sputterbedingungen gesteuert werden. Da dementsprechend eine geringe äquivalente Oxiddicke (EOT) und ein geringer Leckstrom in dem dünnen Gate-Isolierfilm (dem ersten Gate-Isolierfilm **204A**) ausgeführt werden kön-



nen, kann eine Zunahme des Gate-Leckstromes verhindert werden, wenn die Multigate-Isolierfilmtechnologie angewendet wird, wodurch die Ausbildung einer LSI-Schaltung mit geringem Stromverbrauch ermöglicht wird. Weiterhin ermöglicht der erste Gate-Isolierfilm **204A** die Ausführung eines MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistors), bei dem die Priorität auf die Senkung des Stromverbrauches gelegt wird. Infolgedessen kann eine LSI-Schaltung ausgeführt werden, bei der große Antriebsleistung und geringer Stromverbrauch miteinander kompatibel sind.

**[0090]** Es ist zu beachten, dass wenngleich Zirkonium (Zr) als das Material für das Metalltarget in dem dritten Ausführungsbeispiel verwendet wird, ein anderes Material, aus dem eine Verbindung (ein Oxid) mit einer großen Dielektrizitätskonstante (größer als die Dielektrizitätskonstante von  $\text{SiO}_2$ ) durch reaktives Sputtern gewonnen werden kann, anstelle von Zirkonium verwendet werden kann. Zum Beispiel kann ein Metall, wie zum Beispiel Hf, Ti, Ta, Al, Pr, Nd oder La, oder eine beliebige Legierung dieser Metalle verwendet werden. In dem dritten Ausführungsbeispiel kann das Metalltarget Sauerstoff oder eine geringe Menge von Silizium enthalten.

**[0091]** Weiterhin wird in dem dritten Ausführungsbeispiel vorzugsweise ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) mit dem ersten Gate-Isolierfilm **204A** in einem inneren Schaltkreis verwendet. Während ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) mit dem zweiten Gate-Isolierfilm **204B** in einem peripheren Schaltkreis verwendet wird. Dies ermöglicht die Ausführung einer LSI-Schaltung mit großer Antriebsleistung, einem inneren Schaltkreis mit geringem Stromverbrauch und einem peripheren Schaltkreis mit geringem Stromverbrauch.

**[0092]** Weiterhin wird in dem dritten Ausführungsbeispiel vorzugsweise ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) mit dem ersten Gate-Isolierfilm **204A** in einem Logikabschnitt verwendet, während ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) mit dem zweiten Gate-Isolierfilm **204B** in einem DRAM-Abschnitt verwendet wird. Dies ermöglicht die Ausführung einer LSI-Schaltung mit einem Logikabschnitt mit hoher Antriebsleistung und geringem Stromverbrauch sowie mit einem DRAM-Abschnitt mit geringem Stromverbrauch.

**[0093]** Modifiziertes Beispiel des ersten Ausführungsbeispiels Nachfolgend wird ein Verfahren zur Herstellung einer Halbleitervorrichtung gemäß einem modifizierten Beispiel des dritten Ausführungsbeispiels der vorliegenden Erfindung, das nicht Bestandteil der Erfindung ist, beschrieben werden, wobei ein n-MOSFET als Beispiel herangezogen wird.

**[0094]** Das modifizierte Beispiel des dritten Ausführungsbeispiels unterscheidet sich von dem dritten Ausführungsbeispiel dahingehend, dass chemisches Aufdampfen (das CVD-Verfahren) anstelle des reaktiven Sputterverfahrens angewendet wird, um eine Zirkoniumsilikatschicht **203** und eine Zirkoniumoxidschicht **202** in dem in [Fig. 4\(a\)](#) gezeigten Verarbeitungsschritt auszubilden.

**[0095]** Insbesondere wird, nachdem eine Isolierung **201** ausgebildet wird, ein Oxidfilm (eine Siliziumoxidschicht) mit einer Dicke von etwa 1 nm auf der Oberfläche eines Siliziumsubstrats **200** in einer  $\text{H}_2\text{O}$ -Umgebung bei hoher Temperatur in dem Anfangsstadium des chemischen Aufdampfverfahrens (CVD-Verfahrens) ausgebildet. Danach wird eine Zirkoniumoxidschicht **202** über dem Siliziumsubstrat **200** durch ein chemisches Aufdampfverfahren (CVD-Verfahren) unter Verwendung eines gasförmigen Gemisches aus  $\text{H}_2\text{O}$  und  $\text{ZrCl}_4$  als Quellengas ausgebildet. In diesem Verarbeitungsschritt tritt eine Reaktion zwischen dem Zirkonium enthaltenden Quellengas und der Siliziumoxidschicht auf, wodurch eine Zirkoniumsilikatschicht **203**, die aus einer ternären Verbindung aus Zirkonium, Silizium und Sauerstoff besteht, an der Grenzfläche zwischen dem Siliziumsubstrat **200** und der Zirkoniumoxidschicht **202** ausgebildet wird. Die Zirkoniumsilikatschicht **203**, die auf diese Weise ausgebildet wird, weist die gleichen Eigenschaften auf wie in dem Fall, in dem ein reaktives Sputterverfahren (wie in dem dritten Ausführungsbeispiel) angewendet wird. Indem die Abscheidungsbedingungen, wie zum Beispiel das Strömungsgeschwindigkeitsverhältnis der gasförmigen Komponenten in dem Quellengas oder die Abscheidungstemperatur oder die Abscheidungszeit, verändert werden, kann die Dicke der Mehrschichtstruktur aus der Zirkoniumoxidschicht **202** und der Zirkoniumsilikatschicht **203** beliebig eingestellt werden.

**[0096]** Daher können gemäß dem modifizierten Beispiel des dritten Ausführungsbeispiels die gleichen Wirkungen erzielt werden wie in dem dritten Ausführungsbeispiel.

**[0097]** Gemäß dem modifizierten Beispiel des dritten Ausführungsbeispiels wird die Zirkoniumsilikatschicht **203** auf dem Siliziumsubstrat **200** ausgebildet, wird die Zirkoniumoxidschicht **202** weiterhin auf der Zirkoniumsilikatschicht **203** ausgebildet und wird die Zirkoniumoxidschicht **202** danach teilweise entfernt, wodurch ein erster Gate-Isolierfilm **204A**, der aus der Zirkoniumsilikatschicht **203** besteht, und ein zweiter Gate-Isolierfilm **204B**, der aus der Zirkoniumsilikatschicht **203** und der Zirkoniumoxidschicht **204B** besteht, ausgebildet werden. Mit anderen Worten ist das modifizierte Beispiel des dritten Ausführungsbeispiels eine Multigate-Isolierfilmtechnologie, bei der die Einzelschichtstruktur der Zirkoniumsilikatschicht **203** als dünner Gate-Isolierfilm verwendet wird und

die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203** und der Zirkoniumoxidschicht **202** als dicker Gate-Isolierfilm verwendet wird. In dem modifizierten Beispiel des dritten Ausführungsbeispiels wird sichergestellt, dass die Zirkoniumsilikatschicht **203** mit gleichmäßiger Dicke und einer Dielektrizitätskonstante, die größer ist als die von  $\text{SiO}_2$ , durch ein chemisches Aufdampfungsverfahren (CVD-Verfahren) unter Verwendung eines Quellengases, das Zirkonium enthält, ausgebildet werden kann und dass die Dicke der Zirkoniumsilikatschicht **203** gut und genau eingestellt werden kann, indem die Abscheidungsbedingungen gesteuert werden. Da dementsprechend eine geringe äquivalente Oxiddicke (EOT) und ein geringer Leckstrom in dem dünnen Gate-Isolierfilm (dem ersten Gate-Isolierfilm **204A**) ausgeführt werden können, kann eine Zunahme des Gate-Leckstromes verhindert werden, wenn die Multigate-Isolierfilmentechnologie verwendet wird, wodurch die Ausbildung einer LSI-Schaltung mit geringem Stromverbrauch ermöglicht wird. Mit dem ersten Gate-Isolierfilm **204A** kann weiterhin ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) ausgeführt werden, bei dem die Priorität auf die Erhöhung der Antriebsleistung gelegt wird, wohingegen mit dem zweiten Gate-Isolierfilm **204B** ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) ausgeführt werden kann, bei dem die Priorität auf die Senkung des Stromverbrauches gelegt wird. Demzufolge kann eine LSI-Schaltung, bei der hohe Antriebsleistung und geringer Stromverbrauch miteinander kompatibel sind, ausgeführt werden.

**[0098]** Es ist zu beachten, dass wenngleich das Quellengas Zirkonium (Zr) in dem modifizierten Beispiel des dritten Ausführungsbeispiels verwendet wird, ein Quellengas, das ein anderes Material, aus dem eine Verbindung (ein Oxid) mit einer großen Dielektrizitätskonstante durch chemisches Aufdampfen (CVD-Verfahren) gewonnen werden kann, enthält, anstelle dessen verwendet werden kann. Zum Beispiel kann ein Quellengas, das ein Metall, wie zum Beispiel Hf, Ti, Ta, Al, Pr, Nd oder La, enthält, oder eine beliebige Legierung dieser Metalle verwendet werden.

**[0099]** Weiterhin kann in dem modifizierten Beispiel des dritten Ausführungsbeispiels zum Beispiel ein standardmäßiges thermisches CVD-Verfahren als das chemische Aufdampfungsverfahren verwendet werden, oder weiterhin kann ein ALD-Verfahren verwendet werden. In einem ALD-Verfahren wird eine Metalloxidschicht, wie zum Beispiel eine Zirkoniumoxidschicht ausgebildet, indem molekulare Schichten nacheinander durch gepulste Zufuhr eines Quellengases abgeschieden werden. Die Verwendung eines ALD-Verfahrens kann dazu dienen, die Steuerbarkeit und die Gleichmäßigkeit einer Metallsilikatschicht, wie zum Beispiel einer Zirkoniumsilikatschicht, zu verbessern.

**[0100]** Wenngleich weiterhin ein reaktives Sputterverfahren oder ein chemisches Aufdampfungsverfahren genutzt wird, um eine Metallsilikatschicht und eine Metalloxidschicht in dem dritten Ausführungsbeispiel und dem modifizierten Beispiel des dritten Ausführungsbeispiels auszubilden, ist die vorliegende Erfindung nicht darauf beschränkt. Selbstverständlich kann ein beliebiges ein Film ausbildendes Verfahren angewendet werden, durch das eine hochqualitative Metallsilikatschicht, wie zum Beispiel die Zirkoniumsilikatschicht **203**, ausgebildet werden kann.

#### Viertes Ausführungsbeispiel

**[0101]** Nachfolgend wird Verfahren zur Herstellung einer Halbleitervorrichtung gemäß dem vierten Ausführungsbeispiel, das nicht Bestandteil der vorliegenden Erfindung ist, unter Bezugnahme auf die anhängenden Zeichnungen beschrieben werden, wobei ein n-MOSFET als Beispiel herangezogen wird.

**[0102]** Die [Fig. 5\(a\)](#) und [Fig. 5\(b\)](#) sind Querschnittsansichten und veranschaulichen die Verarbeitungsschritte eines Verfahrens zur Herstellung der Halbleitervorrichtung in dem vierten Ausführungsbeispiel.

**[0103]** Das Halbleitervorrichtungs-Herstellungsverfahren in dem vierten Ausführungsbeispiel ist wie folgt gekennzeichnet: eine Metallsilikatschicht wird auf einem Siliziumsubstrat ausgebildet, eine Metalloxidschicht wird auf der Metallsilikatschicht ausgebildet, die Metalloxidschicht wird danach teilweise entfernt, und danach wird eine andere Metalloxidschicht ausgebildet, wodurch ein erster Gate-Isolierfilm, der aus der Metallsilikatschicht besteht, und ein zweiter Gate-Isolierfilm, der aus der Metallsilikatschicht, der Metalloxidschicht und der anderen Metalloxidschicht besteht, ausgebildet werden. In dem vierten Ausführungsbeispiel werden die gleichen Verarbeitungsschritte wie in dem dritten Ausführungsbeispiel oder dem modifizierten Beispiel desselben ausgeführt, bis zu dem in [Fig. 4\(d\)](#) gezeigten Verarbeitungsschritt.

**[0104]** Wie in den [Fig. 4\(a\)](#) bis [Fig. 4\(d\)](#) gezeigt wird, wird zum Beispiel durch ein reaktives Sputterverfahren oder ein chemisches Aufdampfungsverfahren (CVD-Verfahren) eine Zirkoniumsilikatschicht **203** auf dem Siliziumsubstrat **200** ausgebildet, und weiterhin wird eine Zirkoniumoxidschicht **202** auf der Zirkoniumsilikatschicht **203** ausgebildet. Die Zirkoniumoxidschicht **202** wird danach so entfernt, dass nur die Zirkoniumsilikatschicht **203** in dem ersten Vorrichtungsbereich  $R_A$  übrig bleibt, während die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203** und der Zirkoniumoxidschicht **202** in dem zweiten Vorrichtungsbereich  $R_B$  übrig gelassen wird.

**[0105]** Wie in [Fig. 5\(a\)](#) gezeigt wird, wird als Nächstes eine Hafniumdioxidschicht ( $\text{HfO}_2$ -Schicht) **210** mit



einer Dicke von etwa 5 nm als die Materialschicht mit großer Dielektrizitätskonstante über der gesamten Oberfläche des Siliziumsubstrats 200 zum Beispiel durch ein reaktives Sputterverfahren ausgebildet. Auf diese Weise kann ein erster Gate-Isolierfilm **204A** (siehe [Fig. 5\(b\)](#)), der aus der Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203** und der Hafniumdioxidschicht **210** besteht, in dem ersten Vorrichtungsbereich  $R^A$  ausgebildet werden, während ein zweiter Gate-Isolierfilm **204B** (siehe [Fig. 5\(b\)](#)), der aus der Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203**, der Zirkoniumoxidschicht **202** und der Hafniumdioxidschicht **210** besteht, in dem zweiten Vorrichtungsbereich  $R_B$  ausgebildet werden. In diesem Fall ist die Dielektrizitätskonstante der Hafniumdioxidschicht **210** größer als die der Zirkoniumoxidschicht **202**. Somit weist die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203** und der Hafniumdioxidschicht **210** eine geringere äquivalente Oxiddicke (EOT) auf als die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203** und der Zirkoniumoxidschicht **202**, wenn die Mehrschichtstrukturen die gleiche Dicke aufweisen.

**[0106]** Wie in [Fig. 5\(b\)](#) gezeigt wird, wird eine erste Gate-Elektrode **205A** auf dem ersten Gate-Isolierfilm **204A** ausgebildet, und eine zweite Gate-Elektrode **205B** wird weiterhin auf dem zweiten Gate-Isolierfilm **204B** ausgebildet. Danach wird der erste Seitenwand-Isolierfilm **206A** auf beiden Seitenflächen der ersten Gate-Elektrode **205A** ausgebildet, und ein zweiter Seitenwand-Isolierfilm **206B** wird weiterhin auf beiden Seitenflächen der zweiten Gate-Elektrode **205B** ausgebildet. Weiterhin werden die ersten dotierten Schichten **207A**, die als Source-Gebiet und als Drain-Gebiet wirken, auf beiden Seiten der ersten Gate-Elektrode **205A** in dem Siliziumsubstrat **200** gebildet, und zweite dotierte Schichten **207B**, die als Source-Gebiet und als Drain-Gebiet wirken, werden weiterhin auf beiden Seiten der zweiten Gate-Elektrode **205B** in dem Siliziumsubstrat **200** gebildet. Ein zwischenliegender dielektrischer Film **208** wird danach über dem Siliziumsubstrat **200** sowie über der ersten und der zweiten Gate-Elektrode **205A** und **205B** und gleichen Elementen ausgebildet. Danach werden ein erster Draht **209A** und ein zweiter Draht **209B** auf dem zwischenliegenden dielektrischen Film **208** ausgebildet. Es ist zu beachten, dass der erste Draht **209A** Stöpsel aufweist, die in dem zwischenliegenden dielektrischen Film **208** ausgebildet werden, um mit den ersten dotierten Schichten **207A** verbunden zu werden, während der zweite Draht **209B** Stöpsel aufweist, die in dem zwischenliegenden dielektrischen Film **208** ausgebildet werden, um mit den zweiten dotierten Schichten **207B** verbunden zu werden.

**[0107]** Wie weiter oben beschrieben wurde, wird gemäß dem vierten Ausführungsbeispiel die Zirkonium-

silikatschicht **203** auf dem Siliziumsubstrat **200** ausgebildet, wird weiterhin die Zirkoniumoxidschicht **202** auf der Zirkoniumsilikatschicht **203** ausgebildet, wird die Zirkoniumoxidschicht **202** danach teilweise entfernt und wird danach die Hafniumdioxidschicht **210** ausgebildet, wodurch der erste Gate-Isolierfilm **204A**, der aus der Zirkoniumsilikatschicht **203** und der Hafniumdioxidschicht **210** besteht, ausgebildet wird, und der zweite Gate-Isolierfilm **204B**, der aus der Zirkoniumsilikatschicht **203**, der Zirkoniumoxidschicht **202** und der Hafniumdioxidschicht **210** besteht, ausgebildet wird. Mit anderen Worten ist das vierte Ausführungsbeispiel eine Multigate-Isolierfilmentechnologie, bei der die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203** und der Hafniumdioxidschicht **210** als dünner Gate-Isolierfilm verwendet wird und die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203**, der Zirkoniumoxidschicht **202** und der Hafniumdioxidschicht **210** als dicker Gate-Isolierfilm verwendet wird. Weiterhin wird in dem vierten Ausführungsbeispiel sichergestellt, dass die Zirkoniumsilikatschicht **203** mit einer gleichmäßigen Dicke und einer Dielektrizitätskonstante, die größer ist als die von  $\text{SiO}_2$ , zum Beispiel unter Anwendung eines reaktiven Sputterverfahrens oder eines chemischen Aufdampfverfahrens (CVD-Verfahrens) ausgebildet werden kann und dass die Dicke der Zirkoniumsilikatschicht **203** gut eingestellt werden kann, indem zum Beispiel die Sputterbedingungen oder die Abscheidungsbedingungen gesteuert werden. Da weiterhin die Hafniumdioxidschicht **210** getrennt von der Zirkoniumsilikatschicht **203** oder der Zirkoniumoxidschicht **202** ausgebildet wird, kann die Hafniumdioxidschicht **210** wie vorgesehen und ohne Berücksichtigung einer Reaktion mit dem Siliziumsubstrat **208** ausgebildet werden. Da dementsprechend die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203** und der Hafniumdioxidschicht **210** die Ausführung einer geringen äquivalenten Oxiddicke (EOT) und eines geringen Leckstromes in dem dünnen Gate-Isolierfilm (dem ersten Gate-Isolierfilm **204A**) ermöglicht, kann eine Erhöhung des Gate-Leckstromes verhindert werden, wenn die Multigate-Isolierfilmentechnologie angewendet wird, was die Ausbildung einer LSI-Schaltung mit geringem Stromverbrauch ermöglicht. Weiterhin kann mit dem ersten Gate-Isolierfilm **204A** ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) ausgeführt werden, bei dem die Priorität auf die Erhöhung der Antriebsleistung gelegt wird, während mit dem zweiten Gate-Isolierfilm **204B** ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) ausgeführt werden kann, bei dem die Priorität auf die Senkung des Stromverbrauches gelegt wird. Infolgedessen kann eine LSI-Schaltung ausgeführt werden, bei der hohe Antriebsleistung und geringer Stromverbrauch miteinander kompatibel sind.

**[0108]** Darüber hinaus kann gemäß dem vierten Ausführungsbeispiel die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203**, der Hafniumdioxid-

schicht **210** oder die Mehrschichtstruktur aus der Zirkoniumsilikatschicht **203**, der Zirkoniumoxidschicht **202** und der Hafniumdioxidschicht **210** gut ausgebildet werden, um die gewünschte Dicke aufzuweisen. Dies ermöglicht die Auslegung eines ersten Gate-Isolierfilms **204A** oder eines zweiten Gate-Isolierfilms **204B** gemäß den Funktionen, die in einem MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor) gefordert werden. Zum Beispiel wird die Auslegung eines Gate-Isolierfilms ermöglicht, der auf Kompatibilität zwischen hoher Antriebsleistung und geringem Stromverbrauch ausgerichtet ist.

**[0109]** Es ist zu beachten, dass die Zirkoniumsilikatschicht **203** und die Zirkoniumoxidschicht **202** vorzugsweise durch ein reaktives Sputterverfahren unter Verwendung eines Targets, das aus Zirkonium besteht, oder durch ein chemisches Aufdampfverfahren (CVD-Verfahren) unter Verwendung eines Zirkonium enthaltenden Quellengases ausgebildet werden. Danach wird sichergestellt, dass die Zirkoniumsilikatschicht **203** mit gleichmäßiger Dicke und einer Dielektrizitätskonstante, die größer ist als die von  $\text{SiO}_2$ , ausgebildet werden kann und dass die Dicke der Zirkoniumoxidschicht **202** genau eingestellt werden kann, indem die Sputterbedingungen oder die Abscheidungsbedingungen gesteuert werden. In diesem Ausführungsbeispiel kann zum Beispiel ein standardmäßiges thermisches CVD-Verfahren oder ein ALD-Verfahren als das chemische Aufdampfverfahren angewendet werden. Die Anwendung eines ALD-Verfahrens kann dazu dienen, die Steuerbarkeit und die Gleichmäßigkeit der Dicke der Zirkoniumsilikatschicht **203** zu verbessern. Selbstverständlich kann ein beliebiges anderes einen Film ausbildendes Verfahren, durch das eine hochqualitative Zirkoniumsilikatschicht **203** ausgebildet werden kann, anstelle des reaktiven Sputterverfahrens oder des chemischen Aufdampfverfahrens (CVD-Verfahrens) angewendet werden.

**[0110]** Es ist zu beachten, dass wengleich die Zirkoniumsilikatschicht **203** als die Metallsilikatschicht, die als die untere Schicht des ersten oder des zweiten Gate-Isolierfilms **204A** oder **204B** wirkt, in dem vierten Ausführungsbeispiel verwendet wird, die vorliegende Erfindung nicht hierauf beschränkt ist. Die Metallsilikatschicht enthält vorzugsweise ein Metall, wie zum Beispiel Zr, Hf, Ti, Al, Pr, Nd oder La, oder eine beliebige Legierung dieser Metalle. Danach wird sichergestellt, dass die Dielektrizitätskonstante der Metallsilikatschicht größer ist als die von  $\text{SiO}_2$ .

**[0111]** Wengleich weiterhin die Hafniumdioxidschicht **210** als die andere Metalloxidschicht, die als die obere Schicht des ersten oder des zweiten Gate-Isolierfilms **204A** oder **204B** in dem vierten Ausführungsbeispiel verwendet wird, ist die vorliegende Erfindung nicht darauf beschränkt. Die andere Metalloxidschicht enthält vorzugsweise ein Metall, wie

zum Beispiel Zr, Hf, Ti, Al, Pr, Nd oder La, oder eine beliebige Legierung dieser Metalle. Es ist jedoch zu beachten, dass ein Metall, das in der Metallsilikatschicht, die als die untere Schicht des ersten oder des zweiten Gate-Isolierfilms **204A** oder **204B** dient, enthalten ist, vorzugsweise unterschiedlich von einem Metall ist, das in der anderen Metalloxidschicht enthalten ist.

**[0112]** Weiterhin wird ein Metall, das in der Metallsilikatschicht enthalten ist, die als die untere Schicht des ersten oder des zweiten Gate-Isolierfilms **204A** oder **204B** dient, vorzugsweise so ausgewählt, dass die Metallsilikatschicht an der Grenzfläche zu dem Substrat thermisch stabil ist und keine große Verspannung in dem Siliziumkristall verursacht, was zu einer Verschlechterung der Beweglichkeit in dem Siliziumkristall führen würde. Zusätzlich wird ein Metall, das in der anderen Metalloxidschicht enthalten ist, die als die obere Schicht des ersten und des zweiten Gate-Isolierfilms **204A** oder **204B** dient, so ausgewählt, dass die Dielektrizitätskonstante der anderen Metalloxidschicht größer ist als die Dielektrizitätskonstante der Metalloxidschicht, die die gleiche Art von Metall enthält wie die Metallsilikatschicht.

**[0113]** Zusätzlich wird in dem vierten Ausführungsbeispiel ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor), der den ersten Gate-Isolierfilm **204A** enthält, als innerer Schaltkreis verwendet, wohingegen ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor), der den zweiten Gate-Isolierfilm **204B** enthält, in einem peripheren Schaltkreis verwendet wird. Dann ist es möglich, eine LSI-Schaltung mit einem inneren Schaltkreis mit hoher Antriebsleistung und geringem Stromverbrauch und mit einem peripheren Schaltkreis mit geringem Stromverbrauch auszuführen.

**[0114]** Weiterhin wird in dem vierten Ausführungsbeispiel ein MOSFET (Metall-Oxid-Halbleiter-Feldeffekttransistor), der den ersten Gate-Isolierfilm **204A** enthält, vorzugsweise in einem Logikabschnitt angewendet, wohingegen ein MOSFET, der den zweiten Gate-Isolierfilm **204B** enthält, vorzugsweise in einem DRAM-Abschnitt verwendet wird. Danach ist es möglich, eine LSI-Schaltung mit einem Logikabschnitt mit hoher Antriebsleistung und geringem Stromverbrauch und mit einem DRAM-Abschnitt mit geringem Stromverbrauch auszuführen.

### Patentansprüche

1. Verfahren zum Herstellen einer Halbleitervorrichtung, das die folgenden Schritte umfasst:  
 a) Ausbilden einer Siliziumoxidschicht auf einem Siliziumsubstrat (**100**);  
 b) einen Schritt des Ausbildens einer Metalloxidschicht (**102**), die ein erstes Metall enthält, auf der Siliziumoxidschicht, so dass an der Grenzfläche zwi-

schen der Metalloxidschicht (**102**) und der Siliziumoxidschicht eine Metallsilikatschicht (**103**) ausgebildet wird;

c) Entfernen der Metalloxidschicht (**102**), um so einen Gate-Isolierfilm (**104**) auszubilden, der aus der Metallsilikatschicht (**103**) hergestellt ist; und

d) Ausbilden einer Gate-Elektrode (**105**) auf dem Gate-Isolierfilm (**104**).

2. Verfahren zum Herstellen einer Halbleitervorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass das erste Metall Zr ist.

3. Verfahren zum Herstellen einer Halbleitervorrichtung nach Anspruch 1, wobei Schritt c) des Weiteren umfasst:

Ausbilden einer weiteren Metalloxidschicht (**110**), die ein zweites Metall enthält, das sich von dem ersten Metall unterscheidet, über dem Siliziumsubstrat (**100**), um so einen Gate-Isolierfilm (**104**) auszubilden, der aus der Metallsilikatschicht (**103**) und der weiteren Metalloxidschicht (**110**) hergestellt ist.

4. Verfahren zum Herstellen einer Halbleitervorrichtung nach den Ansprüchen 1 oder 3, dadurch gekennzeichnet, dass b) den Schritt e) des Ausbildens der Metallsilikatschicht (**102**) und der Metalloxidschicht (**103**) durch reaktives Sputtern einschließt, bei dem ein Target verwendet wird, das wenigstens das erste Metall enthält.

5. Verfahren zum Herstellen einer Halbleitervorrichtung nach Anspruch 1 oder 3, dadurch gekennzeichnet, dass Schritt b) den Schritt f) des Ausbildens der Metallsilikatschicht (**103**) und der Metalloxidschicht (**102**) durch chemisches Aufdampfen einschließt, bei dem ein Quellengas verwendet wird, das wenigstens das erste Metall enthält.

6. Verfahren zum Herstellen einer Halbleitervorrichtung nach Anspruch 5, dadurch gekennzeichnet, dass der Schritt f) den Schritt des Ausbildens der Metalloxidschicht (**102**) in molekularen Schichten einschließt, die nacheinander durch gepulste Zufuhr des Quellengases abgeschieden werden.

7. Verfahren zum Herstellen einer Halbleitervorrichtung nach Anspruch 1 oder 3, dadurch gekennzeichnet, dass das erste Metall ein Metall aus der Gruppe von Metallen ist, die sich aus Hf, Zr, Ti, Ta, Al, Pr, Nd und La zusammensetzt, oder eine Legierung, die aus zwei oder mehr Metallen aus der Gruppe von Metallen besteht.

8. Verfahren zum Herstellen einer Halbleitervorrichtung nach Anspruch 3, dadurch gekennzeichnet, dass das erste Metall Zr ist und das zweite Metall Hf ist.

Es folgen 6 Blatt Zeichnungen

Fig. 1(a)

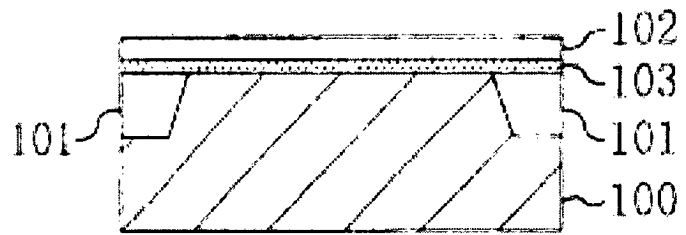


Fig. 1(b)

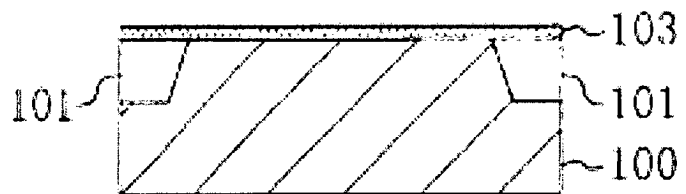


Fig. 1(c)

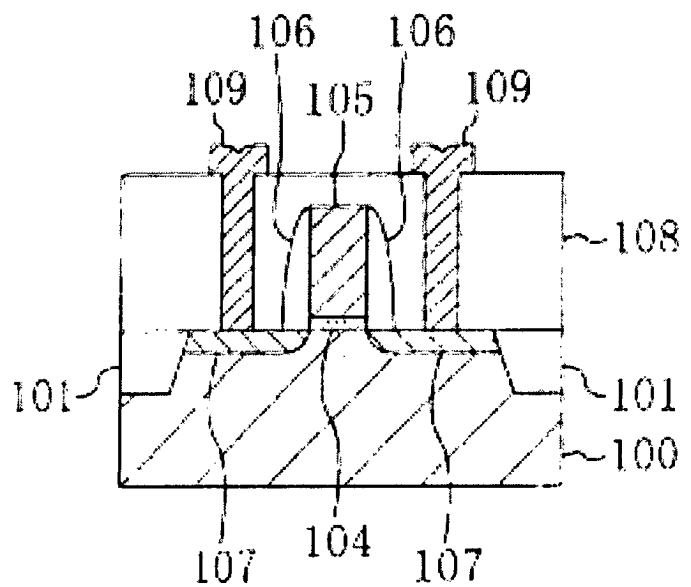


Fig. 2

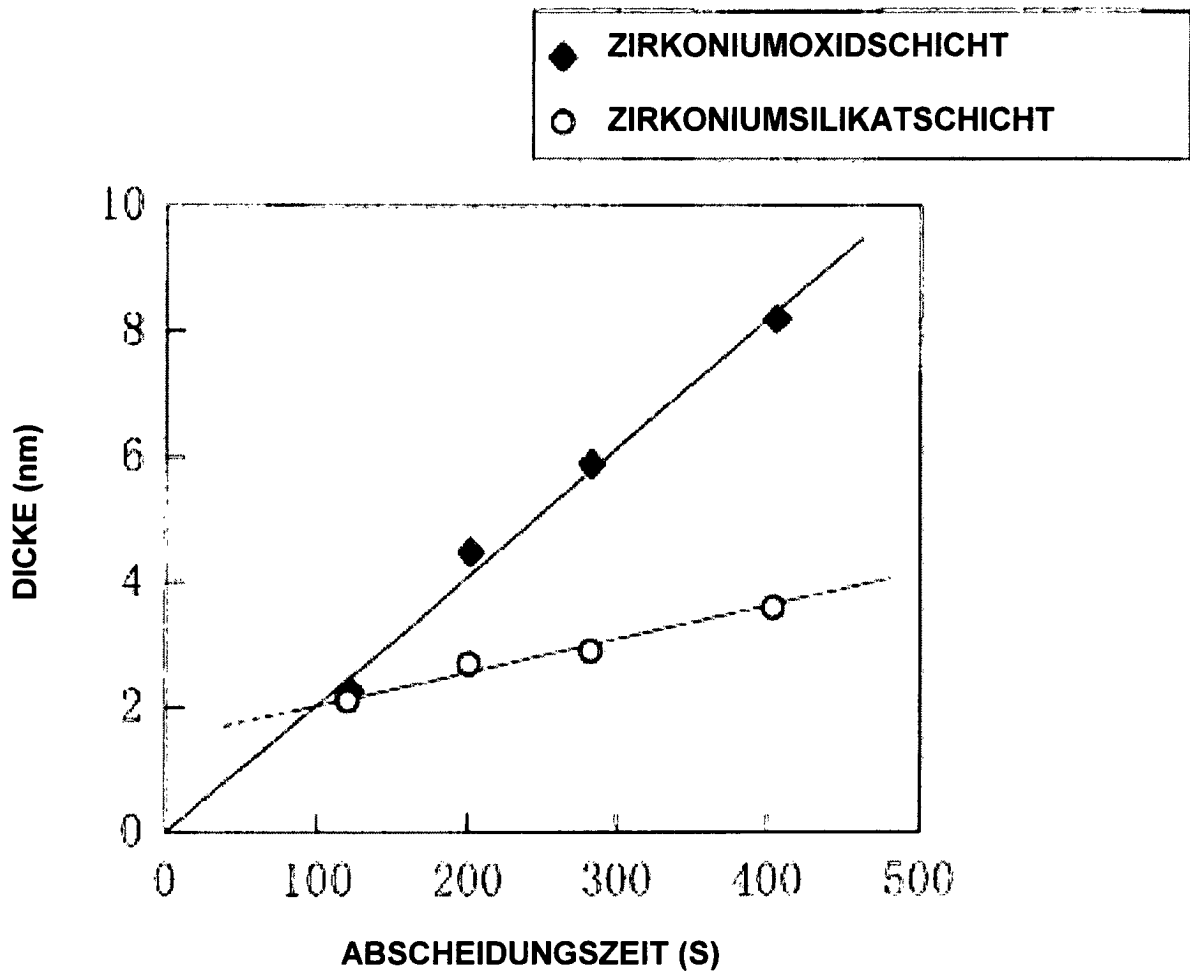


Fig. 3(a)

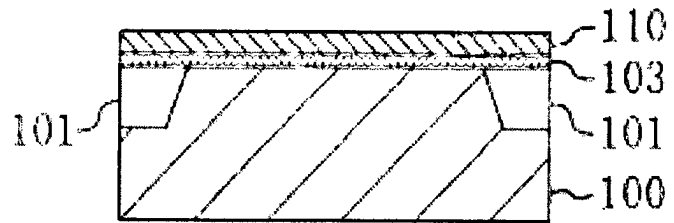
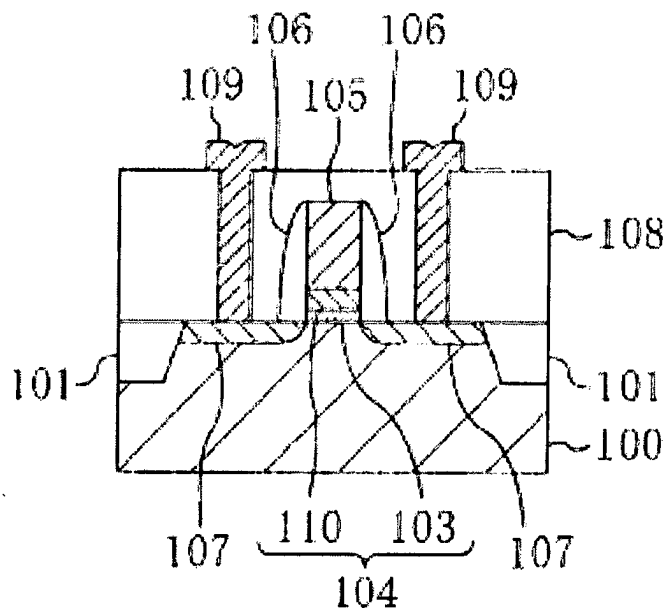


Fig. 3(b)





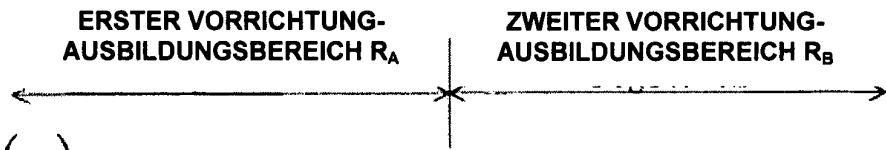


Fig. 4(a)

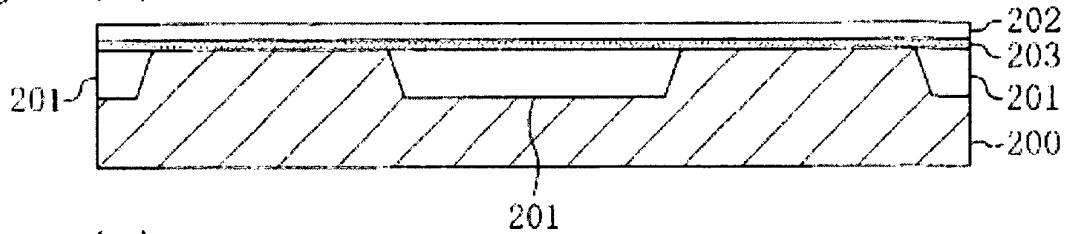


Fig. 4(b)

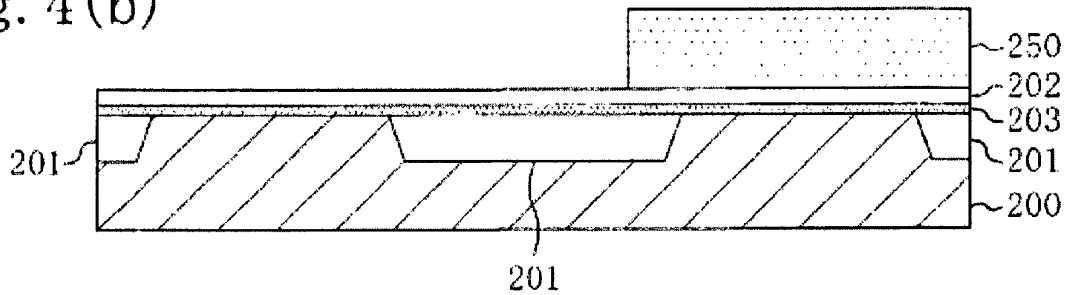


Fig. 4(c)

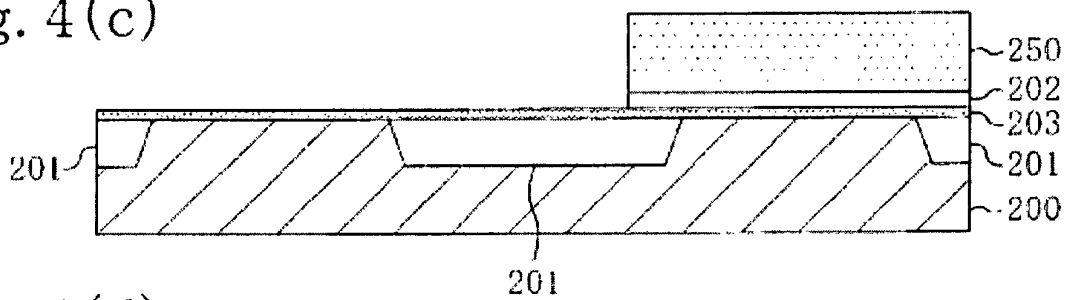


Fig. 4(d)

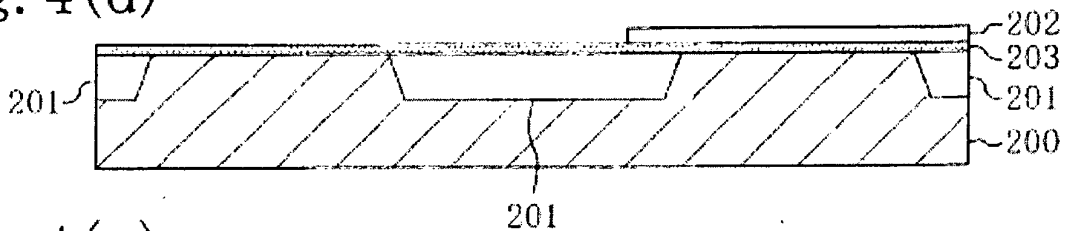


Fig. 4(e)

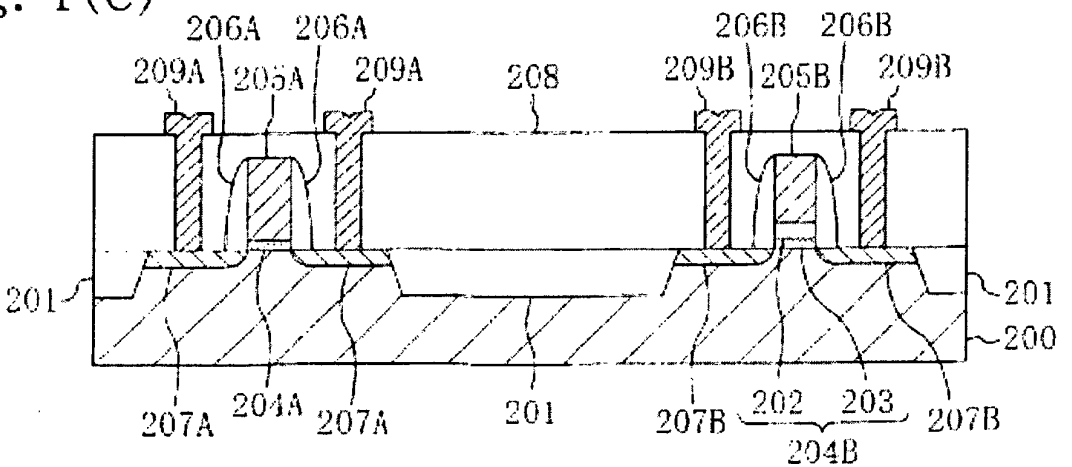




Fig. 5(a)

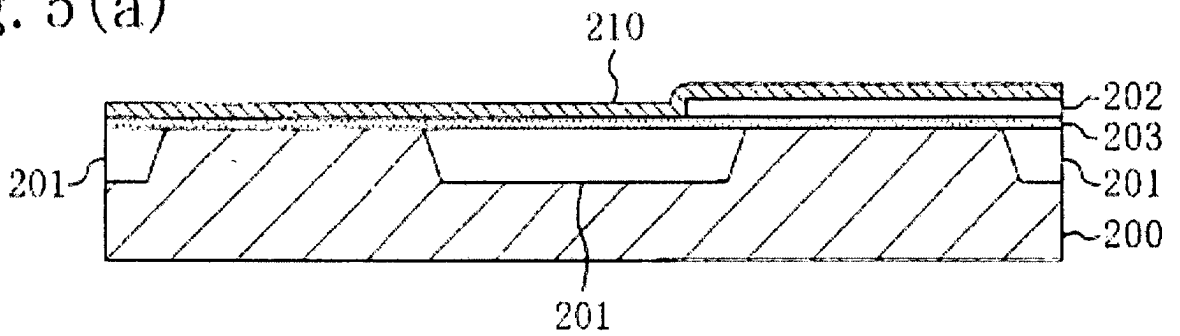


Fig. 5(b)

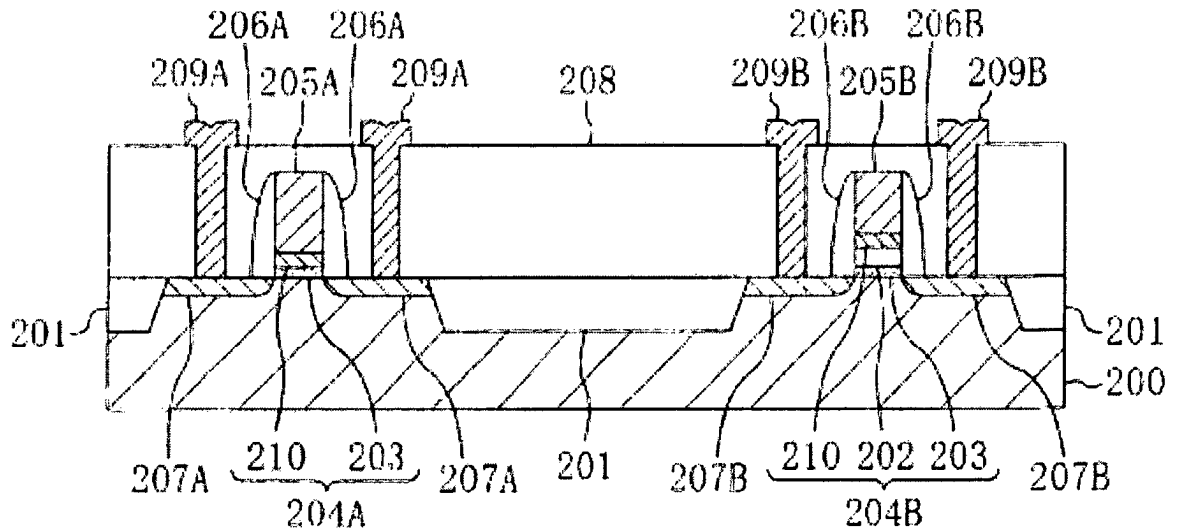


Fig. 6  
STAND DER TECHNIK

