



# (12) 发明专利申请

(10) 申请公布号 CN 118678122 A

(43) 申请公布日 2024. 09. 20

(21) 申请号 202410809603.X  
 (22) 申请日 2024.06.21  
 (71) 申请人 成都凯腾四方数字广播电视设备有限公司  
 地址 610073 四川省成都市青羊区青羊工业集中发展区文光路321号  
 (72) 发明人 郑鑫 汤善武 王强 黄建春  
 (74) 专利代理机构 成都睿道专利代理事务所 (普通合伙) 51217  
 专利代理师 黄垒

H04N 21/4402 (2011.01)  
 H04N 21/236 (2011.01)  
 H04N 21/242 (2011.01)  
 H04N 21/43 (2011.01)  
 H04L 65/1104 (2022.01)

(51) Int. Cl.  
 H04N 21/234 (2011.01)  
 H04N 21/2343 (2011.01)  
 H04N 21/2662 (2011.01)  
 H04N 21/44 (2011.01)

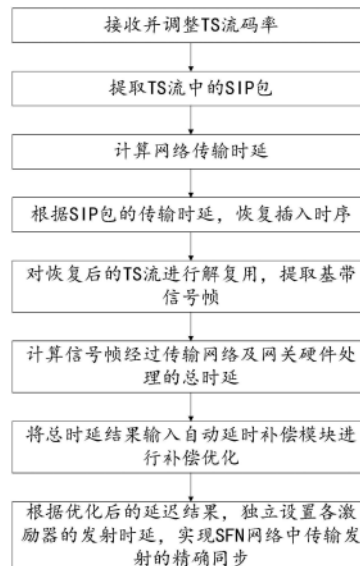
权利要求书2页 说明书5页 附图2页

## (54) 发明名称

SFN网关信号优化与激励器自适应的同步解决方法

## (57) 摘要

本发明涉及SFN时延调整技术领域,具体而言,涉及SFN网关信号优化与激励器自适应的同步解决方法,该方法的步骤包括:接收并调整TS流码率;提取TS流中的SIP包,计算网络传输时延,根据SIP包的传输时延,恢复插入时序,对恢复后的TS流进行解复用,提取基带信号帧;计算信号帧经过传输网络及网关硬件处理的总时延,将总时延结果输入自动延时补偿模块进行补偿优化,根据优化后的延迟结果,独立设置各激励器的发射时延,实现SFN网络中传输发射的精确同步。



1. SFN网关信号优化与激励器自适应的同步解决方法,其特征在于,该方法的步骤包括:

接收并调整TS流码率;

提取TS流中的SIP包,计算网络传输时延,根据SIP包的传输时延,恢复插入时序,对恢复后的TS流进行解复用,提取基带信号帧;

计算信号帧经过传输网络及网关硬件处理的总时延,将总时延结果输入自动延时补偿模块进行补偿优化,根据优化后的延迟结果,独立设置各激励器的发射时延,实现SFN网络中传输发射的精确同步。

2. 根据权利要求1所述的SFN网关信号优化与激励器自适应的同步解决方法,其特征在于,所述接收并调整TS流码率,其具体为:

接收传输码流;

识别码流的格式并滤除非TS流比特;

比较当前码率与目标码率,并根据信道模式对TS流的码率进行动态调整;

对调整后的TS流码率进行恢复,并标识空比特空包。

3. 根据权利要求2所述的SFN网关信号优化与激励器自适应的同步解决方法,其特征在于,所述提取TS流中的SIP包,计算网络传输时延,其具体为:

提取TS流中的SIP包;

获取各个SIP请求和响应对,找到对应的时间戳;

计算请求和响应之间的时间差,所述时间差即为网络传输时延;

重复上述步骤,直至求解所有请求-响应对的网络传输时延。

4. 根据权利要求3所述的SFN网关信号优化与激励器自适应的同步解决方法,其特征在于,所述根据SIP包的传输时延,恢复插入时序,其具体为:

获取所有请求-响应对的网络传输时延;

选取相应的网络传输时延插入至原始SIP的时间戳,以恢复时序信息;

重复上述步骤,直到SIP全部处理完毕。

5. 根据权利要求4所述的SFN网关信号优化与激励器自适应的同步解决方法,其特征在于,所述提取基带信号帧后,还包括如下步骤:

比较并判断基带信号帧与SFN网关产生模块的起始时间是否一致;

若是,则计算信号帧经过传输网络及网关硬件处理的总时延;

若否,则对信号帧进行校正,确保信号帧与SFN网关产生模块的起始时间一致。

6. 根据权利要求5所述的SFN网关信号优化与激励器自适应的同步解决方法,其特征在于,所述计算信号帧经过传输网络及网关硬件处理的总时延前,还包括对校正后的信号帧进行序号计算,以确保信号帧的连续性。

7. 根据权利要求6所述的SFN网关信号优化与激励器自适应的同步解决方法,其特征在于,所述计算信号帧经过传输网络及网关硬件处理的总时延,其具体为:

对信号帧进行网络传输,同时记录传输时延;

在网关硬件处理节点接收信号帧,记录硬件处理时延;

计算信号帧经过传输网络及网关硬件处理的总时延。

8. 一种电子设备,其特征在于,包括:

存储器,用于存储计算机程序;

处理器,用于执行所述计算机程序时实现如权利要求1-7任一项所述的SFN网关信号优化与激励器自适应的同步解决方法的步骤。

## SFN网关信号优化与激励器自适应的同步解决方法

### 技术领域

[0001] 本发明涉及SFN时延调整技术领域,具体而言,涉及SFN网关信号优化与激励器自适应的同步解决方法。

### 背景技术

[0002] 在数字电视单频网(SFN)系统中,传输和发射环节对比特同步有严格的要求。在传输环节,激励器输入码流必须全部符合TS格式,每秒TS流包数应与信道模式对应的188字节的整数倍值一致,且每秒时延变化应低于 $\pm 50\text{ns}$ 。在99.9%的时间内(每秒计数1000次,每次1ms),信道模式对应的比特数误差不得大于 $\pm 1$ 比特。在发射环节,激励器基带信号形成模块输出时刻的同步起始应在同一超帧(125ms)内同一信号帧序号的同一比特。

[0003] 然而,在实际的传输链路中,并非每种设备都具备1pps脉冲接入和时间校准功能,加之不同设备的硬件处理时间差异使得维持精确同步变得困难。此外,码流中可能插有非TS格式的比特,导致SFN适配器输出的比特率在传输过程中发生变化,进而影响SIP包的时序和秒间隔位置,在激励器输入端表现为时延变化。传统的SFN网关在识别和提取SIP包时,无法有效消除这种时延变化带来的误差影响,破坏了激励器独立时延设置值的基准。此外,在激励器(含SFN网关)中,从数字基带信号输入至基带信号形成模块输出,硬件处理时间通常为几十毫秒,不同激励器之间的硬件处理时间相差可达几毫秒。这种硬件处理时间的差异进一步加大了实现精确同步的难度。基于此,针对上述问题,我们设计了SFN网关信号优化与激励器自适应的同步解决方法。

### 发明内容

[0004] 本发明的目的在于提供一种SFN网关信号优化与激励器自适应的同步解决方法,其从接收传输码流到最终输出优化信号,各步骤层层推进,确保TS流的完整性和时序的一致性,并通过精确识别和滤除非TS流比特、动态调整码率及自适应延时补偿,不仅解决了传统技术中时延变化、硬件处理时间差异等问题,而且有效保证了不同激励器之间的同步性,提升了单频网的性能和可靠性,实现了高精度的传输和发射同步,显著提升了SFN网络的覆盖和服务质量。

[0005] 本发明的实施例通过以下技术方案实现:

[0006] SFN网关信号优化与激励器自适应的同步解决方法,该方法的步骤包括:

[0007] 接收并调整TS流码率;

[0008] 提取TS流中的SIP包,计算网络传输时延,根据SIP包的传输时延,恢复插入时序,对恢复后的TS流进行解复用,提取基带信号帧;

[0009] 计算信号帧经过传输网络及网关硬件处理的总时延,将总时延结果输入自动延时补偿模块进行补偿优化,根据优化后的延迟结果,独立设置各激励器的发射时延,实现SFN网络中传输发射的精确同步。

[0010] 可选的,所述接收并调整TS流码率,其具体为:

- [0011] 接收传输码流；
- [0012] 识别码流的格式并滤除非TS流比特；
- [0013] 比较当前码率与目标码率,并根据信道模式对TS流的码率进行动态调整；
- [0014] 对调整后的TS流码率进行恢复,并标识空比特空包。
- [0015] 可选的,所述提取TS流中的S IP包,计算网络传输时延,其具体为:
- [0016] 提取TS流中的S IP包；
- [0017] 获取各个S IP请求和响应对,找到对应的时间戳；
- [0018] 计算请求和响应之间的时间差,所述时间差即为网络传输时延；
- [0019] 重复上述步骤,直至求解所有请求-响应对的网络传输时延。
- [0020] 可选的,所述根据S IP包的传输时延,恢复插入时序,其具体为:
- [0021] 获取所有请求-响应对的网络传输时延；
- [0022] 选取相应的网络传输时延插入至原始S IP的时间戳,以恢复时序信息；
- [0023] 重复上述步骤,直到S IP全部处理完毕。
- [0024] 可选的,所述提取基带信号帧后,还包括如下步骤:
- [0025] 比较并判断基带信号帧与SFN网关产生模块的起始时间是否一致；
- [0026] 若是,则计算信号帧经过传输网络及网关硬件处理的总时延；
- [0027] 若否,则对信号帧进行校正,确保信号帧与SFN网关产生模块的起始时间一致。
- [0028] 可选的,所述计算信号帧经过传输网络及网关硬件处理的总时延前,还包括对校正后的信号帧进行序号计算,以确保信号帧的连续性。
- [0029] 可选的,所述计算信号帧经过传输网络及网关硬件处理的总时延,其具体为:
- [0030] 对信号帧进行网络传输,同时记录传输时延；
- [0031] 在网关硬件处理节点接收信号帧,记录硬件处理时延；
- [0032] 计算信号帧经过传输网络及网关硬件处理的总时延。
- [0033] 一种电子设备,包括:
- [0034] 存储器,用于存储计算机程序；
- [0035] 处理器,用于执行所述计算机程序时实现SFN网关信号优化与激励器自适应的同步解决方法的步骤。
- [0036] 本发明实施例的技术方案至少具有如下优点和有益效果:
- [0037] 本发明实施例从接收传输码流到最终输出优化信号,各步骤层层推进,确保TS流的完整性和时序的一致性,并通过精确识别和滤除非TS流比特、动态调整码率及自适应延时补偿,不仅解决了传统技术中时延变化、硬件处理时间差异等问题,而且有效保证了不同激励器之间的同步性,提升了单频网的性能和可靠性,实现了高精度的传输和发射同步,显著提升了SFN网络的覆盖和服务质量。

## 附图说明

- [0038] 图1为本发明实施例提供的SFN网关信号优化与激励器自适应的同步解决方法的流程示意图；
- [0039] 图2为本发明实施例提供的链路传输拓扑示意图。

## 具体实施方式

[0040] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。通常在此处附图中描述和示出的本发明实施例的组件可以以各种不同的配置来布置和设计。

[0041] 如图1所示,本发明提供了其中一种实施例:SFN网关信号优化与激励器自适应的同步解决方法,该方法的步骤包括:

[0042] 接收并调整TS流码率;

[0043] 提取TS流中的SIP包,计算网络传输时延,根据SIP包的传输时延,恢复插入时序,对恢复后的TS流进行解复用,提取基带信号帧;

[0044] 计算信号帧经过传输网络及网关硬件处理的总时延,将总时延结果输入自动延时补偿模块进行补偿优化,根据优化后的延迟结果,独立设置各激励器的发射时延,实现SFN网络中传输发射的精确同步。

[0045] 本实施例首先对接收到的传输码流进行格式识别和过滤,确保后续处理的数据都是有效的TS流数据。接着,根据实际信道条件动态调整TS流的码率,并准确标识有效数据。通过提取SIP包并计算网络传输时延,恢复TS流的时序关系,确保数据在传输过程中的时间同步。在此基础上,本实施例进一步通过时间校正、延时调整和序号计算,保证信号帧与网关产生模块的起始时间一致,并维护信号帧的连续性和正确性。最后,计算信号经过传输网络及SFN网关硬件处理的总时延,通过自动延时补偿模块进行动态优化,并独立设置各激励器的发射时延,最终实现精确的传输发射同步。。

[0046] 在本实施例的具体应用中,首先输入码流(包含传输时延和时延变化),检测同步字节0x47,滤除非TS流格式比特。如果连续丢失2个或以上的同步字节,指示中断告警;如果检测到5个或以上的同步字节,指示码流同步并消除告警。根据本地信道模式设置进行码率比较,如果输入码率大于信道模式对应的码率,系统将指示溢出告警并丢弃多余比特;如果输入码率小于信道模式对应码率,系统将添加空比特0xFF,使数据包长度达到188字节的整数倍,并补足相应的空包0x1 FFF。码率基本恢复成与SFN适配器输出码率相同。为区分编码复用和SFN适配器插入的两类空比特和空包标识,规定后者插入的空比特和空包分别为0xFE和0x1 FFE。。在提取SIP包前,应先恢复SFN适配器准点秒SIP包的插入时序,即去除SFN适配器插入的空比特和空包,使码率与SIP插入时码率一致。每秒判定一次0x15,提取SIP包的位置信息并计算时延,时延显示为传输时延(含时延变化)和SFN网关硬件处理时间的总和。提取SIP包后,再将码流中的空比特和空包替换为0xFF和0x1 FFF。如果连续5秒内无SIP包,指示SFN告警。码流合并后,再叠加相应的空比特和空包,使码率与信道模式对应的码率一致(码率校正)。

[0047] 实施中,为解决SFN中不同激励器(含SFN网关)硬件处理时间自适应问题,从激励器基带信号形成模块中取出信号帧,送入适配模块和比较模块,如果与信号帧产生模块起始时间不一致, $\Delta T \neq 0$ , $\Delta T$ 表征比较并判断基带信号帧与SFN网关产生模块的起始时间是否一致,进入校正和延时。将校正后的信号帧进行比较后计算出该信号帧序号,激励器独立时延设置只依据覆盖干扰计算的发射机时延值。

[0048] 具体的,所述接收并调整TS流码率,其具体为:

- [0049] 接收传输码流；
- [0050] 识别码流的格式并滤除非TS流比特；
- [0051] 比较当前码率与目标码率,并根据信道模式对TS流的码率进行动态调整；
- [0052] 对调整后的TS流码率进行恢复,并标识空比特空包。
- [0053] 实施中,接收传输码流,识别格式并滤除非TS流比特,以确保后续处理的数据都是有效的TS流数据,提高处理效率和准确性。比较当前码率与目标码率,根据信道模式调整匹配。其根据实际传输信道的带宽和质量,动态调整TS流的码率,以适应信道条件并保证传输质量。恢复调整后码率,标识空比特空包,区分有效数据。码率调整可能会引入空比特或空包,需要准确标识并区分有效数据,为后续提取SIP包做准备。
- [0054] 进一步的,所述提取TS流中的SIP包,计算网络传输时延,其具体为:
- [0055] 提取TS流中的SIP包；
- [0056] 获取各个S IP请求和响应对,找到对应的时间戳；
- [0057] 计算请求和响应之间的时间差,所述时间差即为网络传输时延；
- [0058] 重复上述步骤,直至求解所有请求-响应对的网络传输时延。
- [0059] S IP包包含有关传输时间和同步的关键信息,提取S IP包并计算网络传输时延,为后续时序恢复和同步提供依据。
- [0060] 更进一步的,所述根据S IP包的传输时延,恢复插入时序,其具体为:
- [0061] 获取所有请求-响应对的网络传输时延；
- [0062] 选取相应的网络传输时延插入至原始S IP的时间戳,以恢复时序信息；
- [0063] 重复上述步骤,直到S IP全部处理完毕。
- [0064] 通过S IP包的时序信息,恢复TS流的时间戳和时序关系,确保数据在传输过程中的时间同步。
- [0065] 具体的,所述提取基带信号帧后,还包括如下步骤:
- [0066] 比较并判断基带信号帧与SFN网关产生模块的起始时间是否一致；
- [0067] 若是,则计算信号帧经过传输网络及网关硬件处理的总时延；
- [0068] 若否,则对信号帧进行校正,确保信号帧与SFN网关产生模块的起始时间一致。
- [0069] 本实施例通过比较信号帧的起始时间与网关产生模块的起始时间,判断是否存在时间偏差,通过时间校正和延时调整,确保信号帧与网关产生模块的起始时间一致,以确保信号的同步性。
- [0070] 更为具体的,所述计算信号帧经过传输网络及网关硬件处理的总时延前,还包括对校正后的信号帧进行序号计算,以确保信号帧的连续性。
- [0071] 具体的,所述计算信号帧经过传输网络及网关硬件处理的总时延,其具体为:
- [0072] 对信号帧进行网络传输,同时记录传输时延；
- [0073] 在网关硬件处理节点接收信号帧,记录硬件处理时延；
- [0074] 计算信号帧经过传输网络及网关硬件处理的总时延。
- [0075] 实施中,将校正和编号后的信号帧通过网络传输到下一个处理节点,并记录传输过程引入的时延,接收传输后的信号帧,并记录网关硬件处理引入的时延,通过计算信号在传输网络和网关硬件处理过程中引入的总时延,为后续的自适应优化提供参考。
- [0076] 如图2所示,本实施例提供了其中一种模拟演算实例:若a1,a2,a3,a4,a5均为SFN

中发射台站。其中, a1为首站, 虚线表示包含若干个站, 图中数字表示传输中的固定时延。括号中数字表示时延某1秒内的变化值、计算如下表, 表中序号1~4项为某1秒内随机设置值, 传输码流包括T1和T2, T2中正负值表示参考上1秒的“0”基准, TW表示接收码流至计算网络时延的硬件处理时间, TJ表示计算网络时延至激励器输出的硬件处理时间, T5和T6表示超帧和信号帧时间。若  $\Delta T=0$ , 则信号帧不再纳入计算。序号7~12为计算值, 其中, T4为信号帧发射延时时间, T7为参考超帧时间与信号帧延时时间差, T8是欲补偿时间, T9(取负值)是延时补偿时间, 与T8的绝对值相同。计算表明, 每秒内, 恒有  $T10=0$ , 表示该网关具有自动延时补偿功能。

序号	参数站名	a1	a2	a3	a4	a5
1	T1 传输时延 ( $\mu s$ )	0	101	30142	30350	40777
2	T2 时延变化 ( $\mu s$ )	53	-36	-71	24	41
3	TW 网关硬件时间 ( $\mu s$ )	12008	12110	11905	10090	11747
4	TJ 激励器硬件时间 ( $\mu s$ )	16334	15464	17053	13011	14065
[0077]	5 T3 = T1+T2+TW ( $\mu s$ )	12061	12175	41976	40464	52565
6	T4 = T3+TJ ( $\mu s$ )	28395	27639	59029	53475	66630
7	T5 超帧 ( $\mu s$ )	125000				
8	T6 信号帧 ( $\mu s$ )	555.6/578.7/625				
9	T7 = T5-T4 ( $\mu s$ )	96605	97361	65971	71525	58370
10	T8 = T7-T3 ( $\mu s$ )	95404	85186	23995	31061	5805
11	T9 自动延时补偿 ( $\mu s$ )	-95404	-85186	-23995	-31061	-5805
12	T10 = T8+T9 ( $\mu s$ )	0				

[0078] 本实施例还设置了一种电子设备, 包括:

[0079] 存储器, 用于存储计算机程序;

[0080] 处理器, 用于执行所述计算机程序时实现SFN网关信号优化与激励器自适应的同步解决方法的步骤。

[0081] 以上仅为本发明的优选实施例而已, 并不用于限制本发明, 对于本领域的技术人员来说, 本发明可以有各种更改和变化。凡在本发明的精神和原则之内, 所作的任何修改、等同替换、改进等, 均应包含在本发明的保护范围之内。



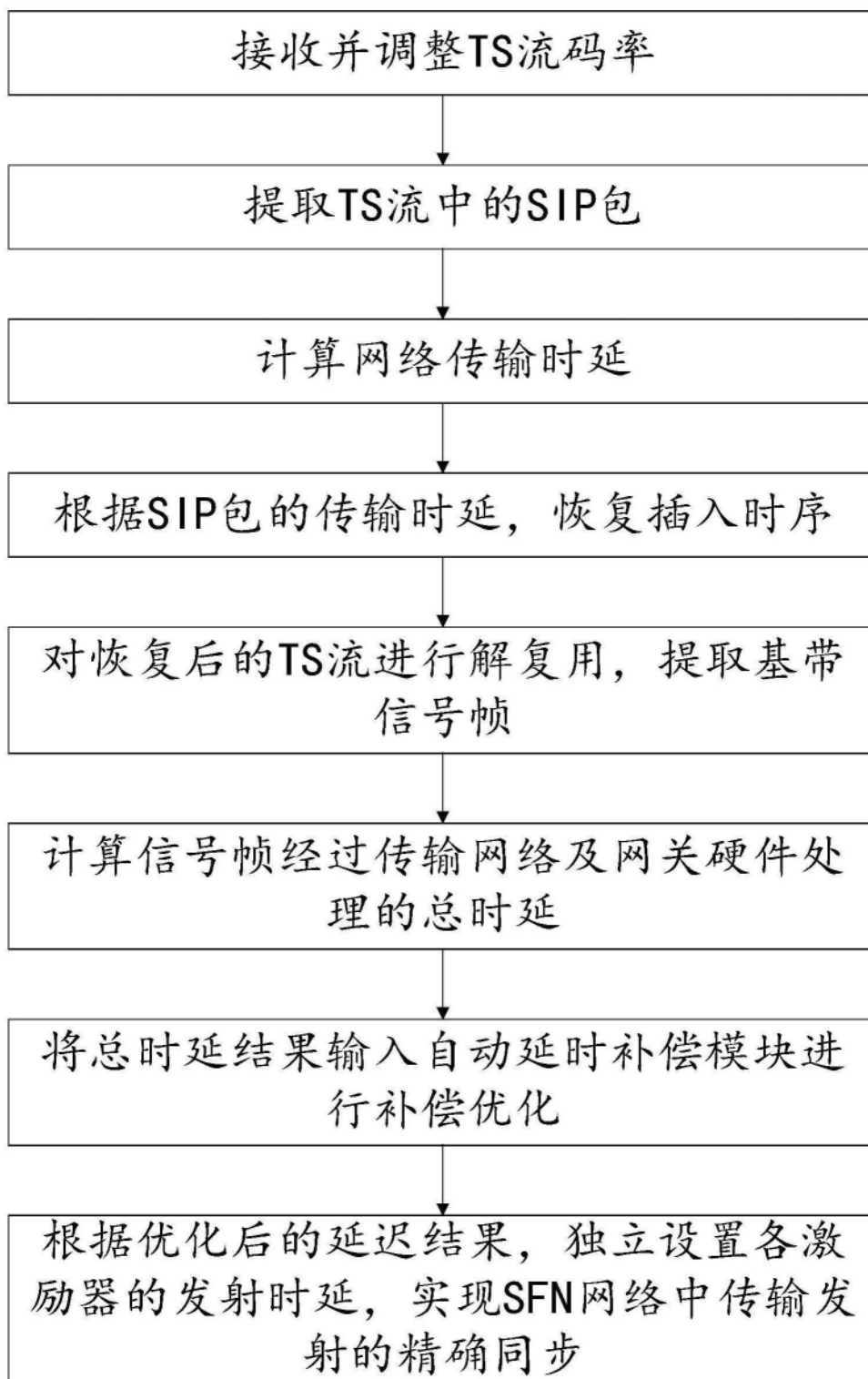


图1

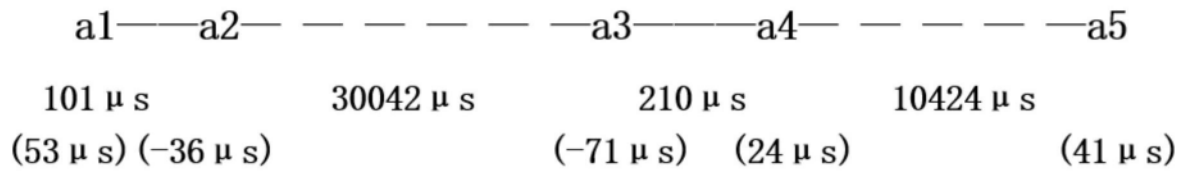


图2