



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I513040 B

(45)公告日：中華民國 104 (2015) 年 12 月 11 日

(21)申請案號：102105143

(22)申請日：中華民國 100 (2011) 年 02 月 01 日

(51)Int. Cl. : H01L33/14 (2010.01)

H01L33/20 (2010.01)

(30)優先權：2010/02/09 美國

61/302,662

(71)申請人：晶元光電股份有限公司 (中華民國) EPISTAR CORPORATION (TW)
新竹市新竹科學工業園區力行五路 5 號

(72)發明人：陳世益 CHEN, SHIN I (TW)；許嘉良 HSU, CHIA LIANG (TW)；徐子傑 HSU, TZU CHIEH (TW)；吳俊毅 WU, CHUN YI (TW)；黃建富 HUANG, CHIEN FU (TW)

(56)參考文獻：

US 5606572

US 2002/0079500A1

US 2009/0108286A1

US 2009/0218941A1

審查人員：湯欽全

申請專利範圍項數：9 項 圖式數：4 共 26 頁

(54)名稱

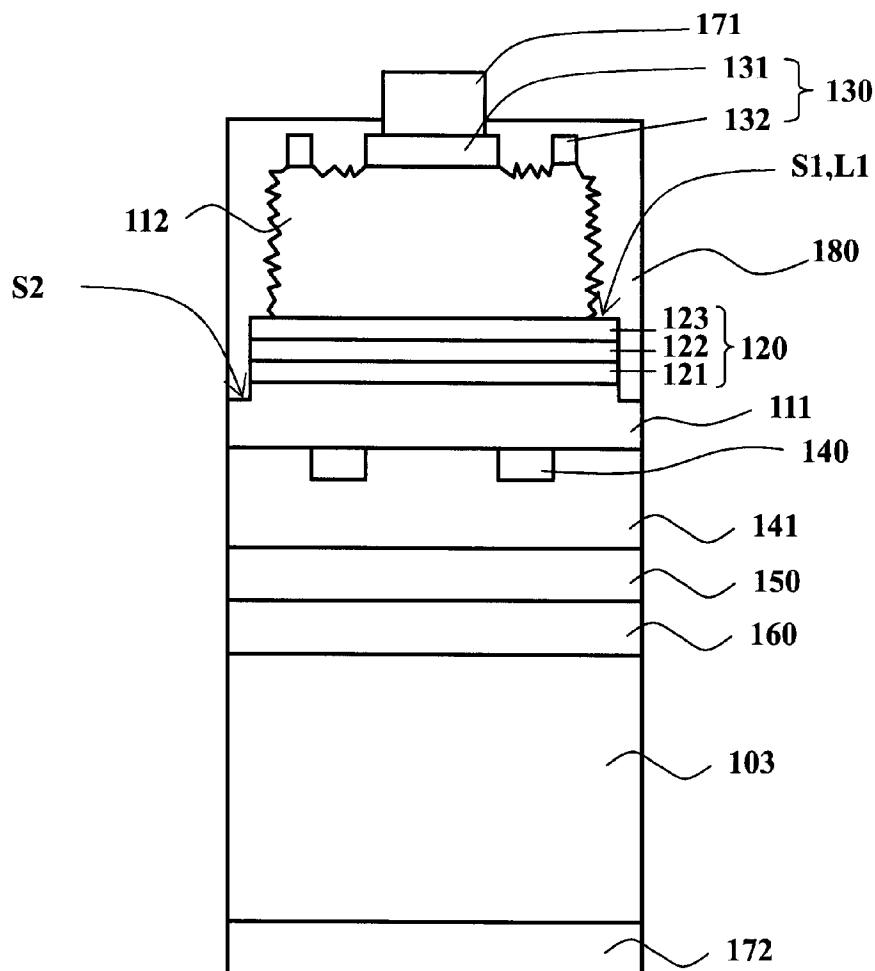
光電元件及其製造方法

OPTOELECTRONIC DEVICE AND THE MANUFACTURING METHOD THEREOF

(57)摘要

一光電半導體元件，包括：一基板；一第一窗口層形成於所述之基板，具有第一片電阻值，第一厚度及第一雜質濃度；一第二窗口層，具有第二片電阻值，第二厚度及第二雜質濃度；一半導體系統形成於所述之第一窗口層及所述之第二窗口層之間；其中所述之第二窗口層和所述之半導體系統為不同的半導體材料；所述之第二片電阻值低於所述之第一片電阻值。

One aspect of the present disclosure provides an optoelectronic device comprising a substrate; a first window layer on the substrate, having a first sheet resistance, a first thickness, and a first impurity concentration; a second window layer having a second sheet resistance, a second thickness, and a second impurity concentration; and a semiconductor system between the first window layer and the second window layer; wherein the second window layer comprises a semiconductor material different from the semiconductor system, and the second sheet resistance is greater than the first sheet resistance.



- 103 . . . 支撐基板
- 111 . . . 第一窗口層
- 112 . . . 第二窗口層
- 120 . . . 光電系統
- 121 . . . 第一層
- 122 . . . 轉換單元
- 123 . . . 第二層
- 130 . . . 第一歐姆接觸層
- 131 . . .
- 132 . . . 指狀電極
- 140 . . . 第二歐姆接觸層
- 141 . . . 透明導電層
- 150 . . . 反射層
- 160 . . . 金屬層
- 171 . . . 第一襯墊
- 172 . . . 第二襯墊

第 2 圖

發明摘要

※ 申請案號：102105143 (由100/04064分割)

※ 申請日：/00.2.1

※IPC 分類：H01L 33/14 (2010.01)

H01L 33/20 (2010.01)

【發明名稱】(中文/英文)

光電元件及其製造方法 / OPTOELECTRONIC DEVICE AND THE MANUFACTURING METHOD THEREOF

【中文】

一光電半導體元件，包括：一基板；一第一窗口層形成於所述之基板，具有第一片電阻值，第一厚度及第一雜質濃度；一第二窗口層，具有第二片電阻值，第二厚度及第二雜質濃度；一半導體系統形成於所述之第一窗口層及所述之第二窗口層之間；其中所述之第二窗口層和所述之半導體系統為不同的半導體材料；所述之第二片電阻值低於所述之第一片電阻值。

【英文】

One aspect of the present disclosure provides an optoelectronic device comprising a substrate; a first window layer on the substrate, having a first sheet resistance, a first thickness, and a first impurity concentration; a second window layer having a second sheet resistance, a second thickness, and a second impurity concentration; and

a semiconductor system between the first window layer and the second window layer; wherein the second window layer comprises a semiconductor material different from the semiconductor system, and the second sheet resistance is greater than the first sheet resistance.

【代表圖】

【本案指定代表圖】：第（2）圖。

【本代表圖之符號簡單說明】：

支撐基板 103；第一窗口層 111；第二窗口層 112；光電系統 120；第一層 121；轉換單元 122；第二層 123；第一歐姆接觸層 130；131；指狀電極 132；第二歐姆接觸層 140；透明導電層 141；反射層 150；金屬層 160；第一襯墊 171；第二襯墊 172

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

光電元件及其製造方法/ OPTOELECTRONIC DEVICE AND THE MANUFACTURING METHOD THEREOF

【技術領域】

【0001】 本發明係關於一種光電元件及其製造方法。

【先前技術】

【0002】 近年來，節能減碳的議題益受重視，發光二極體在背光及照明的應用領域更顯重要，各種增加發光二極體光摘出效率的方法一一被提出。欲增進光摘出效率可以通過幾個方式，其一為改善磊晶成長的品質，藉由增加電子和電洞結合的機率，提升內部量子效率(IQE)。另一方面，發光二極體產生之光線若無法有效被取出，部份光線因全反射因素而侷限在發光二極體內部來回反射或折射，最終被電極或發光層吸收，使亮度無法提升，因此使用表面粗化或改變結構的幾何形狀等，提升外部量子效率(EQE)。藉由提升光摘出效率(LEE)，使發光二極體的亮度增高。

【發明內容】

【0003】 本發明之目的在於提供一種光電半導體元件，其具有促進光摘出效率之結構。

【0004】 本發明之發光元件包括：包括：一基板，一第一窗口層形成於所述之基板，具有第一片電阻值，第一厚度及第一雜質濃度；一第二窗口層，具有第二片電阻值，第二厚度及第二雜質濃度；一半導體系統形成於所述之第一窗口層及所述之第二窗口層之間；其中所述之第二窗口層和所述之半導體系統為不同的半導體材料；所述之第二片電阻值低於所述之第一片電阻值。

【0005】 一種光電半導體元件，係包括：一基板；一金屬層具有一金屬元素形成於所述之基板上；一第一窗口層包括所述之金屬元素；一透明導電層形成於所述之金屬層和所述之第一窗口層之間，其中於所述之第一窗口層的所述之金屬元素濃度小於 $1*10^{19} \text{ cm}^{-3}$ 。

【0006】 一種光電半導體元件，包括：一基板；一 n 型窗口層形成於所述之基板上；一半導體系統形成於所述之 n 型窗口層上；一 p 型窗口層形成於所述之半導體系統上；其中，所述之光電半導體元件在驅動電流密度介於 0.1~0.32 mA/mil² 下，具 70 流明/瓦的發光效率，發出之光源介於琥珀色光和紅光之間。

【0007】 一種製造光電半導體元件的方法，包括以下步驟：提供一基板；形成一半導體系統於所述之基板上；形成一窗口層在所述之半導體系統上；其中所述之窗口層和所述之半導體層由不同的半導體材料所構成；移除所述之窗口層，藉以使所述之窗口層和所述之半導體層具有一寬度差，所述之寬度差大

於 1 微米。

【圖式簡單說明】

【0008】 第 1A 圖～第 1H 圖係分別為本發明光電半導體元件依本發明所揭露的製程方式，依每一個製程步驟所對應的結構側視剖面示意圖；

【0009】 第 2 圖係為本發明光電半導體元件之一實施例側視剖面示意圖；

【0010】 第 3 圖係為本發明光電半導體元件之一實施例之 SEM 圖；

【0011】 第 4 圖係本發明光電半導體元件之第一歐姆接觸層之上視圖。

【實施方式】

【0012】 第 1A 圖至第 1H 圖係分別為依本發明一實施例之製程方法於各步驟之對應結構示意圖。請先參閱第 1A 圖，利用本發明所揭露的光電半導體元件製程方式，先提供一基板 101，基板 101 被當作成長基板，用以成長或承載一光電系統 120 於其上。構成所述成長基板 101 的材料包含但不限於鎵(Ge)、砷化鎵(GaAs)、磷化銦(InP)、磷化鎵(GaP)、藍寶石(sapphire)、碳化矽(SiC)、矽(Si)、氧化二鋁鋰(LiAlO₂)、氧化鋅(ZnO)、氮化鎵(GaN)、氮化鋁(AlN)之一種或其組合。構成基板 101 的材料包含鎵(Ge)、砷化鎵(GaAs)、磷化銦(InP)、磷化鎵(GaP)、藍寶石(sapphire)、碳化

矽(SiC)、矽(Si)、氧化二鋁鋰(LiAlO₂)、氧化鋅(ZnO)、氮化鎵(GaN)、氮化鋁(AlN)、玻璃、鑽石(diamond)、CVD 鑽石、類鑽碳(DLC)之一種或及其組合。

【0013】 於基板101之上，形成一第一窗口層111，第一窗口層111材料係包含至少一元素選自於鋁(Al)、鎵(Ga)、銦(In)、砷(As)、磷(P)及氮(N)所構成之群組，或為其組合，例如為GaN或AlGaInP之半導體化合物或其它替代之材料。第一窗口層111為一導電薄膜，例如為n型或p型($\text{Al}_x\text{Ga}_{(1-x)}\text{In}_{0.5}\text{P}$ ，其中 $0.5 \leq x \leq 0.8$)。第一窗口層111具有兩相對的表面，其中一第一表面和基板101接觸。

【0014】 一過渡層(未顯示)可選擇性的形成在基板101及第一窗口層111之間。所述之過渡層可當作一緩衝層介於基板101及第一窗口層111。在發光二極體的結構中，所述之過渡層係為了減少二層材料間的晶格不匹配。另一方面，所述之過渡層可以為單層、多層、二種材料的結合或二分開的結構，其中所述之過渡層的材料可為有機金屬、無機金屬或半導體中的任一種。所述之過渡層也可作為反射層、熱傳導層、電傳導層、歐姆接觸層、抗形變層、應力釋放層、應力調整層、接合層、波長轉換層或固定結構等。

【0015】一光電系統 120 形成於第一窗口層 111 的第二表面上，光電系統 120 包括至少一第一層 121 具有第一導電型態，一轉換單元 122 以及一第二層 123 具有第二導電型態，依序形成於第一窗口層 111 之上。第一層 121 和第二層 123 可為兩個單層結構或兩個多層結構(多層結構係指兩層或兩層以上)。第一層 121 和第二層 123 具有不同的導電型態、電性、極性或依摻雜的元素為以提供電子或電洞。若第一層 121 和第二層 123 為半導體材料的組合，例如， $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ ，其中 $0.5 \leq x \leq 0.8$ ，所述之導電型態可為 n 型或 p 型。第一窗口層 111 和第一層 121 具有相同的導電型態，例如，都為 n 型導電型態。第一窗口層 111 的雜質濃度大於第一層 121 的雜質濃度，具有較高的導電率。轉換單元 122 沉積在第一層 121 和第二層 123 之間，轉換單元 122 係將光能和電能相互轉換或導致轉換。光電系統 120 可應用於一半導體元件、設備、產品、電路，以進行或導致光能和電能相互轉換。具體的說，光電系統 120 可包括一發光二極體(LED)、一雷射二極體(LD)、一太陽能電池，一液晶顯示器或一有機發光二極體其中之一。轉換單元 122 將電能轉換成光能，光電系統 120 可為一發光二極體、一液晶顯示器、一有機發光二極體。轉換單元 122 將光能轉換成電能，光電系統 120 可為一太陽能電池或一個光電二極體。本說明書中的”光電系統”，不

限定其每一層都為半導體材料所構成，也可以為非半導體材料，例如，金屬、氧化物、絕緣材料等。

【0016】以發光二極體為例，可以藉由改變光電系統 120 裡的其中一層或多層的物理及化學組成，調整發出的光波長。常用的材料為磷化鋁鎵銦(aluminum gallium indium phosphide, AlGaInP)系列、氮化鋁鎵銦(aluminum gallium indium nitride, AlGaInN) 系列、氧化鋅系列(zinc oxide, ZnO)。轉換單元 122 可為單異質結構(single heterostructure, SH)，雙異質結構(double heterostructure, DH)，雙側雙異質結(double-side double heterostructure, DDH)，多層量子井(multi-quantum well, MWQ)。具體來說，轉換單元 122 包括一多層量子井結構具有多個阻障層及量子井層交替堆疊，每一個阻障層包括 $(Al_yGa_{1-y})_{0.5}In_{0.5}P$ ，其中， $0.5 \leq y \leq 0.8$ ；及每一量子井層包括 $In_{0.5}Ga_{0.5}P$ 。此外，發光波長的調整，也可以通過改變阻障層和量子井層對的數目或改變阻障層的組成，例如紅色的發光波長介於 600 至 630nm，其 y 組成約 0.7；琥珀色光波長介於 580 至 600nm，其 y 組成約 0.55 左右。

【0017】形成一第二個窗口層 112 在光電系統 120 的第一表面，其材料包含至少一個元素選自鋁(Al)，鎵(Ga)，銦(In)，砷(As)，磷(P)，氮(N)，或其組合物，例如，氮化鎵(GaN)，磷化鋁鎵銦(AlGaInP)或任何其他合適的材料。第二窗口層 112 包括至少一種材料不同於光電系統

120 或第二層 123。較佳地，第二窗口層 112 具有和第二層 123 相同的導電類型，如 p 型磷化鎵(GaP)層。在另一實施例，第二窗口層 112 的側壁及/或光電系統 120 不必為正交，而是可以具有一斜角如圖 3 所示。

【0018】 然後，形成一第一歐姆接觸層 130 於第二窗口層 112 上，第一歐姆接觸層 130 的材質為導電材料，如鍍金(BeAu)或鍍金(GeAu)之合金層，形成圖 1A 所示的第一堆疊結構 10，其中第一歐姆接觸層 130 包括複數個指狀電極 132 自一電極 131 向邊界延伸，如圖 4 所示。第一個合金化過程溫度在 300~500°C 或以上，形成在第一歐姆接觸層 130 和第二窗口層 112 間的歐姆接觸。所述之合金化細節過程是在合金技術領域中所習知。

【0019】 接下來，如圖 1B 所示，在第一歐姆接觸 130 及第二窗口層 112 上接合一個臨時基板 102，其材質如玻璃。並移除基板 101，使第一窗口層 111 的第一表面曝露出來，如圖 1C 所示。

【0020】 接下來，形成一第二歐姆接觸層 140 在第一窗口層 111 的第一表面。第二歐姆接觸層 140 的材質為導電材料，如鍍金(BeAu)或鍍金(GeAu)之合金層，如圖 1D 所示。其中第二歐姆接觸層 140 包括複數個二維點電極陣列，這些點電極陣列，較佳地，在垂直方向不和第一歐姆接觸層 130 的第一堆疊結構 10 和指狀電極 132 重疊，具有較佳的電流分散效果，如圖 1D 所示。第二合

金化過程溫度在 300~500°C 或以上，形成在第二歐姆接觸層 140 和第一窗口層 111 間的歐姆接觸。所述之合金化細節過程是在合金技術領域中所習知。

【0021】 利用電子束或濺射形成一透明導電層 141 覆蓋第二歐姆接觸層 140，其中透明導電層 141 的材質包括金屬氧化物，至少一種材料選自銻錫氧化物 (ITO)，銻錫氧化物 (CTO)、鎢氧化錫、氧化銻鋅、氧化鋅鋁、及鋅錫氧化物；其厚度約為 $0.005 \mu\text{m} \sim 0.6 \mu\text{m}$ ， $0.005 \mu\text{m} \sim 0.5 \mu\text{m}$ ， $0.005 \mu\text{m} \sim 0.4 \mu\text{m}$ ， $0.005 \mu\text{m} \sim 0.3 \mu\text{m}$ ， $0.005 \mu\text{m} \sim 0.2 \mu\text{m}$ ， $0.2 \mu\text{m} \sim 0.5 \mu\text{m}$ ， $0.3 \mu\text{m} \sim 0.5 \mu\text{m}$ ， $0.5 \mu\text{m} \sim 0.4 \mu\text{m}$ ， $0.2 \mu\text{m} \sim 0.4 \mu\text{m}$ ，或為 $0.3 \mu\text{m} \sim 0.2 \mu\text{m}$ 。

【0022】 如圖 1E 所示，一反射層 150 形成在透明導電層 141 上，其材質為一導電材料，包括金屬，如銀。然後，利用一金屬層 160 作為結合層，將反射層 150 接合在一支撐基板 103 上，如圖 1F 所示。在本實施例中，支撐基板 103 包括矽。金屬層 160 包括至少一種材料選自以下群組，如金、錫、鉛、銻金 (InAu)，錫金 (SnAu) 和及其合金。

【0023】 移除臨時基板 102，將第一歐姆接觸層 130 和第二窗口層 112 曝露出來，利用微影蝕刻出複數個晶粒區(未顯示)在支撐基板 103 上。其中，蝕刻所用的蝕刻劑，如乾式蝕刻包括氟或氯，蝕刻第二窗口層 112 的速

度相對超過了所述之蝕刻劑蝕刻光電系統 120 的速度，這樣會在光電系統 120 或第二導電型 123 的表面形成一第一蝕刻平台 S1。光電系統 120 和第二導電型層 123 的寬度大於第二窗口層 112 的寬度，如圖 1G 所示。形成一第二蝕刻平台 S2 於第一窗口層 111 上，第一窗口層 111 的底部寬度大於光電系統 120 或第一導電型層 121。

【0024】再接下來，將第二窗口層 112 進行濕蝕刻，至少第二窗口層 112 的曝露表面及側壁會形成粗糙結構，其中蝕刻液，如混合氫氟酸(HF)、硝酸(HNO₃)和乙酸(冰醋酸)，對第二窗口層 112 的蝕刻速度相對超過了光電系統 120 的蝕刻速度，形成一寬度差 L1，L1 較第一蝕刻平台 S2 的寬度更進一步擴大。第二窗口層 112 比光電系統 120 具有一個更增大的表面粗糙度，其中寬度差 L1 大於 1 微米及/或小於 10 微米，如圖 1H 或圖 3 所示。

【0025】最後，第一襯墊 171 形成於第一歐姆接觸層 130 上，第二襯墊 172 形成於支撐基板 103。一鈍化層 180 覆蓋在第二窗口層 112 及第一歐姆接觸層 130，形成一光電半導體元件，如圖 2 所示。鈍化層 180 作為一個保護層，以保護光電半導體元件避免環境的破壞，如水分或機械損傷。光電半導體元件的掃描電子顯微鏡照片，如圖 3 所示

【0026】根據本發明所揭露的一實施例，第一窗口層 111 包括一半導體材料，如 $(Al_xGa_{(1-x)})_{0.5}In_{0.5}P$ ，其中 $0.5 \leq x \leq 0.8$ 。反射層 150 包括一金屬元素，例如銀，是在第一和第二合金化處理過程後才形成，以避免反射層的金屬元素擴散到第一窗口層 111。第一窗口層 111 包括一個半導體材料，較佳的和第一層 121 的材料具有相同的組成。根據本發明所揭露的另一實施例，其中在第一窗口層 111 金屬元素的濃度小於 $1 * 10^{19} cm^{-3}$ 。較佳的金屬元素濃度小於 $1 * 10^{17} cm^{-3}$ ，大於 $1 * 10^{16} cm^{-3}$ 。降低反射層 150 的劣化，使反射層 150 具有大於 90% 的反射率。

【0027】表 1 顯示本發明實施例所揭露的光電元件測試的光學效率，光電元件為小尺寸的晶片，如 $10 mil^2$ 。在 $20mA$ 或 $0.2mA/mil^2$ 的驅動電流下，光學效率高達 70 流明/瓦。對於光電元件尺寸為 $14 mil^2$ 的晶片，在 $20mA$ 或 $0.1mA/mil^2$ 的驅動電流下，光學效率高達 100 流明/瓦。對於光電元件尺寸為 $28 mil^2$ 的晶片，在 $250mA$ 或 $0.32mA/mil^2$ 的驅動電流下，光學效率高達約 106 流明/瓦。對於光電元件為大尺寸的晶片，如 $42 mil^2$ ，在 $350mA$ 或 $0.2mA/mil^2$ 的驅動電流下，光學效率高達約 121 流明/瓦。可以從表 1 中的光電元件看出，根據目前揭露的光學效率，在驅動電流密度從 $0.1 \sim 0.32mA/mil^2$ 下，達到至少 70 流明/瓦，或至少 100 流明/瓦。

【0028】 表一 根據本發明所揭露的光電元件的光學效率表。

晶片尺寸 [mil ²]	操作電流 [mA]	電流密度 [mA/mil ²]	光學效率 [流明/瓦]	主發光波長 [nm]
10	20	0.2	~70	~620
14	20	~0.1	~90	~620
28	250	~0.32	~106	~613
42	350	~0.2	~121	~613

【0029】 本發明實施例所揭露的光電元件，第一窗口層 111 的薄膜片電阻值高於第二窗口層 112 的薄膜片電阻值。此外，第二歐姆接觸層 140 與第一歐姆接觸層 130 在垂直方向不重疊。因此，驅動電流聚集在第二歐姆接觸層 140 的附近。光電半導體元件發出之光線對應到第二歐姆接觸層 140 區域，因此不會被第一歐姆接觸層 130 之區域所阻擋，因此具有電流阻斷作用，有利於橫向電流的擴散。

【0030】 另根據本發明所揭露的實施例，第一個窗口層 111 的雜質濃度較低於第二窗口層 112，第一個窗口層 111 的片電阻值較低於第二窗口層 112。根據本發明所揭露的另一實施例，第一個窗口層 111 包含一個 n 型雜質其雜質濃度 $1*10^{17} \sim 5*10^{17} \text{cm}^{-3}$ 左右；第二窗口層 112 包含 p 型雜質其雜質濃度約 $1*10^{18} \sim 5*10^{18} \text{cm}^{-3}$ ，高於第一窗口層 111。根據本發明所揭露的再一實施例，

第一個窗口層 111 的厚度約 1~5 微米小於第二窗口層 112 的厚度 5~20 微米。

【0031】 根據本發明所揭露的一實施例，因為第二窗口層 112 側壁表面具有粗糙結構，光可橫向摘取。所述之晶片區域可為矩形的形狀，會有更好的發光效率。所述之矩形長度和寬度的比率從 1.5:1 到 10:1。

【0032】 應注意的是，以上各實施例並未依照實際製品之比例繪製。本發明所列舉之各實施例僅用以說明本發明，並非用以限制本發明之範圍。任何人對本發明所作之任何顯而易知之修飾或變更皆不脫離本發明之精神與範圍。

【符號說明】

【0033】 10 第一堆疊結構

101 基板

102 支撐基板

103 支撐基板

111 第一窗口層

112 第二窗口層

120 光電系統

121 第一層

122 轉換單元

123 第二層

130 第一歐姆接觸層

131 電極

132 指狀電極

140 第二歐姆接觸層

141 透明導電層

150 反射層

160 金屬層

171 第一襯墊

172 第二襯墊

180 鈍化層

S1 第一蝕刻平台

S2 第二蝕刻平台

L1 寬度差

【生物材料寄存】

● 國內寄存資訊【請依寄存機構、日期、號碼順序註記】

● 國外寄存資訊【請依寄存國家、機構、日期、號碼順序註記】

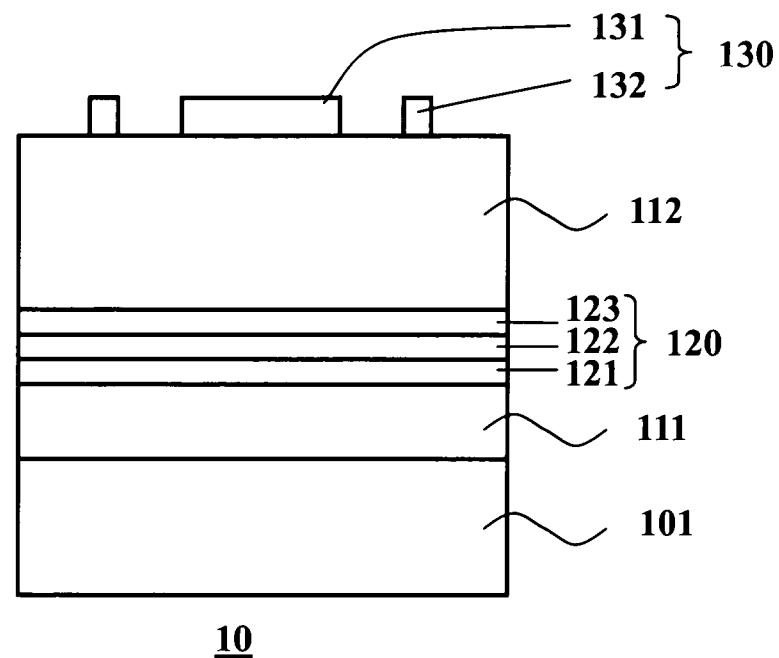
【序列表】(請換頁單獨記載)

申請案號 102105143 修正日期：民國 104 年 3 月 24 日 無畫線版

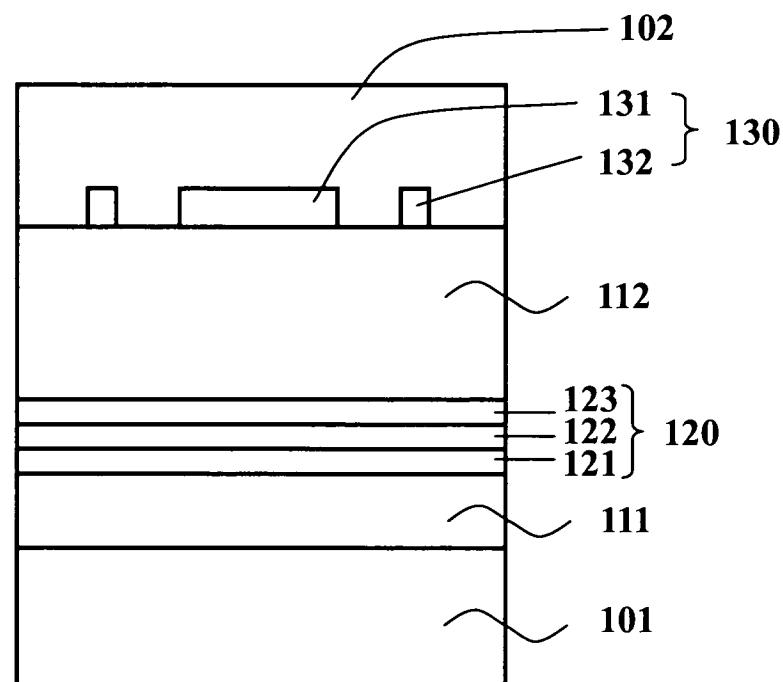
申請專利範圍

1. 一種光電半導體元件，係包含：
一光電系統具有一第一側及一第二側相對於該第一側；
一第一接觸層位於該第一側之上；
一第二接觸層位於該第二側之上，且在垂直方向上不與該第一接觸層重疊；以及
一邊界圍繞該光電系統，
其中該第二接觸層包含複數個點電極以二維陣列分佈。
2. 如申請專利範圍第 1 項之光電半導體元件，其中該第一接觸層包含複數個指狀電極延伸至該邊界。
3. 如申請專利範圍第 1 項之光電半導體元件，其中該第一接觸層與該第二接觸層至少其中之一包含鍍金(BeAu)或鍍金(GeAu)之合金。
4. 如申請專利範圍第 1 項之光電半導體元件，更包含一基板以及一接合層在該光電系統與基板之間。
5. 如申請專利範圍第 1 項之光電半導體元件，更包含一第一襯墊位於該第一接觸層之上，其中該複數個點電極未被該第一襯墊所覆蓋。
6. 如申請專利範圍第 1 項之光電半導體元件，其中該光電系統具有一上表面及一側壁，且該上表面及該側壁為粗糙表面。
7. 如申請專利範圍第 6 項之光電半導體元件，其中該側壁具有一斜角。
8. 如申請專利範圍第1項之光電半導體元件，其中該光電系統具有一上表面，該上表面包含一粗糙區域及一平坦區域，其中該第一接觸層對應形成於該平坦區域。
9. 如申請專利範圍第 4 項之光電半導體元件，更包含一反射層在該光電系統及該接合層之間。

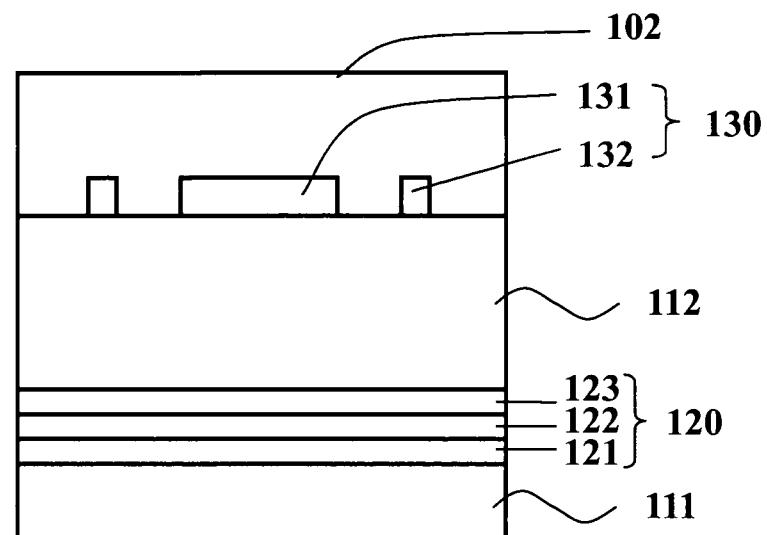
圖式



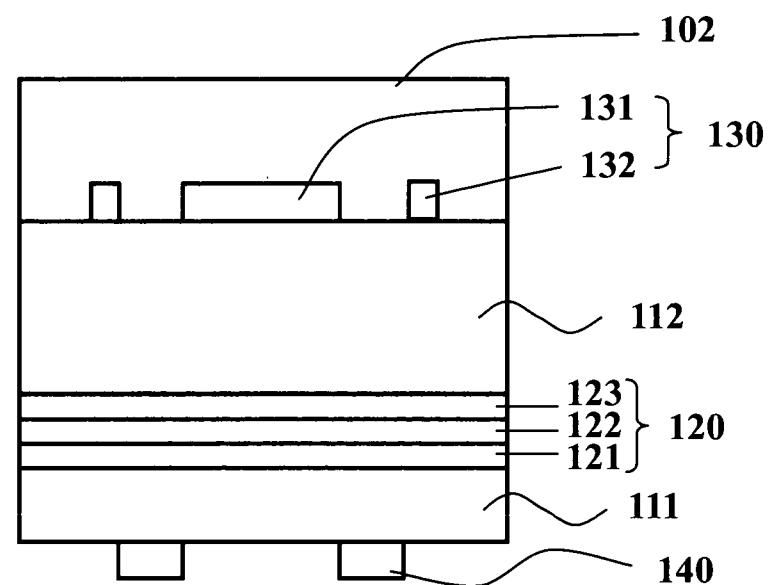
第 1A 圖



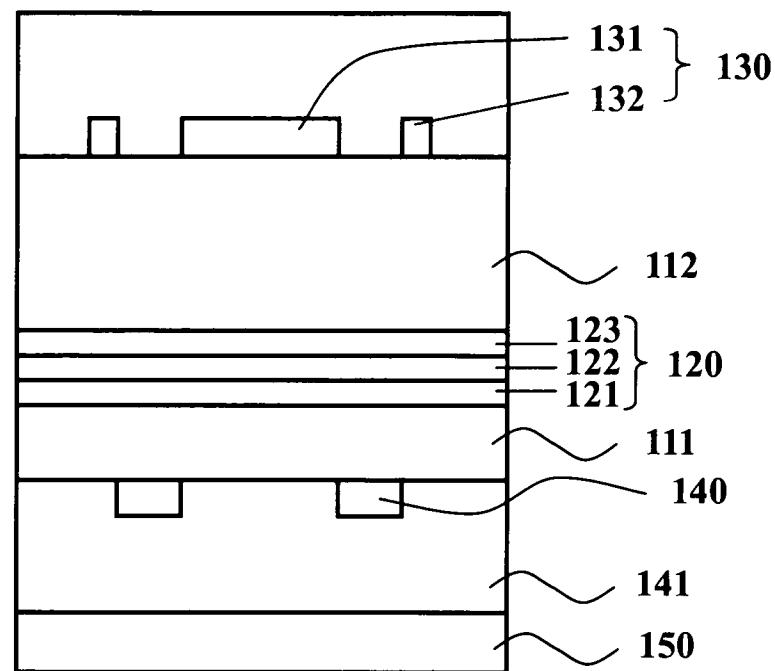
第 1B 圖



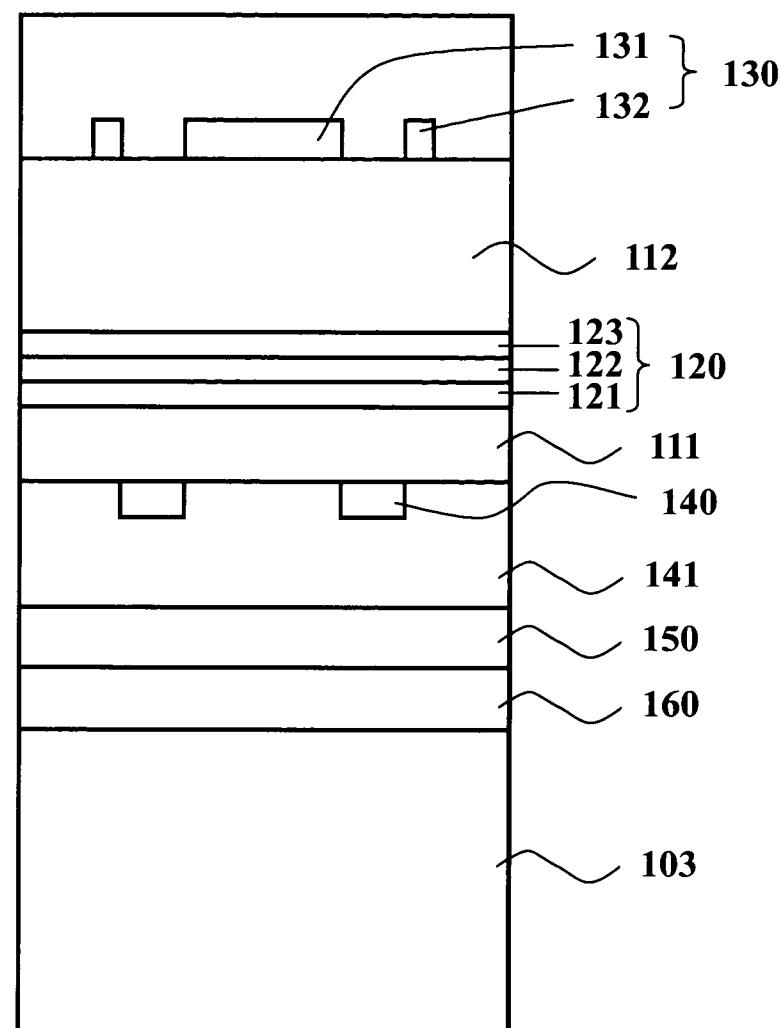
第 1C 圖



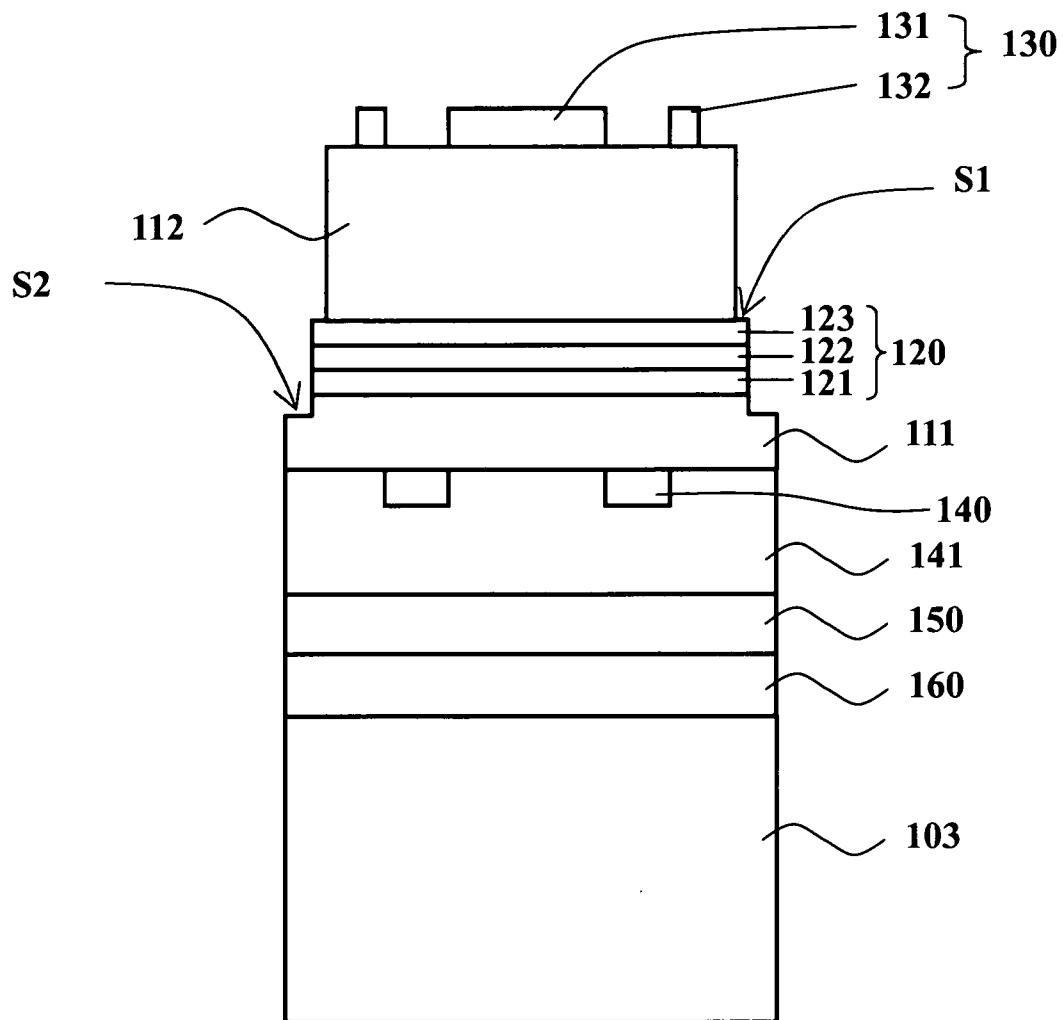
第 1D 圖



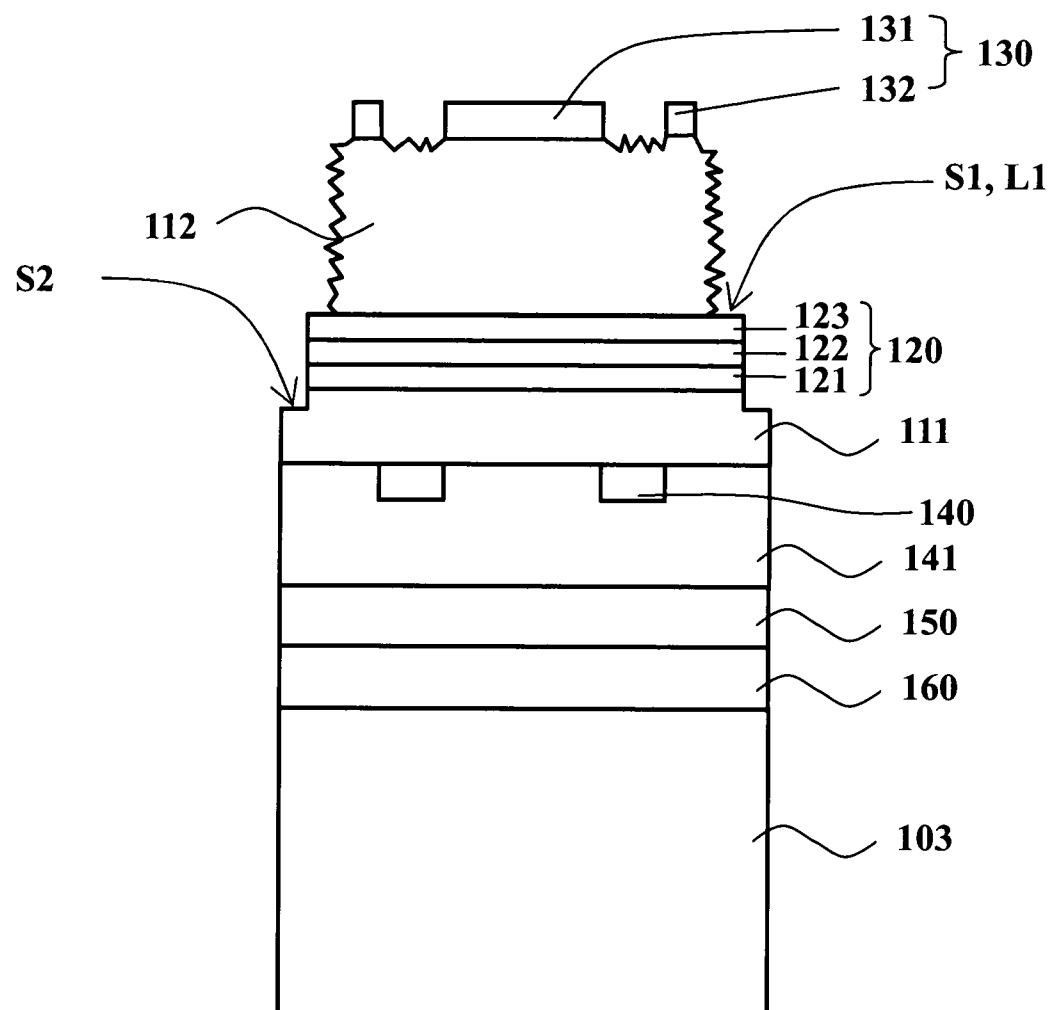
第 1E 圖



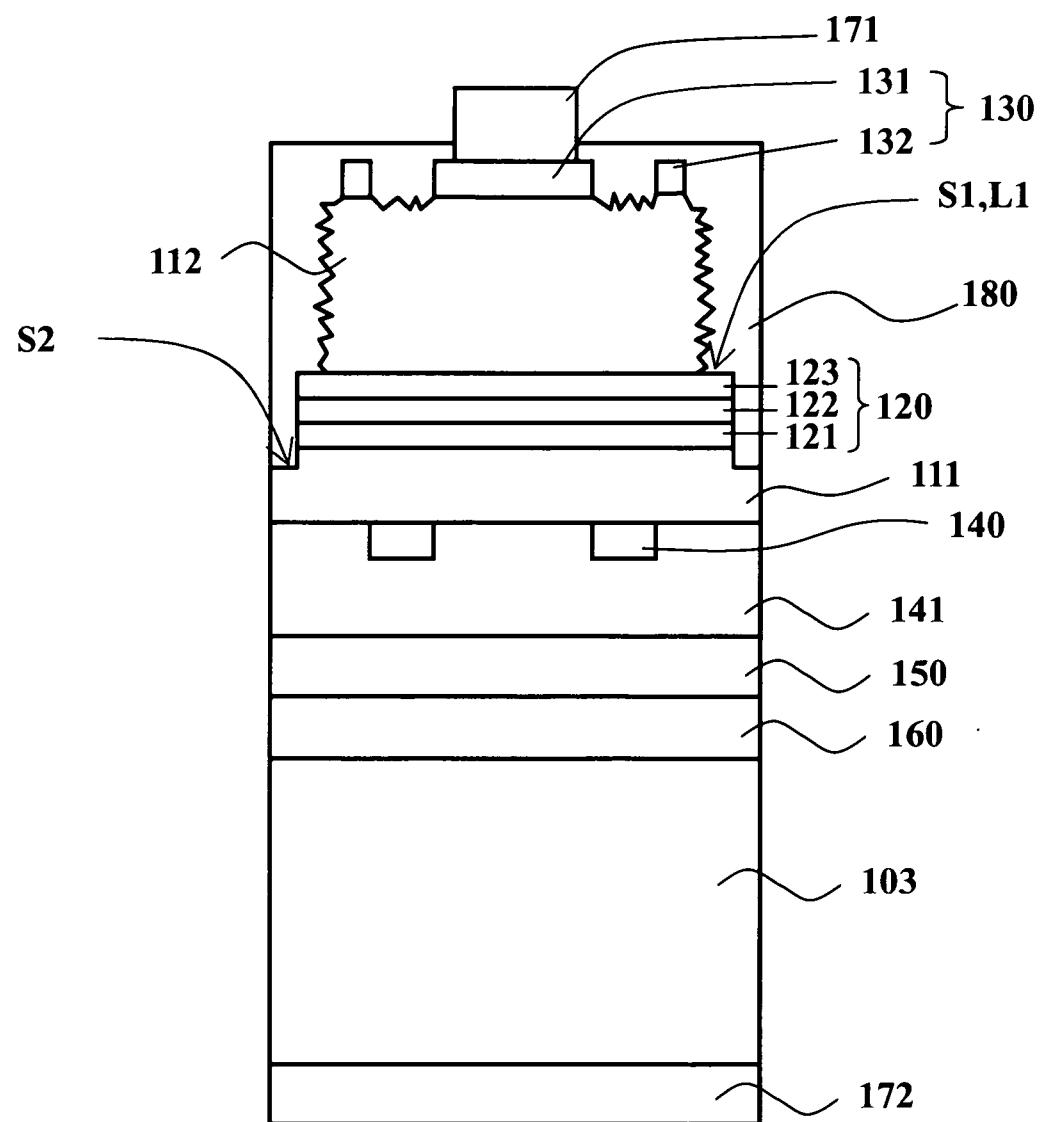
第 1F 圖



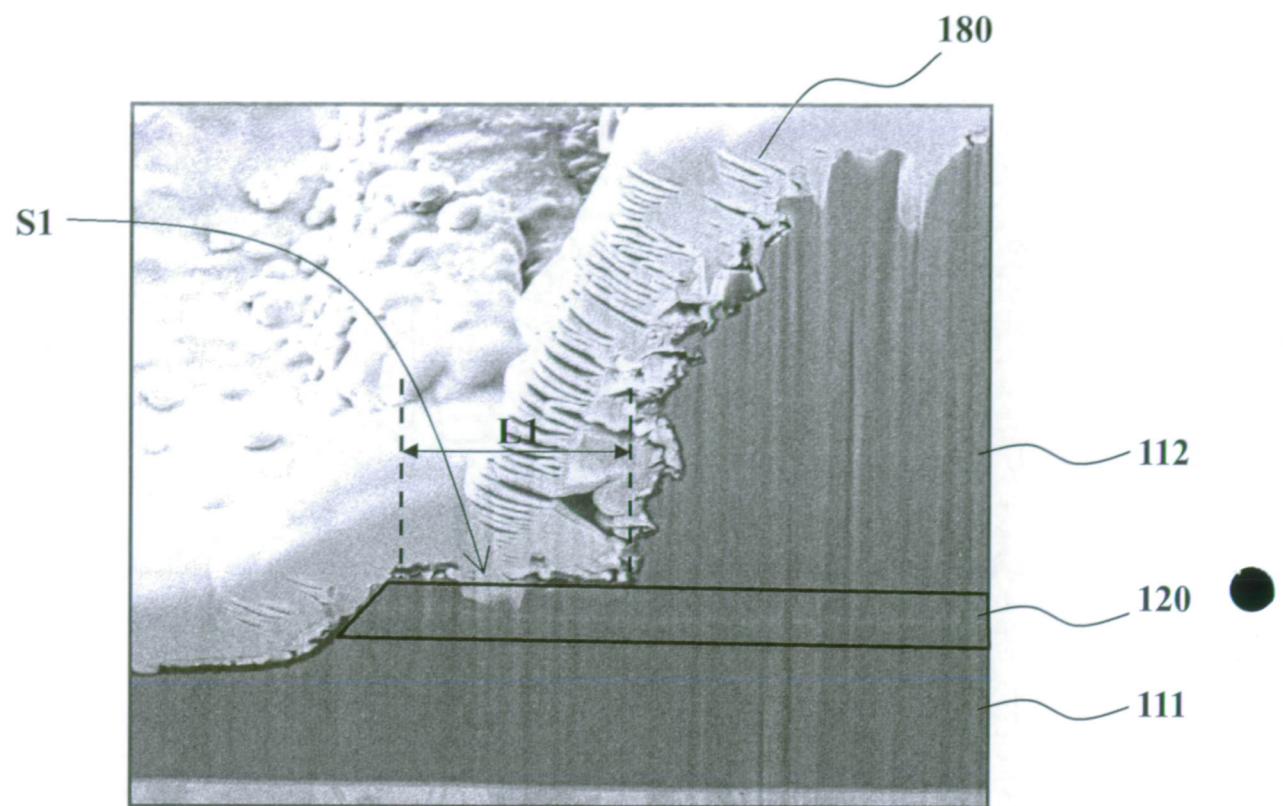
第 1G 圖



第 1H 圖

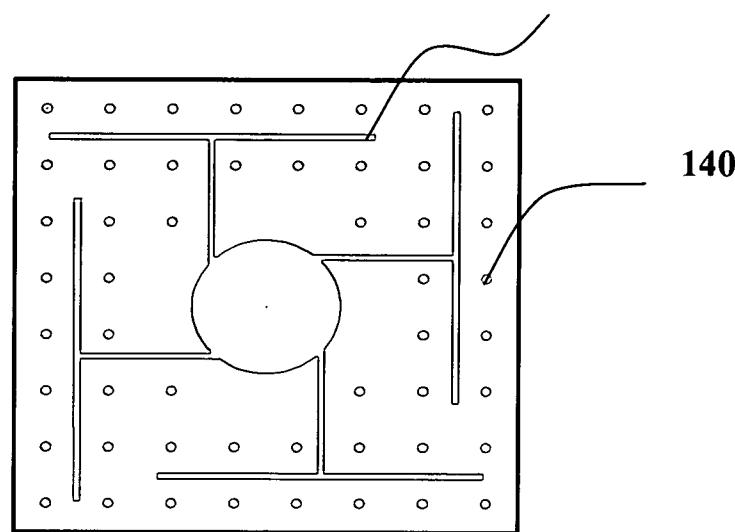


第 2 圖



第3圖

132



第 4 圖