

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구  
국제사무국



(10) 국제공개번호

WO 2011/062444 A2

(43) 국제공개일  
2011년 5월 26일 (26.05.2011)

PCT

- (51) 국제특허분류: H04N 7/24 (2011.01) H04N 7/12 (2006.01)
- (21) 국제출원번호: PCT/KR2010/008203
- (22) 국제출원일: 2010년 11월 19일 (19.11.2010)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보: 61/262,930 2009년 11월 20일 (20.11.2009) US  
61/299,351 2010년 1월 29일 (29.01.2010) US
- (71) 출원인 (US을(를) 제외한 모든 지정국에 대하여): 엘지전자 주식회사 (LG ELECTRONICS INC.) [KR/KR]; 서울 영등포구 여의도동 20, 150-721 Seoul (KR).
- (72) 발명자; 겸
- (75) 발명자/출원인 (US에 한하여): 백서영 (BACK, Seo Young) [KR/KR]; 서울시 서초구 우면동 16번지 엘지전자 특허센터, 137-724 Seoul (KR). 고우석 (KO, Woo Suk) [KR/KR]; 서울시 서초구 우면동 16번지 엘지전자 특허센터, 137-724 Seoul (KR). 문상철 (MOON, Sang Chul) [KR/KR]; 서울시 서초구 우면동 16번지 엘지전자 특허센터, 137-724 Seoul (KR).
- (74) 대리인: 김용인 (KIM, Yong In) 등; 서울 송파구 잠실동 175-9 현대빌딩 7층 KBK 특허법률사무소, 138-861 Seoul (KR).
- (81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

[다음 쪽 계속]

(54) Title: METHOD AND APPARATUS FOR TRANSMITTING AND RECEIVING BROADCASTING SIGNAL

(54) 발명의 명칭 : 방송 신호 송수신 방법 및 장치

[Fig. 10]

	AA									BB	
	IG_0	IG_1	IG_2	IG_3	IG_4	IG_5	IG_6	IG_7	IG_8	평균	분산
G13	1/24	0	1/24	0	0	0	0	0	0	0.009259	3.001E-03
G0	1/12	0	1/24	1/12	0	1/6	0	0	0	0.041667	3.086E-03
G1	1/24	1/12	1/24	1/24	0	1/6	0	0	0	0.041667	2.701E-03
G2	1/24	1/12	1/12	0	0	0	0	1/6	0	0.041667	3.086E-03
G3	1/8	0	1/12	0	0	0	0	1/6	0	0.041667	3.858E-03
G4	1/8	1/24	1/24	1/24	0	0	0	0	0	0.027778	1.543E-03
G5	1/24	1/24	1/24	1/12	0	0	0	0	0	0.023148	8.145E-04
G6	1/12	1/24	1/24	1/24	0	0	0	0	0	0.023148	8.145E-04
G7	1/12	1/24	1/8	0	0	0	0	0	0	0.027778	1.929E-03
G8	1/24	0	1/8	0	1/6	0	0	0	1/6	0.055556	5.015E-03
G9	1/24	0	1/8	0	1/6	0	0	0	1/6	0.055556	5.015E-03
G10	1/12	0	1/8	0	0	0	0	0	0	0.027778	1.929E-03
⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮	⋮

AA ... Mean  
BB ... Dispersion

(57) Abstract: The present invention relates to a method and an apparatus for transmitting and receiving a broadcasting signal, and more particularly to a method and an apparatus for transmitting and receiving a broadcasting signal by performing Low-Density Parity-Check (LDPC) coding to enable a receiving part to obtain original information without loss of information. The method for transmitting the broadcasting signal according to the present invention comprises the steps of: generating information; inserting zero padding information into the generated information; performing Bose-Chaudhuri-Hocquenghem (BCH) encoding for the information into which the zero padding information has been inserted; performing LDPC encoding for the BCH-encoded information, the LDPC-encoded information including an information area and a parity area; removing a zero value included in the information area of the LDPC-encoded information; and puncturing the parity area of the LDPC-encoded information.

(57) 요약서: 본 발명은 방송 신호 전송 방법 및 전송 장치에 관한 것으로, 더욱 상세히는 수신부에서 정보의 손실 없이 원래의 정보를 [다음 쪽 계속]

WO 2011/062444 A2

**공개:**

- 국제조사보고서 없이 공개하며 보고서 접수 후 이를 별도 공개함 (규칙 48.2(g))

---

디코딩할 수 있도록 LDPC(Low-density parity-check)코딩을 수행하여 방송 신호를 송수신하는 방법 및 장치에 관한 것이다. 이와 같은 본 발명에 따른 방송 신호 전송 방법은, 정보를 생성하는 단계, 상기 생성된 정보에 제로 패딩(Zero Padding)정보를 삽입하는 단계, 상기 제로 패딩 정보가 삽입된 정보에 대하여 BCH (Bose-Chaudhuri-Hocquenghem) 인코딩을 수행하는 단계, 상기 BCH 인코딩된 정보에 대하여 LDPC (Low-density parity-check) 인코딩을 수행하는 단계로서, 상기 LDPC 인코딩된 정보는 정보 영역과 패리티 영역을 포함하는 LDPC 인코딩 수행단계, 상기 LDPC 인코딩된 정보의 정보 영역에 포함된 '0'(zero)값을 제거하는 단계 및 상기 LDPC 인코딩된 정보의 패리티(parity)영역에 대하여 핑처링(puncturing)을 수행하는 단계를 포함할 수 있다.

## 명세서

### 발명의 명칭: 방송 신호 송수신 방법 및 장치

#### 기술분야

- [1] 본 발명은 방송 신호 송수신 방법 및 장치에 관한 것으로, 더욱 상세히는 수신부에서 정보의 손실 없이 원래의 정보를 디코딩할 수 있도록 LDPC(Low-density parity-check)코딩을 수행하여 방송 신호를 송수신하는 방법 및 장치에 관한 것이다.

#### 배경기술

- [2] 아날로그 방송 신호의 송출의 중단 시점이 다가오면서, 디지털 방송 신호를 송수신하기 위한 다양한 기술들이 개발되고 있다. 디지털 방송 신호는 아날로그 방송 신호에 비해 대용량의 비디오/오디오 데이터를 전송할 수 있으며, 비디오/오디오 데이터 외에도 다양한 부가 데이터를 포함할 수 있다.
- [3] 디지털 방송 시스템은 HD(High Definition)급의 영상과 다채널의 음향 및 다양한 부가 서비스를 제공할 수 있다. 다만, 고용량의 데이터 전송을 위한 데이터 전송 효율, 송수신 네트워크의 강인성(robustness) 및 모바일 수신 장비를 고려한 네트워크의 유연성(flexibility)은 여전히 개선해야 하는 과제이다.

#### 발명의 상세한 설명

##### 기술적 과제

- [4] 본 발명은 LDPC 코딩을 이용하여 정보를 송수신하는 방법 및 장치에 관한 것으로, LDPC 코딩 수행에 따라 정보의 손실이 일어나지 않고, 전송하고자 하는 정보의 크기와 상관없이 일정한 강건성을 유지할 수 있는 방송 신호 송수신 방법 및 장치를 제공하고자 한다.

##### 과제 해결 수단

- [5] 본 발명의 기술적 해결 방법은,
- [6] 정보를 생성하는 정보 생성부, 상기 생성된 정보에 제로 패딩(Zero Padding)정보를 삽입하는 제로 패딩부, 상기 제로 패딩 정보가 삽입된 정보에 대하여 BCH (Bose-Chaudhuri-Hocquenghem) 인코딩을 수행하는 BCH 인코딩부, 상기 BCH 인코딩된 정보에 대하여 LDPC (Low-density parity-check) 인코딩을 수행하고, 상기 LDPC 인코딩된 정보는 정보 영역과 패리티 영역을 포함하는 LDPC 인코딩부, 상기 LDPC 인코딩된 정보의 정보 영역에 포함된 '0'(zero)을 제거하고, 상기 LDPC 인코딩된 정보의 패리티(parity)영역에 대하여 평처링(puncturing)을 수행하는 쇼트닝 및 평처링부를 포함할 수 있다.
- [7] 따라서 본 발명에 따르면 평처링의 영향이 LDPC 정보 영역의 특정 부분이 집중되지 않고 분산 배치되므로, 정보의 손실 없이 전송이 가능하고, 평처링되는 LDPC 패리티의 크기를 조절하여 전송할 정보의 크기 변화와 관계없이 방송 신호 전송에 대하여 일정한 강건성(robustness)을 유지할 수 있다.

## 도면의 간단한 설명

- [8] 도 1은 본 발명에 따른 정보의 송수신 시스템을 도시한 블록도이다.
- [9] 도 2는 본 발명에 따른 LDPC 블록의 일 실시예이다.
- [10] 도 3은 본 발명에 따른 LDPC 블록의 또 다른 실시예이다.
- [11] 도 4는 본 발명에 따른 평처링 과정의 일 실시예이다.
- [12] 도 5는 본 발명에 따른 도 4의 평처링 과정의 일 실시예에 따른 태너 그래프의 일 실시예이다.
- [13] 도 6은 본 발명에 따른 LDPC 비트 노드의 업데이트 과정의 일 실시예이다.
- [14] 도 7은 본 발명에 따른 평처링 그룹과 정보 그룹의 관계를 나타낸 블록도이다.
- [15] 도 8은 본 발명에 따른 도 7의 블록도와 관련된 태너 그래프의 일 실시예이다.
- [16] 도 9는 본 발명에 따른 도 7의 블록도와 관련된 태너 그래프의 또 다른 실시예이다.
- [17] 도 10은 본 발명에 따른 평처링 패턴을 결정하기 위한 값들을 도시한 테이블이다.
- [18] 도 11은 본 발명에 따른 시그널링 정보 전송부의 일 실시예를 도시한 블록도이다.
- [19] 도 12는 본 발명에 따른 시그널링 정보의 구성 블록도이다.
- [20] 도 13은 본 발명에 따른 SNR(Signal to Noise Ratio) 대 BER(Bit Error Rate)을 성능을 나타내는 그래프이다.
- [21] 도 14는 본 발명에 따른 보상 값을 구하기 위한 변수들의 관계를 도시한 블록도이다.
- [22] 도 15는 본 발명에 따른 보상 값의 변화에 따른 코드 레이트의 변화를 도시한 그래프이다.
- [23] 도 16은 본 발명에 따른 시그널링 정보와 데이터의 모듈레이션 오더에 따른 SNR 크기를 도시한 표이다.
- [24] 도 17은 본 발명에 따른 시그널링 정보의 크기 변화에 따른 SNR값 및 SNR값을 도 16의 데이터의 SNR 값과 비교한 결과를 도시한 표이다.
- [25] 도 18은 본 발명에 따른 방송 신호 전송 방법의 일 실시예를 도시한 흐름도이다.
- [26] 도 19는 본 발명에 따른 방송 신호 수신 방법의 일 실시예를 도시한 흐름도이다.

## 발명의 실시를 위한 최선의 형태

- [27] 디지털 방송(Digital Broadcasting) 기술이 발전함에 따라 디지털 방송 기술을 이용하여 기존의 아날로그 방송 신호보다 큰 용량의 비디오 및 오디오 데이터를 전송할 수 있게 되었으며, 더불어 다양한 부가 데이터를 포함하여 전송 시킬 수 있게 되었다. 이러한 디지털 방송의 보급이 확산되면서 더 나은 영상, 음향 등과 같은 서비스에 대한 요구가 증가하고 있고, 사용자가 원하는 데이터의 크기나 방송 채널의 수가 점차 커지고 있는 실정이다. 이와 같이 데이터를 전송하는 경우 전송과정에서 발생하는 신호의 손실 등에 의한 오류에도 불구하고

수신부에서 원래의 데이터를 복원할 수 있도록 전송측에서 데이터를 처리해서 전송하며, 수신부에서는 처리된 데이터를 원래의 데이터로 복구하기 위해 일련의 처리과정을 거치게 된다. 따라서 전송측에서는 수신측에서 데이터를 최대한 완전히 복구하기 위해 필요한 정보들이 함께 전송해야 한다. 이러한 정보들을 시그널링 정보라 호칭할 수 있다.

- [28] 시그널링 정보는 데이터 복구를 위한 정보들, 즉 코딩 정보, 데이터 스케줄링 정보등을 포함하고 있으며, 현재 전송되는 데이터뿐 만 아니라 향후 전송될 데이터를 복구하기 위해 필요한 정보들까지 포함할 수 있다.
- [29] 시그널링 정보는 서비스와 관련된 비디오, 오디오 데이터 등의 정보에 비해 데이터 양이 적지만, 데이터 복구를 위한 정보들을 포함하고 있으므로 시그널링 정보를 손실 없이 전송할 수 있도록 에러 정정 코딩(ECC)등의 기술이 사용될 수 있다.
- [30] LDPC(Low Density Parity Check) 코딩은 정보 유실 확률을 최소한으로 줄여 정보를 전송하기 위한 오류 정정 부호 방법의 하나로 선형 에러 정정 코드(linear error correcting code)이다.
- [31] LDPC 코딩은 LDPC 코딩을 수행하기 위한 LDPC 블록 크기에 따라 결정된 H-matrix를 포함할 수 있다. LDPC 블록은  $N$ ,  $K$ 로 표현되는 파라미터들로 표현될 수 있는데, 여기서  $N$ 은 블록 길이(# 비트)를 나타내고,  $K$ 는 하나의 LDPC 블록에 포함된 인코딩된 정보 비트의 개수를 나타낸다. 본 발명에서는 인코딩된 정보 비트들을 포함하는 영역을 LDPC 정보 영역(LDPC information part)또는 정보 영역이라 호칭할 수 있으며,  $K$ 는 LDPC 정보 영역의 크기를 나타내는 파라미터로 사용될 수 있다.
- [32] LDPC 인코더는 고정된 개수의 패리티 비트들을  $K$ 개의 정보 비트들을 포함하는 각각의 블록들에 추가하고, 코드 레이트(code rate,  $R = K/N$ )를 갖는  $N$  비트의 인코딩된 블록을 형성할 수 있다. 본 발명에서는 LDPC 인코딩시 추가되는 패리티 비트들을 포함하는 영역을 LDPC 패리티 영역(LDPC parity part)또는 패리티 영역이라 호칭할 수 있다. 하나의 LDPC 블록이 전송할 수 있는 데이터 양은 LDPC 패리티 영역의 크기 및 코드 레이트에 따라 결정될 수 있다.
- [33] 하지만 상술한 바와 같이 시그널링 정보는 서비스와 관련된 데이터에 비해 상대적으로 더 적은 양의 정보들을 포함할 수 있다. 따라서 시그널링 정보에 대해 LDPC 코딩을 수행하는 경우에는 기 설정된 LDPC 블록을 통해 전송될 수 있는 데이터의 양보다 더 적은 양의 정보에 대해 LDPC 코딩이 수행될 수 밖에 없다.
- [34] 즉, 더 적은 양의 시그널링 정보를 일반적인 LDPC 블록과 같은 크기의 블록을 통하여 전송되어야 하므로 부족한 정보량에 대한 일종의 데이터 처리가 요구되는데 이를 쇼트닝(shortening) 과 핑처링(puncturing)이라 한다.
- [35] 일 실시예로서 LDPC 정보 영역에 대해서는 쇼트닝을 수행할 수 있고, LDPC 패리티 영역에 대해서는 핑처링을 수행할 수 있다. 핑처링은 LDPC 패리티

영역에 대해서 수행되거나 패리티 영역과 연관된 정보 영역에 대해서도 평처링에 의한 영향이 미칠 수 있다. 이 경우 정보 영역에 특정 부분에 대해서 평처링에 의한 영향이 집중적으로 미친다면, 데이터 복구를 위한 정보를 포함하는 정보 영역의 특정 부분이 집중적으로 손상되어 시그널링 정보의 손실이 발생할 수 있다.

- [36] 따라서 평처링이 정보 영역에 미치는 영향이 LDPC 정보 영역의 특정 부분에 집중되지 않고 분산배치될 수 있도록 평처링을 수행하는 방법, 즉 평처링 패턴(puncturing pattern)의 개발이 필요하다.
- [37] 본 발명에서는 LDPC 패리티 영역에 평처링을 수행하고, 평처링이 LDPC 정보 영역에 미치는 영향이 분산배치될 수 있도록 평처링을 수행하는 평처링 패턴을 제시하고자 한다. 또한, 평처링을 수행할 LDPC 패리티 영역의 크기를 결정하기 위하여 LDPC 코딩을 가장 효율적으로 수행할 수 있는 코드 레이트를 결정하는 방법을 제시한다.
- [38] 이하 도면을 참조하여 본 발명의 일 실시예들을 보다 상세히 설명한다.
- [39] 도 1은 본 발명에 따른 정보의 송수신 시스템을 도시한 블록도이다.
- [40] 본 발명은 OFDM 송수신 시스템에 있어서 BICM(Bit Interleaver and Coded Modulation) 모듈에 포함되는 부분인 것을 일 실시예로 할 수 있다.
- [41] 본 발명에서 정보의 송수신 시스템은 정보를 전송하는 전송부(101100), 정보가 전송되는 채널(101200) 및 정보를 수신하는 수신부(101300)을 포함하는 것을 일 실시예로 한다. 정보 전송부(101100)는 정보 생성부(101110), 제로 패딩 삽입부(zero padding insertion unit)(101120), BCH 인코딩부(Bose-Chaudhuri-Hocquenghem encoding unit)(101130), LDPC 인코딩부(LDPC encoding unit)(101140) 및 쇼트닝 및 평처링부(shortening and puncturing unit)(101150)을 포함할 수 있다.
- [42] 정보 생성부(101110)는 전송할 정보를 생성한다. 본 발명에서는 생성된 정보가 시그널링 정보인 것을 일 실시예로 할 수 있다. 이 경우 시그널링 정보의 비트수는 가변적이다. 또한 시그널링 정보는 현재 전송하는 서비스와 관련된 데이터를 복구하기 위해 필요한 정보들을 포함할 수 있고, 이후에 연속적으로 전송될 데이터를 복구하기 위해 필요한 정보들을 포함할 수 있다.
- [43] 정보 생성부(101110)에서 생성된 정보는 제로 패딩 삽입부(101120)로 입력된다. 제로 패딩 삽입부(101120)에서는 정보에 대해 BCH 인코딩이 가능하도록 제로 패딩(Zero Padding)값을 삽입한다. 이때 삽입되는 제로 패딩의 위치는 쇼트닝 단계에서 이루어질 쇼트닝 패턴(shortening pattern)에 따라 결정된다.
- [44] BCH 인코딩부(101130)에서는 제로 패딩 값이 삽입된 정보에 대하여 BCH 인코딩을 수행한다. BCH 인코딩부(101130)는 정보에 BCH 패리티 체크 비트들(BCH parity check bits)을 추가하여 LDPC 인코딩부(101140)로 전송한다.
- [45] LDPC 인코딩부(101140)는 수신한 BCH 인코딩이 수행된 정보에 대하여 LDPC

패리티들을 부가하여 LDPC 블록을 생성하고, 생성된 LDPC 블록 단위로 LDPC 인코딩을 수행할 수 있다. 인코딩된 LDPC 블록은 정보를 포함하는 LDPC 정보 영역(information part)과 LDPC 인코딩에 사용된 패리티를 포함하는 LDPC 패리티 영역(parity part)을 포함할 수 있다.

- [46] LDPC 패리티 영역의 크기는 정보 영역의 크기에 따라 결정이 될 수 있으며, LDPC 패리티 영역의 크기와 정보 영역의 크기의 관계를 결정하기 위한 수식에는 일정한 값이 이용될 수 있다. 이때 이용되는 일정한 값을 보상값이라 호칭할 수 있다. 보상값은 전송할 정보의 크기에 따라 코드 레이트를 변화시키기 위하여 사용될 수 있다. 이에 대한 구체적인 설명은 후술하기로 한다.
- [47] 인코딩된 LDPC 블록은 쇼트닝 및 평처링부(101150)로 입력된다.
- [48] 쇼트닝 및 평처링부(101150)는 쇼트닝 패턴에 따라 LDPC 블록의 정보 영역에 삽입된 '0' 값을 제거할 수 있으며 이 과정을 쇼트닝이라 호칭할 수 있다. 또한 쇼트닝 및 평처링부(101150)는 LDPC 블록의 패리티 영역에 대하여 평처링 패턴에 따라 평처링을 수행할 수 있다.
- [49] 도면에는 도시되지 않았으나 쇼트닝 및 평처링 단계를 거친 정보는 OFDM 변조부에 입력되어 OFDM 신호로 변조되어 출력될 수 있다. 출력된 신호는 채널(101200)을 통해 수신부로 전송될 수 있다.
- [50] 수신부(101300)는 OFDM 복조부(OFDM demodulation)(101310), 언쇼트닝 및 디평처링부(unshortening and de-puncturing unit)(101320), LDPC 디코딩부(LDPC decoding unit)(101330), BCH 디코딩부(BCH decoding unit)(101340) 및 정보 추출부(L1 signaling extraction unit)(101350)를 포함할 수 있다.
- [51] OFDM 복조부(101310)에서는 채널(101200)을 통해 수신된 신호에 대해 OFDM 복조를 수행할 수 있다. 언쇼트닝 및 디평처링부(101320)는 OFDM 복조된 정보에 대하여 전송측에서 기 정의한 쇼트닝 패턴에 따라 LLR(log-likelihood ratio) 연산에 따른 최대값을 정보 영역에 삽입하여 언쇼트닝을 수행하고, 전송측에서 기 정의한 평처링 패턴에 따라 평처링이 수행된 패리티 영역에 언노운(unknown)에 해당하는 값('0';zero)을 대입하여 디평처링을 수행할 수 있다.
- [52] LDPC 디코딩부(101330)는 언쇼트닝 및 디평처링된 정보에 대해 LDPC 디코딩을 수행할 수 있다. BCH 디코딩부(101340)는 LDPC 디코딩된 정보에 대해 BCH 디코딩을 수행할 수 있으며, 정보 추출부(101350)는 BCH 디코딩된 정보에 대하여 제로 패딩된 위치를 제외한 나머지 부분에서 수신하고자 하는 정보를 추출할 수 있다.
- [53]
- [54] 도 2는 본 발명에 따른 LDPC 블록의 일 실시예이다.
- [55] 도 2에 도시된 바와 같이, LDPC 블록은 H-매트릭스의 형태로 이루어져 있으며, LDPC 정보 영역(또는 정보 영역)(102100)과 LDPC 패리티를 포함하는 LDPC 패리티 영역(또는 패리티 영역)(102200)을 포함할 수 있다. LDPC 정보 영역(102100)은 복수개의 정보 그룹들을 포함할 수 있으며, LDPC 패리티

- 영역(102200)은 복수개의 패리티 그룹들(또는 평처링 그룹들)을 포함할 수 있다.
- [56] 도 2에 도시된  $N$ 은 LDPC 블록 크기를 나타내는 파라미터이며,  $K$ 는 LDPC 블록의 정보 영역의 크기 또는 하나의 LDPC 블록에 포함된 인코딩된 정보 비트의 개수를 나타내는 파라미터이다.  $M$ 은 LDPC 정보 영역(102100)에 포함되는 하나의 정보 그룹의 크기를 나타내는 파라미터이며 본 발명에서는  $M$ 이 360인 것을 일 실시예로 할 수 있다. 또한  $Q$ 는 LDPC 패리티 영역(102200)에 포함된 하나의 패리티 그룹(또는 평처링 그룹)의 크기를 나타내는 파라미터이다.
- [57] 본 발명은 LDPC H-매트릭스의 열을 베리어블 노드(variable node)라 호칭하고, 행을 체크 노드(check node)라 호칭하는 것을 일 실시예로 한다.
- [58] LDPC 정보 영역(102100)에 포함된 정보 그룹들 또는 LDPC 패리티 영역(102300)에 포함된 패리티 그룹들은 체크 노드와 베리어블 노드를 포함하는 매트릭스를 포함할 수 있으며, 하나의 정보 그룹 또는 하나의 패리티 그룹에 포함된 체크 노드와 베리어블 노드는 서로 매칭될 수 있다. 이처럼 체크 노드와 베리어블 노드가 서로 매칭되는 경우에는 도 2에 도시된 바와 같이 '1'을 표시할 수 있다. '1'은 각각의 정보 그룹 또는 패리티 그룹내의 체크 노드와 베리어블 노드의 매칭 상태에 따라 LDPC 정보 영역의 매트릭스 내에서 간헐적(scattered)으로 분포될 수 있다.
- [59] 본 발명에서는 정보 영역(102100)에서 '1'의 위치를 다음과 같이 결정하는 것을 일 실시예로 한다.
- [60] 우선, 각 정보 그룹에 포함된 첫 번째 열이 포함하는 '1'의 위치를 먼저 결정한다. 이후 이 '1'의 위치를 이용하여 정보 그룹에 포함된 다른 열에 포함되는 '1'의 위치가 주기적인 방법으로 결정할 수 있다. 본 발명에서는 정보 그룹의 첫 번째 열의 '1'의 위치와 두 번째 열의 '1'의 위치는  $Q$ 의 크기만큼 차이가 나도록 결정하는 것을 일 실시예로 한다.
- [61] 도 2에 도시된 바와 같이 정보 영역의 우측에는 듀얼 다이아고널(dual diagonal) 매트릭스 형식의 패리티 영역(102200)이 위치한다.
- [62] 평처링은 패리티 영역(102200)에 포함된 베리어블 노드들에 대하여 수행될 수 있다. 일 실시예로, 패리티 영역(102200)을  $Q$ 의 크기만큼 나누고  $Q$  크기만큼 나누어진 영역에 포함된 열들을 묶어 패리티 그룹(또는 평처링 그룹)을 형성할 수 있다. 또한 패리티 영역에 포함된 열마다 평처링을 수행할 수 있다. 수신부(101300)에서는 '1'이라 표시된 부분 즉, 체크 노드와 베리어블 노드의 매칭 관계를 이용하여 LDPC 디코딩을 수행할 수 있다.
- [63] 하지만 LDPC 정보 영역(102100)은 LDPC 패리티 영역(102200)이 평처링 되는 경우, 평처링에 의한 영향을 받을 수 있다.
- [64] 도 2에 도시된 바와 같이 LDPC 패리티 영역(102200)에 포함된 베리어블 노드(102300)가 평처링이 되는 경우를 살펴보자. 표시된 베리어블 노드(102300)의 열에는 '1'이 두 개 표시되어 있으므로, 평처링된 베리어블 노드(102300)와 매칭된 체크 노드가 2 개임을 알 수 있다.



[65] 좌측의 LDPC 정보 영역(102100)을 살펴보면, 정보 그룹들은 평처링된 베리어블 노드(102300)와 매칭된 체크 노드를 포함함을 알 수 있다. 또한 패리티 영역의 '1'의 표시와 연결된 점선을 살펴보면, 평처링된 베리어블 노드(102300)와 매칭된 체크 노드를 포함하는 2 개의 정보 그룹들(102310, 102320)이 존재함을 알 수 있다. 2 개의 정보 그룹들(102310, 102320) 내에 평처링된 베리어블 노드(102300)에 의해 영향을 받는 체크 노드와 매칭된 베리어블 노드가 포함된 경우 2개의 '1'이 표시된 부분들(102410, 102420)이 존재할 수 있다. 따라서 베리어블 노드(102300)가 평처링이 되면 2개의 '1'이 표시된 부분들(102410, 102420)이 제거되어 '0'(zero)이 되는 것과 동일한 결과가 나타나게 된다. 즉, 평처링에 의해 정보 영역의 체크 노드와 베리어블 노드의 매칭관계가 사라지게 되고, 결과적으로 LDPC 디코딩에 사용할 정보가 감소하여 수신부(101300)의 LDPC 디코딩 성능이 감소할 수 있다.

[66]

[67] 도 3은 본 발명에 따른 LDPC 블록의 또 다른 실시예이다. LDPC 블록은 K 크기의 정보 영역(103100)과 N-K개의 크기를 갖는 패리티 영역(103200)을 포함할 수 있다. 여기서 N은 LDPC 블록의 전체 크기를 나타내는 파라미터이다. 정보 영역(103100)은 BCH 정보 블록과 BCH FEC(BCH Forward Error Correction) 블록을 포함할 수 있다.

[68] 또한 패리티 영역(103200)은 Q크기마다 나누어질 수 있으며, Q 단위로 나누어진 패리티 영역에 포함된 열들을 하나의 패리티 그룹 또는 평처링 그룹으로 묶어 평처링을 수행할 수 있다. 본 발명에서는 Q 단위로 나누어진 패리티 영역에 각각 포함된 첫 번째 열들을 모아 제 1 패리티 그룹(또는 제 1 평처링 그룹)을 형성하고, Q 단위로 나누어진 패리티 영역에 각각 포함된 두 번째 열들을 모아 제 2 패리티 그룹(제 2 평처링 그룹)으로 형성하는 것을 일 실시예로 할 수 있다. 상술한 바와 같이 패리티 영역(103200)에 대해서만 평처링이 수행되며, 평처링된 비트들은 수신부(101300)로 전송되지 않을 수 있다.

[69]

[70] 도 4는 본 발명에 따른 평처링 과정의 일 실시예이다.

[71] 도 4는 LDPC 블록을 구체적으로 도시하고 있으며, LDPC 블록은 정보 영역(104100) 및 패리티 영역(104200)을 포함할 수 있다. 본 발명에서는 베리어블 노드를  $v_n$ 으로 표시하고 체크 노드를  $c_n$ 으로 표시하는 것을 일 실시예로 한다.

[72] 도 4에서 표시된 베리어블 노드  $v_{21}$ ,  $v_{26}$ ,  $v_{31}$ 은 평처링된 베리어블 노드들이고, 표시된 체크 노드  $c_1$ ,  $c_5$ ,  $c_6$ ,  $c_{10}$ ,  $c_{11}$ 은 평처링된 베리어블 노드들과 매칭되는 체크 노드들로 평처링에 의해 영향을 받는다.

[73] 도 4는 Q 값이 5인 경우, 패리티 영역(104200)을 Q의 간격, 즉 5개의 열을 포함하는 단위로 나누고, 5의 간격만큼 나누어진 패리티 영역의 열들을 포함하는 패리티 그룹을 형성하여 평처링을 수행하는 일 실시예를 나타내고

있다. 이 경우, LDPC 블록의 정보 영역(104100)에 포함된 M의 크기를 갖는 정보 그룹은 평처링에 의해 영향을 받는 체크 노드 c1, c6 및 c11을 포함할 수 있다.

[74] 체크 노드 c1은 M의 크기를 갖는 정보 그룹에 포함된 베리어블 노드 v1, v2, v3 중 베리어블 노드 v1와 매칭되고, 체크 노드 c6은 베리어블 노드 v2와 매칭되고, 체크 노드 c11은 베리어블 노드 v3와 매칭됨을 알 수 있다.

[75]

[76] 도 5는 본 발명에 따른 도 4의 평처링 과정의 일 실시예에 따른 태너 그래프의 일 실시예이다.

[77] 태너 그래프(Tanner graph)란 LDPC의 H-매트릭스에 포함된 '1'의 위치를 바탕으로 베리어블 노드와 체크 노드의 관계를 그래프로 나타낸 것이다.

[78] 도 5는 도 4의 베리어블 노드 v2에 대한 태너 그래프를 나타내고 있다. 태너 그래프에서 사각형은 체크 노드. 원은 베리어블 노드를 나타내는 것을 일 실시예로 한다. 또한 표시된 원은 평처링이 수행된 베리어블 노드를 나타낸다.

[79] 베리어블 노드 v2를 복호하기 위해서는 베리어블 노드 v2와 매칭된 체크 노드 c6의 값이 업데이트 되어야 한다. 도 4에 도시된 바와 같이 체크 노드 c6의 값을 업데이트 하기 위해서는 체크 노드와 c6과 매칭되는 베리어블 노드 즉, 패리티 영역(104200)에 포함된 베리어블 노드 v26과 v27의 값이 업데이트 되어야 한다.

[80] 하지만 도 5에 도시된 바와 같이 베리어블 노드 v26만 평처링되는 경우, 평처링에 의해 베리어블 노드 v26의 값은 제거될 것이다. 따라서 평처링된 베리어블 노드 v26 값을 알기 위해서는 베리어블 노드 v26과 매칭된 다른 체크 노드 c5의 값이 업데이트 되어야 한다. 또한 체크 노드 c5가 업데이트 되기 위해서는 체크 노드 c5와 매칭된 베리어블 노드 v25의 값이 업데이트 되어야 한다. 결국, 평처링된 베리어블 노드 v26은 하단에 연결된 베리어블 노드 v25에 의해 업데이트가 되기 전까지는 정보값이 없다고 할 수 있다. 따라서 베리어블 노드 v26이 평처링되면, 베리어블 노드 v26의 값을 알 수 없으므로 체크 노드 c6은 평처링에 의한 영향을 받게 된다.

[81] 체크 노드 c6이 업데이트되면, 업데이트된 체크 노드 c6의 값은 다시 베리어블 노드 v2를 업데이트하기 위하여 사용될 수 있다.

[82] 도 4에 나타난 일 실시예를 살펴보면 베리어블 노드 v26이 평처링된 경우, 체크 노드 c5과 c6에 영향을 줄 수 있고, 베리어블 노드 v31이 평처링된 경우, 체크 노드 c10 및 c11에 영향을 줄 수 있다.

[83]

[84] 도 6은 본 발명에 따른 LDPC 비트 노드의 업데이트 과정의 일 실시예이다.

[85] 도 6에서 m은 업데이트가 수행될 정보 값을 의미하며, m1부터 m5는 각각 업데이트를 위해 사용될 정보 값들을 의미한다. 수신부(101300)에서 평처링된 LDPC 블록에 대해 디코딩을 수행하는 경우 디코딩에 필요한 정보의 양이 감소할 수 있다. 따라서 반복적으로 평처링과 디코딩이 수행된다면, 디코딩에 사용될 정보의 양이 감소하여 디코딩성능의 저하는 불가피할 것이다.

- [86] 도 6의 (a)는 평처링이 수행되지 않은 경우, 비트 노드에 대해 업데이트를 수행하는 일 실시예이다. 도 6의 (a)에 도시된 바와 같이, 평처링을 수행하지 않고 정보 값  $m$ 을 업데이트하는 경우에는  $m_1$ 부터  $m_5$ 를 포함하는 정보 값들이 평처링에 의해 영향을 받지 않으므로 업데이트 수행에 사용될 수 있다. 따라서 다양한 정보 값이 업데이트 수행을 위해 사용되므로 업데이트의 정확성이 높아질 수 있으며 업데이트 속도도 증가할 수 있다.
- [87] 도 6의 (b)는 평처링을 수행한 뒤 비트 노드에 대해 업데이트를 수행하는 일 실시예이다. 도 6의 (b)에 도시된 바와 같이 평처링을 수행한 경우, 정보 값  $m_1$ ,  $m_3$ ,  $m_5$ 는 평처링에 의해 제거되고, 정보 값은  $m_2$ ,  $m_4$ 만을 업데이트 수행을 위해 사용할 수 있다. 따라서 도 6의 (a)에 비해 업데이트에 사용되는 정보량이 적어서, 업데이트 속도가 감소하여 성능이 저하될 수 있다.
- [88] 따라서 본 발명에서는 일정한 코드 레이트를 유지하면서 전송 효율을 높이기 위하여 LDPC의 패리티 영역에 대해 평처링을 수행하되, 평처링에 의해 정보 영역이 받는 영향이 특정 부분에 집중되지 않고 분산 배치되도록 평처링을 수행하는 방법 즉, 평처링 패턴을 제시하고자 한다.
- [89]
- [90] 도 7은 본 발명에 따른 평처링 그룹과 정보 그룹의 관계를 나타낸 블록도이다.
- [91] 도 7은 평처링 그룹의 크기 즉,  $Q$ 값이 36이고 16,200의 블록사이즈 및 1/4 코드 레이트에 해당하는 LDPC 블록에서의 평처링 그룹과 정보 그룹의 관계를 나타내는 블록도를 도시하고 있다.
- [92] 본 발명에서 정보 그룹은 IG(Information Group)로 표현될 수 있으며, LDPC 정보 영역(102100)이 IG\_0부터 IG\_8까지 9개의 정보 그룹들을 포함하는 것을 일 실시예로 할 수 있다. 또한 본 발명에서 평처링 그룹은 G(Group)로 표현될 수 있으며,  $Q$ 값이 36인 경우, 즉 36의 간격만큼 떨어진 열들을 각각 하나의 평처링 그룹으로 묶을 경우, G0부터 G35까지 36개의 평처링 그룹들을 포함하는 것을 일 실시예로 할 수 있다.
- [93] 도 7에 도시된 바와 같이 좌측의 행들은 각각의 정보 그룹들을 나타내고, 상단의 열들은 각각의 평처링 그룹들을 나타낸다. 또한 내부 영역에 표시된 사각형들은 특정 평처링 그룹에 대하여 평처링을 수행했을 때 각각의 정보 그룹이 평처링에 의해 영향을 받음을 나타낸다.
- [94] 예를 들어, 평처링 그룹 G0이 평처링되는 경우, 정보 그룹 IG\_0, IG\_3, IG\_5가 평처링에 의해 영향을 받는다면, 평처링 그룹 G0 열(107100)은 정보 그룹 IG\_0, IG\_3 및 IG\_5과의 관계를 나타내는 3개의 사각형(107110, 107120, 107130)을 포함할 수 있다. 정보 그룹 IG\_3과의 관계를 나타내는 사각형 (107120)은 다른 정보 그룹 IG\_0, IG\_5에 비해 평처링에 의한 영향을 더 많이 받으므로, 도 7에 도시된 바와 같이 정보 그룹 IG\_0 및 IG\_5과의 관계를 나타내는 2개의 사각형(107110, 107130)과는 다르게 표시될 수 있다.
- [95] 평처링 그룹 G11이 평처링되는 경우, 정보 그룹 IG\_0, IG\_1, IG\_3 및 IG\_8이

평처링에 의해 영향을 받을 수 있다. 이 경우 평처링 그룹 G11열(107200)은 정보 그룹 IG\_0, IG\_1, IG\_3 및 IG\_8과의 관계를 나타내는 4개의 사각형들(107210,107220,107230 및 107240)을 포함할 수 있다. 이 경우 4개의 사각형들(107210,107220,107230 및 107240)의 표시가 동일한 이유는 정보 그룹 IG\_0, IG\_1, IG\_3 및 IG\_8이 평처링에 의해 동일한 영향을 받기 때문이다.

[96]

[97] 도 8은 본 발명에 따른 도 7의 블록도와 관련된 테너 그래프의 일 실시예이다.

[98] 상술한 바와 같이 정보 그룹과 평처링 그룹은 열에 해당하는 베리어블 노드와 행에 해당하는 체크 노드를 포함할 수 있다. 도 8의 테너 그래프는 각 정보 그룹과 평처링 그룹에 포함된 베리어블 노드와 체크 노드를 도형으로 나타내고, 베리어블 노드와 체크 노드의 관계를 선으로 표현하여 도 7의 블록도를 보다 구체적으로 나타낸 것이다.

[99] 도 8에 도시된 원은 베리어블 노드를 의미하며, 사각형은 체크 노드를 의미한다. 표시된 사각형들(108110,108310,108320)은 평처링에 의해 영향을 받는 체크 노드들을 의미하며, 표시된 원들(108120,108315,108325)은 평처링된 베리어블 노드들을 의미한다.

[100] 도 8은 평처링 그룹 G0만 평처링된 경우, 평처링에 의해 영향을 받는 체크 노드와 평처링에 의해 영향을 받는 체크노드 및 평처링에 의해 영향을 받는 임의의 베리어블 노드들(108100, 108200,108300)과의 관계를 정보 그룹 IG\_0, IG\_1, IG\_3 마다 도시한 테너 그래프들을 나타내고 있다.

[101] 8의 (a)는 정보 그룹 IG\_0의 테너 그래프로, 정보 그룹 IG\_0에 포함된 임의의 베리어블 노드(108100)는 평처링된 베리어블 노드(108120)에 의해 업데이트 된 체크 노드(108110)와 연결될 수 있다.

[102] 8의 (b)는 정보 그룹 IG\_1의 테너 그래프로, 정보 그룹 IG\_1에 포함된 임의의 베리어블 노드(108200)은 평처링된 베리어블 노드에 의해 업데이트 되는 체크 노드와 연결되지 않는다.

[103] 8의 (c)는 정보 그룹 IG\_3의 테너 그래프로, 정보 그룹 IG\_3에 포함된 임의의 베리어블 노드(108300)는 평처링된 평처링 베리어블 노드(108315 및 108325)에 의해 업데이트 되는 2개의 체크 노드들 (108310,108320)과 각각 연결될 수 있다.

[104] 도 8에 도시된 바와 같이 정보 그룹 IG\_1에 포함된 임의의 베리어블 노드(108200)는 평처링에 의해 영향을 받는 체크 노드와 연결되어 있지 않으므로 업데이트 속도가 가장 빠를 수 있다. 반면, 정보 그룹 IG\_3에 포함된 임의의 베리어블 노드(108300)는 평처링에 의해 업데이트되는 두 개의 체크 노드들(108310, 108320)에 의해 영향을 받으므로 업데이트 속도가 느릴 수 있다.

[105]

[106] 도 9는 본 발명에 따른 도 7의 블록도와 관련된 테너 그래프의 또 다른 실시예이다.

[107] 도 8과 마찬가지로 도 9에 도시된 원은 베리어블 노드를 의미하며, 사각형은

체크 노드를 의미한다. 표시된 사각형들(109110,109210,109310,109320,109330 및 109340)은 평처링에 의해 영향을 받는 체크 노드들을 의미하며, 표시된 원들(109120,109220,109315,108325,109335 및 109345)은 평처링된 베리어블 노드들을 의미한다.

[108] 도 9는 평처링 그룹 G0과 G5가 평처링된 경우, 평처링에 의해 영향을 받는 체크 노드와 평처링에 의해 영향을 받는 체크 노드들 및 평처링에 의해 영향을 받는 연결된 임의의 베리어블 노드들(109100, 109200,109300)과의 관계를 정보 그룹 IG\_0, IG\_1, IG\_3 마다 도시한 태너 그래프들을 나타내고 있다.

[109] 9의 (a)는 정보 그룹 IG\_0의 태너 그래프로, 정보 그룹 IG\_0에 포함된 임의의 베리어블 노드(109100)는 평처링된 베리어블 노드(109120)에 의해 업데이트된 체크 노드(109110)와 연결될 수 있다.

[110] 9의 (b)는 정보 그룹 IG\_1의 태너 그래프로, 정보 그룹 IG\_1에 포함된 임의의 베리어블 노드(109200)는 평처링된 베리어블 노드(109220)에 의해 업데이트 되는 체크 노드(109210)와 연결될 수 있다.

[111] 9의 (c)는 정보 그룹 IG\_3의 태너 그래프로, 정보 그룹 IG\_3에 포함된 임의의 베리어블 노드(109300)는 평처링된 평처링 베리어블 노드(109315, 109325, 109335 및 109345)에 의해 업데이트 되는 4개의 체크 노드들 (109310,109320, 109330 및 109340)과 각각 연결될 수 있다.

[112] 도 9에 도시된 바와 같이 정보 그룹 IG\_0 및 정보 그룹 IG\_1에 포함된 임의의 베리어블 노드들(109100 및 109200)은 평처링에 의해 영향을 받는 1개의 체크 노드와 연결된다. 반면, 정보 그룹 IG\_3에 포함된 임의의 베리어블 노드(109300)는 평처링에 의해 업데이트되는 4개의 체크 노드들(109310, 109320, 109330 및 109340)에 의해 영향을 받으므로 업데이트 속도가 느릴 수 있다.

[113]

[114] LDPC H-매트릭스의 패리티 영역(102200)에 대해 평처링이 수행되면, 정보 영역(102100)에 포함된 베리어블 노드들 중 특정 베리어블 노드가 평처링에 의해 영향을 받는 체크 노드들과 집중적으로 매칭될 수 있다. 이 경우 상술한 바와 같이 수신부의 디코딩 성능이 저하될 수 있다. 따라서 본 발명에서는 정보 영역(102100)에 포함된 베리어블 노드들 중 특정 베리어블 노드와 평처링에 의해 업데이트된 체크 노드의 매칭이 집중되지 않고 분산 배치 되도록 평처링을 수행하는 순서, 즉 평처링 패턴을 결정하는 방법을 제시하고자 한다.

[115]

[116] 도 10은 본 발명에 따른 평처링 패턴을 결정하기 위한 값들을 도시한 테이블이다.

[117] 도 10에 도시된 바와 같이 테이블의 상단은 정보 그룹을 나타내며 좌측은 평처링 그룹을 나타낸다. 본 발명에서는 정보 영역(102100)에 포함된 베리어블 노드와 평처링에 의해 업데이트되는 체크 노드의 매칭이 분산배치 되도록

평처링 패턴을 구하기 위해 평처링에 의해 업데이트된 체크 노드의 개수와 평균, 분산값을 각각의 평처링 그룹과 정보 그룹별로 계산하고, 모든 정보 그룹에 대하여 가장 작은 분산값을 갖는 평처링 그룹을 선택하는 것을 일 실시예로 할 수 있다.

[118] 또한 본 발명에서는 정보 그룹들에게 주는 영향이 가장 작은 평처링 그룹을 첫 번째 평처링을 수행할 그룹으로 선택하고, 두 번째 평처링 그룹을 결정하기 위해 첫 번째 평처링을 수행할 그룹을 제외한 나머지 평처링 그룹들의 분산값을 계산하여 가장 작은 분산값을 가지는 평처링 그룹을 두 번째 평처링 그룹으로 결정하고, 이러한 과정을 반복 실시하여 평처링 패턴을 결정하는 것을 일 실시예로 할 수 있다.

[119] 구체적으로 살펴보면, 다음과 같다.

[120] 도 7에 도시된 바와 같이 정보 그룹 IG\_0 내지 IG\_3은 평처링에 의해 업데이트된 체크 노드를 최대 24개까지 포함할 수 있지만, 정보 그룹 IG\_4 내지 IG\_8은 평처링에 의해 업데이트된 체크 노드를 6개까지 포함할 수 있다. 따라서 평처링 그룹이 평처링되는 경우 각 평처링 그룹이 정보 그룹 IG\_0~IG\_3에 주는 영향은 최소 1/24이 될 수 있으며, 정보 그룹 IG\_4 내지 IG\_8에 주는 영향은 1/6이 될 수 있다.

[121] 따라서 도 10에 나타난 바와 같이 평처링에 의해 정보 그룹들에 대하여 가장 작은 영향을 주는 평처링 그룹은 G13과 G26이다. 평처링 그룹 G13이 평처링 되는 경우, 정보 그룹 IG\_1, IG\_2에만 각각 1/24만큼 영향을 미치며, 평처링 그룹 G26이 평처링 되는 경우 정보 그룹 IG\_0, IG\_1에만 각각 1/24만큼 영향을 미치기 때문이다. 따라서 평처링 그룹 G13을 첫 번째 평처링을 수행할 그룹으로 결정할 수 있다.

[122] 평처링 그룹 G13이 첫 번째로 평처링 되는 경우 정보 그룹 IG\_1와 IG\_2는 평처링에 의해 업데이트된 체크 노드에 의해 각각 1/24만큼 영향을 받는다. 이후, 평처링 그룹 G13을 제외한 나머지 평처링 그룹들이 평처링 되면 각각의 정보 그룹에 어떠한 영향을 미치는지 분석하고 그 중 정보 그룹에 미치는 영향의 분산값이 가장 작은 평처링 그룹을 선택할 수 있다.

[123] 예를 들어 평처링 그룹 G0이 평처링되는 경우, 정보 그룹 IG\_1와 IG\_3에는 각각 1/24만큼, 정보 그룹 IG\_2에는 1/24만큼, 정보 그룹 IG\_5에는 1/6만큼의 평처링에 의한 영향을 미칠 수 있다. 평처링 그룹 G5이 평처링 된다면, 정보 그룹 IG\_0, IG\_1 및 IG\_2에는 1/24만큼, 정보 그룹 IG\_3에는 1/12만큼 영향을 미칠 수 있다.

[124] 도 10의 테이블에 도시된 바와 같이 평처링 그룹 G5 및 G6의 분산값은  $8.145 \times 10^{-4}$ 이므로 다른 평처링 그룹보다는 분산값이 더 작음을 알 수 있다. 따라서 평처링 그룹 G5와 G6 중 어느 하나를 두 번째 평처링을 수행할 평처링 그룹으로 선택할 수 있다. 이와 같은 과정을 반복 수행하여 마지막으로 평처링될 평처링 그룹까지 선택하여 평처링 패턴을 결정할 수 있다.

- [125]
- [126] 도 11은 본 발명에 따른 시그널링 정보 전송부의 일 실시예를 도시한 블록도이다.
- [127] 본 발명은 OFDM 전송 시스템의 BICM (Bit Interleaver and Coded Modulation) 모듈 중 시그널링 정보 전송 부분에 포함되는 것을 일 실시예로 할 수 있다.
- [128] 본 발명에서는 시그널링 정보 전송부가 시그널링 생성부(signaling generator)(111100), 제 1 FEC 인코딩부(first FEC encoding unit)(111110), 제 1 매핑부(first mapping unit)(111120), 제 2 FEC 인코딩부(second FEC encoding unit)(111210), 비트 인터리버(Bit interleaver)(111220), 디머스부(demux unit)(111230) 및 제 2 매핑부(second mapping unit)(111240)을 포함하는 것을 일 실시예로 한다.
- [129] 시그널링 생성부(111100)는 시그널링 정보를 생성할 수 있다. 시그널링 정보는 정보 내용에 따라 프리-시그널링 정보(L1-pre signaling)와 포스트-시그널링 정보(L1-post signaling)를 포함할 수 있다. 프리-시그널링 정보는 포스트-시그널링 정보를 디코딩하는데 필요한 정보를 포함할 수 있으며, 포스트-시그널링 정보는 전송부에서 전송하고자 하는 데이터를 디코딩하는데 필요한 정보들을 포함할 수 있다. 프리-시그널링 정보는 전송 프레임의 가장 앞 부분에 포함되어 전송될 수 있으며, 포스트-시그널링 정보와 데이터는 프리-시그널링 정보 이후에 포함되어 전송될 수 있다.
- [130] 제 1 FEC 인코딩부(111110)에서는 프리-시그널링 정보에 대하여 FEC 코딩을 수행하고, 제 1 매핑부(111120)에서는 FEC 코딩된 프리-시그널링 정보를 성상도에 심볼 매핑시킬 수 있다. 시그널링 정보와 데이터를 제대로 디코딩하기 위해서는 프리-시그널링 정보를 정확하고 빠르게 디코딩할 필요가 있다. 따라서 본 발명에서는 프리-시그널링 정보의 빠른 디코딩을 위하여 비트 인터리버를 사용하지 않을 수 있으며, 높은 강건성(robustness)을 확보하기 위하여 복구 성능이 상대적으로 좋은 BPSK(Binary Phase Shift Keying) 변조방식과 코드 레이트 1/4를 사용하여 전송하는 것을 일 실시예로 할 수 있다.
- [131] 제 2 FEC 인코딩부(111210)에서는 포스트-시그널링 정보에 대하여 FEC 코딩을 수행하고, 비트 인터리버(111220)에서는 FEC 코딩된 포스트-시그널링 정보에 대해 비트 단위의 인터리빙을 수행할 수 있다. 디머스부(111230)에서는 비트 단위로 인터리빙된 포스트-시그널링 정보를 셀 단위로 디머싱을 수행하고, 제 2 매핑부(111240)은 셀 단위로 디머싱된 포스트-시그널링 정보를 성상도에 심볼 매핑시킬 수 있다.
- [132] 포스트-시그널링 정보량은 가변적이며 프리-시그널링 정보에 비해 많은 정보량을 가지고 있다. 프리-시그널링 정보는 포스트-시그널링 정보에 관련된 정보들을 포함하므로 프리-시그널링 정보를 먼저 디코딩한 후 포스트-시그널링 정보의 디코딩을 수행할 수 있다.
- [133] 본 발명에서는 포스트-시그널링 정보를 전송하기 위해 경우에 따라 BPSK, QPSK, 16QAM, 64QAM 중 어느 하나를 선택할 수 있으며 코드 레이트로 1/2을

사용할 수 있다. 다만 포스트-시그널링 정보는 서비스와 관련된 데이터를 디코딩하기 위한 정보를 포함하고 있으므로, 데이터보다 강건성이 유지되도록 전송되어야 한다. 본 발명에서는 데이터에 대해 16 QAM으로 전송하는 경우 포스트-시그널링 정보는 같은 채널에서 16 QAM보다 더 성능이 좋은 BPSK나 QPSK를 사용하여 전송하는 것을 일 실시예로 할 수 있다.

[134]

[135] 도 12는 본 발명에 따른 시그널링 정보의 구성 블록도이다.

[136]

시그널링 정보는 프리-시그널링 정보와 포스트-시그널링 정보를 포함할 수 있으며, 포스트-시그널링 정보는 컨피규러블 블록(configurable block) 다이내믹 블록(dynamic block), 익스텐션 블록(extension block), CRC 블록(CRC block) 및 패딩 블록(padding block)를 포함할 수 있다. 프리-시그널링 정보의 크기는 고정되어 있으며 본 발명에서는 200비트의 크기인 것을 일 실시예로 한다. 포스트-시그널링 정보의 크기는 데이터 블록의 개수 등에 따라 가변적으로 될 수 있으며, 398 비트에서 18408 비트 사이의 크기인 것을 일 실시예로 할 수 있다.

[137]

컨피규러블 블록은 하나의 전송 프레임 동안에 걸쳐 동일하게 적용될 수 있는 정보들을 포함할 수 있고, 다이내믹 블록은 현재 전송되고 있는 전송 프레임에 해당하는 특징적인 정보들을 포함할 수 있다. 익스텐션 블록은 포스트-시그널링 정보가 확장되는 경우 사용될 수 있으며, CRC 블록은 포스트-시그널링 정보의 에러정정을 위해 사용되는 정보들을 포함할 수 있으며 32비트 크기를 가질 수 있다. 또한 패딩 블록은 포스트-시그널링 정보가 여러 개의 LDPC 블록들에 나누어 전송되는 경우, 각 LDPC 블록에 포함되는 정보의 크기를 동일하게 맞추기 위해 사용될 수 있으며 그 크기는 가변적이다. 가변적인 패딩 블록이 부가됨으로써 여러 개의 LDPC 블록에 나누어진 포스트-시그널링 정보 값들은 일정한 성능을 유지할 수 있다.

[138]

[139]

포스트-시그널링 정보는 하나의 LDPC블록 내에 포함되어 전송될 수도 있고, 여러 개의 LDPC 블록에 나누어져 전송될 수도 있다. 따라서 전송부(101100)에서는 포스트-시그널링 정보를 여러 개의 LDPC 블록에 나누어 전송하는 경우에는 몇 개의 LDPC 블록들에 어떤 크기로 나누어 전송할 것인가를 결정해야 한다. 전송할 포스트-시그널링 정보의 크기( $K_{\text{post\_ex-pad}}$ )를 알고, 하나의 LDPC 블록을 통해 전송되는 LDPC 블록에 포함된 정보 영역(102100)의 크기( $K_{\text{bch}}$ )를 알면, 포스트-시그널링 정보가 포함되어 전송될 LDPC 블록의 개수( $N_{\text{post\_FEC\_Block}}$ )은 하기의 수학식 1을 통해 결정될 수 있다.

[140]

수학식 1



$$N_{post\_FEC\_Block} = \left\lceil \frac{K_{post\_ex\_pad}}{K_{bch}} \right\rceil$$

[141] 포스트-시그널링 정보가 다수개의 LDPC 블록에 같은 크기로 나누어질 수 있도록 추가되는 패딩 블록의 크기( $K_{L1\_PADDING}$ )는 하기의 수학식 2를 통해 결정될 수 있다.

[142] 수학식 2

$$K_{L1\_PADDING} = \left\lceil \frac{K_{post\_ex\_pad}}{N_{post\_FEC\_Block}} \right\rceil \times N_{post\_FEC\_Block} - K_{post\_ex\_pad}$$

[143] 이후 전송될 포스트-시그널링 정보의 전체 크기( $K_{post}$ )는 원래의 포스트-시그널링 정보의 크기에 패딩 블록의 크기를 더한 값이 되며 이는 다음과 같은 수학식 3과 같이 표현될 수 있다.

[144] 수학식 3

$$K_{post} = K_{post\_ex\_pad} + K_{L1\_PADDING}$$

[145] 또한 하나의 LDPC 블록에 전송되는 포스트-시그널링 정보의 크기( $K_{sig}$ )는 전체 포스트-시그널링 정보의 크기( $K_{post}$ )를 전송하기 위해 필요한 블록의 개수( $N_{post\_FEC\_Block}$ )로 나눈 값이 되며 이는 다음과 같은 수학식 4와 같이 표현될 수 있다.

[146] 수학식 4

$$K_{sig} = \frac{K_{post}}{N_{post\_FEC\_Block}}$$

[147] 위와 같은 수학적식들을 이용하여 하나의 LDPC 블록에 전송될 포스트-시그널링 정보의 크기(Ksig)를 결정할 수 있다. 전송할 크기가 결정된 포스트-시그널링 정보를 효율적으로 전송하기 위해서는 상술한 쇼트닝 및 핑처링이 수행될 수 있다.

[148] 쇼트닝되는 비트수는 정해진 LDPC 블록의 정보 영역의 크기 (K\_bch:16K, 이펙티브 코드 레이트가 4/9인 경우 K\_bch=7032)에서 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기 (K\_sig)를 뺀 값으로 표현할 수 있다. 핑처링되는 비트수(N\_punc\_temp)는 쇼트닝이 되는 비트수에 “6/5”라는 상수 값을 곱하여 결정되며 이는 다음과 같은 수학적식 5와 같이 표현될 수 있다.

[149] 수학적식 5

$$N_{punc\_temp} = \left\lfloor \frac{6}{5} * (K_{bch} - K_{sig}) \right\rfloor$$

[150] 쇼트닝되는 비트수에 “6/5”이라는 상수를 곱하는 이유는 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기(K\_sig)에 따라 LDPC 코드 레이트(code rate)가 변화될 수 있기 때문이다.

[151] 상술한 바와 같이 코드 레이트는 LDPC 블록 전체의 크기와 정보의 크기(포스트-시그널링 정보의 크기(K\_sig)의 비율로 결정될 수 있으므로, 가변적인 크기를 갖는 포스트-시그널링 정보에 핑처링을 수행하는 경우, 코드 레이트의 변화가 발생할 수 있다. 즉, 포스트-시그널링 정보의 크기에 따라 코드 레이트가 변화하여 포스트-시그널링 정보 전송의 성능 차이가 발생할 수 있다.

[152] 하지만 포스트-시그널링 정보는 데이터의 복구에 필요한 정보들을 포함하고 있으므로, 전송될 때에는 함께 전송되는 데이터보다 더 큰 강건성이 요구되지만, 이 경우에도 강건성은 일정한 정도로 유지되어야 한다.

[153] 따라서 하나의 LDPC 블록에 전송될 포스트-시그널링 정보의 크기(K\_sig)가 작은 경우 상대적으로 더 적은 개수의 비트들에 대해 핑처링을 수행함으로써 코드 레이트를 낮추되, 핑처링에 따른 디코딩 성능 감소가 포스트-시그널링 정보의 크기(K\_sig)에 상관없이 일정해지도록 조절할 필요가 있다. 이때 조절하기 위하여 사용되는 값이 상술한 “6/5”이 된다.

[154] 쇼트닝 및 핑처링이 수행된 후 전송될 포스트-시그널링 정보의 크기(N\_post\_temp)는 하나의 LDPC 블록에 전송되는 포스트-시그널링 정보의 크기(K\_sig), BCH 패리티 크기(K\_bch\_parity), 및 LDPC 패리티 크기(N\_ldpc\*(1-R\_eff\_16K\_LDPC\_1\_2))를 더한 값에서 핑처링될 비트수(N\_punc\_temp)를 뺀 값이 될 수 있으며 이는 하기의 수학적식 6과 같이 표현될 수 있다.

[155] 수학적식 6

$$N_{post\_temp} = K_{sig} + K_{bch\_parity} + N_{ldpc} \times (1 - R_{eff\_16K\_LDPC\_1\_2}) - N_{punc\_temp}$$

$$\left\{ \begin{array}{l} \text{If } N_{P2} = 1 \quad N_{post} = \left\lceil \frac{N_{post\_temp}}{2\eta_{MOD}} \right\rceil \times 2\eta_{MOD} \\ \text{Otherwise, } \quad N_{post} = \left\lceil \frac{N_{post\_temp}}{\eta_{MOD} \times N_{P2}} \right\rceil \times \eta_{MOD} \times N_{P2} \end{array} \right.$$

$\eta_{MOD}$  denotes the modulation order and it is 1,2,4 and 6 for BPSK, QPSK, 16QAM, 64QAM, respectively.

$N_{P2}$  is the number of P2 symbols of a given FFT size.

[156] 수학식에서

$$\eta_{MOD}$$

는 모듈레이션 오더(modulation order)이며,  $N_{P2}$ 는 주어진 FFT(Fast Fourier Transform) 크기에 따른 심볼 개수이다. 최종적으로 전송될 포스트-시그널링 정보의 크기( $N_{post}$ )는 모듈레이션 오더와 FFT 크기에 따른 심볼 개수에 맞추어 결정될 수 있다.

[157] 쇼트닝 및 핑처링이 수행된 후 전송될 포스트-시그널링 정보는 비트 인터리버(111220)를 통과한 후 전송되는데, 모듈레이션 오더가 BPSK, QPSK인 경우에는 비트 인터리버를 사용하지 않을 수 있다. 모듈레이션 오더가 16 QAM의 경우에는 쇼트닝 및 핑처링이 수행된 후 전송될 포스트-시그널링 정보의 크기( $N_{post\_temp}$ )는 8의 정수배, 64 QAM의 경우 12의 배수가 될 수 있다. 따라서  $N_{post\_temp}=1$  인 경우 2를 사용하여 비트 인터리버의 열의 개수가 정수배가 될 수 있도록  $N_{post\_temp}$ 의 크기를 조절할 수 있다.

[158]

[159] 도 13은 본 발명에 따른 SNR(Signal to Noise Ratio) 대 BER(Bit Error Rate)을 성능을 나타내는 그래프이다.

[160] 도 13에 도시된 그래프는 16K에서 코드 레이트를 1/4로 유지하며, BPSK 변조 방식으로 전송하는 경우, 하나의 LDPC 블록에 전송되는 포스트-시그널링 정보의 크기( $K_{sig}$ )의 변화에 따른 SNR(Signal to Noise Ratio) 대 BER(Bit Error Rate)을 성능을 도시한 그래프이다.

[161] 도 13에 도시된 그래프와 같이 하나의 LDPC 블록에 전송되는 포스트-시그널링 정보의 크기( $K_{sig}$ )가 가장 작은 90 비트인 경우와 가장 큰 3072 비트의 경우를 비교해보자. BER이  $10^{-5}$ 인 경우 90비트 인 경우 SNR이 -3.8, 3072비트의 경우

SNR이 -6.7정도로 약 2.8dB정도의 차이가 나는 것을 알 수 있다.

- [162] 따라서 하나의 LDPC 블록에 전송되는 포스트-시그널링 정보의 크기(K\_sig) 변화에 상관없이 일정한 성능을 유지하기 위해서는 하나의 LDPC 블록에 전송되는 포스트-시그널링 정보의 크기(K\_sig) 변화에 관계없이 BER에 따른 SNR의 차이가 최소로 유지되어야 한다.
- [163] 최소의 성능 차이를 유지하기 위해서 하나의 LDPC 블록에 전송되는 포스트-시그널링 정보의 크기(K\_sig)가 작은 경우 평처링될 비트수를 줄여 코드 레이트를 낮추어 줄 수 있다. 수학식 5에 도시된 바와 같이 평처링될 비트수는 쇼트닝될 비트수, 즉 기 정해진 LDPC 블록의 정보 영역의 크기에서 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기(K\_sig)를 뺀 값에 상수값을 곱하여 결정될 수 있다. 결국 평처링될 비트수는 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기(K\_sig)의 변화와 관계없이 상수값을 조절하여 조정될 수 있다. 이 상수값을 보상값(compensation value)라 호칭한다.
- [164]
- [165] 도 14는 본 발명에 따른 보상값을 구하기 위한 변수들의 관계를 도시한 블록도이다.
- [166] 도 14에 도시된 블록도는 하나의 LDPC 블록에 전송되는 포스트-시그널링 정보의 크기(K\_sig), BCH 패리티 크기(K\_bch\_parity), LDPC 블록의 크기(N\_LDPC)의 관계를 나타내고 있다.
- [167] 하기의 수학식 7은 코드 레이트 1/4(이펙티브 코드 레이트 1/5)를 이용하는 경우 보상값을 구하는 과정을 도시한 수식이다. 평처링될 비트수(N\_punc\_temp)는 쇼트닝될 비트수에 보상값(X)를 곱한 값이 될 수 있다.
- [168] 수학식 7

$$N_{punc\_temp} = \lfloor X * (K_{bch} - K_{sig}) \rfloor$$

$$R_{eff\_post} = \frac{(K_{sig} + K_{bch\_parity})}{N_{post}} = \frac{(K_{sig} + K_{bch\_parity})}{N_{LDPC} - (K_{bch} - K_{sig}) - \lfloor X * (K_{bch} - K_{sig}) \rfloor}$$

$$\approx \frac{(K_{sig} + K_{bch\_parity})}{N_{LDPC} - (X + 1) * (K_{bch} - K_{sig})} = \frac{(K_{sig} + K_{bch\_parity})}{(X + 1) * (\frac{N_{LDPC}}{(X + 1)} - (K_{bch} - K_{sig}))} = \frac{1}{(X + 1)}$$

- [169] 보상값(X)를 이용한 경우 최종 코드 레이트(R\_eff\_post)는 하나의 LDPC 블록에 전송되는 포스트-시그널링 정보의 크기(K\_sig)와 BCH 패리티 크기(K\_bch\_parity)의 합을 최종적으로 전송될 포스트-시그널링 정보의 크기(N\_post)로 나눈 값이 될 수 있다.

[170] 최종적으로 전송될 포스트-시그널링 정보의 크기( $N_{post}$ )는 LDPC블록의 크기( $N_{LDPC}$ )에서 쇼트닝 비트 수( $K_{bch}-K_{sig}$ )와 이에 따른 평처링 비트수( $X * (K_{bch} - K_{sig})$ )수를 뺀 값이 될 수 있다. 이를 계산하면, 보상값( $X$ )이 4일 때  $R_{eff\_post}$ 는 1/5로  $K_{sig}$ 의 값의 변화에 관계없이 항상 이펙티브 코드 레이트 값인 1/5이 될 수 있다. 따라서 코드 레이트 1/4인 하나의 LDPC 블록에 전송되는 포스트-시그널링 정보의 크기( $K_{sig}$ )변화에 따른 성능 차를 줄이며 전송하고자 할 경우, 보상값( $X$ )은 4보다 작은 값을 가져야 함을 알 수 있다.

[171] 하기의 수학적 식 8은 이펙티브 코드 레이트가 1/5이고, 이를 위해 가변하는 코드 레이트를 가지는 시그널링 정보를 전송할 경우 최종적으로 전송될 포스트-시그널링 정보의 크기 ( $N_{post}$ )를 구하는 과정을 나타내고 있다.

[172] 수학적 식 8

$$N_{punc\_temp} = \lfloor 'X' * (K_{bch} - K_{sig}) \rfloor \quad ('X' \text{ is less than } 4)$$

[173] 결정된 보상값( $X$ )을 수학적 식 8에 대입하여 쇼트닝될 비트 수( $K_{bch} - K_{sig}$ )와 평처링될 비트수( $N_{punc\_temp}$ )를 계산할 수 있으며, 이후 계산된 평처링될 비트수( $N_{punc\_temp}$ )를 이용하여 최종적으로 전송될 포스트-시그널링 정보의 크기( $N_{post}$ )는 하기의 수학적 식 9와 같이 표현될 수 있다.

[174] 수학적 식 9

$$N_{post\_temp} = K_{sig} + K_{bch\_parity} + N_{ldpc} \times (1 - R_{eff\_16K\_LDPC\_1\_4}) - N_{punc\_temp}$$

$$\left\{ \begin{array}{l} \text{If } N_{P2} = 1 \quad N_{post} = \left\lceil \frac{N_{post\_temp}}{2\eta_{MOD}} \right\rceil \times 2\eta_{MOD} \\ \text{Otherwise,} \quad N_{post} = \left\lceil \frac{N_{post\_temp}}{\eta_{MOD} \times N_{P2}} \right\rceil \times \eta_{MOD} \times N_{P2} \end{array} \right.$$

$\eta_{MOD}$  denotes the modulation order and it is 1,2,4 and 6 for BPSK, QPSK, 16QAM, 64QAM, respectively.

$N_{P2}$  is the number of P2 symbols of a given FFT size.

[175] 수학적 식 9에서

$\eta_{MOD}$

는 모듈레이션 오더(modulation order)이며,  $N_{P2}$ 는 주어진 FFT(Fast Fourier Transform) 크기에 따른 심볼 개수이다.

[176]

[177] 도면에 표시되지 않았으나 본 발명의 수신부(101300)는 BICM 디코더 (Bit Interleaved Coded Modulation decoder)를 포함할 수 있다. BICM 디코더는 프리-시그널링 정보 및 포스트-시그널링 정보를 디코딩하기 위한 것으로, 프리-시그널링 정보를 포스트-시그널링 정보보다 먼저 디코딩할 수 있다.

[178]

프리-시그널링 정보가 디코딩되면 수신부(101300)에서는 디코딩된 프리-시그널링 정보로부터 포스트-시그널링 정보를 디코딩하기 위한 정보들을 추출할 수 있다. 포스트-시그널링 정보를 디코딩하기 위한 정보들은 포스트-시그널링 정보에서 CRC 블록과 패딩 블록을 제외한 나머지 정보 영역의 크기를 나타내는 L1\_POST\_INFO\_SIZE 필드, 포스트-시그널링 정보의 시그널링 포맷을 나타내는 L1\_MOD 필드 및 포스트-시그널링 정보의 코드 레이트를 나타내는 L1\_COD 필드를 포함할 수 있다.

[179]

포스트-시그널링 정보의 크기(K\_post\_ex-pad)는 L1\_POST\_INFOSIZE에 32비트의 CRC 필드를 부가한 것이므로, 수신부(101300)에서는 수학적 식 2를 이용하여 전송부(101100)에서 추가된 패딩의 개수와 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기 (K\_sig)를 계산할 수 있다.

[180]

또한 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기 (K\_sig)를 알고 있으면, 수학적 식 8을 이용하여 평처링될 비트수(N\_punc\_temp)를 계산할 수 있다. 이때 사용되는 보상값(X)는 전송부(101100)에서 기설정된 값이다. 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기 (K\_sig)와 평처링될 비트수(N\_punc\_temp)를 계산하면, L1\_MOD 필드와 FFT 크기에 따른 N\_P2 값을 이용하여 최종적으로 전송될 포스트-시그널링 정보의 크기(N\_post)를 계산할 수 있다.

[181]

연쇼트닝 및 디평처링부(101320)에서는 수학적 식들을 이용하여 쇼트닝될 비트수(K\_bch-K\_sig)와 평처링될 비트수( $N_{LDPC} * (1 - R_{eff\_16K\_LDPC\_1\_4}) + (K_{sig} + K_{bch\_parity}) - N_{post}$ )를 알 수 있다. 또한 연쇼트닝 및 디평처링부(101320)에서는 본 발명에서 제시하는 평처링 패턴을 사용하여 디평처링을 수행할 수 있다.

[182]

[183] 도 15는 본 발명에 따른 보상값의 변화에 따른 코드 레이트의 변화를 도시한 그래프이다.

[184]

도 15에 도시된 그래프는 보상값(X)을 3.5이상 4 이하의 사이 값으로 0.1만큼 변화시킬 때, 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기 (K\_sig)에 따른 코드 레이트(R\_eff\_post)의 변화를 나타내고 있다. 그래프의 X축은 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기(K\_sig)를, Y축은 코드 레이트(R\_eff\_post)를 나타낸다.

[185]

보상값(X)이 4인 경우는 이펙티브 코드 레이트(R\_eff\_post)는 1/5(0.2)로 일정하지만, 보상값(X)이 4보다 작은 경우에는 하나의 LDPC 블록을 통해 전송될

포스트-시그널링 정보의 크기( $K_{sig}$ )가 작을수록 이펙티브 코드 레이트의 값이 작아질 수 있다.

[186] 도 15에 도시된 바와 같이 보상값( $X$ )이 3.5일 때, 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기( $K_{sig}$ )가 500인 경우에는  $R_{eff\_post}$ 가 0.15 미만으로 떨어지게 된다. 코드 레이트 값이 작을수록 오버헤드가 증가하여 전송 효율은 떨어지나 전송 성능은 향상된다. 따라서 정보량이 작은 시그널링 정보와 같은 경우 보상값을 변화시켜 쇼트닝 및 평처링으로 인한 전송 성능 감소를 보완할 수 있다.

[187]

[188] 도 16은 본 발명에 따른 시그널링 정보와 데이터의 모듈레이션 오더에 따른 SNR 크기를 도시한 표이다.

[189] 본 발명에서는 코드 레이트는 1/4(이펙티브 코드 레이트 1/5)이고, 코드 길이는 16200이고 FER(Frame Error Ratio)이  $10^{-4}$ 인 경우를 일 실시예로 할 수 있다.

[190] 도 16의 (a)는 본 발명에 따른 하나의 LDPC 블록을 통해 전송될 포스트-시그널링 정보의 크기( $K_{sig}$ )가 312비트에서 3072비트 사이의 값을 가질 때, 보상값( $X$ )을 3.5 이상 4 이하의 값으로 변화시키는 경우, 보상값에 따라 SNR 갭(Signal to Noise Ratio Gap)의 크기를 모듈레이션 오더별로 도시한 테이블이다.

[191] SNR 갭의 크기가 작을수록 시그널링 정보의 크기 변화와 상관없이 일정한 강건성을 갖는 것을 의미하므로, 시그널링 정보 전송시 사용되는 모듈레이션 오더별로 가장 작은 크기의 SNR 값을 갖는  $X$  값을 보상값으로 선택하여 사용할 수 있다.

[192] 도 16의 (a)에 도시된 바와 같이 모듈레이션 오더가 BPSK와 QPSK인 경우 보상값( $X$ )이 3.5~3.7 사이일 때 가장 작은 SNR 갭 값을 가질 수 있고, 모듈레이션 오더가 16 QAM인 경우 보상값( $X$ )이 3.6~3.8 사이 값일 때 가장 작은 SNR 갭 값을 가지며, 모듈레이션 오더가 64QAM에서는 보상값( $X$ )이 3.8~4.0 사이 값일 때, 가장 작은 SNR 갭 크기를 가짐을 알 수 있다. 또한 모든 모듈레이션 오더에 있어서 작은 SNR 갭의 크기를 가질 수 있도록 만족시키는 보상값( $X$ )은 3.8이 될 수 있음을 알 수 있다.

[193] 도 16의 (b)는 서비스와 관련된 데이터를 전송하는 경우 모듈레이션 오더마다 SNR의 크기를 도시한 테이블이다.

[194] 상술한 바와 같이 시그널링 정보의 전송시, 데이터를 전송할 때보다 더 큰 강건성을 확보해야 하므로 데이터를 전송할 때 사용되는 모듈레이션 오더보다 낮은 모듈레이션 오더를 사용하여 전송할 수 있다. 본 발명에서는 데이터 전송시 QPSK를 이용하는 경우 시그널링 전송시에 BPSK를 이용하는 것을 일 실시예로 할 수 있다.

[195]

[196] 도 17은 본 발명에 따른 시그널링 정보의 크기 변화에 따른 SNR값 및 시그널링 정보의 크기 변화에 따른 SNR값을 도 16의 데이터의 SNR 값과 비교한 결과를

도시한 표이다.

- [197] 본 발명에서는 코드 레이트는 1/4(이펙티브 코드 레이트 1/5)이고, 코드 길이는 16200이고 FER(Frame Error Ratio)이  $10^{-4}$ 인 경우를 일 실시예로 할 수 있다.
- [198] 도 17의 (a)는 본 발명에 따른 시그널링 정보의 크기( $K_{sig}$ )의 변화에 따라 주어진 보상값을 3.5이상 4이하의 사이 값으로 변화시키는 경우, 각각의 보상값에서 가장 성능이 나쁠 경우의 SNR 값을 도시한 일 실시예이다.
- [199] 도 17의 (b)는 본 발명에 따른 도 17의 (a)에 도시된 시그널링 정보의 SNR 값과 도 16의 (b)에 도시된 데이터의 SNR 값의 차이를 도시한 일 실시예이다. 상술한 바와 같이 시그널링 정보의 전송을 위해서는 데이터의 전송보다 더 큰 강건성이 요구된다.
- [200] 따라서 데이터가 QPSK로 전송되는 경우 시그널링 정보는 QPSK보다 모듈레이션 오더가 낮은 BPSK로 전송될 수 있으며, 데이터가 16QAM으로 전송되는 경우 시그널링 정보는 QPSK로 전송될 수 있다. 이 경우 데이터의 SNR 값과 시그널링 정보의 SNR값의 차이가 클수록 시그널링 정보의 전송에 필요한 더 큰 강건성이 확보됨을 의미한다.
- [201] 도 17의 (b)에 도시된 바와 같이 시그널링 정보가 BPSK로 전송되는 경우, 보상값이 3.5일 때 데이터의 SNR 값과 시그널링 정보의 SNR값의 차이가 가장 크게 나타남을 알 수 있으며, QPSK로 전송되는 경우, 보상값이 3.5 일 때 데이터의 SNR 값과 시그널링 정보의 SNR값의 차이가 가장 크게 나타남을 알 수 있다. 또한 시그널링 정보가 16QAM로 전송되는 경우, 보상값이 3.5 및 3.6일 때 데이터의 SNR 값과 시그널링 정보의 SNR값의 차이가 가장 크게 나타남을 알 수 있고, 64QAM으로 전송되는 경우 보상값이 3.5부터 3.7일 때 데이터의 SNR 값과 시그널링 정보의 SNR값의 차이가 가장 크게 나타남을 알 수 있다.
- [202] 도 16의 (a)와 도 17의 (b)를 종합하면 모듈레이션 오더에 관계없이 시그널링 정보의 크기에 따른 SNR 갭이 가장 작고, 데이터의 SNR과 시그널링 정보의 SNR의 차이가 가장 큰 경우인 3.8이 최적의 보상값이 될 수 있음을 알 수 있다.
- [203]
- [204] 도 18은 본 발명에 따른 방송 신호 전송 방법의 일 실시예를 도시한 흐름도이다.
- [205] 정보 생성부(101110)는 전송할 정보를 생성한다(S118100). 일 실시예로서 OFDM 방송 시스템에서 전송할 정보를 생성할 수 있으며, 정보는 상술한 바와 같이 서비스와 관련된 데이터 또는 데이터를 복호하기 위해 필요한 정보들을 포함하는 시그널링 정보를 포함할 수 있다.
- [206] 제로 패딩부(101120)는 생성된 정보에 대해 BCH 인코딩이 가능하도록 제로 패딩 정보를 삽입한다(S118200). 이때 삽입되는 제로 패딩의 위치는 쇼트닝 단계에서 이루어질 쇼트닝 패턴(shortening pattern)에 따라 결정될 수 있다.
- [207] BCH 인코딩부(101130)는 제로 패딩 정보가 삽입된 정보에 대해 BCH 인코딩을 수행한다(S118300). BCH 인코딩부(101130)는 제로 패딩 정보가 삽입된 정보에 BCH 패리티 체크 비트들(BCH parity check bits)을 추가하여 LDPC



인코딩부(101140)로 전송할 수 있다.

[208] LDPC 인코딩부(101140)는 수신한 BCH 인코딩이 수행된 정보에 대하여 LDPC 패리티들을 부가하여 LDPC 블록을 생성하고, 생성된 LDPC 블록 단위로 LDPC 인코딩을 수행할 수 있다(S118400). 이 경우 LDPC 블록은 정보가 포함되는 정보 영역(102100)과 LDPC 패리티들을 포함하는 패리티 영역(102200)을 포함할 수 있다.

[209] 쇼트닝 및 평처링부(101150)에서는 인코딩된 LDPC 블록에 대해 쇼트닝 및 평처링을 수행할 수 있다. 쇼트닝은 LDPC 블록의 정보 영역(102100)에 대해 이루어지며, 이 경우 특정한 쇼트닝 패턴에 따라 수행된다(S118500). 또한 평처링은 LDPC 블록의 패리티 영역(102200)에 대해 평처링 패턴에 따라 이루어진다(S118600). 이 경우 평처링 패턴은 도 9에 도시된 바와 같이 본 발명에서 제시하는 평처링 패턴인 것을 일 실시예로 할 수 있다.

[210]

[211] 도 19은 본 발명에 따른 방송 신호 수신 방법의 일 실시예를 도시한 흐름도이다.

[212] OFDM 복조부(101310)는 수신한 정보를 OFDM 복조한다(S119100). OFDM 복조될 정보는 상술한 바와 같이 서비스와 관련된 데이터 또는 데이터를 복호하기 위해 필요한 정보들을 포함하는 시그널링 정보를 포함할 수 있다.

[213] 언쇼트닝 및 디평처링부 (101320)는 OFDM 복조된 정보에 대하여 전송부(101100)에서 기 정의한 쇼트닝 패턴에 따라 LLR(log-likelihood ratio) 연산에 따른 최대값을 정보 영역에 삽입하여 언쇼트닝을 수행할 수 있다(S119200). 또한 전송부(101100)에서 기 정의한 평처링 패턴에 따라 평처링이 수행된 패리티 영역에 언노운(unknown)에 해당하는 값('0';zero)을 대입하여 디평처링을 수행할 수 있다(S119300).

[214] LDPC 디코딩부(101330)는 언쇼트닝 및 디평처링된 정보에 대해 LDPC 디코딩을 수행할 수 있다(S119400).

[215] BCH 디코딩부(101340)는 LDPC 디코딩된 정보에 대해 BCH 디코딩을 수행할 수 있으며(S119500), 정보 추출부(101350)는 BCH 디코딩된 정보에 대하여 제로 패딩된 위치를 제외한 나머지 부분에서 수신하고자 하는 정보를 추출할 수 있다(S119600).

### 발명의 실시를 위한 형태

[216] 전술한 바와 같이, 상기 발명의 실시를 위한 최선의 형태에서, 관련된 사항을 기술하였다.

### 산업상 이용가능성

[217] 전술한 바와 같이, 본 발명은 디지털 방송 시스템에 전체적으로 또는 부분적으로 적용될 수 있다.

## 청구범위

- [청구항 1] 정보를 생성하는 단계;  
 상기 생성된 정보에 제로 패딩(Zero Padding)정보를 삽입하는 단계;  
 상기 제로 패딩 정보가 삽입된 정보에 대하여 BCH (Bose-Chaudhuri-Hocquenghem) 인코딩을 수행하는 단계;  
 상기 BCH 인코딩된 정보에 대하여 LDPC (Low-density parity-check) 인코딩을 수행하는 단계로서, 상기 LDPC 인코딩된 정보는 정보 영역과 패리티 영역을 포함하는 LDPC 인코딩 수행단계;  
 상기 LDPC 인코딩된 정보의 정보 영역에 포함된 '0'(zero)값을 제거하는 단계; 및  
 상기 LDPC 인코딩된 정보의 패리티(parity)영역에 대하여 핑처링(puncturing)을 수행하는 단계를 포함하는 방송 신호 전송 방법.
- [청구항 2] 제 1 항에 있어서,  
 상기 LDPC 인코딩된 정보의 패리티 영역은, 복수 개의 핑처링 그룹들을 포함하는 방송 신호 전송 방법.
- [청구항 3] 제 2 항에 있어서,  
 상기 LDPC 인코딩된 정보의 정보 영역은, 복수 개의 정보 그룹들을 포함하는 방송 신호 전송 방법.
- [청구항 4] 제 3 항에 있어서,  
 상기 LDPC 인코딩된 정보의 패리티 영역에 대하여 핑처링(puncturing)을 수행하는 단계는, 상기 복수 개의 정보 그룹들이 상기 핑처링에 의해 영향을 받는 정보들을 포함하는 경우, 상기 핑처링에 의해 영향을 받는 정보들이 분산 배치되도록 상기 복수 개의 핑처링 그룹들의 핑처링 순서를 결정하는 단계; 및  
 상기 결정된 핑처링 순서에 의해 상기 복수 개의 핑처링 그룹들을 핑처링 하는 단계를 포함하는 방송 신호 전송 방법.
- [청구항 5] 제 1항에 있어서,  
 상기 BCH 인코딩된 정보에 대하여 LDPC 인코딩을 수행하는 단계는, 상기 LDPC 인코딩을 수행하기 위한 코드 레이트를 결정하는 단계를 포함하는 방송 신호 전송 방법.
- [청구항 6] 제 5 항에 있어서,  
 상기 코드 레이트를 이용하여 보상값을 결정하고, 상기 결정된 보상값을 이용하여 상기 핑처링을 수행하기 위한 패리티 영역의 크기를 결정하는 단계 및

- 상기 결정된 보상값을 이용하여 상기 코드 레이트를 변화시키는 단계를 포함하는 방송 신호 전송 방법.
- [청구항 7] 정보를 생성하는 정보 생성부;  
상기 생성된 정보에 제로 패딩(Zero Padding)정보를 삽입하는 제로 패딩부;  
상기 제로 패딩 정보가 삽입된 정보에 대하여 BCH (Bose-Chaudhuri-Hocquenghem) 인코딩을 수행하는 BCH 인코딩부;  
상기 BCH 인코딩된 정보에 대하여 LDPC (Low-density parity-check) 인코딩을 수행하고, 상기 LDPC 인코딩된 정보는 정보 영역과 패리티 영역을 포함하는 LDPC 인코딩부;  
상기 LDPC 인코딩된 정보의 정보 영역에 포함된 '0'(zero)을 제거하고,  
상기 LDPC 인코딩된 정보의 패리티(parity)영역에 대하여 평처링(puncturing)을 수행하는 쇼트닝 및 평처링부를 포함하는 방송 신호 전송 장치.
- [청구항 8] 제 7 항에 있어서,  
상기 LDPC 인코딩된 정보의 패리티(parity)영역은, 복수 개의 평처링 그룹들을 포함하는 방송 신호 전송 장치.
- [청구항 9] 제 8 항에 있어서,  
상기 LDPC 인코딩된 정보의 정보 영역은, 복수 개의 정보 그룹들을 포함하는 정보 전송 장치.
- [청구항 10] 제 9 항에 있어서,  
상기 쇼트닝 및 평처링부는, 상기 복수 개의 정보 그룹들이 상기 평처링에 의해 영향을 받는 정보들을 포함하는 경우, 상기 평처링에 의해 영향을 받는 정보들이 분산 배치 되도록 상기 복수 개의 평처링 그룹들의 평처링 순서를 결정하고,  
상기 결정된 평처링 순서에 의해 상기 복수 개의 평처링 그룹들을 평처링하는 방송 신호 전송 장치.
- [청구항 11] 제 7 항에 있어서,  
상기 LDPC 인코더는 LDPC 인코딩을 수행하기 위한 코드 레이트를 결정하는 방송 신호 전송 장치.
- [청구항 12] 제 11항에 있어서,  
상기 LDPC 인코더는 상기 코드 레이트를 이용하여 보상값을 결정하고, 상기 결정된 보상값을 이용하여 상기 평처링을 수행하기 위한 패리티 영역의 크기를 결정하고, 상기 결정된 보상값을 이용하여 상기 코드 레이트를 변화시키는 방송 신호 전송 장치.
- [청구항 13] 정보 영역과 패리티 영역을 포함하는 정보를 OFDM 복조하는

[청구항 14]

단계;

상기 정보에 포함된 정보 영역에 대하여 언쇼트닝을 수행하고,  
상기 정보에 포함된 패리티 영역에 대하여 디핑처링을 수행하는  
단계;

상기 언쇼트닝 및 디핑처링된 정보에 대하여 LDPC 디코딩을  
수행하는 단계;

상기 LDPC 디코딩된 정보에 대하여 BCH 디코딩을 수행하는  
단계; 및

상기 BCH 디코딩된 정보에 포함된 정보를 추출하는 단계를  
포함하는 방송 신호 수신 방법.

정보 영역과 패리티 영역을 포함하는 정보를 OFDM 복조하는  
OFDM 복조부;

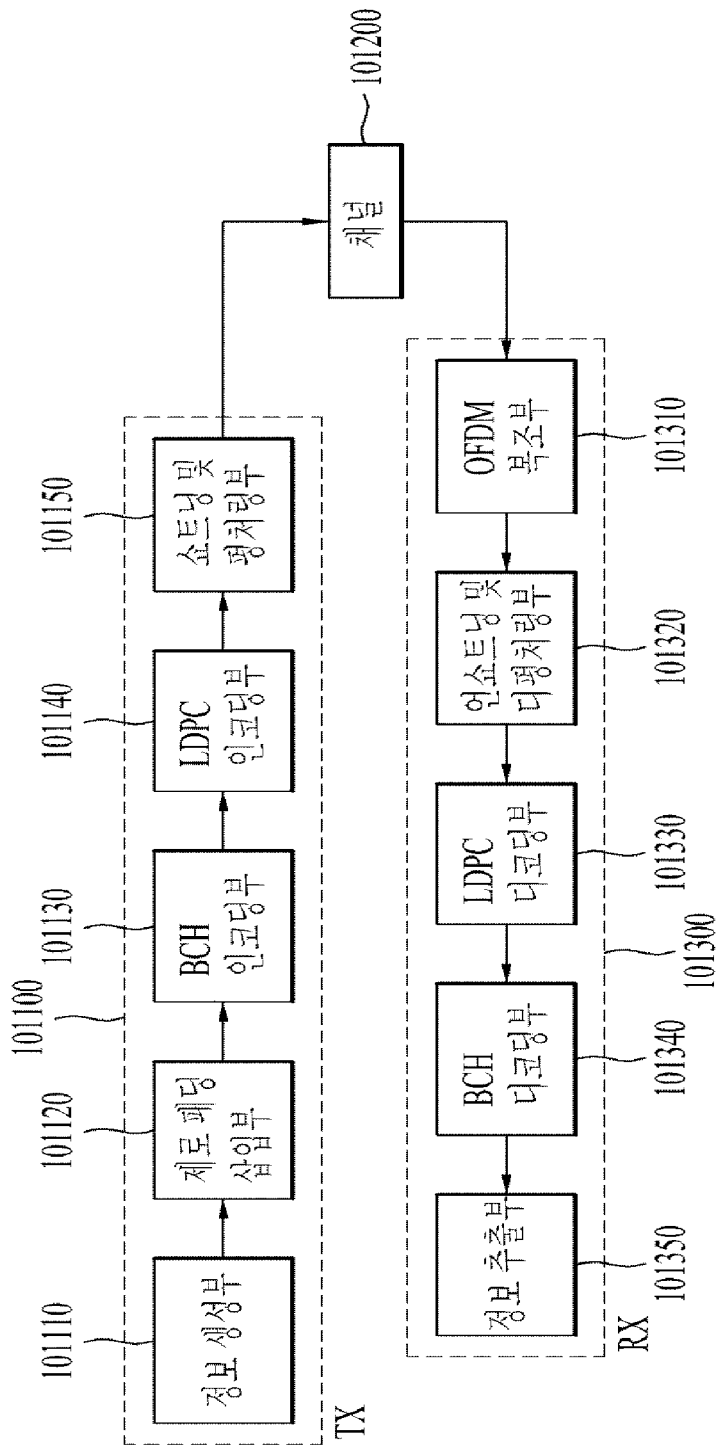
상기 정보에 포함된 정보 영역에 대하여 언쇼트닝을 수행하고,  
상기 정보에 포함된 패리티 영역에 대하여 디핑처링을 수행하는  
언쇼트닝 및 디핑처링부;

상기 언쇼트닝 및 디핑처링된 정보에 대하여 LDPC 디코딩을  
수행하는 LDPC 디코딩부;

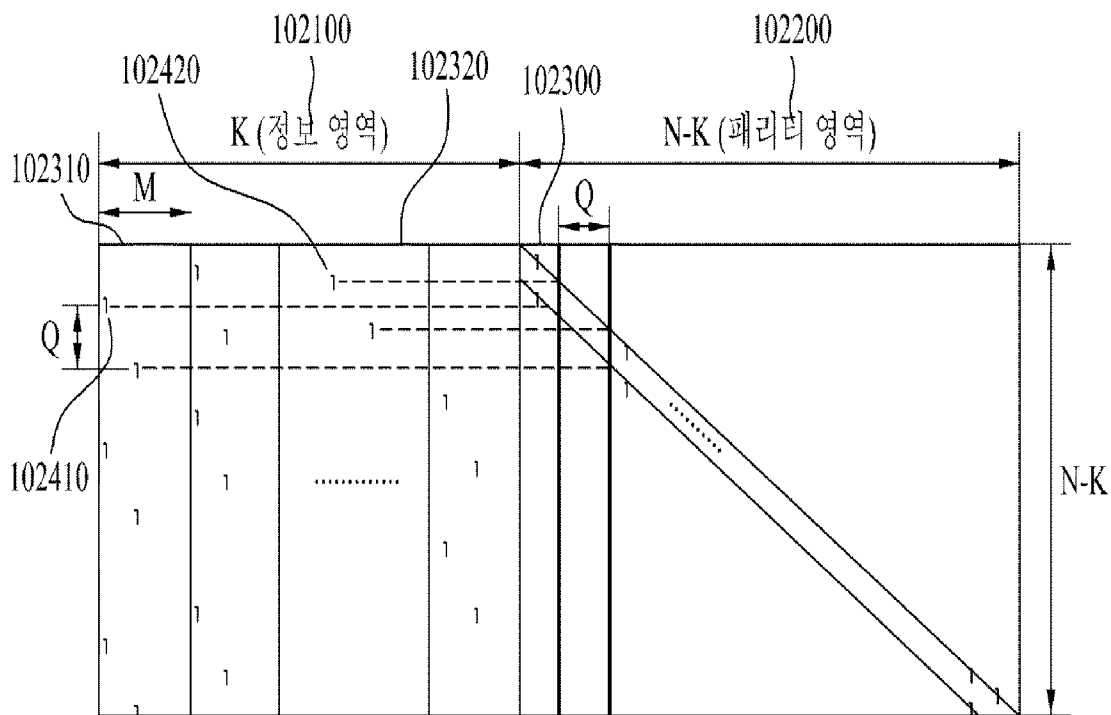
상기 LDPC 디코딩된 정보에 대하여 BCH 디코딩을 수행하는 BCH  
디코딩부; 및

상기 BCH 디코딩된 정보에 포함된 정보를 추출하는 정보  
추출부를 포함하는 방송 신호 수신 방법.

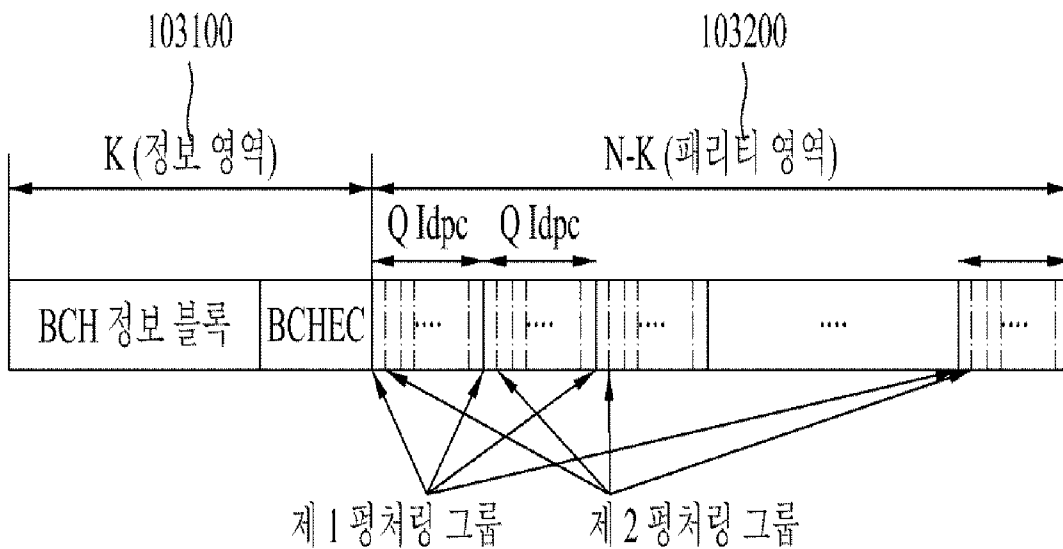
[Fig. 1]



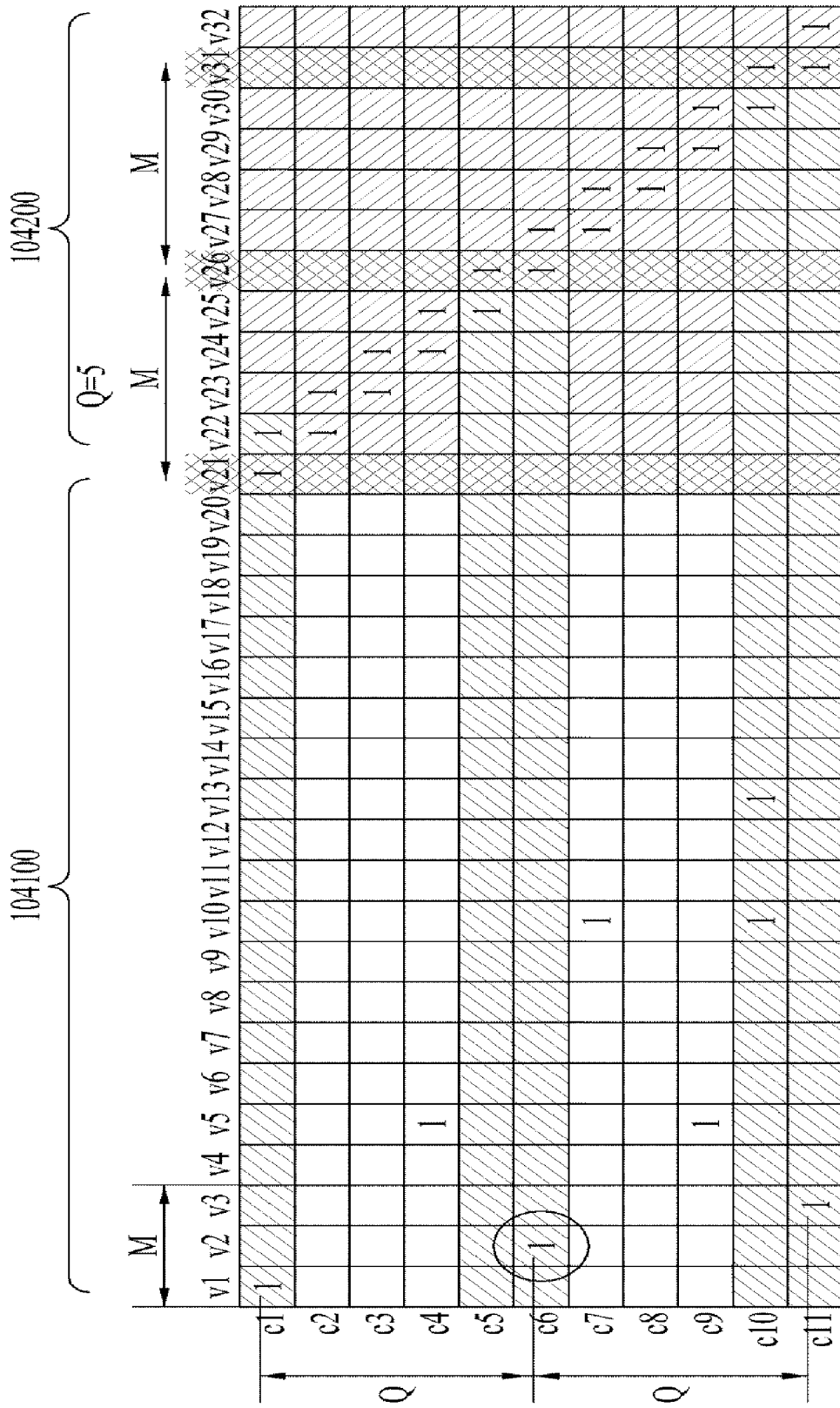
[Fig. 2]



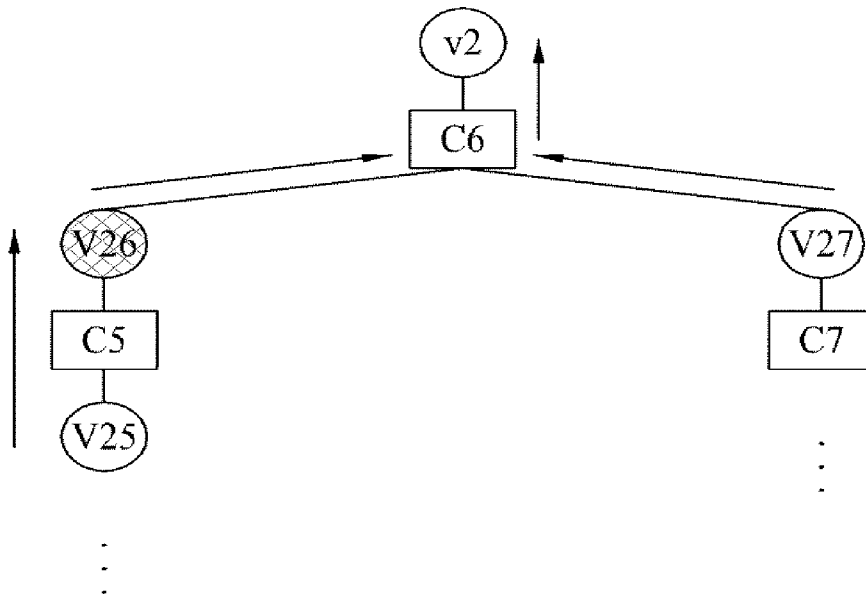
[Fig. 3]



[Fig. 4]

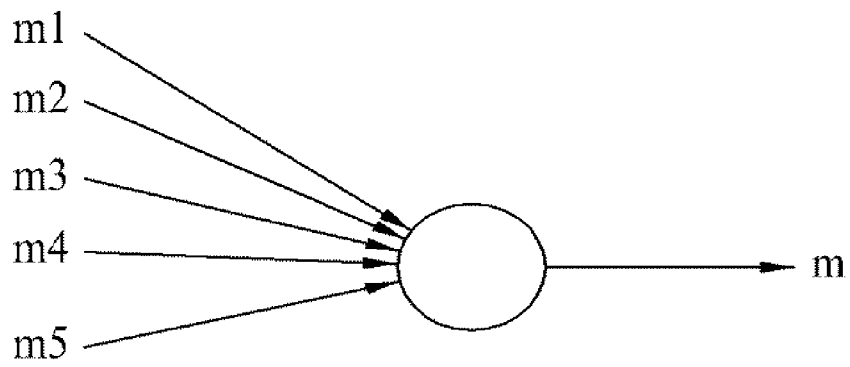


[Fig. 5]

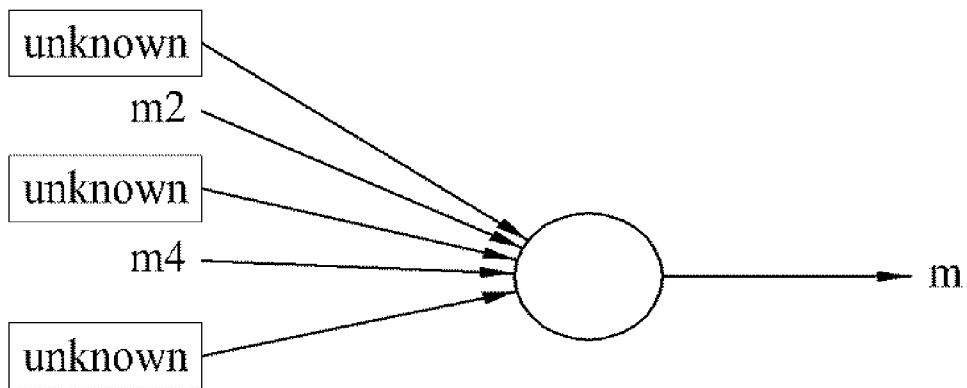




[Fig. 6]

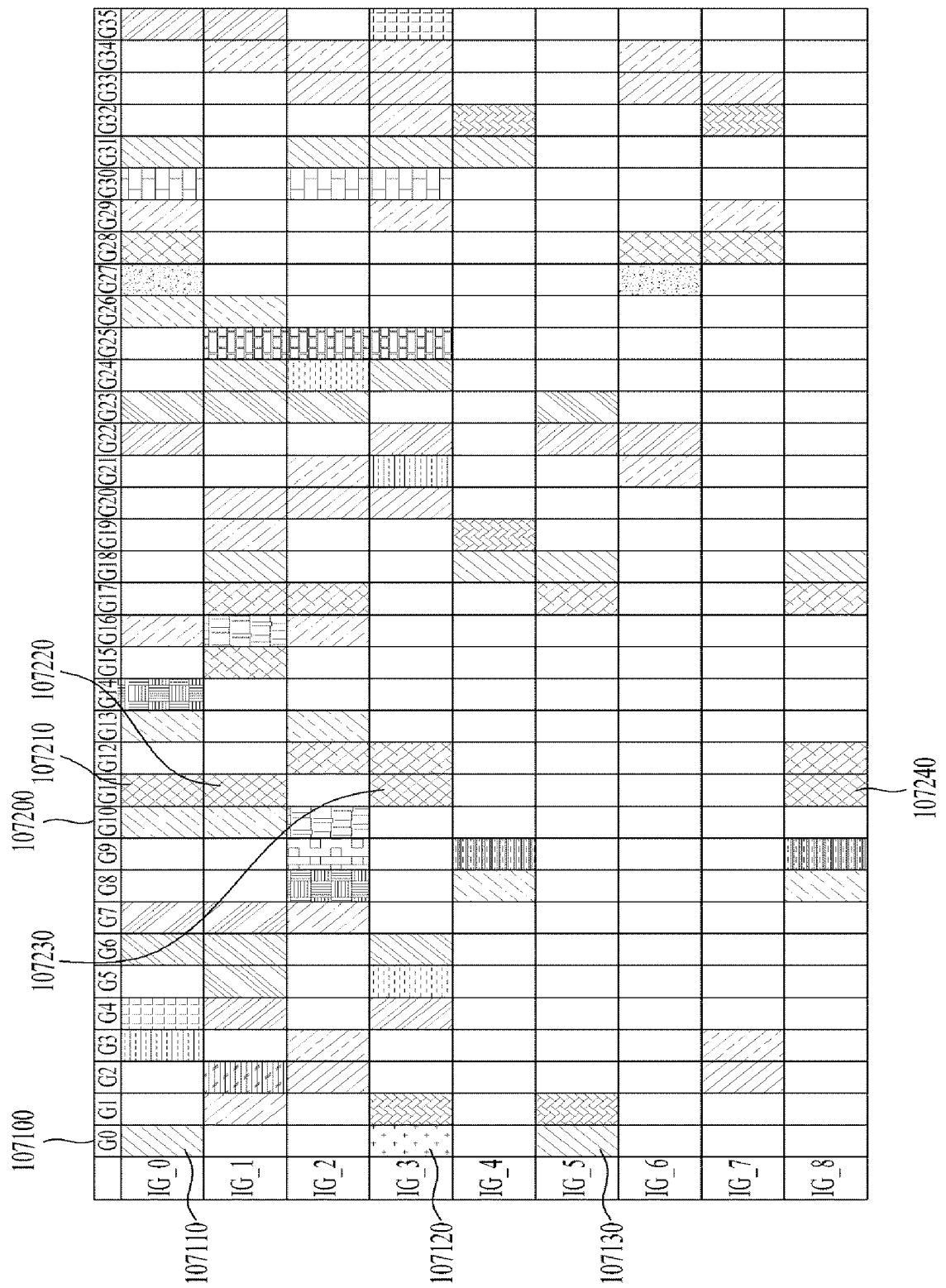


(a)

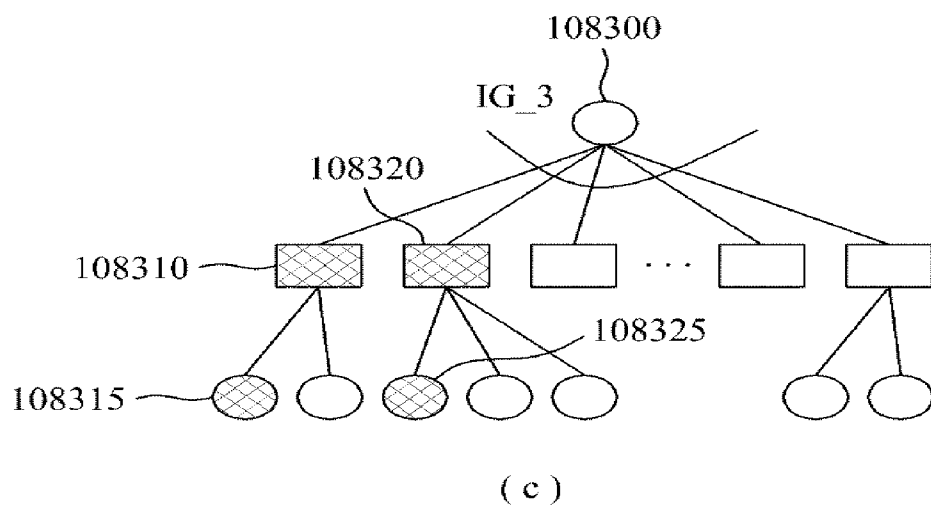
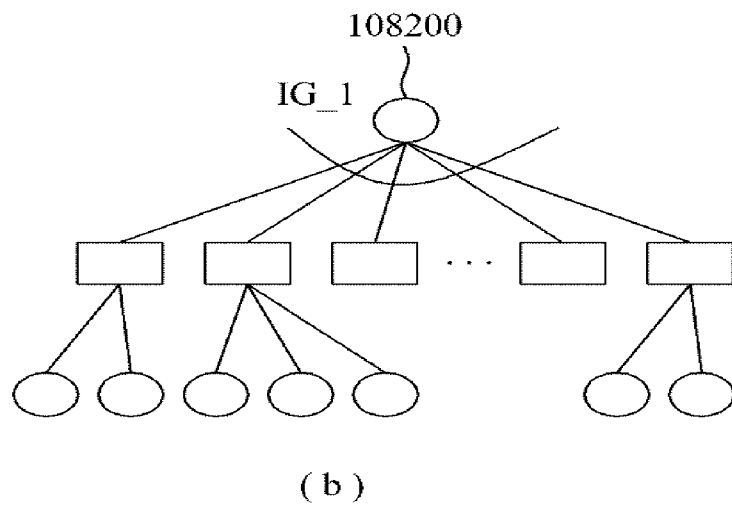
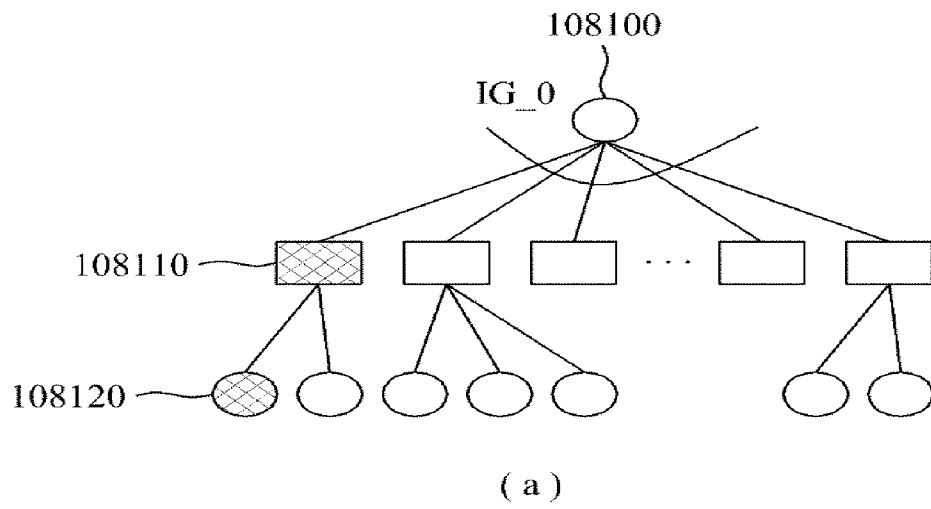


(b)

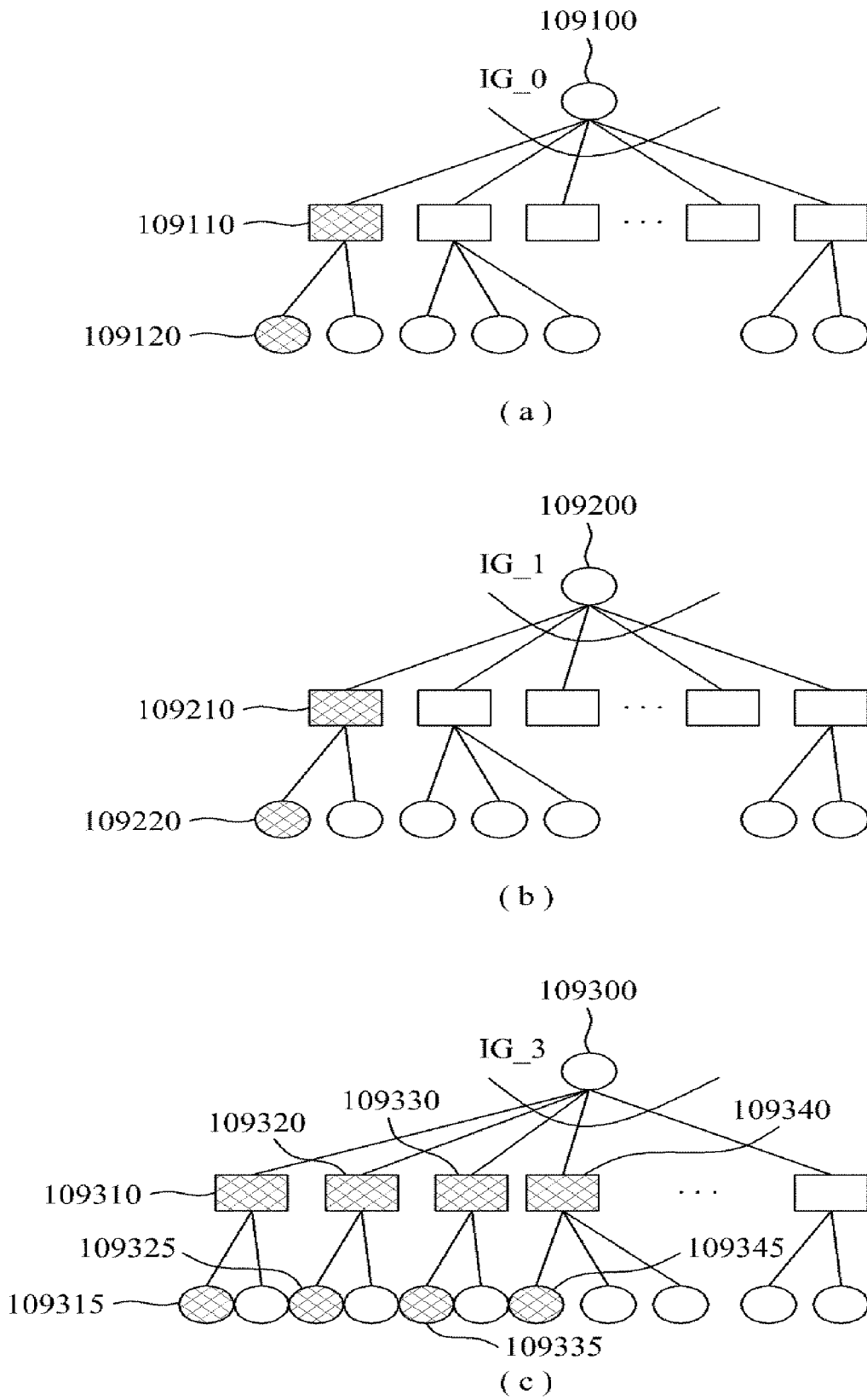
[Fig. 7]



[Fig. 8]

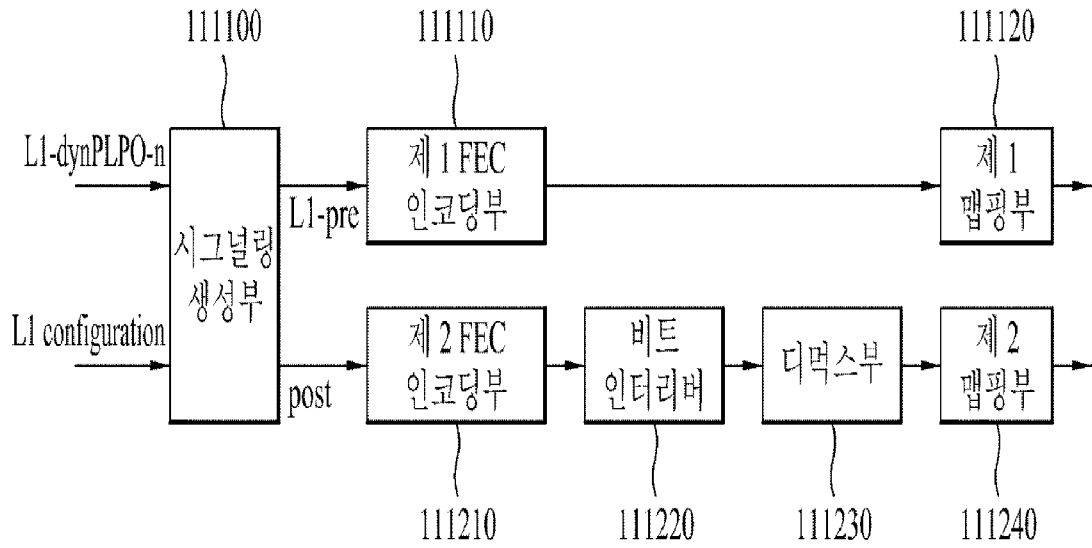


[Fig. 9]

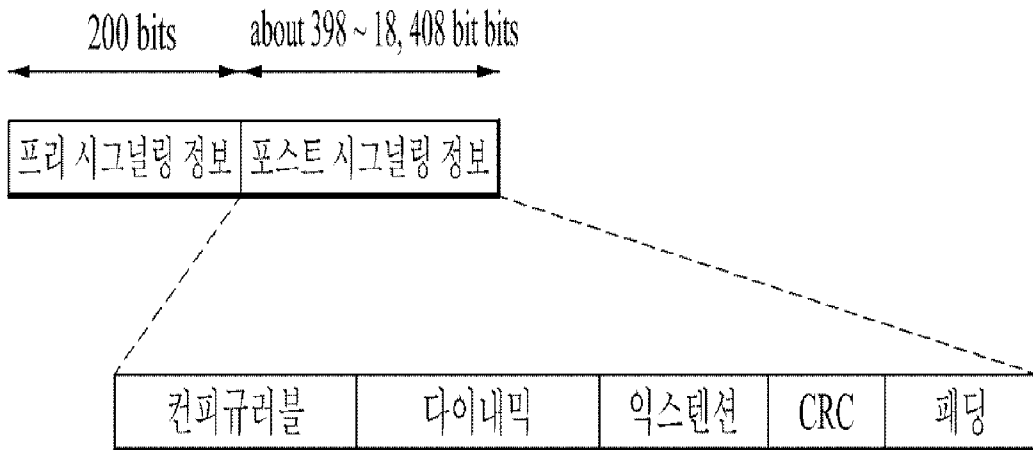




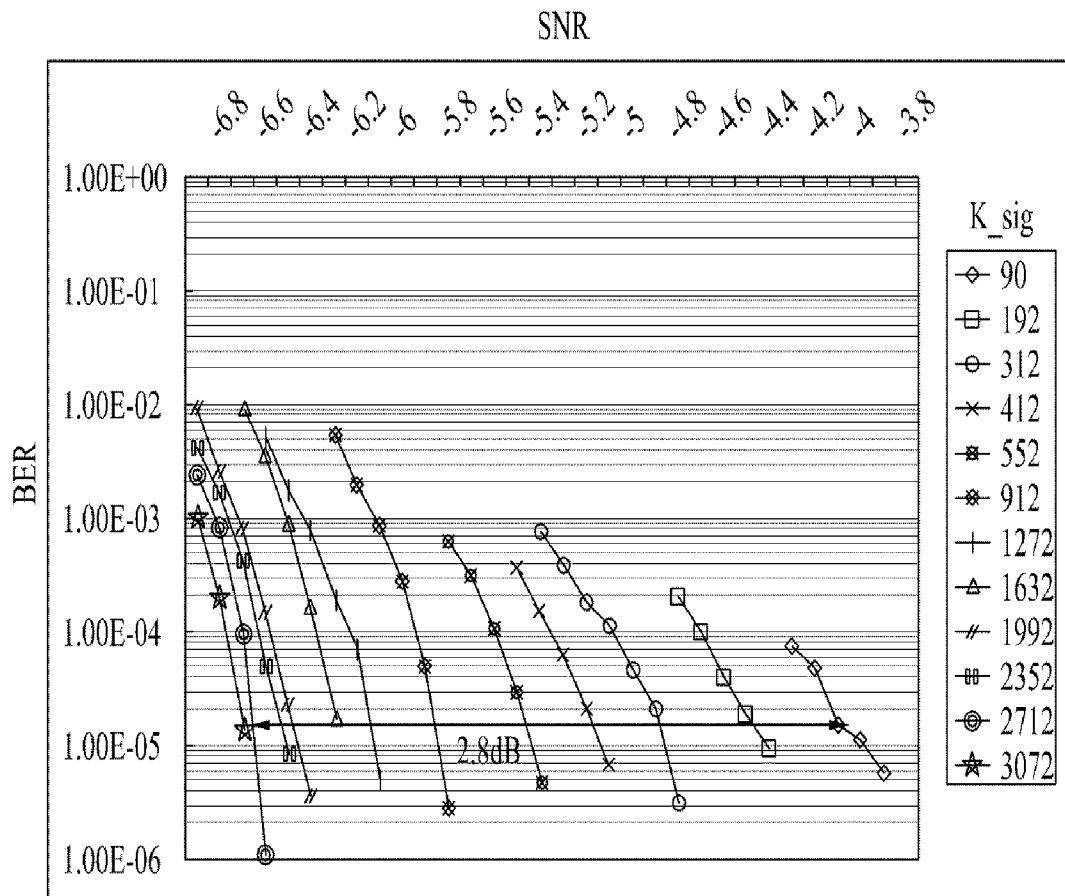
[Fig. 11]



[Fig. 12]

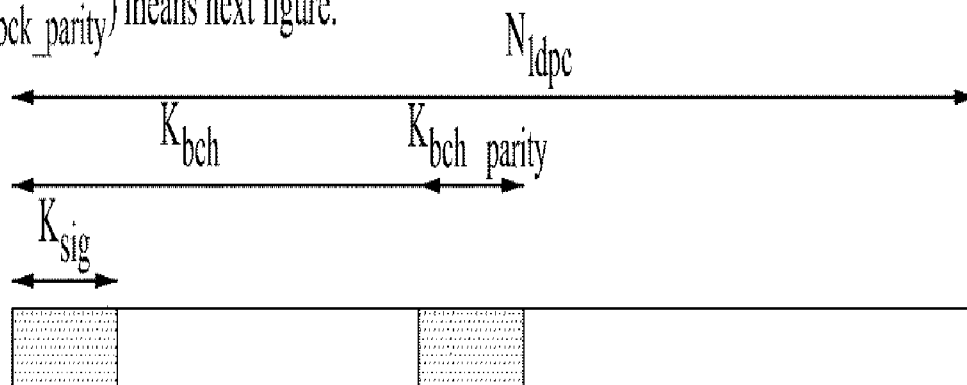


[Fig. 13]

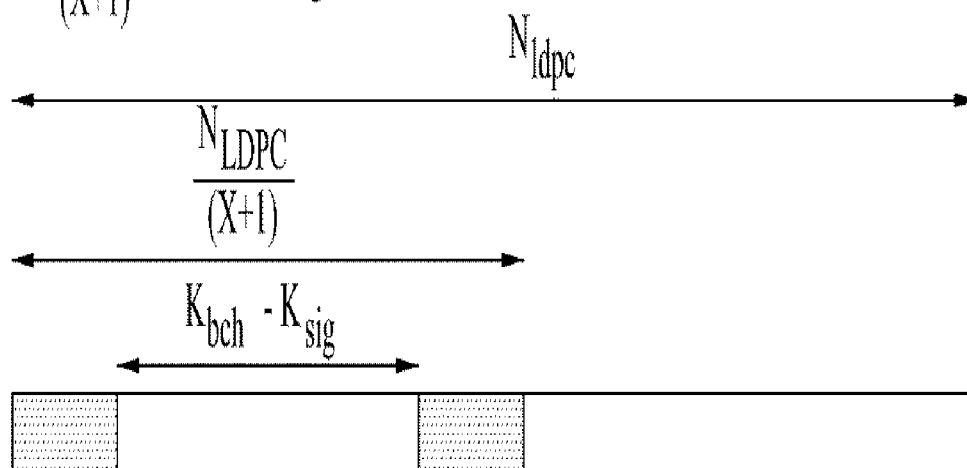


[Fig. 14]

$(K_{\text{sig}} + K_{\text{bch\_parity}})$  means next figure.

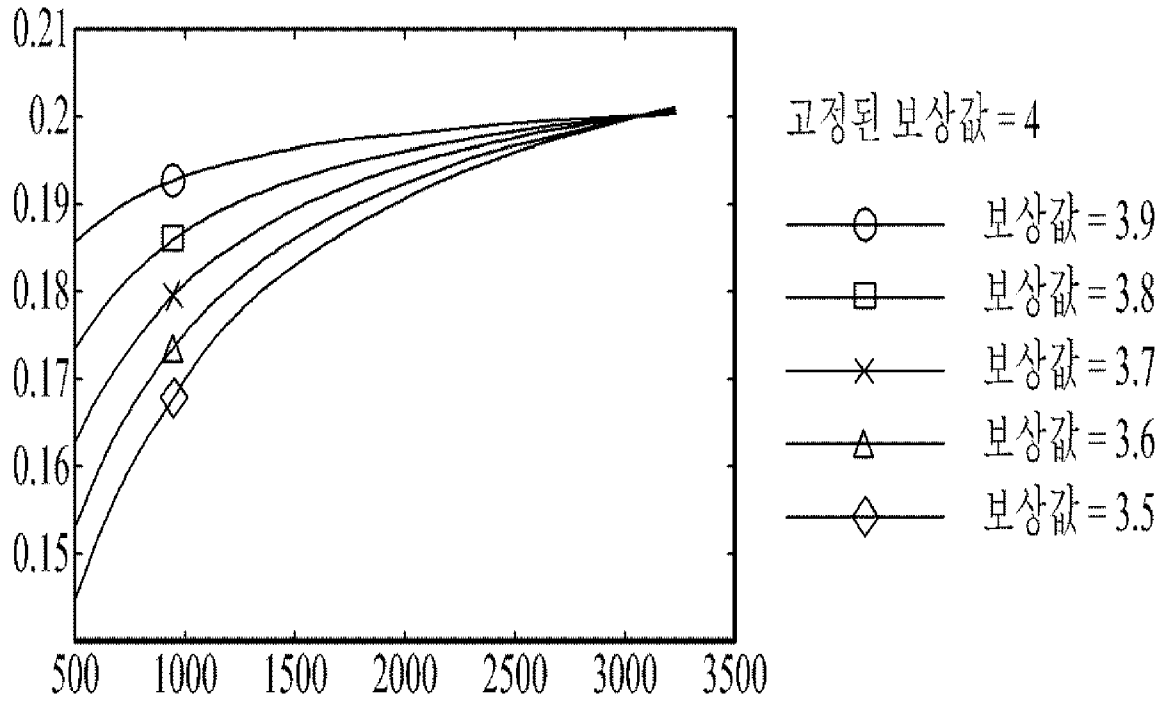


If  $(X+1)$  is 5,  $(\frac{N_{\text{LDPC}}}{(X+1)} - (K_{\text{bch}} - K_{\text{sig}}))$  means next figure.





[Fig. 15]



[Fig. 16]

보상값 'X'	BPSK	QPSK	16QAM	64QAM
4	1.8	2	1.8	1.2
3.9	1.4	1.4	1	1.1
3.8	0.9	0.9	0.6	1.2
3.7	0.5	0.5	0.5	1.5
3.6	0.4	0.3	0.7	1.9
3.5	0.4	0.5	1	2.3

(a)

BPSK	QPSK	16QAM	64QAM	256QAM
-6.5	-3.5	1.3	5.6	8.5

(b)

[Fig. 17]

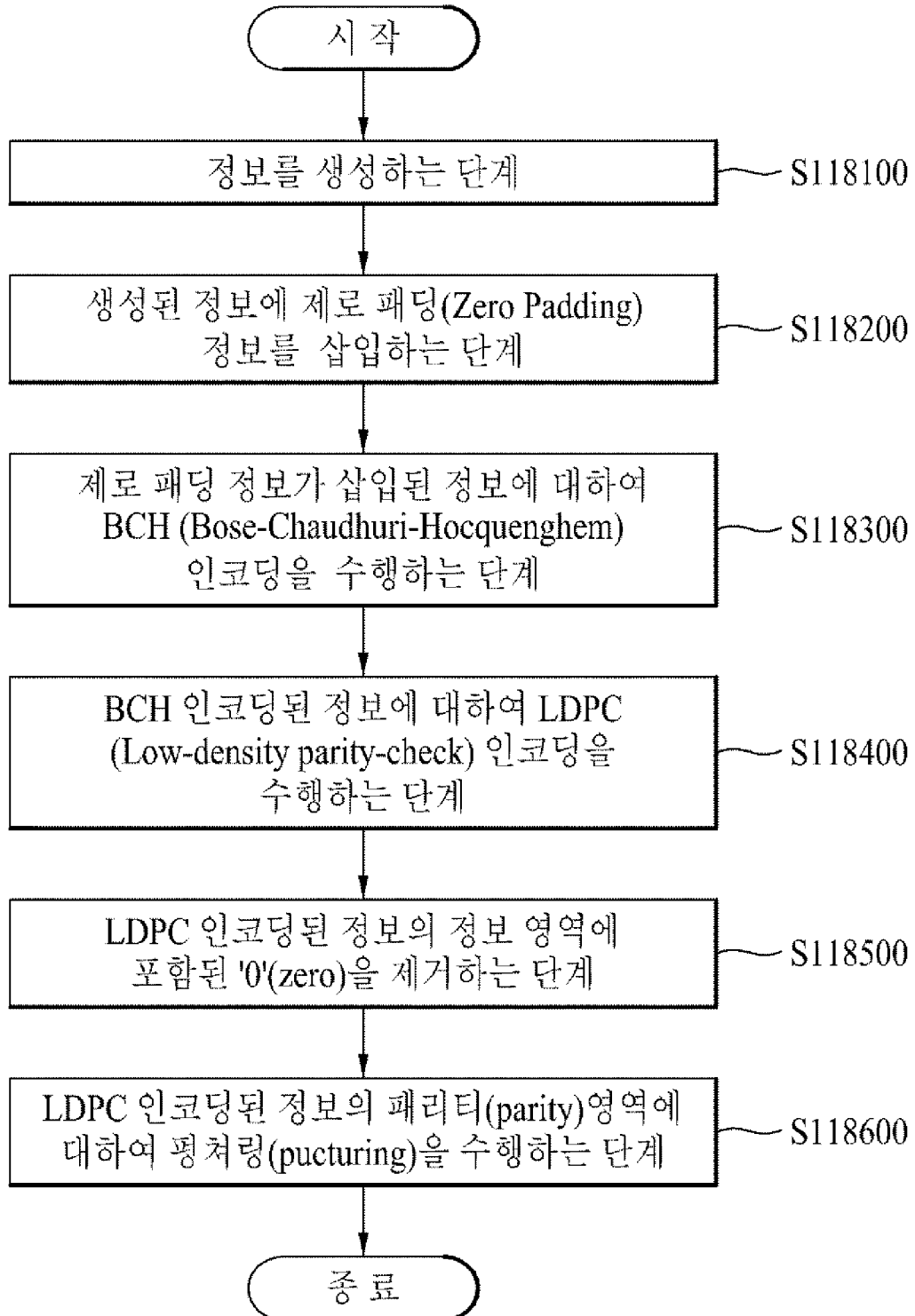
보상값 'X'	BPSK	QPSK	16QAM	64QAM
4	-4.6	-1.5	3	6.2
3.9	-5.1	-2.1	2.1	5.9
3.8	-5.6	-2.6	1.8	5.8
3.7	-6	-3	1.7	5.7
3.6	-6.2	-3.2	1.6	5.7
3.5	-6.3	-3.3	1.6	5.7

(a)

보상값 'X'	BPSK	QPSK	16QAM	64QAM
4	1.1	2.8	2.6	2.3
3.9	1.6	3.4	3.5	2.6
3.8	5.6	3.9	3.8	2.7
3.7	6	4.3	3.9	2.8
3.6	6.2	4.5	4	2.8
3.5	6.3	4.6	4	2.8

(b)

[Fig. 18]



[Fig. 19]

