

發明專利說明書 200411606

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92115718

※申請日期：92年06月10日

※IPC分類：G09G 3/20

壹、發明名稱：

(中) 光電裝置之製造方法，以該製造方法所製造之光電裝置及電子機器

(外) 電気光学装置の製造方法、その製造方法で製造される電気光学装置および電子機器

貳、申請人：(共 1 人)

1. 姓名：(中) 精工愛普生股份有限公司

(英) セイコーエプソン株式会社

代表人：(中) 1.草間三郎

(英)

地址：(中) 日本國東京都新宿區西新宿二丁目四番一號

(英)

國籍：(中英) 日本 JAPAN

參、發明人：(共 2 人)

1. 姓名：(中) 木村睦

(英) 木村睦

地址：(中) 日本國長野縣諏訪市大和三丁目三番五號 精工愛普生股份有限公司內

(英) 日本国長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

2. 姓名：(中) 原弘幸

(英) 原弘幸

地址：(中) 日本國長野縣諏訪市大和三丁目三番五號 精工愛普生股份有限公司內

(英) 日本国長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社内

肆、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

發明專利說明書 200411606

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92115718

※申請日期：92年06月10日

※IPC分類：G09G 3/20

壹、發明名稱：

(中) 光電裝置之製造方法，以該製造方法所製造之光電裝置及電子機器

(外) 電気光学装置の製造方法、その製造方法で製造される電気光学装置および電子機器

貳、申請人：(共 1 人)

1. 姓名：(中) 精工愛普生股份有限公司

(英) セイコーエプソン株式会社

代表人：(中) 1.草間三郎

(英)

地 址：(中) 日本國東京都新宿區西新宿二丁目四番一號

(英)

國籍：(中英) 日本 JAPAN

參、發明人：(共 2 人)

1. 姓名：(中) 木村睦

(英) 木村睦

地 址：(中) 日本國長野縣諏訪市大和三丁目三番五號 精工愛普生股份有限
公司內

(英) 日本国長野県諏訪市大和3丁目3番5号 セイコーエプソン株
式会社内

2. 姓名：(中) 原弘幸

(英) 原弘幸

地 址：(中) 日本國長野縣諏訪市大和三丁目三番五號 精工愛普生股份有限
公司內

(英) 日本国長野県諏訪市大和三丁目3番5号 セイコーエプソン株
式会社内

肆、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本 ; 2002/06/10 ; 2002-169314 有主張優先權

(1)

玖、發明說明

【發明所屬之技術領域】

本發明係有關於應用基板的部分剝離轉印技術就能降低成本的顯示裝置的製造方法。

【先前技術】

使用電激發光(以下稱「EL」。)元件，當作欲顯示中間層次的數位驅動方法有時間分隔層次驅動方式。該時間分隔層次驅動方式例如揭示於日本論文「主動型有機 EL 顯示器(2001 FPD Technology Outlook, PP747-762)、日本特開 2001-166730 號公報、特開 2001-166749 號公報等。若按照該時間分隔層次驅動方式，就能以較單純的構成得到高畫質。

就時間分隔層次驅動方式來看，爲了驅動設在各畫素的光電元件的畫素電路，採用光電元件爲液晶時的電路例，於前述論文中揭示使用一個薄膜電晶體(以下稱「TFT」。)的電路。採用當作光電元件而使用 EL 元件之情形下的電路例，則有揭示於日本特開第 2001-166780 號公報中，使用三個 TFT 的電路。使用時間分隔層次驅動方式的顯示裝置，由於電路構成單純，故有 TFT 等元件數量少的優點。

像習知時間分隔層次驅動方式，並無成爲適合電路元件數量少之情形的顯示裝置之製造方法。爲了形成顯示裝置的顯示區域，應用普通的半導體製程來製造包含 TFT

(2)

的畫素電路，但對於畫像顯示所得的面積而言，雖然在形成畫素電路所需要的區域是一點點，還是必須在基板整體應用半導體製程。因此使用在製造上的材料多半很浪費，成為導致製造成本上昇的一個主因。

並亦認為 EL 元件會因形成 TFT 所需要的高溫而導致特性惡化的緣故，必須先製造 TFT 後，形成 EL 元件，所謂製造工程上也受到限制。此問題於日本特開平 10-125929 號、特開平 10-125930 號、特開平 10-125931 號詳細說明「剝離方法」，藉由使用剝離形成在第 1 基板的 TFT 層，且將此轉印在第 2 基板而製造裝置的基板間轉印技術就可解決。但就算利用此技術，只使用於寬大顯示區域之一部分的 TFT 的緣故，必須施行大面積基板的剝離轉印，會導致材料的浪費、製造成本上昇。

有鑑於上述課題，本發明課題在於提供一畫素電路的元件數量減少，以抵銷製造成本來製造顯示裝置的製造方法。

【發明內容】

本發明係具備有：形成藉著使第 1 基板上獲得所定功率而剝離的剝離層的工程；和在剝離層形成複數個驅動光電裝置的各畫素的畫素電路的工程；和配置畫素電路的第 2 基板上，使形成在第 1 基板上的任一畫素電路面對可配置畫素電路的位置，將該畫素電路與第 2 基板連接的工程；和針對設有可剝離的畫素電路的剝離層的一部分而獲

(3)

得功率，且將一個畫素電路自第 1 基板與第 2 基板一同剝離的工程。

若按照上述構成，在第 1 基板上積體形成畫素電路。就第 2 基板來看，藉著使積體形成的一畫素電路面對配置畫素電路的位置，獲得功率即可將該畫素電路轉印在第 2 基板。就是在較寬的第 2 基板中所需要之處轉印畫素電路的緣故，就能使用所需要最小限的剝離用材料和剝離作業而完成。

在此，「第 1 基板」以具有耐得住畫素電路之形成工程的耐熱性為佳，例如可應用石英玻璃等的基板。由有效獲得功率的觀點來看，以具有透光性的基板為佳。

並未限定「功率」，但例如以利用光之照射獲得功率為佳。藉著利用光，對任意區域獲得功率，就能一併正確定位的緣故，特別有利於被轉印體稍小的情形。該光並未特別限定，但例如使用雷射光的話，具有同調光的緣故，就能有效獲得功率，還能一併在正確的位置獲得功率。

在此，「剝離層」只要是藉由獲得功率而基材與被轉印體的結合力較弱的材料所形成即可，例如可利用非晶質矽、含有氫的非晶質矽、含有氮的非晶質矽、含有氫合金、含有氮合金、多層膜，陶瓷、金屬，有機高分子材料等。

在此，「光電裝置」是指一般具備有配備光電元件之一定機能的裝置，例如顯示裝置。例如光電元件只要是使用 EL 元件的光電裝置，於製造 EL 元件時，不會令發光

(4)

層及反射防止層受到熱損傷，就能藉由轉印實裝 EL 元件，同時像習知在基板與發光層之間形成元件的情形相比，元件顯示不麻煩的緣故，顯示性能提昇。

而畫素電路與第 2 基板的連接係包括電氣性的連接或是物理式的連接。例如第 2 基板並不是最後設置畫素電路等之電路的基板，也包括更爲了在其他基板再轉印畫素電路，暫時保持第 2 基板之仲介基板的情形。

更且，本發明也具備有：形成藉著使第 1 基板上獲得所定功率而剝離的剝離層的工程；和在剝離層上形成驅動畫素電路的掃描線驅動電路或資料線驅動電路的至少一方的工程；和在可配置第 2 基板上的掃描線驅動電路或資料線驅動電路的位置，面對形成在第 1 基板上的該掃描線驅動電路或該資料線驅動電路的至少一方，將該掃描線驅動電路或該資料線驅動電路的至少一方與第 2 基板連接的工程；和使設有掃描線驅動電路或是資料線驅動電路的剝離層的一部分獲得功率，且將該掃描線驅動電路或是該資料線驅動電路的至少一方自第 1 基板與第 2 基板一同剝離的工程。

若按照上述構成，在第 1 基板上積體形成掃描線驅動電路或是資料線驅動電路。就第 2 基板來看，藉著在配置任一個驅動電路的位置，使積體形成的一個驅動電路面對面而獲得功率，就能將該驅動電路轉印到第 2 基板。就是可在較寬的第 2 基板中所需要的位置轉印驅動電路的緣故，就能使用所需要最小限的剝離用材料和剝離作業而完

(5)

成。

在此，掃描線驅動電路或／及資料線驅動電路可形成在與畫素電路相同的基板上，也可形成在另一個基板。而對於該些掃描線驅動電路或資料線驅動電路的形成工程、與第 2 基板的連接工程或／及剝離工程，可與前述之畫素電路的形成工程、與第 2 基板的連接工程或／及剝離工程同時施行，也可另外施行。而另外實施的情形下，互相對應實施該些工程的順序也可在針對畫素電路的工程針對掃描線驅動電路或資料線驅動電路的工程之前施行，也可在之後施行。

例如形成剝離層的工程之後，更具備有配合可剝離的電路形狀，而在欲剝離可剝離的電路的剝離層的一部分與其他部分之間形成邊界的工程。若按照此種工程，在剝離的電路周邊形成邊界，易沿著該邊界而剝離，能以很小的力確實地只剝離所希望的電路。在此，「可剝離的電路」是指畫素電路、掃描線驅動電路或／及資料線驅動電路之意。

例如在與第 2 基板連接的工程之前，更具備有將形成在剝離層上的複數個電路互相分開的工程。若按照此種工程，剝離的電路會互相分開，以很小的力就能確實地只剝離所希望的電路。在此，「複數個電路」是指畫素電路、掃描線驅動電路或／及資料線驅動電路之意。

例如，第 2 基板是藉由在各畫素區域形成光電元件的工程；和形成欲連接光電元件與畫素電路之配線的工程所

(6)

形成。若按照此種工程，在第 2 基板事先形成光電元件及配線，只要自第 1 基板將畫素電路轉印在適當的位置，就能完成欲驅動光電元件的配線。

在此，「光電元件」是指一般變藉由電氣作用而發光或是來自外部之光的狀態的元件，包括控制穿過本身發光與來自外部光的兩者。例如光電元件包括將藉由 EL 元件、液晶元件、電泳元件、施加電場所產生的電子抵靠在發光板而發光的電子放出元件。

在此，上述光電元件以電流驅動元件例如電激發光 (EL) 元件為佳。「電激發光元件」是指一般利用其發光性物質不管為有機或無機 (Zn:S 等)，在藉由施加電場自陽極注入的正孔與自陰極注入的電子再結合之際，藉著再結合功率使發光性物質發光的電激發光現象。而電激發光元件會了當作挾持在其電極的層構造，由發光性物質所形成的發光層外，也具備有正孔輸送層及電子輸送層的一層或兩者。具體而言，層構造除了陰極 / 發光層 / 陽極之外，可應用陰極 / 發光層 / 正孔輸送層 / 陽極、陰極 / 電子輸送層 / 發光層 / 陽極，或陰極 / 電子輸送層 / 發光層 / 正孔輸送層 / 陽極等的層構造。

本發明中，例如第 2 基板是可與光電元件配合畫素而形成的第 3 基板連接地構成，於剝離的工程之後，亦更具備有將第 2 基板與第 3 基板的工程。

而本發明也可藉由將第 2 基板形成欲連接形成在第 3 基板的光電元件與第 2 基板的畫素電路的配線的工程；和

(7)

形成欲電氣連接配線與形成第 3 基板的光電元件的突起電極的工程所形成。

亦即，第 2 基板與第 3 基板的關係可做各種考量。例如在第 2 基板形成配線及光電元件，且在此轉印由第 1 基板轉印的畫素電路而製造光電裝置的情形，在第 2 基板形成配線，在第 3 基板形成光電元件，且連接自第 1 基板轉印在第 2 基板的畫素電路與第 3 基板的光電元件而製造光電裝置的情形。

更且，轉印掃描線驅動電路或／及資料線驅動電路的時候，也可在第 2 基板轉印該些電路。

更且另一發明是藉由本發明的光電裝置的製造方法所製造的光電裝置。

就該光電裝置來看，掃描線驅動電路及資料線驅動電路是藉由時間分隔層次驅動方式驅動畫素電路之方式所構成。利用時間分隔層次驅動方式可期待減少畫素電路的元件數量，本發明之降低成本效果提高。再者，此種時間分隔層次驅動方式例如有記載於經申請人先前申請的日本特開 2001-166730 號公報等。

更在連接第 2 基板與第 3 基板的工程，在不妨礙第 3 基板中的畫素區域之發光的區域來連接第 2 基板與第 3 基板為佳。若按照該工程，在妨礙畫素區域的發光的位置不設連接構造的緣故，就能提供明亮的光電裝置。

更又，第 3 基板也可在藉由光電元件的發光區域以外的區域形成與第 2 基板連接的區域。若按照該工程，就沒

(8)

有妨礙有關連接來自發光區域之光的構造，可提供明亮的光電裝置。

各畫素是分別配合進行彩色顯示的複數原色，藉由配合該複數原色的前述畫素組，構成一彩色畫素為佳。

更另一發明也為具備有本發明之光電裝置的電子機器。「電子機器」並未限定，但例如所謂電視機、汽車導航裝置、POS、個人電腦、頭配式顯示器、後置型或前置型的投影機、具顯示機能的傳真裝置、電子導引板、輸送車輛等的資訊面板、遊戲裝置、工作機械的操作盤、電子書及數位相機、攜帶型 TV、DSP 裝置、PDA、電子手冊、行動電話、攝影機等的攜帶型機器等。

【實施方式】

發明的最佳實施形態

以下針對本發明的取佳實施形態邊參考圖面邊做說明。

(實施形態 1)

本實施形態 1 係有關於 EL 元件對於形成在各畫素領域的基板而言，分別剝離並連接整合形成在另一基板的畫素電路的顯示裝置的製造方法。

於第 1 圖表示本實施形態的概念圖。本發明係為先在基板 100 上的畫素電路形成領域 A，透過剝離層來連接並以高密度形成複數個畫素電路 102。其次，各畫素電路

(9)

102 自基板 100 剝離，且配置於另外形成之配線 201 圖案化的基板 200 之上的原本之畫素電路的形成位置。

於第 2 圖表示適合形成本實施形態所形成的畫素電路的電路構成例。如第 2A 圖所示，當作光電元件使用有機 EL 元件 OELD 時的電路例，第 2B 圖是當作光電元件使用液晶元件時的電路例。

第 2A 圖所示的電路是當作畫素電路 102，具備有：電晶體 T1 及 T2、電容器 C1，當作光電元件具備有有機 EL 元件 OLED。該畫素區域 $p_{mn}(1 \leq m \leq M(M \text{ 爲最大資料線數}) : 1 \leq n \leq N(N \text{ 爲最大掃描線數}))$ 中，對資料線 I_{datam} 輸出配合時間分隔層次驅動方式而供給的數位值亦即 ON 或 OFF 的任何狀態的電壓值。一旦選擇掃描線 (選擇線) V_{sn} ，電晶體 T1 爲 ON 狀態，即對電容器 C1 寫入資料線的電壓。配合此時的資料線電壓的 ON 或 OFF 的狀態，決定驅動電晶體 T2 爲 ON 或 OFF。於驅動電晶體 T2 爲 OFF 時 (數位值 "0")，不對有機 EL 元件 OELD 供給電流，該畫素就不會發光。一方面，一旦驅動電晶體 T2 爲 ON (數位值 "1")，電流會自電源線 V_{cc} 供給到有機 EL 元件 OELD，該畫素就會發光。像這樣藉由時間分隔層次驅動方式，就能限定資料線的值爲 ON 或 OFF 的兩個狀態，不會受到電晶體 T2 的臨限值電壓誤差的影響，如第 2A 圖所示連簡單的電路都能以高畫質，就是正確的層次顯示畫像。

第 2B 圖所示的電路是當作畫素電路 102，具備有：

(10)

電晶體 T3、電容器 C2。於該畫素區域 pmn 中，對資料線 Datam 輸出配合時間分隔層次驅動方式而供給的數位值亦即 ON 或 OFF 的任何狀態的電壓值。一旦選擇掃描線 Vsn，電晶體 T3 就會驅動，配合資料線的 ON 或 OFF 狀態的電壓會供給到液晶元件 1 的畫素電極。就是配合資料線的數位值狀態驅動液晶元件 1。連該電路方面，供給到資料線 Datam 的資料為 ON 或 OFF 的數位資料，在電晶體 T3 的飽和區域驅動，其臨限值不會受到影響，能以高畫質就是正確的層次顯示畫像。

如第 2A 圖及第 2B 圖所示的電路，無論那一個 TFT 的元件數量都很少，形成畫素電路時的專有面積小。在此種畫素電路製造應用本發明的話，可在欲形成半導體的專用基板上高密度地暫時形成多數個，就能大幅削減製造成本。

於第 3 圖表示說明本實施形態的顯示裝置的製造方法的製造工程斷面圖。

首先，在基板 100 上藉由獲得功率形成欲產生剝離的剝離層 101(ST1)。基板 100 以可靠性高的材料所構成的為佳，特別是以耐熱性優的材料所構成的為佳。其理由乃於形成畫素電路 102 之際，根據其種類、形成方法，製程溫度會變高(例如 350~1000℃ 左右)，但基板 100 為耐熱性優的話，成膜條件設定的幅度很寬。藉此在基板 100 上製造多數個元件、電路之際，就能以所希望的高溫處理，製造可靠性高的高性能元件、電路。因而，基板 100 是當

(11)

畫素電路 102 形成之際的最高溫度為 T_{max} 時，以應變點為 T_{max} 以上的材料所構成為佳。具體而言，基板 100 的構成材料是以應變點為 350°C 以上為佳， 500°C 以上更佳。此種材料例如舉例有石英玻璃、絡筒油 7059、日本電氣玻璃 OA-2 等的耐熱性玻璃。

剝離層 101 若藉著雷射光照射(光照射)、加熱等而得到一定的功率，原子、分子間的結合力就會降低，或是產生氣體使結合力降低，具有產生剝離的性質。剝離層 101 是藉由一層或複數層所構成，剝離可設定在剝離層 101 的邊界或剝離層的內部產生。剝離層的材料例如可使用利用 CVD 法所形成之包含氫的非晶質矽等，並不限於此，也可使用金屬層等。

具體的剝離層組成可考慮以下。

1) 非晶質矽 (a-Si)

在該非晶質矽中也可含 H(氫)。氫的含有量以 2at% 左右以上為佳，以 2~20at% 更佳。一旦含有氫，藉著光的照射放出氫，藉此在剝離層產生內壓，這會促進剝離。氫的含有量是適當設定成膜條件例如使用 CVD 法時，其氣體組成、氣體壓力、氣體氣氛、氣體流量、氣體溫度、基板溫度、投入的光功率等條件，依此做調整。

2) 氧化矽或矽氧化合物、氧化鈦或鈦氧化合物、氧化鋯或鋯氧化合物、氧化釧或釧氧化合物等的各種氧化物陶瓷，或是衍生物或半導體

氧化矽舉例有 SiO 、 SiO_2 、 Si_3O_2 。矽氧化合物例如舉

(12)

例有 K_2Si_3 、 Li_2SiO_3 、 $CaSiO_3$ 、 $ZrSiO_4$ 、 Na_2SO_3 。

氧化鈦舉例有 TiO 、 Ti_2O_3 、 TiO_2 。鈦氧化物例如舉例有 $BaTiO_4$ 、 $BaTiO_3$ 、 $Ba_2Ti_9O_{20}$ 、 $BaTi_5O_{11}$ 、 $CaTiO_3$ 、 $SrTiO_3$ 、 $PbTi_3$ 、 $MgTiO_3$ 、 $ZrTi_2$ 、 $SnTiO_4$ 、 Al_2Ti_5 、 $FeTiO_3$ 。

氧化鋯舉例有 ZrO_2 。鋯氧化物例如舉例有 $BaZrO_3$ 、 $ZrSiO_4$ 、 Pb_2ZrO_3 、 $MgZrO_3$ 、 K_2ZrO_3 。

3)氮化矽、氮化鋁、氮化鈦等的氮化物陶瓷

4)有機高分子材料

有機高分子材料係有 $-CH_2-$ 、 $-CO-$ (酮)、 $-CONH-$ (胺)、 $-NH-$ (醯亞胺)、 $-COO-$ (酯)、 $-N=N-$ (偶氮基)、 $-CH=N-$ 等的結合(藉由光的照射切斷該些原子間結合)，特別是多半具有該些結合即可，也可為其他組成。

而有機高分子材料乃於構成式中具有芳香族碳化氫(1或2以上的苯環或其縮合環)。此種有機高分子材料的具體例舉例有像是聚乙烯、聚丙烯的聚鏈烯烴、聚醯亞胺、聚醯胺、聚酯、聚甲基丙烯酸(PMMA)、聚硫化二甲苯(PPS)、聚醚石風(PES)、環氧樹脂等。

5)金屬

金屬例如舉例有 Al 、 Li 、 Ti 、 Mn 、 In 、 Sn 、 Y 、 La 、 Ce 、 Nd 、 Pr 、 Gd 或 Sm ，或是包括該些中至少一種的合金。

剝離層 101 的厚度以 $1nm \sim 20\mu m$ 左右為佳， $10nm \sim 2\mu m$ 左右更佳， $40nm \sim 1\mu m$ 左右更佳。剝離層的厚度太薄

(13)

的話，失去形成膜厚的均勻性而產生剝離，剝離層的厚度太厚的話，剝離所需要的照射光的功率(光量)要很大，而且需要時間除去剝離後剩下的剝離層殘渣。

剝離層的形成方法只要能以均勻厚度形成剝離層即可，可配合剝離層的組成、厚度等諸條件做適當選擇。例如可應用 CVD(含 MOCCVD、低壓 CVD、ECR-CVD)法、蒸鍍、分子線蒸鍍(MB)，濺鍍法、離子噴鍍法、PVD 法等各種氣相成膜法、電鍍、浸鍍(浸塗法)、無電解電鍍法等各種電鍍法、朗穆爾-布拉傑特(LB)法、旋塗法、噴塗法、滾輪塗佈法等塗佈法、各種印刷法、轉印法、噴墨法、粉末噴射法等。也可組合該些中之兩種以上的方法。

特別是剝離層的組成為非晶質矽(a-Si)的情形下，藉由 CVD 成膜，特別是利用低壓 CVD、電漿 CVD 成膜為佳。而剝離層利用溶膠、凝膠(sol-gel)法使用陶瓷而成膜的情形、以有機高分子材料所構成的情形，藉由塗佈法特別是旋塗法成膜為佳。

再者，針對基板 100、剝離層 101 之詳細的製造方法、替代材料，例如於日本特開平 10-125930 號、特開平 10-125931 號所說明的。

於剝離層 101 形成後，形成複數個具備有驅動顯示裝置之各畫素的畫素電路 102 的元件形成層(ST2)。畫素電路 102 的形成可為各種變形應用公知的半導體薄膜元件形成工程，但在此乃一邊參照第 4 圖一邊說明利用雷射的多

(14)

結晶薄膜電晶體形成方法。

第 4 圖係放大表示針對一個畫素電路 102 的製造工程斷面圖。首先，於剝離層 101 上應用使用 SiH_4 的 PECVD，或是應用使用 Si_2H_6 的 LPCVD，形成非晶質矽膜 401。其次，形成藉由照射雷射 403 使表面結晶的多結晶矽膜 402(ST11)。其次，藉由公知方法，將多結晶矽膜 102 圖案化成電晶體 T1、T2 之半導體區域的形狀後，形成絕緣膜 404，更將金屬層圖案化，形成閘電極 405(ST12)。其次，將磷、硼等雜質自我整合導入到多結晶矽膜 402，而形成汲極區域及源極區域 406。更於形成層間絕緣膜 407 之後，將接觸孔形成在源極區域及汲極區域上，且形成源極電極及汲極電極 408。

再者，於元件形成層除了像這樣形成複數個相同機能的積體電路外，還可形成複數個不同機能的積體電路，也可以各別形成複數個不同種類的積體電路。而就該薄膜電晶體等的製造過程來看，例如可使用記載於日本特公平 2 - 50630 號等的公知方法。

就上述畫素電路形成工程來看，在剝離層 101 之上形成多數個包括 TFT、配線、電容器等之如第 2A 圖、第 2B 圖所示的畫素電路 102 的元件形成層(第 3 圖:ST2)。

更於第 8 圖中，在爲了配置畫素電路 102 的基板 200 之上，使得在上述工程所形成的任一個畫素電路 102 面對於可配置該畫素電路的位置，將該畫素電路 102 與中繼基板 200 電氣連接(ST3)。於該連接應用使用銲接等的公知

(15)

電氣連接方法。

於第 5 圖表示最後轉印畫素電路 102 的中繼基板 200 之例。該中繼基板 200 乃於轉印畫素電路 102 之後，更與另外設置的光電元件基板 300(參照第 7 圖)連接的所謂連接伸介用基板。

在此，中繼基板 200 可為平板，也可為彎曲板。而中繼基板 200 與基板 100 相比，也可為耐熱性、耐蝕性等之特性較差的。其理由係為本發明是在基板 100 側形成畫素電路 102，然後將畫素電路轉印在中繼基板 200 的緣故，中繼基板 200 所要求的特性，特別是耐熱性不用依賴形成畫素電路 102 之際的溫度條件等。

因而，當形成畫素電路 102 之際的最高溫度為 T_{max} 時，中繼基板 200 的構成材料可使用玻璃轉移點 (T_g) 或軟化點為 T_{max} 以下的材料。例如最後基板 14 能以玻璃轉移點 (T_g) 或軟化點最好為 800°C 以下，更好為 500°C 以下，再更好為 320°C 以下的材料所構成。

於該中繼基板 200 乃在其中一方的面設有顯示裝置的電源線、掃描線及資料線等的配線 201。各配線 201 是以可連接設在畫素電路 102 的各電極 408 的方式，即可在連接畫素電路 102 的畫素電路區域 204 周邊圖案化。除該些配線外，可配合需要形成驅動各畫素電路的掃描線驅動電路、資料線驅動電路(參照第 12 圖)。在中繼基板 201 的另一方之面，形成與設在光電元件基板 300 的光電元件 310 的陰極 305 連接的突起電極 203。該基板 200 背面側

(16)

的突起電極 203 與表面側的配線 201 之間可用貫穿孔 202(參照第 7 圖)連接。

爲了製造該中繼基板 200，先形成用來連接形成在光電元件基板 300 的光電元件 310 和畫素電路 102 的配線 201。該工程是在例如與利用矽等所形成的基板本體的光電元件連接的位置，利用公知技術形成貫穿孔 202。於表面側(連接畫素電路之側)利用公知微縮技術與薄膜技術形成屬於顯示區域的掃描線、電源線及資料線的配線圖案。於背面側(與光電元件基板連接之側)形成與光電元件 310 之陰極 305 電氣連接的突起電極 203。突起電極 203 係以很少的面積連接在光電元件的緣故，接觸電阻少，以表面不易氧化的材料例如金(Au)所形成爲佳。形成用來提高突起電極 203 與貫穿孔 202 的密著性之金屬層後也可成突起電極。

其次，於第 3 圖的步驟 ST3 中，將畫素電路 102 電氣連接在中繼基板 200 後，針對設有可分開的畫素電路 102 的剝離層 101 的一部分而獲得功率，將該畫素電路 102 自基板 100 與中繼基板 200 一起剝離。

照射光只要是能在剝離層引起層內剝離及／或界面剝離即可，例如可應用 X 線、紫外線、可視光、紅外線(熱線)、雷射光、毫米波、微波等之各波長的光。而且也可爲電子線也可爲放射線(α 線、 β 線、 γ 線)等。該些之中，易在剝離層產生脫離之點上以雷射光爲佳。光的照射最好是以其照射區域的照射強度均勻的方式進行照射。

(17)

產生該雷射光的雷射裝置舉例有各種氣體雷射、個體雷射(半導體雷射)等，但特別以激態雷射、Nd-VAG雷射、氫雷射、CO₂雷射、CO雷射、He-Ne雷射等為佳，其中以激態雷射特別理想。激態雷射是在短波長區輸出高功率，能在極短的時間於剝離層產生脫離。因此幾乎不會在鄰接的層或接近的層產生溫度上昇，就可儘量減少層的劣化、損傷達成剝離。

剝離層 101 具有產生脫離之波長依存性時，照射的雷射光之波長以 100nm~350nm 左右為佳。為了使剝離層引起氣體釋放、氣化或昇華等的層變化，照射的雷射光之波長以 350nm~1200nm 左右為佳。

而照射的雷射光之功率密度於激態雷射時，以 10~5000mJ/cm² 左右為佳，特別是以 100~5299mJ/cm² 左右更佳。以 1~1000nsec 左右為佳，以 10~100nsec 左右更佳。功率密度低或照射時間短的話，無法產生充分的脫離，功率密度高或照射時間長的話，會因穿過剝離層、中間層的照射光，使被轉印層受到不良影響。

於第 6 圖表示完成所有需要剝離的畫素電路 102 連接在中繼基板 200 上之後的中繼基板的平面圖。如第 6 圖所示，可在較寬區域的適當處配置畫素電路。

於第 3 圖中，自基板 100 剝離畫素電路 102 之後，與中繼基板 200 與光電元件基板 300 連接(ST4)。

於第 7 圖表示該中繼基板 200 與光電元件基板 300 之連接工程的詳細斷面圖。第 7 圖係表示一個畫素電路 102

(18)

與屬於該光電元件之有機 EL 元件 310 連接的形態。

光電元件基板 300 是事先形成。在此，於製造光電元件基板 300，可應用各種公知的有機 EL 元件的製造方法。以使用噴墨方式為例做以下說明。

首先，在利用石英、玻璃所形成的基板 300 上，利用 ITO 等的公知材料來成膜透明電極 301。其次，利用聚醯亞胺或丙烯酸等的材料來形成間隔壁 304，使相當於可形成光電元件之發光部的區域開口。其次，利用氧電漿、CF₄ 電漿等的電漿處理來調整基板表面與透明電極表面的親和性後，利用旋塗、刮塗、噴墨製程等的液層製程或濺鍍、蒸鍍等的真空製程來成膜正孔注入層 302、發光層 303。由於功函數小，成膜含有丙烯酸金屬的陰極 305，且配合需要以密封材料加以密封，完成光電元件基板 300。利用密封材料加以密封，使連接中繼基板 200 的突起電極 203 的部分形成開口。就詳細的噴墨製程來看，例如詳述於根據下田氏的論文，Techn. Dig. IEDM1999, p289 或根據神戶氏的論文，Proc. Euro Display' 99 Late-News Papers, 85。

其次，於第 7 圖：ST21 中，事先形成轉印在相當於該畫素區域之位置的中繼基板 200 的突起電極 203 側與光電元件基板 300 為面對面而接近畫素電路 102。此時中繼基板 200 的突起電極 203 是以配合形成在光電元件基板 300 之發光部最上層的陰極 305 的方式而定位。

而於第 7 圖：ST22 中，電氣連接突起電極 203 與陰

(19)

極 305。電氣的連接方法可適當應用壓接、熱壓接、蒸鍍、溶接等以低電阻程度的機械性強度來連接兩者的公知技術。然後配合需要在中繼基板 200 與光電元件基板 300 之間形成絕緣膜，或是在基板周邊形成密封構造來密封兩基板。針對密封方法的例子以實施形態 3 做具體說明。

再者，上述工程中，是將畫素電路轉印在中繼基板，更將該中繼基板連接在光電元件基板，但也可在各畫素區域 204 形成光電元件 310，以直接連接形成在基板 100 上的畫素電路 102 與光電元件 310 的方式所構成。亦即此時不需要光電元件基板 300。

以上，若按照實施形態 1，以高密度形成畫素電路之後，使各畫素電路配合光電元件的位置而配置，就能製造畫素電路之元件數量減少，以抵銷製造成本來製造顯示裝置。

具體而言，若按照本實施形態 1，就不需要將轉印對象的各個畫素電路晶片化的切割工程，製造工程可簡略化，材料、工時減低，可降低成本，適合大量生產同一製品。而所有的晶片轉印後，可再利用透明基板就不會形成浪費。

特別是若按照實施形態 1，在中繼基板的一方連接畫素電路，且在另一方連接光電元件基板，只重覆兩次所謂僅將突出的電極部電氣連接在對應側的基板之較單純的工程，就能完成顯示裝置，具有簡單且可靠性亦高的優點。

特別是若按照實施形態 1，藉由將連接中繼基板 200

(20)

與光電元件基板 300 的基板連接在複數平面方向，就能提供大面積的光電裝置。複數基板間的連接是以中繼基板的配線彼此連接，就能較簡單地達成的緣故，介著中繼基板而彼此連接基板為佳。

(實施形態 2)

本實施形態 2 乃與實施形態 1 同樣地，為有關於針對 EL 元件形成在各畫素區域的基板，各別剝離而連接整合形成在另一基板的畫素電路的顯示裝置的製造方法，但特別是有關欲簡單剝離畫素電路之實施形態 1 的變形例。

於第 8 圖表示本實施形態 2 的製造工程斷面圖。於第 8 圖中，在與第 8 圖對應的部分附上相同符號，省略相關部分的說明。

就事先在基板 100 上形成剝離層 101 的工程 (ST31) 來看，乃與實施形態 1 相同。

形成剝離層 101 之後，在形成畫素電路之前，配合畫素電路 102 的形狀而在剝離畫素電路的剝離層 101 的一部分與其他部分之間形成邊界 (ST32)。具體是在剝離層 101 利用光刻法先加入斗狀或格子狀等的切縫，可轉印的畫素電路的區域是在其外周自元件分離層 101 整齊地斷開。若按照這樣就很容易一個個地剝離各個畫素電路 102。

更且不光是剝離層，元件形成層全體也會互相切開，也更容易剝離。亦即也可在形成畫素電路工程之後，更具備有將形成在剝離層 101 上的複數個畫素電路 102 互相分

(21)

開的工程。對於分開該畫素電路可用公知的半導體晶圓之切斷技術。例如，在相當於畫素電路 102 的轉印對象區域的外周利用光刻法形成凹部構造的溝。該溝就基板之厚度方向來看，是切斷剝離層 101 的一部分及元件形成層的全部。該切斷也可只以元件形成層為對象而更淺。斗狀切斷的元件形成層之轉印對象的區域，較容易自其他的薄膜形成層部分剝離。

剝離的工程之後乃與上述實施形態 1 相同，省略說明(第 8 圖:ST33 和 ST34)。

上述若按照實施形態 2，除了可達到與實施形態 1 同樣的效果外，可藉由事先切斷元件形成層，不會隨著剝離而波及到鄰接元件形成基板之斷開的非轉印區域。並可藉著切入至膜厚方向，利用畫素電路 408 與中繼基板 200 之電氣連接的連接，即使以很弱的接著力還是很容易剝離元件形成層。而轉印對象區域的外觀很明確的關係，基板間轉印之際的定位變得很容易。

(實施形態 3)

本實施形態 3 就實施形態 1 的中繼基板 200 與光電元件基板 300 的連接來看，是有關採用發光效率增大的連接方法的實施形態 1 的變形例。

上述實施形態 1 是在光電元件基板 300 的發光部連接中繼基板 200 的突起電極 203。對此，本實施形態 3 會將光電元件基板 300 的陰極延伸至發光部的外側，在發光部

(22)

以外的區域連接突起電極。

亦即如第 9 圖:ST21 所示，形成將光電元件基板 300 之中的光電元件之陰極 305 延伸至發光部外側的連接區域 306。因此，將間隔壁 304 本身形成也包括該連接區域 306 之區域的形狀。

再者，在與實施形態 1 同樣的構件中，附上相同的符號省略說明。

其次，如第 9 圖:ST22 所示，將形成在中繼基板 200 的突起電極 203 以接觸到光電元件基板 300 之連接區域 306 的方式加以定位而靠近，將兩者進行電氣連接。電氣的連接方法可適合應用以壓接、熱壓接、蒸鍍、溶接等，以低電阻程度的機械性強度來連接兩者的公知技術。

在此，如第 9 圖:ST23 所示，在本實施形態中，所連接的中繼基板 200 與光電元件基板 300 之間加以密封。密封材料在此可使用絕緣膜 204。絕緣膜是電氣式充分電阻高的材料，只要是能防止陰極 305 氧化的程度具密封性的材料即可。例如除了氧化矽、氮化矽之一般絕緣膜材料外，可利用各種樹脂類。若使用樹脂也可注入到基板間之較窄的間隙，藉由硬化就能強固地接著兩基板。

再者，該密封材料的樹脂可為熱可塑性樹脂、熱硬化性樹脂的任一種，例如舉例有：聚乙烯、聚丙烯、乙烯－丙烯共聚物、環丙基甲酸乙烯基共聚物(EVA)等的聚鏈烯烴、環狀聚鏈烯烴、變性聚鏈烯烴、聚氯乙烯、聚偏氯乙烯、聚苯乙烯、聚醯胺，聚醯亞胺、聚醯胺醯亞胺、聚碳

(23)

酸酯、聚(4-甲基戊烯-1)、離子鍵聚合物、丙烯酸系樹脂、聚甲基丙烯酸、丙烯酸苯乙烯共聚物(AS樹脂)、丁二烯苯乙烯共聚物、乙烯-乙烯醇共聚物(EVOH)、聚乙烯對苯二甲酸酯(PET)、聚對苯二甲酸二丁酯(PBT)、聚環己烷對苯二甲酸酯(PCT)等的聚酯、聚醚、聚醚酮(PEK)、聚醚醚銅(PEEK)、聚醚醯亞胺、聚甲醛(POM)、聚苯撐、變性聚苯撐、多芳基、芳香族聚酯(液晶聚合物)、聚四氟乙烯、聚偏氟乙烯、其他氟系樹脂、苯乙烯系、聚鏈烯烴系，多氫聯苯系、聚氨酯系、氟橡膠系、氯化聚乙烯系等的各種熱可塑性彈性體、環氧樹脂、苯酚樹脂、醯樹脂、三聚氰胺樹脂、不飽和聚酯、矽樹脂、聚氨酯等，或以該些為主的共聚物、摻合物、聚合物合金等，就能組合該些中的一種或兩種以上(例如兩層以上的積層體)來使用。

再者，中繼基板 200 與光電元件基板 300 之間用絕緣膜密封外，也可以填充非活性氣體。亦即如第 10 圖所示，電氣連接中繼基板 200 與光電元件基板 300 後，其端面用密封構件 205 加以密封，在兩基板間填充非活性氣體 206。密封手段可應用藉由設置樹脂的密封、藉由填充物、橡膠的密封等普通的密封方法。非活性氣體 206 可應用通當所用的 He、Ne、Ar、Kr、Xe 等。

以上若按照實施形態 3，除了達到與上述實施形態 1 同樣的效果外，可迴避光電元件 310 的發光部，與中繼基板 200 電氣連接，不會遮住來自發光部的光，能提高保持

(24)

發光效率。

而若按照實施形態 3，將中繼基板 200 與光電元件基板 300 之間利用絕緣膜、非活性氣體填充的緣故，即使陰極 305 使用易氧化的構件，還是可提供防止陰極氧化之耐久性高的光電裝置。

(實施形態 4)

本實施形態 4 是有關實施形態 1 的中繼基板 200 的圖案的配置方法的變形例。

上述實施形態 1 中，畫素電路是各自獨立，但在該實施形態 4 中，藉由複數個原色構成一個彩色畫素的這點是不同的。亦即如第 11 圖所示，於中繼基板 200 中，藉由紅色(R)的畫素電路 102R、綠色(G)的畫素電路 102G、藍色(B)的畫素電路 102B 的三個畫素電路形成一個彩色畫素電路 102C。

因而，本實施形態中，由基板 100 對中繼基板 200 的畫素電路的轉印也是以由該三個原色的畫素電路 102R、G、B 所形成的彩色畫素電路 102C 為單位來轉印。而與該中繼基板 200 連接的光電元件基板 300(圖未示)也是配合紅色、綠色、藍色發光的方式所構成(例如分別在發光部的發光面配合原色的彩色濾色片而設置)，畫素電路 102 的顏色比例與每個光電元件的顏色比例為一致的方式配合而電氣連接。

就除此以外的構成、工程來看，由於與上述實施形態

(25)

1 相同故省略說明。

以上若按照實施形態 4，即可達到與上述實施形態 1 同樣的效果，特別是以彩色畫素電路為單位而轉印，就能製造適於彩色顯示的光電裝置。亦即可達到彩色顯示裝置的大面積化。

(實施形態 5)

本發明的實施形態 5 係有關包括實施形態 4 所製造的顯示裝置的光電裝置及包括該裝置的電子機器。

於第 12 圖表示本實施形態的顯示裝置 1 的顯示區域及包括其周邊電路的方塊圖。該顯示裝置是當作光電元件而使用如使用有機 EL 元件之第 2A 圖所示的畫素電路 102 的電路例。

如第 12 圖所示，顯示裝置 1 係掃描線 V_{sn} 為水平方向延長至顯示區域 5，資料線 I_{datam} 延長至顯示區域 5 的垂直方向。電源線 V_{Gc} 則圖未示。在各掃描線 V_n 與資料線 I_{datam} 交叉的附近配置畫素區域 P_{mn} 。在各畫素區域 P_{mn} 配合如實施形態 1 所說明的畫素電路 102 與有機 EL 元件 OELD。各掃描線 V_{sn} 是連接在掃描線驅動電路 2，供給掃描信號。各資料線 I_{datam} 是連接在資料線驅動電路 3，供給對應時間分隔層次驅動方式的數位資料。掃描線驅動電路 2 與資料線驅動電路 3 的信號輸出定時是利用控制電路 4 所控制。

在此，例如可在掃描線驅動電路 2 利用移位暫存器，

(26)

或利用解碼器。

再者，若按照實施形態 1~4 的製造方法，畫素電路 102 就會轉印並連接在中繼基板 200，有機 EL 元件 OELD 就會形成在光電元件基板 300，中繼基板 200 就會與光電元件基板 300 電氣連接，藉此製造顯示裝置 1。此時，有機 EL 元件 OELD 係設在光電元件基板 300。在此，畫素電路 102 可與實施形態 4 同樣地，以彩色畫素電路 102G 為單位。

而就掃描線驅動電路 2、資料線驅動電路 3 來看，即使在轉印畫素電路 102 的第 2 基板(中繼基板 200)另外形成畫素電路，還是可在形成畫素電路的轉印來源的基板(基板 100)上，藉由與畫素電路之製造相同的工程，或另外的工程形成之後，使畫素電路同樣地轉印在中繼基板。

該顯示裝置的控制電路 4 是根據時間分隔層次驅動方式利用定時，時間分隔由 dcba 之 4 位元所形成的數位資料並供給至資料線驅動電路 3，以分隔場期間的副場期間為單位，對掃描線驅動電路 2 傳送掃描信號。亦即該顯示裝置是每二進位負荷選擇掃描線 V_{sn} ，藉由改變有機 EL 元件之發光期間(ON 期間)的長度，顯示畫像的中間層次。

控制電路 4 不需要設在形成在畫素電路或掃描線驅動電路、資料線驅動電路的基板上，也可當作外部電路。

於第 13 圖表示說明本實施形態的具體驅動定時的定時圖。如第 13 圖所示，本顯示裝置的時間分隔層次顯示

(27)

方式是將各畫素電路配合表示顯示在該畫素的層次的 4 位元的層次資料 (dcba)(d 為 MSB、a 為 LSB)的重疊，利用分割 1 場 (1f)的副場 (sf1~sf17)而 ON 或 OFF 的同時，針對層次資料重疊的基準時位移到每個掃描線、每個副場。就該時間分隔層次驅動方式來看，乃詳細揭示於有關本申請人之日本特開 2001-166730 號公報、特開 2001-166749 號公報中。

更且，本實施形態的顯示裝置 1 可應用在各種電子機器。於第 14 圖試舉可應用本顯示裝置 1 的電子機器例子。

第 14A 圖乃為行動電話的應用例，該行動電話 10 係具備有：天線部 11、聲音輸出部 12、聲音輸入部 13、操作部 14 及本發明的顯示裝置 1。如此一來本發明的顯示裝置即可利用作為顯示部。

第 14B 圖係為攝影機的應用例，該攝影機 20 係具備有：攝影部 21、操作部 22、聲音輸入部 23 及本發明的顯示裝置 1。如此一來，本發明的顯示裝置就可利用作為取景器、顯示部。

第 14C 圖係為攜帶型個人電腦的應用例，該電腦 30 係具備有：相機部 31、操作部 32 及本發明的顯示裝置 1。如此一來，本發明的顯示裝置就可利用作為顯示部。

第 14D 圖係為頭配式顯示器的應用例，該頭配式顯示器 40 係具備有頻帶 41、光學系統收納部 42 及本發明的顯示裝置 1。如此一來，本發明的顯示裝置就可利用作

(28)

爲畫像顯示源。

第 14E 圖係爲後置型投影機的應用例，該投影機 50 係在框體 51 具備有光源 52、合成光學系統 53、反射鏡 54、55、螢幕 56 及本發明的顯示裝置 1。如此一來，本發明的顯示裝置就可利用作爲畫像顯示源。

第 14F 圖係爲前置型投影機的應用例，該投影機 60 係在框體 62 具備有光學系統 61 及本發明的顯示裝置 1，畫像可顯示在螢幕 63。如此一來，本發明的顯示裝置就可利用作爲畫像顯示源。

不限於上述例，以本發明之製造方法所製造的光電裝置可應用於所謂可應用主動矩陣型的顯示裝置的電子機器。例如除此之外，也可活用於附顯示機能的傳真裝置、數位相機的取景器、攜帶型 TV、DSP 裝置、PDA、電子手冊、電光揭示盤、宣傳公告用顯示器等。

【圖式簡單說明】

第 1 圖係說明本發明的電子光學裝置之製造方法的概要圖。

第 2 圖係爲實施形態 1 的畫素電路的具體例，第 2A 圖係爲有機 EL 元件用的畫素電路例，第 2B 圖係爲液晶元件用的畫素電路例。

第 3 圖係說明實施形態 1 的顯示裝置的製造方法的製造工程斷面圖。

第 4 圖係畫素電路的詳細製造工程斷面圖。

(29)

第 5 圖係為中繼基板的概略圍圖，第 5A 圖係連接畫素電路之面的配線圖案，第 5B 圖係連接光電元件基板之面的配線圖案。

第 6 圖係表示連接畫素電路之後的中繼基板的平面圖。

第 7 圖係光電元件基板與畫素電路之連接工程的詳細放大斷面圖。

第 8 圖係說明實施形態 2 的顯示裝置的製造方法的製造工程斷面圖。

第 9 圖係說明實施形態 3 的顯示裝置的製造方法的製造工程斷面圖。

第 10 圖係說明實施形態 3 的顯示裝置的密封工程的製造工程斷面圖。

第 11 圖係表示以實施形態 4 的彩色畫素電路為單位的中繼基板的平面圖。

第 12 圖係實施形態 5 的顯示裝置的方塊圖。

第 13 圖係表示實施形態 5 的顯示裝置的時間分隔層次驅動方式的驅動定時的定時圖。

第 14 圖係為實施形態 5 的電子機器例，第 14A 圖係為行動電話，第 14B 圖係為攝影機，第 14C 圖係為攜帶型個人電腦，第 14D 圖係為頭配式顯示器，第 14E 圖係為後置型投影機，第 14F 圖係為前置型投影機的本發明的顯示面板的應用例。

(30)

[圖號說明]

1:顯示裝置

T1、T2、T3:電晶體

2:掃描線驅動電路

3:資料線驅動電路

4:控制電路

10:攜帶型電話

11:天線部

12:聲音輸出部

13:聲音輸入部

14:操作部

20:攝影機

21:攝影部

22:操作部

23:聲音輸入部

30:電腦

31:相機部

32:操作部

40:頭配式顯示器

41:頻帶

50:投影機

52:光源

53:合成光學系統

54、55:反射鏡

(31)

- 56: 螢幕
- 60: 投影機
- 61: 光學系統
- 62: 框體
- 63: 螢幕
- 100: 基板
- 101: 剝離層
- 102: 畫素電路
- 102C: 彩色畫素電路
- 102B: 畫素電路
- 102G: 畫素電路
- 102R: 畫素電路
- 200: 中繼基板
- 201: 配線
- 202: 貫穿孔
- 203: 突起電極
- 204: 畫素電路區域
- 205: 密封構件
- 206: 非活性氣體
- 300: 光電元件基板
- 301: 光電元件
- 302: 正孔注入層
- 303: 發光層
- 304: 間隔壁

(32)

305:陰極

306:連接區域

310:光電元件

401:非晶質矽膜

402:多結晶矽膜

403:雷射

404:絕緣膜

405:閘極電極

406:源極區域

407:層間絕緣膜

408:汲極電極

伍、中文發明摘要

發明之名稱：光電裝置之製造方法，以該製造方法所製造之光電裝置及電子機器

爲了達到降低顯示裝置之製造方法的成本，故具備有使第 1 基板(100)上獲得所定功率，藉此形成剝離的剝離層(101)的工程(ST1)、在剝離層(101)上形成複數個驅動光電裝置之各畫素的畫素電路(102)的工程(ST2)、在配置畫素電路(102)的第 2 基板(200)上之可配置畫素電路的位置，面對形成在第 1 基板(100)上的任一畫素電路(102)，將該畫素電路(102)與第 2 基板(200)電氣連接的工程(ST3)，以及針對設有可剝離的畫素電路(102)的剝離層(101)的一部分而獲得功率，且將一個畫素電路(102)自第 1 基板(100)與第 2 基板(200)一同剝離的工程(ST4)。

陸、英文發明摘要

發明之名稱：

(1)

拾、申請專利範圍

1.一種光電裝置之製造方法，其特徵為具備有：

形成藉著使第 1 基板上獲得所定功率而剝離的剝離層的工程；

和在剝離層形成複數個驅動光電裝置的各畫素的畫素電路的工程；

和配置畫素電路的第 2 基板上，使形成在第 1 基板上的任一畫素電路面對可配置畫素電路的位置，將該畫素電路與第 2 基板連接的工程；

和針對設有可剝離的畫素電路的剝離層的一部分而獲得功率，且將一個畫素電路自第 1 基板與第 2 基板一同剝離的工程。

2.如申請專利範圍第 1 項所記載的光電裝置之製造方法，其中，在形成前述剝離層的工程之後，更具備有配合可剝離的電路形狀，而在欲剝離前述可剝離的電路的前述剝離層的一部分和其他部分之間形成邊界的工程。

3.如申請專利範圍第 1 項所記載的光電裝置之製造方法，其中，在與前述第 2 基板連接的工程之前，更具備有將形成在前述剝離層上的複數個電路互相分開的工程。

4.如申請專利範圍第 1 項所記載的光電裝置之製造方法，其中，

前述第 2 基板是藉由在各畫素區域形成光電元件的工程；

和形成欲與前述光電元件及前述畫素電路連接的配線

(2)

的工程所形成。

5.如申請專利範圍第 1 項所記載的光電裝置之製造方法，其中，前述第 2 基板是構成能與配合畫素形成光電元件的第 3 基板連接；

在前述剝離的工程之後，更具備有將前述第 2 基板與前述第 3 基板連接的工程。

6.如申請專利範圍第 5 項所記載的光電裝置之製造方法，其中，前述第 2 基板是藉由形成欲連接形成在前述第 3 基板的前述光電元件與前述第 2 基板的前述畫素電路連接的配線的工程；

和形成欲電氣連接形前述配線與形成在前述第 3 基板的前述光電元件的突起電極的工程所形成。

7.如申請專利範圍第 5 項所記載的光電裝置之製造方法，其中，在連接前述第 2 基板與前述第 3 基板的工程，於不妨礙前述第 3 基板中之前述畫素區域發光的區域，來連接前述第 2 基板與前述第 3 基板。

8.如申請專利範圍第 5 項所記載的光電裝置之製造方法，其中，前述第 3 基板是在利用前述光電元件的發光區域以外的區域，形成欲與前述第 2 基板連接的區域。

9.一種光電裝置之製造方法，其特徵為具備有：

形成藉著使第 1 基板上獲得所定功率而剝離的剝離層的工程；

和在前述剝離層上形成欲驅動畫素電路的掃描線驅動電路或資料線驅動電路之至少一方的工程；

(3)

和在可配置欲配置前述畫素電路的第 2 基板上的前述掃描線驅動電路或前述資料線驅動電路的位置，面對形成在前述第 1 基板上的該掃描線驅動電路或該資料線驅動電路的至少一方，將該掃描線驅動電路或該資料線驅動電路的至少一方與前述第 2 基板連接的工程；

和使得設有前述掃描線驅動電路或資料線驅動電路的前述剝離層的一部分獲得功率，且將該掃描線驅動電路或該資料線驅動電路的至少一方自前述第 1 基板與前述第 2 基板一同剝離的工程。

10.如申請專利範圍第 9 項所記載的光電裝置之製造方法，其中，在形成前述剝離層的工程之後，更具備有配合可剝離的電路形狀，而在欲剝離前述可剝離的電路的前述剝離層的一部分與其他部分之間形成邊界的工程。

11.如申請專利範圍第 9 項所記載的光電裝置之製造方法，其中，在與前述第 2 基板連接的工程之前，更具備有將形成將前述剝離層上的複數個電路互相分開的工程。

12.如申請專利範圍第 9 項所記載的光電裝置之製造方法，其中，前述第 2 基板是構成能與配合畫素而形成光電元件的第 3 基板連接；

在前述剝離的工程之後，更具備有將前述第 2 基板與前述第 3 基板連接的工程。

13.如申請專利範圍第 12 項所記載的光電裝置之製造方法，其中，前述第 2 基板是藉由形成欲連接形成在前述第 3 基板的前述光電元件與前述第 2 基板的前述畫素電路

(4)

的配線的工程；

和形成欲電氣連接前述配線與形成在前述第 3 基板的前配光電元件的突起電極的工程所形成。

14.如申請專利範圍第 12 項所記載的光電裝置之製造方法，其中，在連接前述第 2 基板與前述第 3 基板的工程，於不妨礙前述第 3 基板中的前述畫素區域發光的區域，來連接前述第 2 基板與前述第 3 基板。

15.如申請專利範圍第 12 項所記載的光電裝置之製造方法，其中，前述第 3 基板是在利用前述光電元件的發光區域以外的區域，形成欲與前述第 2 基板連接的區域。

16.如申請專利範圍第 1 項至第 15 項之任一項所記載的光電裝置之製造方法，其中，各前述畫素是分別配合欲進行彩色顯示的複數個原色，藉由配合該複數個原色的前述畫素組，構成一個彩色畫素。

17.一種光電裝置，其特徵為：

藉由如申請專利範圍第 1 項至第 15 項之任一項所記載的光電裝置之製造方法所製造的光電裝置。

18.一種光電裝置，其特徵為：

藉由如申請專利範圍第 16 項所記載的光電裝置之製造方法所製造的光電裝置。

19.一種光電裝置，乃屬於利用如申請專利範圍第 9 項至第 15 項之任一項所記載的光電裝置之製造方法所製造的光電裝置，其特徵為：

前述掃描線驅動電路及前述資料線驅動電路是以利用

(5)

時間分隔層次驅動方式來驅動前述畫素電路之方式所構成。

20.一種電子機器，其特徵為：

具備有如申請專利範圍第 17 項所記載的光電裝置。

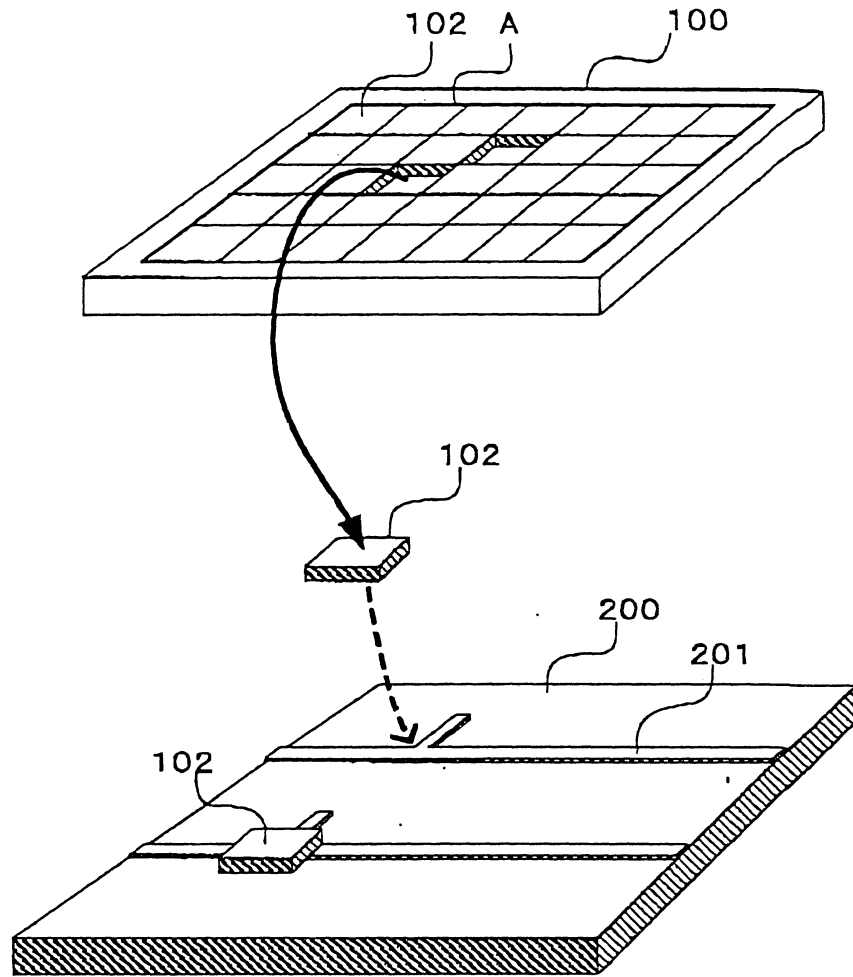
21.一種電子機器，其特徵為：

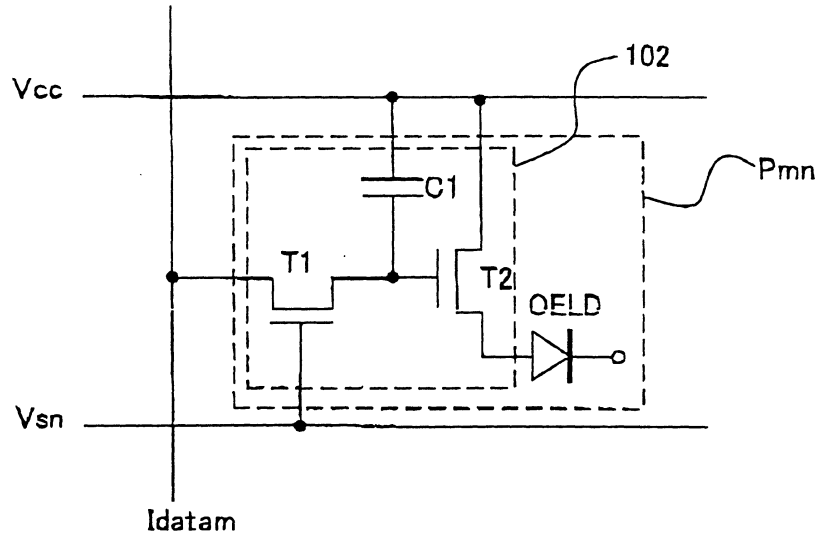
具備有如申請專利範圍第 18 項或第 19 項所記載的光電裝置。

第1圖

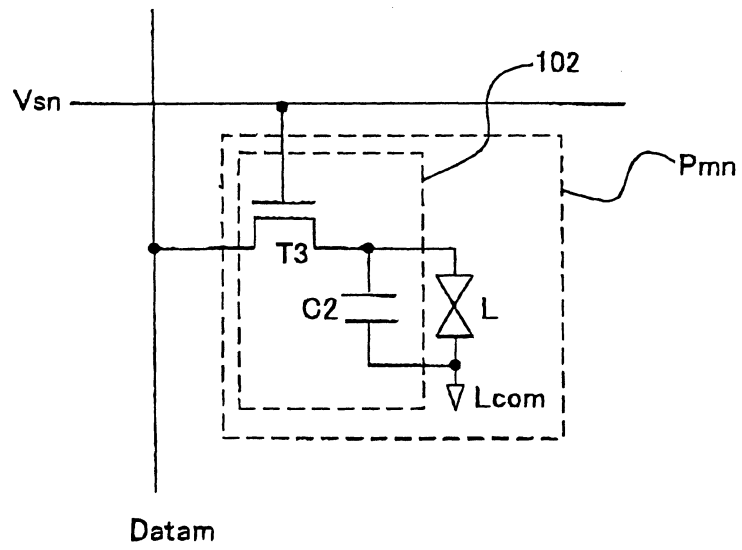
749165

1/14





第2A圖



第2B圖

第3圖

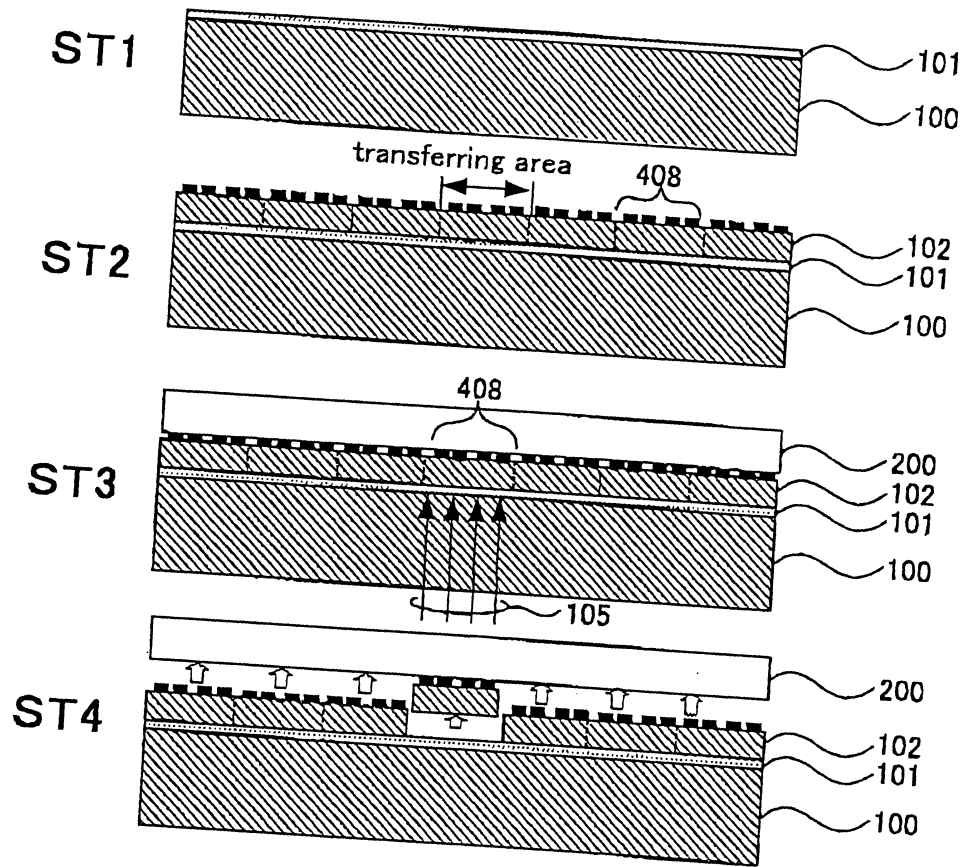
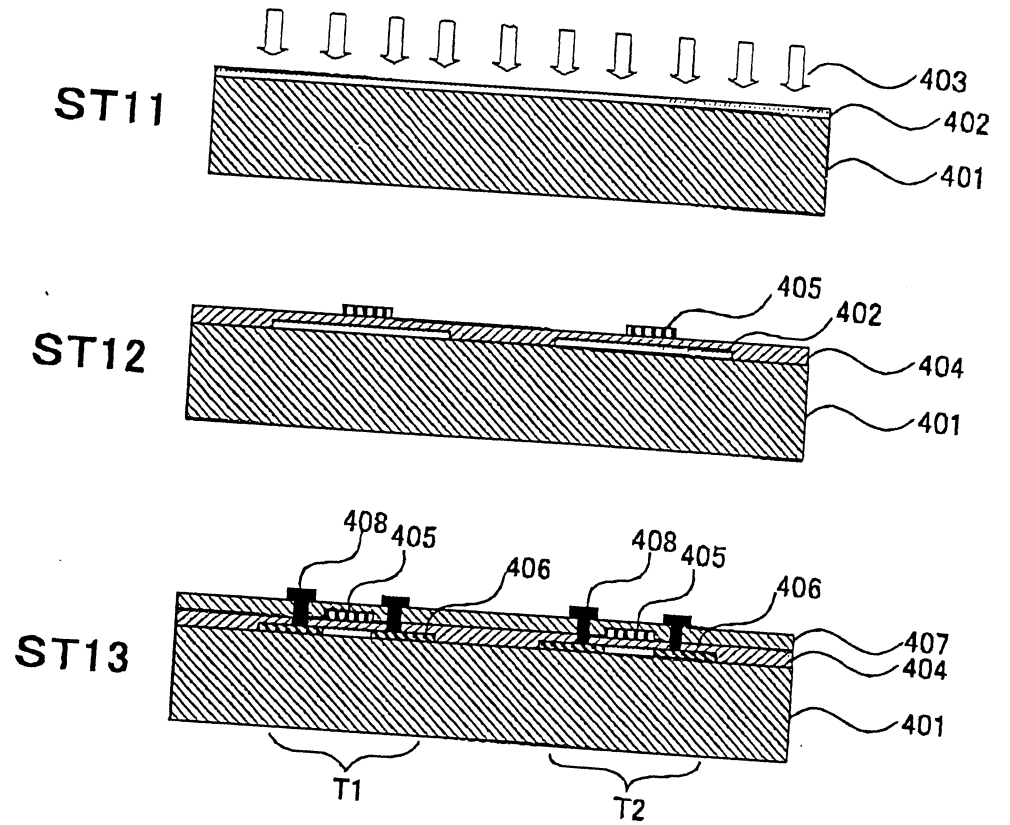
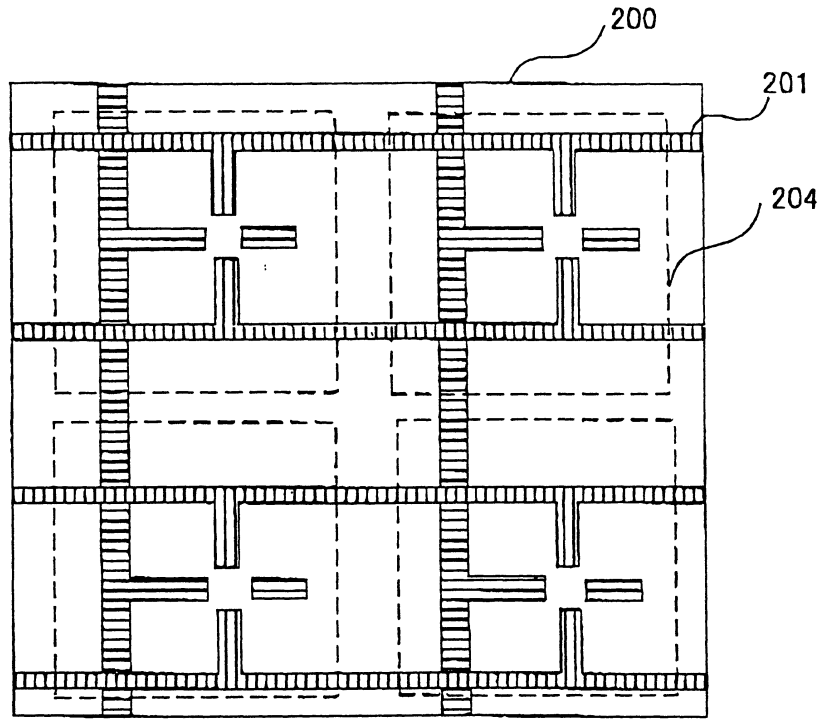
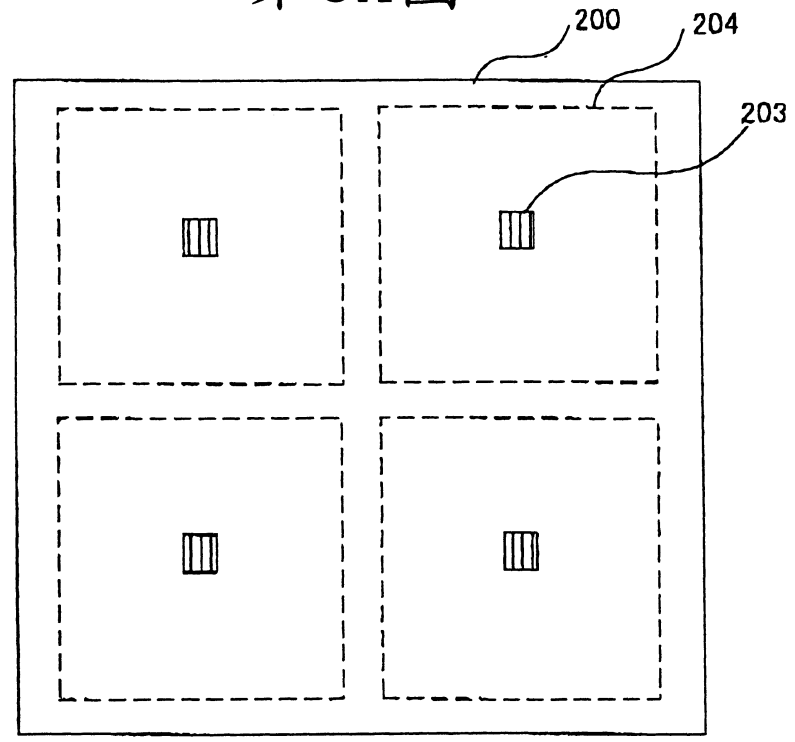


圖4



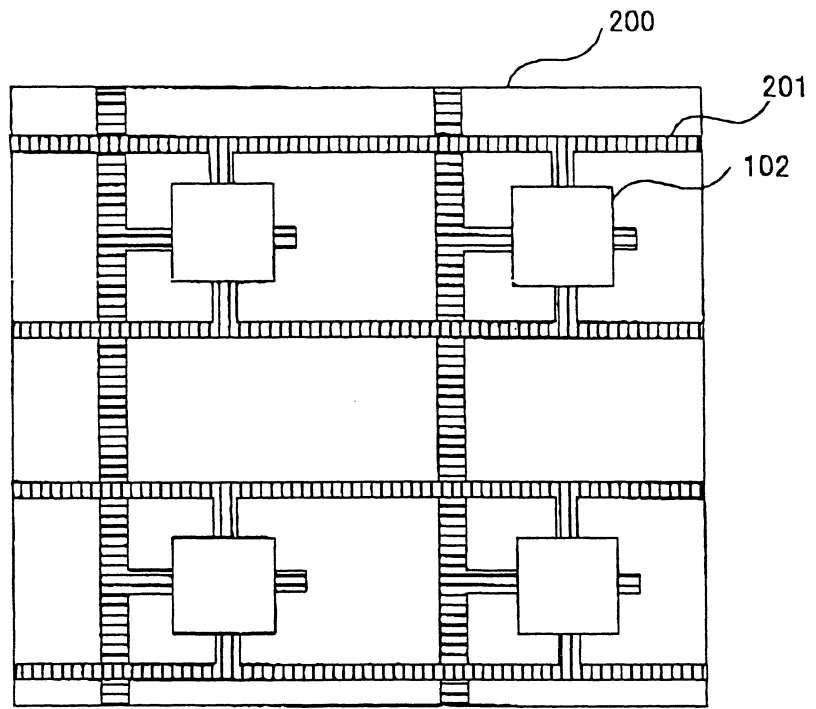


第5A圖

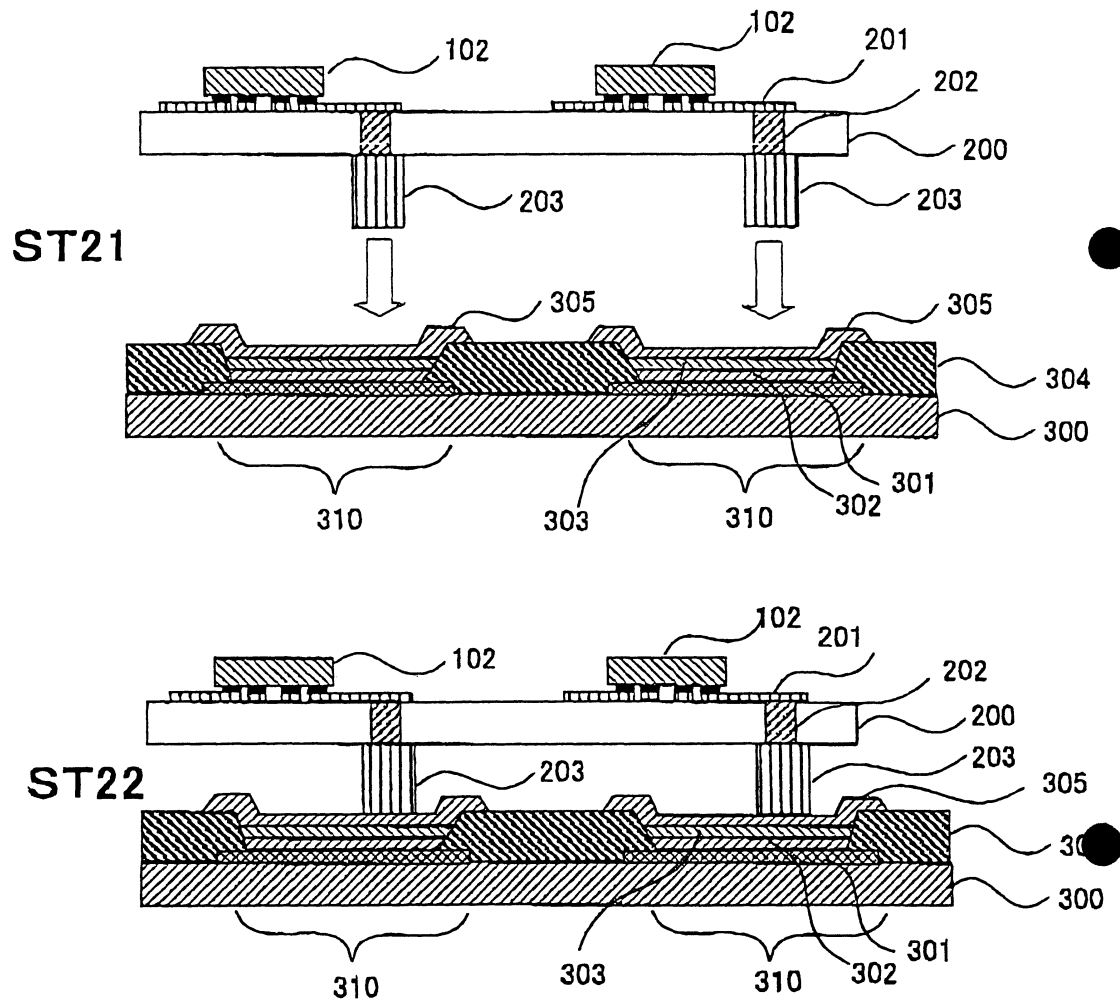


第5B圖

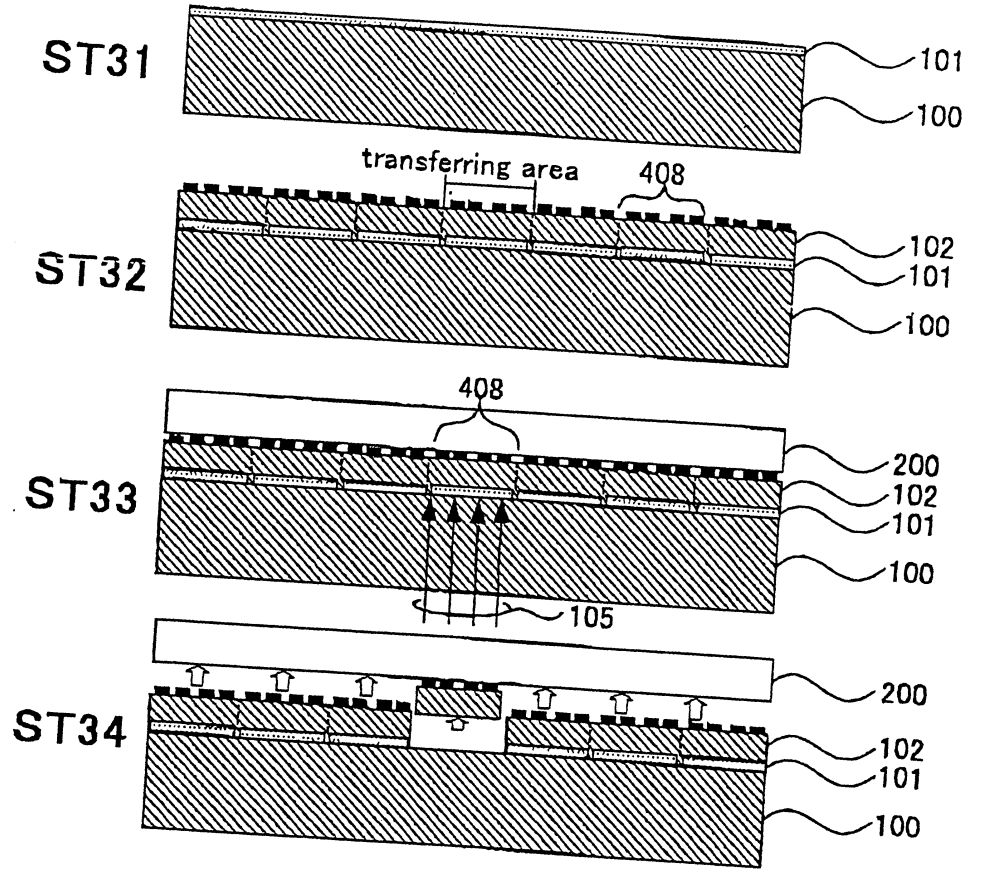
第6圖



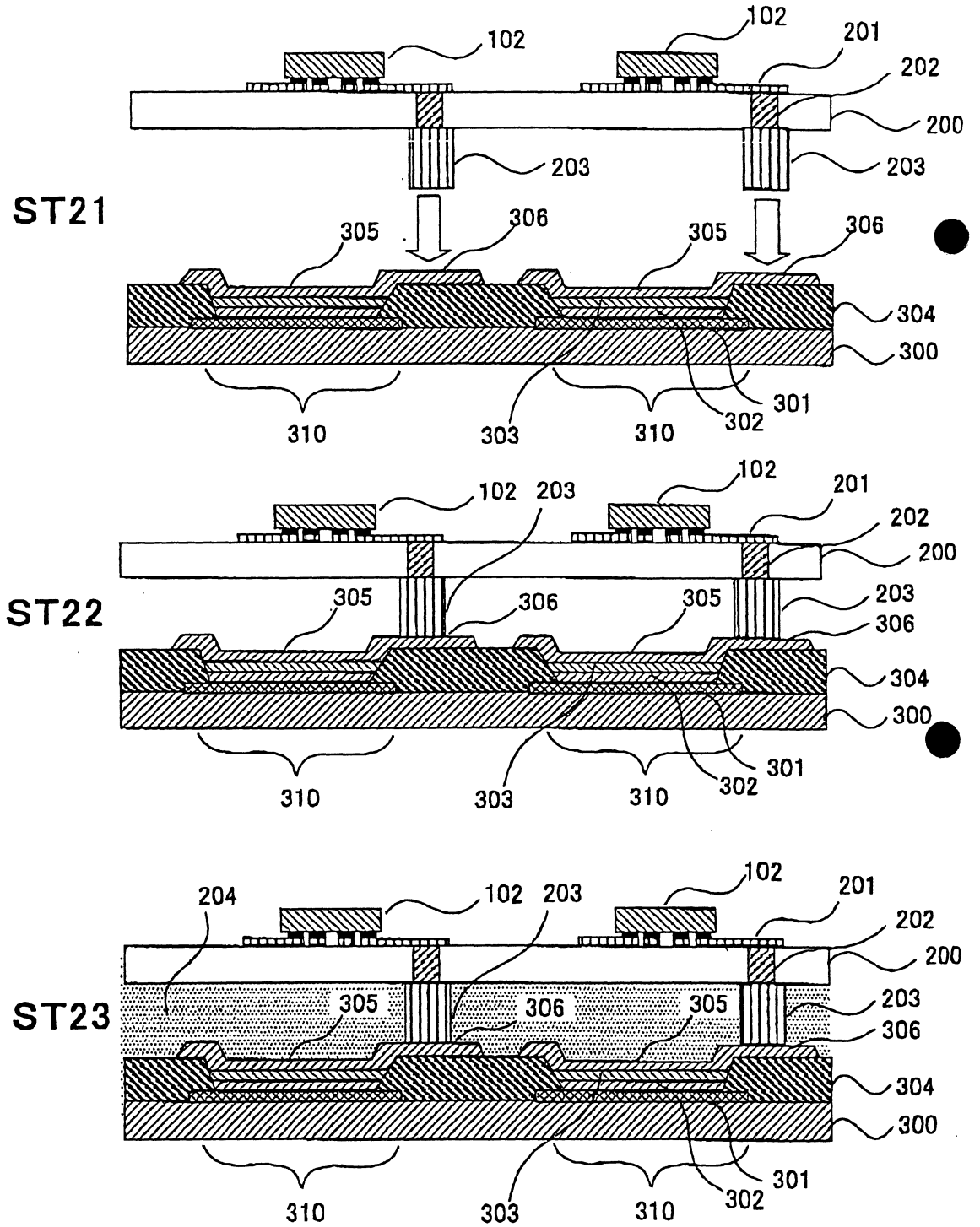
第7圖



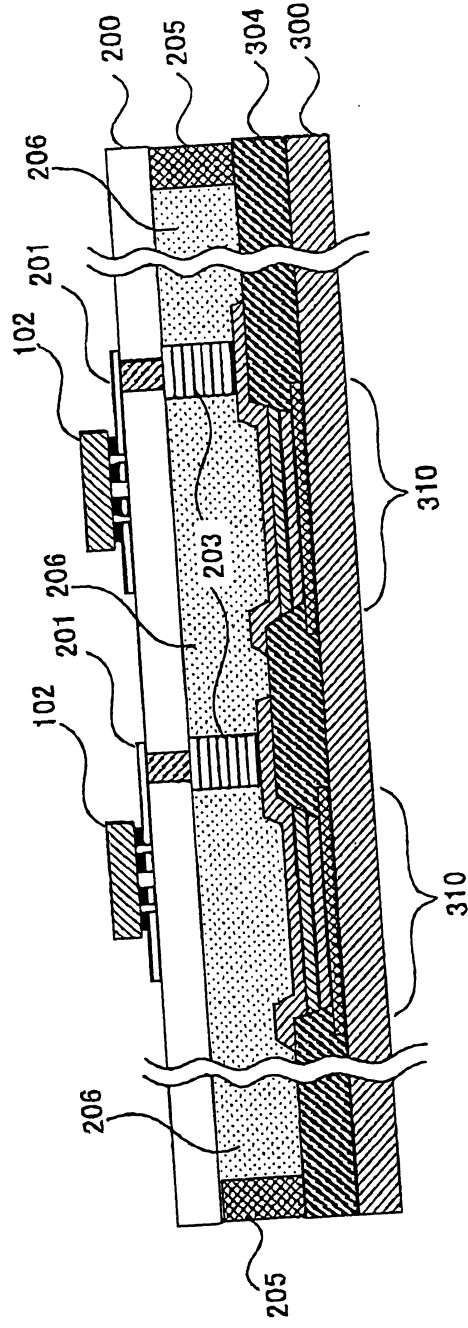
第8圖



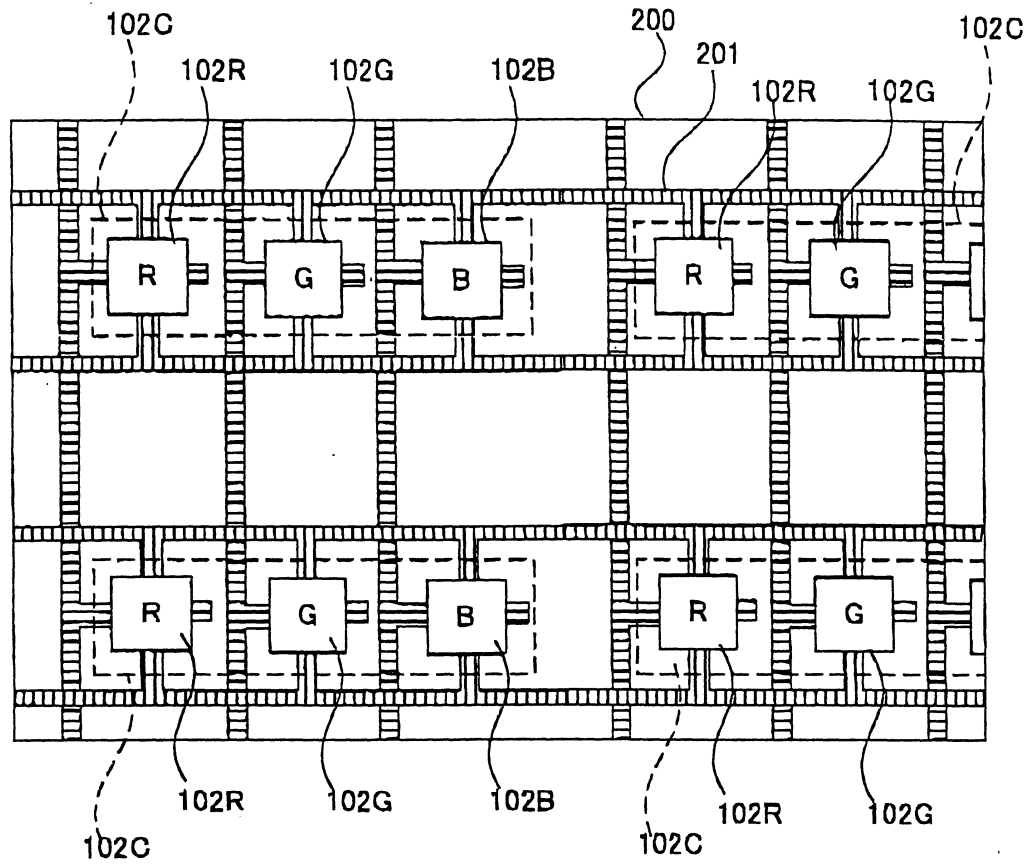
第9圖



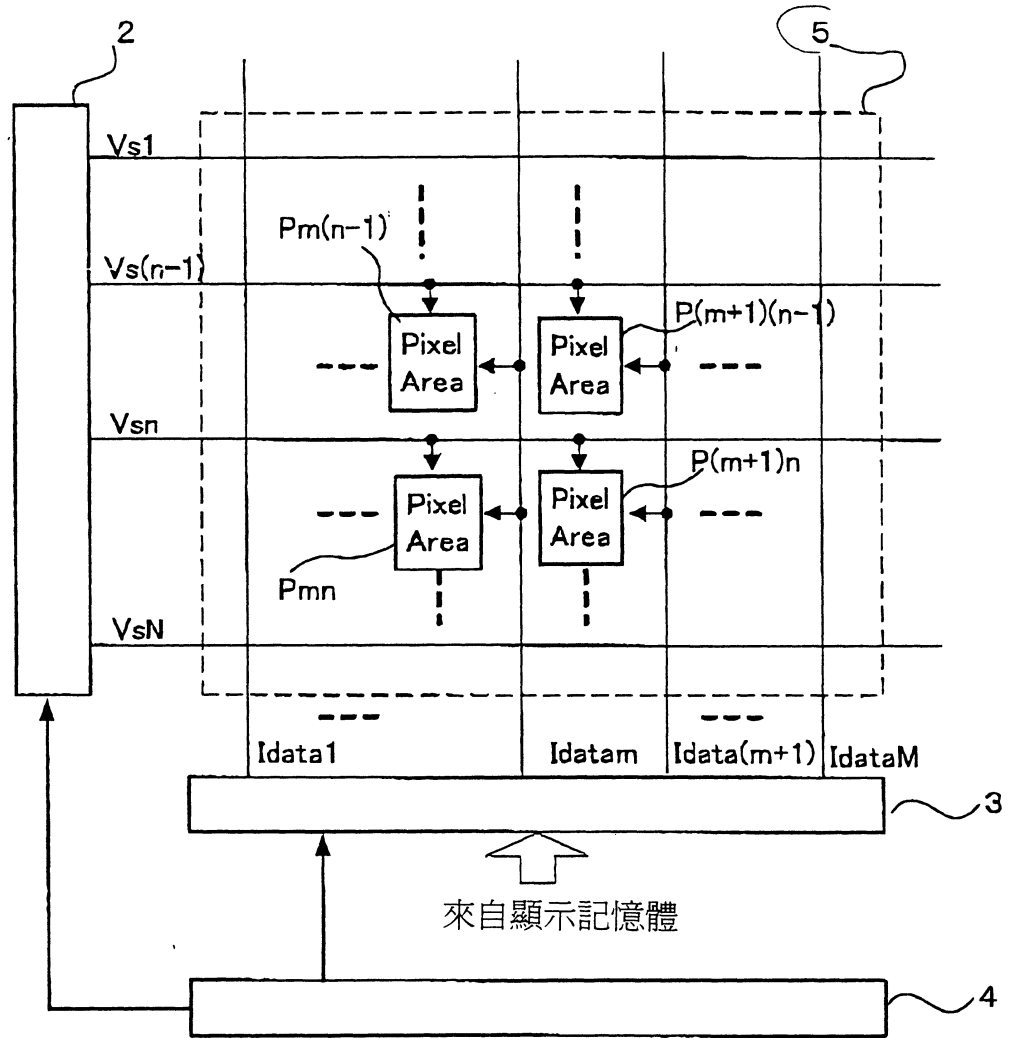
第10圖



第11圖

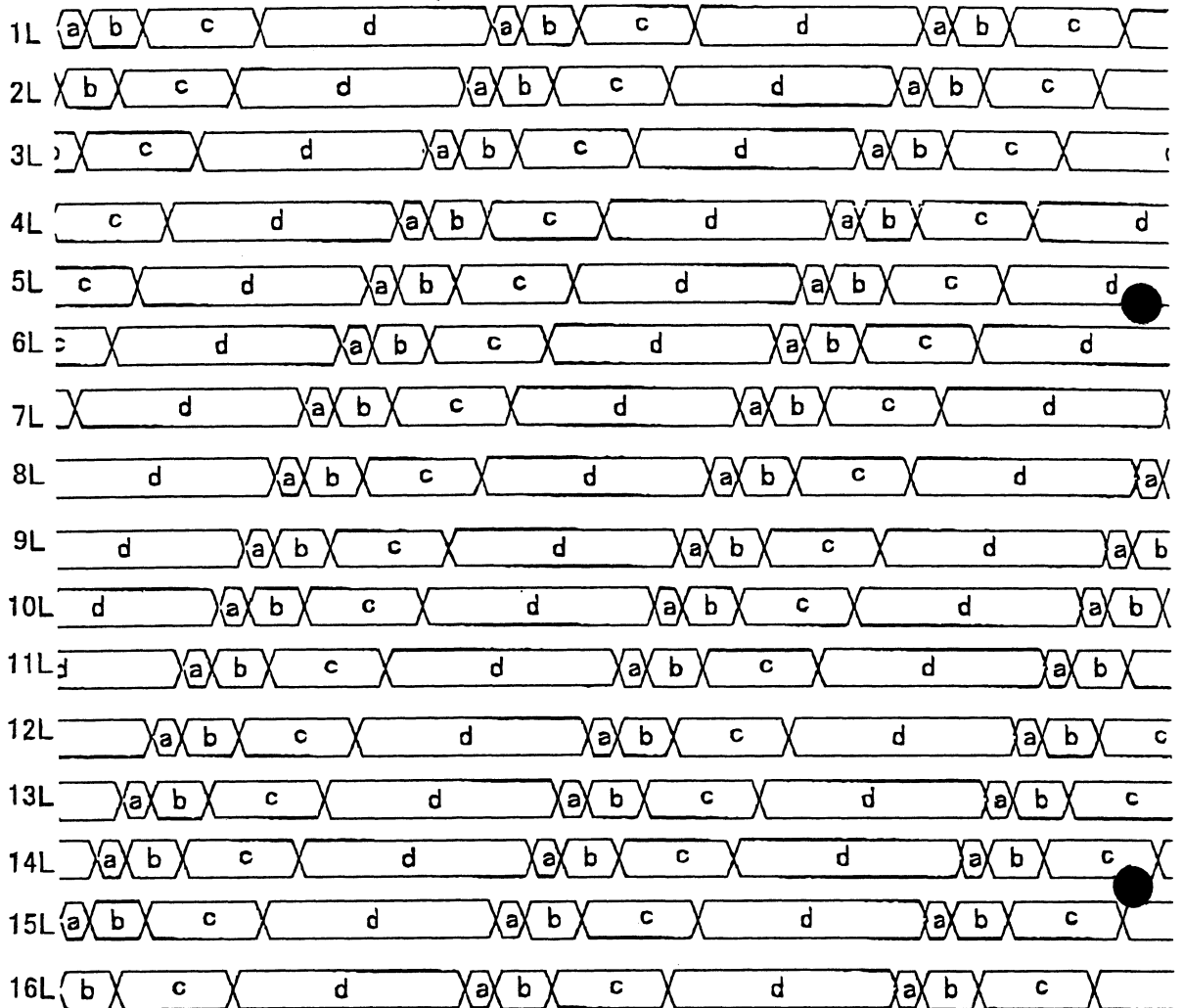


第12圖

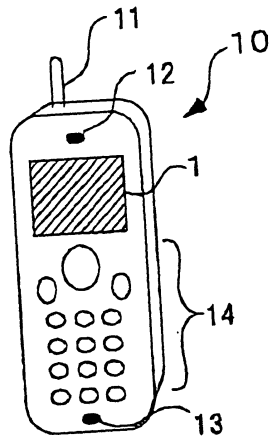


第13圖

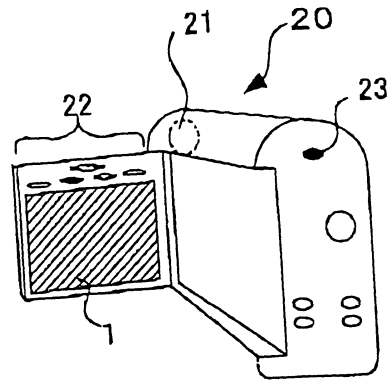
sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf	sf
1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32	33	34	35	36	37	38			



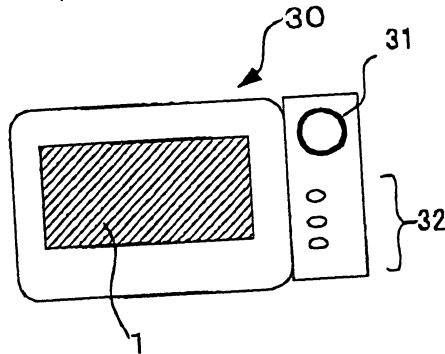
層次資料(dcba)



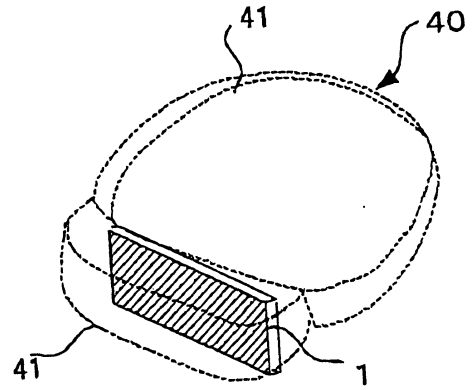
第14A圖



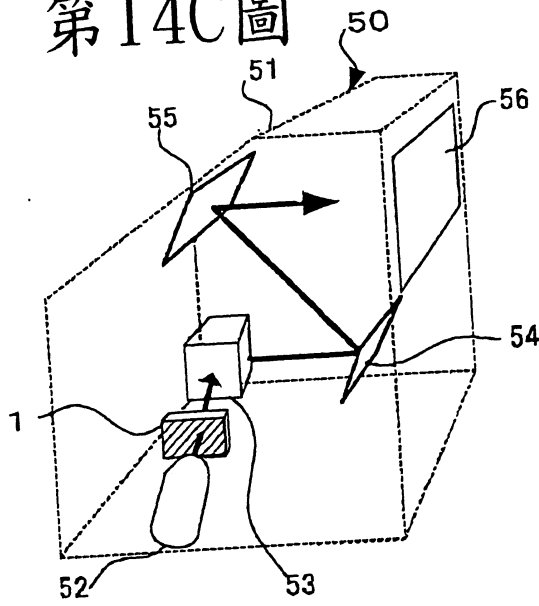
第14B圖



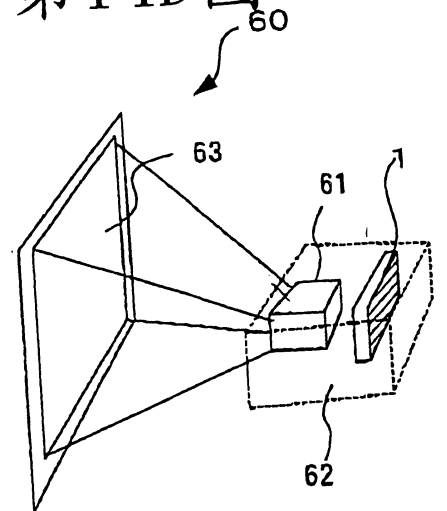
第14C圖



第14D圖



第14E圖



第14F圖

- 柒、(一)、本案指定代表圖為：第 1 圖
(二)、本代表圖之元件代表符號簡單說明：

102	畫素電路
100	基板
A	畫素電路形成領域
200	基板
201	配線

- 捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：