

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5001395号
(P5001395)

(45) 発行日 平成24年8月15日(2012.8.15)

(24) 登録日 平成24年5月25日(2012.5.25)

(51) Int.Cl. F I
H05K 3/46 (2006.01)
 H05K 3/46 Q
 H05K 3/46 N
 H05K 3/46 B

請求項の数 22 (全 19 頁)

(21) 出願番号	特願2010-84539 (P2010-84539)	(73) 特許権者	000000158 イビデン株式会社
(22) 出願日	平成22年3月31日 (2010.3.31)		岐阜県大垣市神田町2丁目1番地
(65) 公開番号	特開2011-216740 (P2011-216740A)	(74) 代理人	100095407 弁理士 木村 満
(43) 公開日	平成23年10月27日 (2011.10.27)	(74) 代理人	100131152 弁理士 八島 耕司
審査請求日	平成22年3月31日 (2010.3.31)	(74) 代理人	100109449 弁理士 毛受 隆典
		(72) 発明者	古畑 直規 岐阜県大垣市青柳町300 イビデン株式会社内
		(72) 発明者	酒井 俊輔 岐阜県大垣市青柳町300 イビデン株式会社内

最終頁に続く

(54) 【発明の名称】 配線板及び配線板の製造方法

(57) 【特許請求の範囲】

【請求項1】

キャビティが形成された基板と、
 前記キャビティに収容された電子部品と、
 前記基板の第1面に、前記キャビティの開口を囲むように形成された第1導体パターンと、

前記第1導体パターンの周囲に形成された第2導体パターンと、
 前記第1面に、前記第1導体パターン、前記第2導体パターンおよび前記キャビティの開口を覆うように形成された絶縁層と、

を有し、

前記第1導体パターンには、前記第2導体パターン側から前記キャビティの開口側へ通じるスリットが形成されている配線板。

【請求項2】

請求項1に記載の配線板において、
 前記電子部品と、前記キャビティの内壁との間に前記絶縁層から流出した樹脂が充填されている。

【請求項3】

請求項1に記載の配線板において、
 前記第1導体パターンの厚みと、前記第2導体パターンの厚みはほぼ等しい。

【請求項4】

請求項 1 に記載の配線板において、
前記第 1 導体パターンの形状は、前記キャビティの開口形状と相似する。

【請求項 5】

請求項 4 に記載の配線板において、
前記スリットは、前記電子部品から遠いところに優先的に形成されている。

【請求項 6】

請求項 1 に記載の配線板において、
前記キャビティの開口形状は矩形であり、
前記スリットは、前記キャビティの開口のコーナー近傍に形成されている。

【請求項 7】

請求項 1 に記載の配線板において、
前記第 1 導体パターンの側壁は、前記基板に形成された前記キャビティの内壁と略同一面内に形成されている。

10

【請求項 8】

請求項 1 に記載の配線板において、
前記基板に形成された前記キャビティの内壁は、前記第 1 導体パターンの内側にある。

【請求項 9】

請求項 1 に記載の配線板において、
前記キャビティは、前記基板を貫通する孔であり、
前記第 1 面とは反対側の前記基板の第 2 面に、前記第 2 面における前記キャビティの開口を囲むように形成された第 3 導体パターンを有する。

20

【請求項 10】

請求項 1 に記載の配線板において、
前記電子部品の厚みと、前記基板の厚みはほぼ等しい。

【請求項 11】

請求項 1 に記載の配線板において、
前記第 1 面と、前記電子部品の端子が形成された面とは、同一面内にある。

【請求項 12】

基板に、前記電子部品を収容するキャビティを形成することと、
前記基板の第 1 面に、スリットが形成されるとともに前記キャビティの開口を囲む第 1 導体パターンと、前記第 1 導体パターンの周囲に配置される第 2 導体パターンを形成することと、
前記第 1 面に、前記第 1 導体パターン、前記第 2 導体パターンおよび前記キャビティの開口を覆う絶縁層を形成することと、
を含み、
前記スリットは、前記第 2 導体パターン側から前記キャビティの開口側へ通じている配線板の製造方法。

30

【請求項 13】

請求項 12 に記載の配線板の製造方法において、
前記電子部品と、前記キャビティの内壁との間に前記絶縁層から流出した樹脂を充填することを含む。

40

【請求項 14】

請求項 12 に記載の配線板の製造方法において、
前記第 1 導体パターン及び前記第 2 導体パターンを、それぞれの厚みが等しくなるように形成する。

【請求項 15】

請求項 12 に記載の配線板の製造方法において、
前記キャビティの開口形状と相似する形状の前記第 1 導体パターンを形成する。

【請求項 16】

請求項 15 に記載の配線板の製造方法において、

50

前記スリットを、前記電子部品から遠いところに優先的に形成する。

【請求項 17】

請求項 12 に記載の配線板の製造方法において、
前記キャビティを、その開口形状が矩形となるように形成し、
前記スリットを、前記キャビティの開口のコーナー近傍に形成する。

【請求項 18】

請求項 12 に記載の配線板の製造方法において、
前記第 1 導体パターンを、その側壁と、前記基板に形成された前記キャビティの内壁とが略同一面内に位置するように形成する。

【請求項 19】

請求項 12 に記載の配線板の製造方法において、
前記第 1 導体パターンを、前記基板に形成された前記キャビティの内壁が、前記第 1 導体パターンの内側にくるように形成する。

【請求項 20】

請求項 12 に記載の配線板の製造方法において、
前記基板を貫通するキャビティを形成し、
前記第 1 面とは反対側の、前記基板の第 2 面に、前記第 2 面におけるキャビティの開口を囲む第 3 導体パターンを形成することを含む。

【請求項 21】

請求項 12 に記載の配線板の製造方法において、
前記キャビティに、前記基板の厚みと同じ厚みの電子部品を収容する。

【請求項 22】

請求項 12 に記載の配線板の製造方法において、
前記電子部品の端子が形成された面が、前記第 1 面と同一面内に位置するように前記電子部品を、前記キャビティに収容する。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、配線板及び配線板の製造方法に関する。

【背景技術】

【0002】

近年、電子機器の高性能化、小型化の進展にともない、電子機器の内部に実装される配線板の高機能化、高集積化の要請が高くなってきている。

【0003】

これに対し、ICチップ等の電子部品を配線板内に収容する（内蔵する）技術が種々提案されている（例えば特許文献 1 及び 2 参照）。特許文献 1 及び 2 に開示された製造方法を用いることで、半導体素子の端子とビルドアップ層の配線とを適切に接続させることができる。これにより、信頼性の高い半導体素子内蔵多層プリント配線板を製造することが可能となる。

【先行技術文献】

【特許文献】

【0004】

【特許文献 1】特開 2002 - 246757 号公報

【特許文献 2】特開 2001 - 332863 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

上記特許文献に開示された製造方法を用いて、コア材としての基板の表面に、導体パターンを覆う絶縁層を形成する場合には、絶縁層の材料となる層間材が基板の表面に積層されることになる。これらの層間材の多くは、例えばプリプレグに代表されるように、樹脂

10

20

30

40

50

を主成分とする。このため、コア材に形成されたキャビティの内壁と、キャビティに収容される電子部品との間の隙間が大きいと、絶縁層に窪みが発生してしまうことが考えられる。特に、コア材の表面に形成された導体パターンの密度が、キャビティ周辺の領域で粗であり、それ以外の領域で密である場合には、絶縁層に発生する窪みが大きくなる傾向があると考えられる。

【0006】

絶縁層に発生する窪みは、絶縁層上に積層形成される導体回路の断線及び短絡や、配線板の層間に生じるボイドの発生要因となり、ひいては配線板の信頼性が低下する要因となる。本発明は、上述の事情の下になされたものであり、配線板の信頼性を向上させることを目的とする。

10

【課題を解決するための手段】

【0007】

本発明の第1の観点に係る配線板は、キャビティが形成された基板と、前記キャビティに収容された電子部品と、前記基板の第1面に、前記キャビティの開口を囲むように形成された第1導体パターンと、前記第1導体パターンの周囲に形成された第2導体パターンと、前記第1面に、前記第1導体パターン、前記第2導体パターンおよび前記キャビティの開口を覆うように形成された絶縁層と、を有し、前記第1導体パターンには、前記第2導体パターン側から前記キャビティの開口側へ通じるスリットが形成されている。

【0008】

本発明の第2の観点に係る配線板の製造方法は、基板に、前記電子部品を収容するキャビティを形成することと、前記基板の第1面に、スリットが形成されるとともに前記キャビティの開口を囲む第1導体パターンと、前記第1導体パターンの周囲に配置される第2導体パターンを形成することと、前記第1面に、前記第1導体パターン、前記第2導体パターンおよび前記キャビティの開口を覆う絶縁層を形成することと、を含み、前記スリットは、前記第2導体パターン側から前記キャビティの開口側へ通じている。

20

【発明の効果】

【0009】

本発明によれば、基板の上面に、キャビティの開口を囲むように第1導体パターンが形成される。これにより、絶縁層が大きく湾曲することがなくなる。また、この第1導体パターンには、第2導体パターン側からキャビティの開口側へ通じるスリットが形成される。これにより、絶縁層が形成される際に、第1導体パターンの外側にある樹脂の一部が、スリットを通過して、第1導体パターン10の内側に移動する。このため、第1導体パターンの内側と外側とで絶縁層の厚みが等しくなり、結果的に平坦な絶縁層が形成される。その結果、配線板の信頼性が向上する。

30

【図面の簡単な説明】

【0010】

【図1】電子部品内蔵配線板の概略断面図である。

【図2】電子部品内蔵配線板の製造方法を説明するための図である。

【図3】電子部品内蔵配線板の製造方法を説明するための図である。

【図4】電子部品内蔵配線板の製造方法を説明するための図である。

40

【図5】電子部品内蔵配線板の製造方法を説明するための図である。

【図6】電子部品内蔵配線板の製造方法を説明するための図である。

【図7】電子部品内蔵配線板の製造方法を説明するための図である。

【図8】電子部品内蔵配線板の製造方法を説明するための図である。

【図9】電子部品内蔵配線板の製造方法を説明するための図である。

【図10】電子部品内蔵配線板の製造方法を説明するための図である。

【図11】電子部品内蔵配線板の製造方法を説明するための図である。

【図12】電子部品内蔵配線板の製造方法を説明するための図である。

【図13】電子部品内蔵配線板の製造方法を説明するための図である。

【図14】電子部品内蔵配線板の製造方法を説明するための図である。

50

- 【図 1 5】電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 1 6】ビルドアップ多層プリント配線板を示す図である。
- 【図 1 7】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 1 8】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 1 9】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 2 0】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 2 1】導体パターンの変形例を示す図である。
- 【図 2 2】導体パターンの変形例を示す図である。
- 【図 2 3】導体パターンの変形例を示す図である。
- 【図 2 4】導体パターンの変形例を示す図である。
- 【図 2 5】導体パターンの変形例を示す図である。
- 【図 2 6】導体パターンの変形例を示す図である。
- 【図 2 7】導体パターンの変形例を示す図である。
- 【図 2 8】導体パターンの変形例を示す図である。
- 【図 2 9】導体パターンの変形例を示す図である。
- 【図 3 0】導体パターンの変形例を示す図である。
- 【図 3 1】導体パターンの変形例を示す図である。
- 【図 3 2】導体パターンの変形例を示す図である。
- 【図 3 3】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 3 4】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 3 5】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 3 6】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 3 7】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 3 8】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 3 9】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 4 0】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 4 1】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 4 2】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 4 3】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 4 4】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 4 5】変形例に係る電子部品内蔵配線板の製造方法を説明するための図である。
- 【図 4 6】積層配線板を示す図である。

【発明を実施するための形態】

【0011】

以下、本発明の一実施形態を、図面を参照しつつ説明する。なお、説明にあたっては、相互に直交する X 軸、Y 軸及び Z 軸からなる座標系を用いる。

【0012】

図 1 は、本実施形態に係る電子部品内蔵配線板 1 の概略断面図である。電子部品内蔵配線板 1 は、基板 2 と、基板 2 に収容された電子部品 3 と、基板 2 の上下面に形成された導体パターン 4, 5 及び層間絶縁層 6, 7 と、層間絶縁層 6, 7 の表面にそれぞれ形成された導体パターン 8, 9 と、基板 2 の上面 (+Z 側の面) に形成された導体パターン 10 と、基板 2 の下面 (-Z 側の面) に形成された導体パターン 11 とを有する。

【0013】

基板 2 は、ガラスクロス (ガラス布)、ガラス不織布、或いはアラミド不織布等の補強材 (基材) に、エポキシ樹脂、BT (ビスマレイミドトリアジン) 樹脂、或いはポリイミド樹脂等を含浸させてなる基板である。この基板 2 は、厚さが約 110 μm であり、中央部に、矩形のキャピティ 21 が形成されている。なお、キャピティ 21 は必ずしも基板 2 の中央に位置していなくてもよい。

【0014】

導体パターン 4, 10 は、基板 2 の上面に形成され、導体パターン 5, 11 は、基板 2

の下面に形成されている。これらの導体パターン 4, 5, 10, 11 それぞれは、厚さが約 20 μm である。

【0015】

導体パターン 4, 5 それぞれは、銅などからなり、スルーホール導体 20 によって、電氣的に接続されている。導体パターン 10, 11 それぞれは、キャビティ 21 を囲むように形成されている。詳細は後述するが、導体パターン 10 は、層間絶縁層 6 の上面に、キャビティに沿った窪みが形成されることを防止するために用いられる。また、導体パターン 11 は、電子部品 3 を正確に配置するために使用される。

【0016】

電子部品 3 は、IC チップである。この電子部品 3 は、基板 2 に形成されたキャビティ 21 の内部に、端子 30 が上方に位置した状態で收容されている。

10

【0017】

層間絶縁層 6 は、基板 2 の上面を覆うように形成されている。層間絶縁層 6 は、例えば硬化したプリプレグからなり、厚さは 60 μm である。この層間絶縁層 6 は、基板 2 の上面に形成された導体パターン 4, 10 と、層間絶縁層 6 の上面に形成された導体パターン 8 とを電氣的に絶縁する。

【0018】

プリプレグは、例えばグラスファイバ又はアラミドファイバに、エポキシ樹脂、ポリエステル樹脂、ビスマレイミドトリアジン樹脂 (BT 樹脂)、イミド樹脂 (ポリイミド)、フェノール樹脂、又はアリル化フェニレンエーテル樹脂 (A-PPE 樹脂) 等を含浸させることにより形成される。

20

【0019】

層間絶縁層 7 は、基板 2 の下面を覆うように形成されている。層間絶縁層 7 は、層間絶縁層 6 と同様に、例えば硬化したプリプレグからなり、厚さは 60 μm である。この層間絶縁層 7 は、基板 2 の下面に形成された導体パターン 5, 11 と、層間絶縁層 7 の下面に形成された導体パターン 9 とを電氣的に絶縁する。

【0020】

層間絶縁層 6 及び 7 の材料としては、プリプレグに代えて、液状又はフィルム状の熱硬化性樹脂や熱可塑性樹脂、さらには RCF (Resin Coated copper Foil) を用いることもできる。ここで、熱硬化性樹脂としては、例えばエポキシ樹脂、イミド樹脂 (ポリイミド)、BT 樹脂、アリル化フェニレンエーテル樹脂、アラミド樹脂などを用いることができる。また、熱可塑性樹脂としては、例えば液晶ポリマー (LCP)、PEEK 樹脂、PTFE 樹脂 (フッ素樹脂) などを用いることができる。これらの材料は、例えば絶縁性、誘電特性、耐熱性、機械的特性等の観点から、必要性に応じて選ぶことが望ましい。また、上記樹脂には、添加剤として、硬化剤、安定剤、フィラーなどを含有させることもできる。

30

【0021】

導体パターン 8 は、層間絶縁層 6 の上面に形成されている。この導体パターン 8 は、ビア導体 60 によって、導体パターン 4 及び電子部品 3 の端子 30 と電氣的に接続されている。

40

【0022】

導体パターン 9 は、層間絶縁層 7 の下面に形成されている。この導体パターン 9 は、ビア導体 70 によって、導体パターン 5 と電氣的に接続されている。導体パターン 8, 9 は、銅などからなり、その厚さは、共に約 20 μm である。

【0023】

次に、図 2 ~ 図 14 を参照して、この電子部品内蔵配線板 1 の製造方法を説明する。

【0024】

先ず、図 2 に示されるように、厚さ約 110 μm の基板 2 と、この基板 2 の表面に貼り付けられた厚さ約 12 μm の銅箔 101, 102 からなる銅張積層板 110 を準備する。

【0025】

50

次に、図3に示されるように、銅張積層板110にドリル等を用いて、スルーホール103を形成する。続いて、デスマア処理を行う。これにより、スルーホール103の内面に残留するスマア等が除去される。

【0026】

次に、銅張積層板110に、無電解銅めっき及び電解銅めっきを施す。これにより、図4に示されるように、銅張積層板110の表面と、スルーホール103の内壁面に、銅めっき膜104が形成される。スルーホール103の内壁面に形成された銅めっき膜104は、スルーホール導体20となる。

【0027】

次に、例えばサブトラクティブ法を実施して、基板2の表面の銅箔101、102、及び銅めっき膜104のパターニングを行う。これにより、図5に示されるように、基板2の表面に、導体パターン4、5と、図1における導体パターン10、11を含む導体パターン10a、11aが形成される。

10

【0028】

図12は、基板2と、導体パターン10aとの関係を説明するための図である。図12に示されるように、導体パターン10aは、電子部品3の上面の面積より大きくなるように形成される。具体的には、導体パターン10aの面積は、電子部品3の外縁の輪郭を所定長L(約50 μ m)広げた面積と等しい。

【0029】

図5に示されるように、導体パターン11aは、基板2の下面に形成される。この導体パターン11aは、導体パターン10aと同様に、その面積が、電子部品3の外縁の輪郭を所定長L(約50 μ m)広げた面積と等しい。

20

【0030】

次に、図6に示されるように、ドリル等を用いて、電子部品3を収容するためのキャビティ21を形成する。このキャビティ21のX軸方向及びY軸方向の寸法は、約8.1mmである。導体パターン10aは、基板2にキャビティ21が形成されることで、図13に示されるように、キャビティ21の外縁に沿った枠状に整形され、導体パターン10となる。

【0031】

導体パターン11aも同様に、基板2にキャビティ21が形成されることで、キャビティ21の外縁に沿った枠状に整形され、導体パターン11となる。

30

【0032】

次に、図14に示されるように、エッチングによって、導体パターン10に、当該導体パターン10の外側から内側に通じる複数のスリットSを形成する。このスリットSの深さは、導体パターン10の厚さとほぼ同じである。また、例えば、導体パターン10全体の面積をS1、スリットSが形成された導体パターン10の面積をS2とすると、S2/S1が0.1~0.5となるように、導体パターン10にスリットSを形成する。

【0033】

次に、図7に示されるように、基板2の下面側にテープ201を貼り付ける。テープ201としては、紫外線が照射されると粘着性が低下し、容易に剥離可能となるUVテープ(例えば、リンテック株式会社のAdwill Dシリーズ等)を採用することができる。なお、仮硬化の際、80以上の高熱でも粘着性が低下しない種々の接着テープ、例えば、ポリイミドテープ等を用いてもよい。

40

【0034】

この際、導体パターン5と同一の厚みを有し、キャビティ21の外縁に沿って形成された導体パターン11が存在することで、テープ201が歪みなく略水平に貼り付けられる。

【0035】

次に、電子部品3を、図8に示されるように、テープ201の上面(接着面)に、端子30が上方に位置するように配置する。ここで、上述したように、テープ201が略水平

50

になっているため、電子部品 3 は、基板 2 に対して、上下方向に位置ずれすることなく配置される。また、この電子部品 3 は、その下面から端子 3 0 の上面までの大きさが、導体パターン 1 1 の下面から導体パターン 1 0 の上面までの大きさと略等しい。このため、テープ 2 0 1 の上面に配置されたときには、端子 3 0 の上面の位置が、導体パターン 1 0 の上面の位置とほぼ等しくなる。

【 0 0 3 6 】

次に、図 9 に示されるように、基板 2 の上面に、厚さ約 6 0 μm のフィルム状のプリプレグを、真空ラミネーション法によりラミネートする。これにより、層間絶縁層 6 が形成される。

【 0 0 3 7 】

このラミネートの際、プリプレグを構成する樹脂が、スルーホール導体 2 0 の内部に充填される。また、プリプレグを構成する樹脂が、キャビティ 2 1 内における電子部品 3 と基板 2 の内壁との隙間に流入する。これにより、電子部品 3 と基板 2 の内壁との隙間は、樹脂材料で充填される。

【 0 0 3 8 】

電子部品 3 と基板 2 の内壁との隙間に流入する樹脂は、主として電子部品 3 の上方のプリプレグを構成する樹脂であるが、ラミネートの際には、導体パターン 1 0 の外側にある樹脂の一部が、導体パターン 1 0 に形成されたスリット S を通過して、導体パターン 1 0 の内側に移動する。

【 0 0 3 9 】

更に、導体パターン 1 1 は、基板 2 の下面に、キャビティ 2 1 を囲むように形成されている。また、導体パターン 1 1 の下面は、テープ 2 0 1 と密着している。このため、電子部品 3 と基板 2 の内壁との隙間に流入した樹脂は、導体パターン 1 0 が壁となって遮られるため、基板 2 の下面側に流出することがない。

【 0 0 4 0 】

次に、図 1 0 に示されるように、テープ 2 0 1 に紫外線を照射して、テープ 2 0 1 を剥離する。そして、図 1 1 に示されるように、基板 2 の下面に、厚さ約 6 0 μm のフィルム状のプリプレグを真空ラミネーション法によりラミネートする。これにより、基板 2 の下面に、層間絶縁層 7 が形成される。また、このラミネートの際、プリプレグを構成する樹脂がスルーホール導体 2 0 の内部に流入する。

【 0 0 4 1 】

次に、炭酸ガス (CO_2) レーザや UV - YAG レーザ等を用いて、層間絶縁層 6 , 7 にビアホールを形成する。そして、例えばアディティブ法により、導体パターン 8 , 9 とビア導体 6 0 , 7 0 を形成する。これにより、図 1 に示される電子部品内蔵配線板 1 が完成する。

【 0 0 4 2 】

以上説明したように、本実施形態では、基板 2 の上面に、キャビティ 2 1 を囲むように導体パターン 1 0 が形成されている。この導体パターン 1 0 は、例えば図 9 に示されるように、その上面の Z 軸方向に関する位置が、電子部品 3 に形成された端子 3 0 の位置とほぼ等しい。このため、導体パターン 4 と端子 3 0 との間の層間絶縁層 6 が下方に凸となるように湾曲することがなくなり、層間絶縁層 6 の上面に窪みが発生することがなくなる。

【 0 0 4 3 】

本実施形態では、基板 2 の上面に、フィルム状のプリプレグをラミネートして、層間絶縁層 6 を形成する際に、主として電子部品 3 の上方に位置するプリプレグを構成する樹脂が、キャビティ 2 1 内における電子部品 3 と基板 2 の内壁との隙間に流入する。そして、導体パターン 1 0 の外側にある樹脂の一部が、図 1 4 に示されるように導体パターン 1 0 に形成されたスリット S を通過して、導体パターン 1 0 の内側に移動する。このため、キャビティ 2 1 の外縁近傍において、層間絶縁層 6 の厚みが均一になる。これにより、層間絶縁層 6 の上面が平坦になり、基板 2 に複数の導体パターン及び複数の層間絶縁層を精度よくビルドアップすることが可能となる。

10

20

30

40

50

【 0 0 4 4 】

本実施形態では、図 1 4 に示されるように、導体パターン 1 0 の全体にわたってスリット S が形成されている。これにより、導体パターン 1 0 の外側にある樹脂が、均一に導体パターン 1 0 の内側に移動する。これにより、層間絶縁層 6 の上面が平坦になり、基板 2 に複数の導体パターン及び複数の層間絶縁層を精度よくビルドアップすることが可能となる。併せて、電子部品 3 とキャビティ 2 1 の内壁との間に、良好に樹脂を充填することが可能となる。

【 0 0 4 5 】

本実施形態では、導体パターン 1 1 が、基板 2 の下面に、キャビティ 2 1 を囲むように形成されている。また、導体パターン 1 1 の下面は、テープ 2 0 1 と密着している。このため、電子部品 3 と基板 2 の内壁との隙間に流入した樹脂は、導体パターン 1 0 に遮られるため、基板 2 の下面側に流出することがない。これにより、導体パターン 1 0 の内側に位置する層間絶縁層 6 から、必要以上に樹脂が流出することがなくなり、層間絶縁層 6 の上面に窪みが発生することがなくなる。したがって、層間絶縁層 6 の上面が平坦になり、基板 2 に複数の導体パターン及び複数の層間絶縁層を精度よくビルドアップすることが可能となる。

10

【 0 0 4 6 】

本実施形態では、略水平に貼付されたテープ 2 0 1 により、電子部品 3 がキャビティ 2 1 の内部で略水平に保持される。これにより、層間絶縁層 6 の表面の平坦性が確保される。その結果、層間絶縁層 6 上に導体パターン 8 をファインに形成することができる。また、ビア導体 6 0 が精度良く形成される。したがって、電子部品 3 の端子 3 0 とビア導体 6 0 との接続信頼性が向上する。

20

【 0 0 4 7 】

本実施形態では、導体パターン 1 0 a , 1 1 a は、基板 2 にキャビティ 2 1 が形成されることで、図 1 3 を参照するとわかるように、キャビティ 2 1 の外縁に沿った枠状に整形され、導体パターン 1 0 , 1 1 となる。これに限らず、図 1 5 に示されるように、キャビティ 2 1 を形成する前に、予め導体パターン 1 0 , 1 1 を形成しておいてもよい。この場合、導体パターン 4 , 5 を形成する工程で導体パターン 1 0 , 1 1 も形成するのが好ましい。また、その工程において、スリット S を同時に形成してもよい。

【 0 0 4 8 】

図 1 6 は、図 1 に示される電子部品内蔵配線板 1 を、さらに多層化することで得られるビルドアップ多層プリント配線板 1 A を示す図である。このビルドアップ多層プリント配線板 1 A の製造工程を簡単に説明する。

30

【 0 0 4 9 】

まず、電子部品内蔵配線板 1 の上面及び下面上に、それぞれ層間絶縁層 6 0 1 及び 6 0 2 を形成する。そして、電子部品内蔵配線板 1 に形成されている導体パターン 8 , 9 に達するスルーホールを層間絶縁層 6 0 1 , 6 0 2 に設ける。

【 0 0 5 0 】

次に、層間絶縁層 6 0 1 及び 6 0 2 上に、それぞれ導体パターン 6 0 3 及び 6 0 4 を形成する。その際、同時に層間絶縁層 6 0 1 及び 6 0 2 に形成したスルーホールに、それぞれビア導体 6 0 5 及び 6 0 6 を形成する。これにより、導体パターン 6 0 3 と導体パターン 8 が電氣的に接続される。また、導体パターン 6 0 4 と導体パターン 9 が電氣的に接続される。

40

【 0 0 5 1 】

同様に、層間絶縁層 6 0 7 , 6 0 8 、導体パターン 6 0 9 , 6 1 0 、ビア導体 6 1 1 , 6 1 2 を形成する。

【 0 0 5 2 】

次に、基板の上下面に液状又はドライフィルム状の感光性レジスト（ソルダーレジスト）を塗布又はラミネートする。そして、所定のパターンが形成されたマスクフィルムを感光性レジストの表面に密着させる。続いて、感光性レジストを、紫外線で露光し、アルカ

50

リ水溶液で現像する。

【0053】

これにより、導体パターン609, 610のはんだパッドとなる部分を露出させるための開口部が設けられたソルダーレジスト層613, 614が形成される。以上の手順によって、図16に示されるビルドアップ多層プリント配線板1Aが完成する。

【0054】

本実施形態では、図8に示されるように、電子部品3を、端子30が上方に位置した状態で、キャビティ21に收容するフェイスアップ方式を用いて、電子部品内蔵配線板1を製造した。これに限らず、電子部品3を、端子30が下方に位置した状態で、キャビティ21に收容するフェイスダウン方式を用いて、電子部品内蔵配線板1を製造してもよい。

10

【0055】

この場合、図7に示されるように、基板2の下面側にテープ201を貼付した後、図17に示されるように、電子部品3を、端子30が下方に位置した状態で、テープ201の上面に配置する。

【0056】

次に、図18に示されるように、基板2の上面に、厚さ約60 μm のフィルム状のプリプレグを、真空ラミネーション法によりラミネートする。これにより、層間絶縁層6が形成される。

【0057】

次に、図19に示されるように、テープ201に紫外線を照射して、テープ201を剥離する。そして、図20に示されるように、基板2の下面に、フィルム状のプリプレグを真空ラミネーション法によりラミネートする。これにより、基板2の下面に、層間絶縁層7が形成される。

20

【0058】

次に、炭酸ガス(CO_2)レーザやUV-YAGレーザ等を用いて、層間絶縁層6, 7にビアホールを形成する。そして、例えばアディティブ法により、導体パターン8, 9とビア導体60, 70を形成する。

【0059】

上記各実施形態では、導体パターン10は、図14に示されるように、キャビティ21の外縁に沿って形成され、導体パターン10の内側の側面と、キャビティ21の内壁面とが同一面内に位置している。これに限らず、図21に示されるように、導体パターン10の内側の側面が、キャビティ21から離れたところに位置するように、導体パターン10を形成してもよい。この場合、導体パターン10の内側の側面と、キャビティ21の内壁面との距離は、50 μm 以下であることが望ましい。

30

【0060】

以下、図21に示される導体パターン10を有する電子部品内蔵配線板1の製造方法を、図33~図38を参照しつつ説明する。

【0061】

まず、図33に示されるように、厚さ約110 μm の基板2と、この基板2の表面に貼り付けられた厚さ約12 μm の銅箔101, 102からなる銅張積層板110を準備する。

40

【0062】

次に、図34に示されるように、銅張積層板110にドリル等を用いて、スルーホール103を形成する。続いて、デスミア処理を行う。これにより、スルーホール103の内面に残留するスミア等が除去される。

【0063】

次に、銅張積層板110に、無電解銅めっき及び電解銅めっきを施す。これにより、図35に示されるように、銅張積層板110の表面と、スルーホール103の内壁面に、銅めっき膜104が形成される。スルーホール103の内壁面に形成された銅めっき膜104は、スルーホール導体20となる。

50

【 0 0 6 4 】

次に、例えばサブトラクティブ法を実施して、図 3 6 に示されるように、矩形棒状の導体パターン 1 0 , 1 1 と、導体パターン 1 0 , 1 1 とに囲まれる長方形の導体パターン 1 0 b , 1 1 b が形成されるように、基板 2 の表面の銅箔 1 0 1 , 1 0 2、及び銅めっき膜 1 0 4 のパターニングを行う。

【 0 0 6 5 】

次に、図 3 7 の矢印 a に示されるように、導体パターン 1 0 と導体パターン 1 0 b との隙間に照射されるレーザー光を、導体パターン 1 0 b の外縁に沿って移動させながら、基板 2 を導体パターン 1 0 b の外縁に沿ってカットする。これにより、図 3 8 に示されるように、導体パターン 1 0 の内側に、キャビティ 2 1 が形成される。

10

【 0 0 6 6 】

以降、先に述べた手順で、導体パターン 1 0 にスリットを形成し、キャビティ 2 1 に電子部品を収容した後に、絶縁層及び導体パターンをビルドアップする。これによって、電子部品内蔵配線板 1 が完成する。

【 0 0 6 7 】

この電子部品内蔵配線板 1 においても、フィルム状のプリプレグをラミネートする際に、導体パターン 1 0 の外側にある樹脂の一部が、導体パターン 1 0 に形成されたスリット S を通過して、導体パターン 1 0 の内側に移動する。このため、キャビティ 2 1 の外縁近傍において、層間絶縁層 6 の厚みが均一になる。これにより、層間絶縁層 6 の上面が平坦になり、基板 2 に複数の導体パターン及び複数の層間絶縁層を精度よくビルドアップすることが可能となる。但し、この場合のキャビティ 2 1 の内壁面から導体パターン 1 0 の内壁面までの距離は、導体パターン 1 0 のライン幅より短いことが望ましい。

20

【 0 0 6 8 】

導体パターン 1 0 は、図 2 2 に示されるように、キャビティ 2 1 の上方（内側）に若干はみ出しているもよい。導体パターン 1 0 を、図 2 2 に示されるような形状に形成するためには、上記実施形態に比べ、やや複雑な工程を必要とする。しかし、キャビティ 2 1 の外縁近傍で、層間絶縁層 6 が窪むことを効果的に回避することができる。

【 0 0 6 9 】

上記実施形態では、キャビティ 2 1 が正方形である場合について説明した。これに限らず、例えば図 2 3 に示されるように、キャビティ 2 1 は、円形や楕円形であってもよい。また、キャビティ 2 1 を囲むように形成された導体パターン 1 0 も、その形状が、円形や楕円形、或いは多角形であってもよい。

30

【 0 0 7 0 】

導体パターン 1 0 の形状は、キャビティ 2 1 の形状と同一でなくてもよい。例えば図 2 4 に示されるように、長方形のキャビティ 2 1 を囲むように、楕円形の導体パターン 1 0 を形成してもよい。また、導体パターン 1 0 のライン幅は、図 2 5 に示されるように、均一でなくてもよい。

【 0 0 7 1 】

上記実施形態では、導体パターン 1 0 に形成されたスリット S を、エッチング処理を行うことにより形成した。これに限らず、導体パターン 1 0 a 或いは導体パターン 1 0 に対してレーザーエッチング処理を行って、スリット S を形成してもよい。

40

【 0 0 7 2 】

導体パターン 1 0 に形成されるスリット S は、図 2 6 に示されるように、導体パターン 1 0 のコーナー部分に形成されていてもよい。キャビティ 2 1 が矩形の場合には、電子部品 3 の四隅近傍に、樹脂が十分に充填されないことがある。導体パターン 1 0 のコーナー部分にスリット S を形成すると、電子部品 3 の四角近傍に、十分な樹脂を流入させることが可能となる。

【 0 0 7 3 】

上記実施形態では、スリット S は、導体パターン 1 0 の全体に形成されている。これに限らず、例えば図 2 7 に示されるように、導体パターン 1 0 のコーナー近傍に優先的に形

50

成されていてもよい。また、図 28 に示されるように、導体パターン 10 のコーナー部分にのみ形成されていてもよい。これにより、電子部品 3 の四角近傍に、十分な樹脂を流入させることができる。

【 0 0 7 4 】

導体パターン 10 が、円形や楕円形のキャビティ 21 の外縁に沿って形成されている場合には、例えば図 29 に示されるように、スリット S を、電子部品 3 から遠い位置に優先的に形成してもよい。

【 0 0 7 5 】

上記実施形態では、スリット S は、導体パターン 10 に沿って、等間隔に形成されている。これに限らず、スリット S は、例えば図 30 に示されるように、キャビティ 21 の - X 側或いは + X 側といったように、キャビティ 21 の両側にのみ形成されていてもよい。また、例えば図 31 に示されるように、スリット S は、不規則なピッチで、導体パターン 10 に形成されていてもよい。

【 0 0 7 6 】

例えば図 32 に示されるように、スリット S は、導体パターン 10 の外側から内側に向かうにつれて幅が狭くなるように形成されていてもよい。

【 0 0 7 7 】

スリット S は、導体パターン 10 の上面から下面に達するように形成されていてもよい。また、導体パターン 10 の上面から適当な深さとなるように形成されていてもよい。

【 0 0 7 8 】

導体パターン 10 と導体パターン 11 とは、例えば図 39 に示されるように、キャビティ 21 の内壁面に形成された銅めっき膜 700 によって、電氣的に接続されていてもよい。銅めっき膜 700 は、例えばキャビティ 21 に收容される電子部品 3 のシールド等に利用することができる。

【 0 0 7 9 】

上記実施形態では、導体パターン 10、11 は、他の導体パターンと電氣的に接続されていないダミーパターンであるものとした。これに限らず、導体パターン 10、11 は、他の導体パターン 4、5 と電氣的に接続されていてもよい。これによって、電気回路の一部を構成してもよい。また、グランド導体として使用されてもよい。

【 0 0 8 0 】

基板 2 に收容する電子部品 3 は、IC チップ等の半導体素子に限定されない。例えば、図 40 ~ 図 43 に示されるように、上記実施形態と同様の手順で、コンデンサ C を基板 2 に收容してもよい。

【 0 0 8 1 】

上記実施形態では、基板 2 は、ガラスクロス（ガラス布）、ガラス不織布、或いはアラミド不織布等の補強材（基材）に、エポキシ樹脂、BT（ビスマレイミドトリアジン）樹脂、或いはポリイミド樹脂等を含浸させてなる基板であるものとした。これに限らず、キャビティ 21 が形成される基板 2 は、図 44 に示されるように、内部に導体パターン 2a が形成された基板であってもよい。

【 0 0 8 2 】

基板 2 に形成されたキャビティ 21 には、図 45 に示されるように、フリップチップを電子部品 3 として收容してもよい。この場合にも、基板 2 の上面に、フィルム状のプリプレグをラミネートして、層間絶縁層 6 を形成する際に、主として電子部品 3 の上方に位置するプリプレグを構成する樹脂が、キャビティ 21 内における電子部品 3 と基板 2 の内壁との隙間に流入する。そして、導体パターン 10 の外側にある樹脂の一部が、導体パターン 10 に形成されたスリット S を通過して、導体パターン 10 の内側に移動する。このため、キャビティ 21 の外縁近傍において、層間絶縁層 6 の厚みが均一になる。

【 0 0 8 3 】

また、電子部品 3 は、積層配線板を構成する基板に形成されたキャビティ 21 に收容されていてもよい。例えば図 46 は、基板 2 と基板 250 とを有する積層配線板 230 を示

10

20

30

40

50

す図である。図46に示されるように、この積層配線板230は、電子部品3が内蔵されるとともに導体パターン4, 5が形成された基板2と、導体パターン251, 252とが形成された基板250とを、層間絶縁層7を介して一体化し、その後、層間絶縁層6, 253、導体パターン8, 254、基板2, 250に形成された導体パターン同士を電氣的に接続するスルーホール導体260等を形成することにより、製造することができる。

【0084】

上記実施形態では、層間絶縁層6を形成する際に、電子部品3とキャビティ21の内壁との隙間が、層間絶縁層6を構成する樹脂材料で充填され、これにより、電子部品3が固定される。これに限らず、他の方法で電子部品3を、基板2に対して固定してもよい。例えば、層間絶縁層6を形成する前に、例えば、熱硬化性樹脂と無機フィラーからなる絶縁性樹脂を電子部品3と基板2の内壁との隙間に充填して、電子部品3を基板2に対して固定してもよい。

10

【0085】

上記実施形態では、基板2の下面に導体パターン11が形成されている。これに限らず、導体パターン11は、必ずしも形成されていなくてもよい。

【0086】

上記実施形態では、基板2にドリル等を用いて、スルーホール103を形成した。これに限らず、炭酸ガス(CO₂)レーザ、Nd-YAGレーザやエキシマレーザ等を用いて、スルーホール103を形成してもよい。

20

【0087】

上記実施形態では、基板2にドリル等を用いて、電子部品3が収容されるキャビティ21を形成した。これに限らず、炭酸ガス(CO₂)レーザ、Nd-YAGレーザやエキシマレーザ等を用いて、キャビティ21を形成してもよい。

【0088】

上記実施形態では、キャビティ21は、基板2を貫通する孔であるものとした。これに限らず、キャビティ21は、上方のみが開放された凹部であってもよい。

【0089】

本発明は、本発明の広義の精神と範囲を逸脱することなく、様々な実施形態及び変形が可能とされるものである。また、上述した実施形態は、本発明を説明するためのものであり、本発明の範囲を限定するものではない

30

【符号の説明】

【0090】

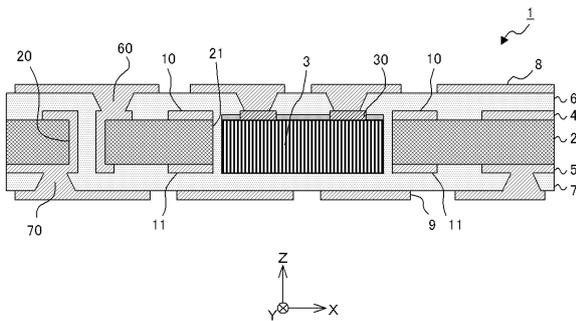
- 1 電子部品内蔵配線板
- 1A ビルドアップ多層プリント配線板
- 2 基板
- 3 電子部品
- 4, 5, 8, 9, 10, 10a, 11, 11a, 12 導体パターン
- 6, 7 層間絶縁層
- 20 スルーホール導体
- 21 キャビティ
- 30 端子
- 60, 70 ビア導体
- 101, 102 銅箔
- 103 スルーホール
- 104 銅めっき膜
- 110 銅張積層板
- 201 テープ
- 230 積層配線板
- 250 基板
- 251, 252, 254 導体パターン

40

50

- 2 5 3 層間絶縁層
- 2 6 0 スルーホール導体
- 6 0 1 , 6 0 2 , 6 0 7 , 6 0 8 層間絶縁層
- 6 0 3 , 6 0 4 , 6 0 9 , 6 1 0 導体パターン
- 6 0 5 , 6 0 6 , 6 1 1 , 6 1 2 ビア導体
- 6 1 3 ソルダレジスト層
- 6 1 4 ソルダレジスト層
- 7 0 0 銅めっき膜
- S スリット。
- C コンデンサ

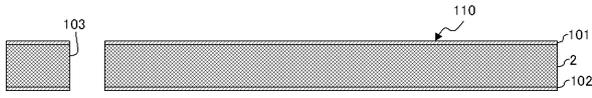
【図1】



【図2】



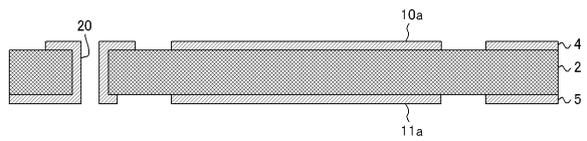
【図3】



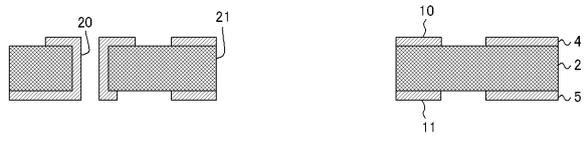
【図4】



【図5】



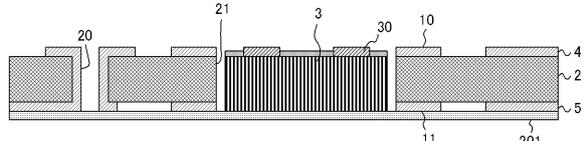
【図6】



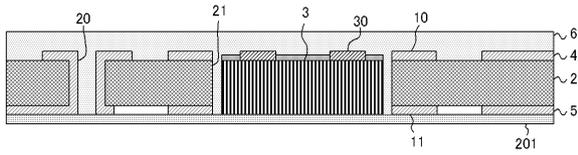
【図7】



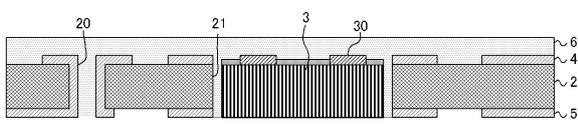
【図8】



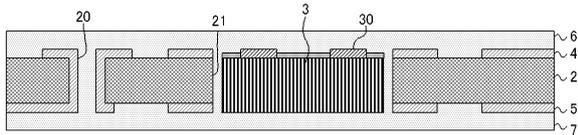
【図9】



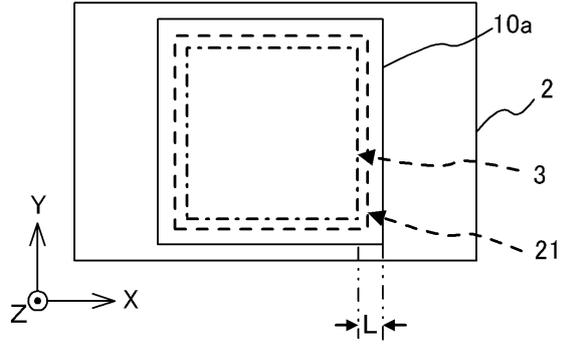
【図10】



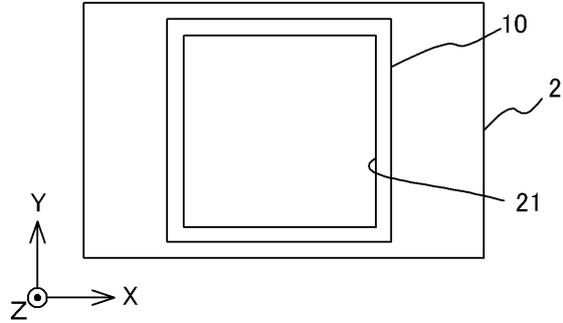
【図11】



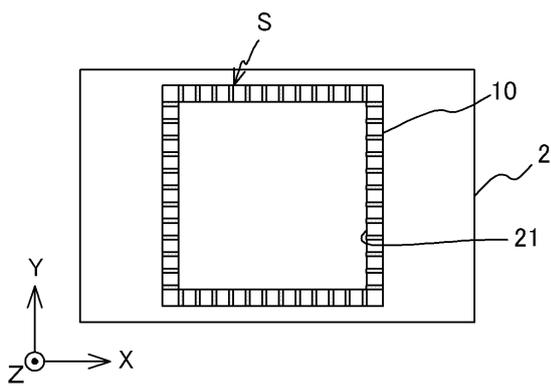
【図12】



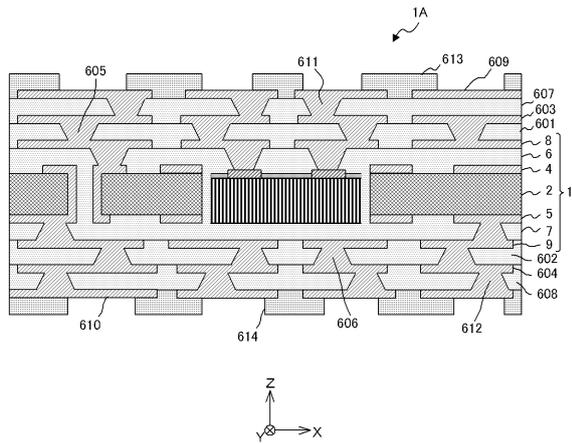
【図13】



【図14】



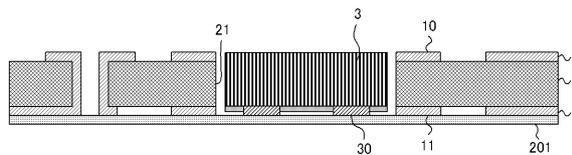
【図16】



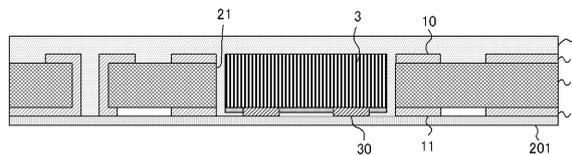
【図15】



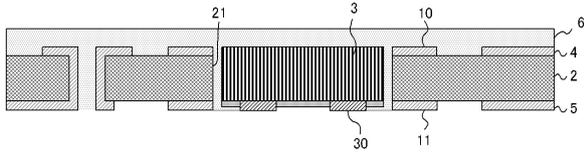
【図17】



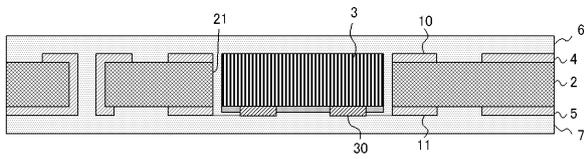
【図18】



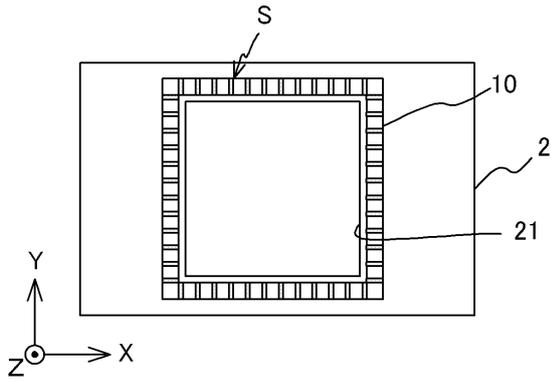
【図 19】



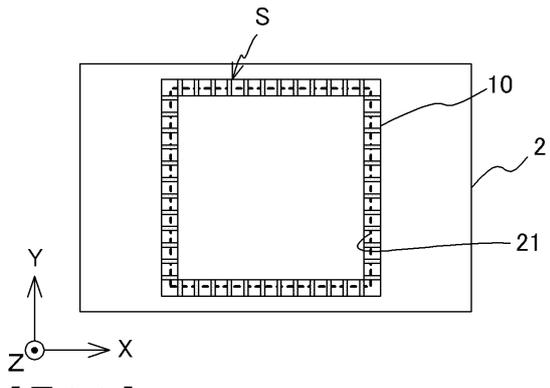
【図 20】



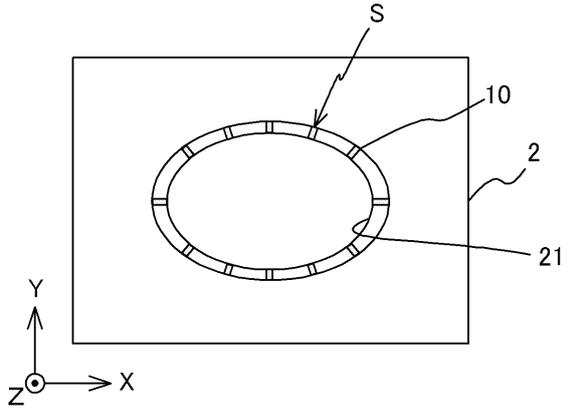
【図 21】



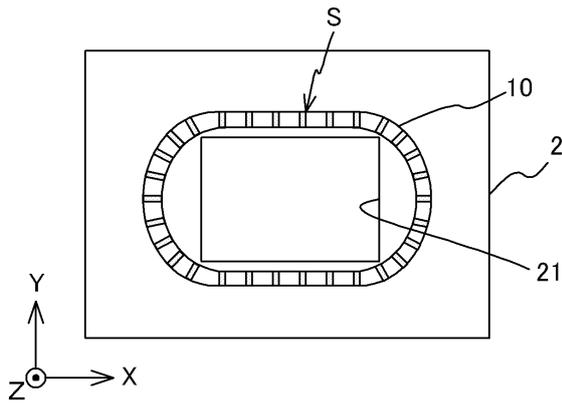
【図 22】



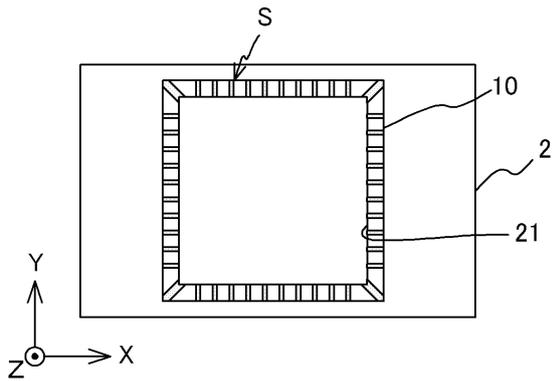
【図 23】



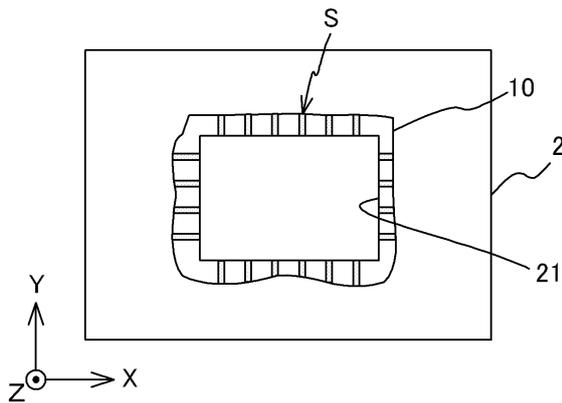
【図 24】



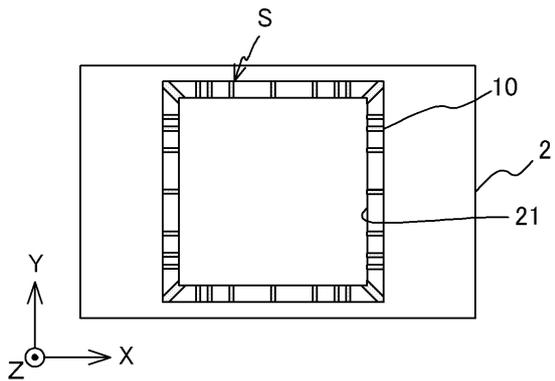
【図 26】



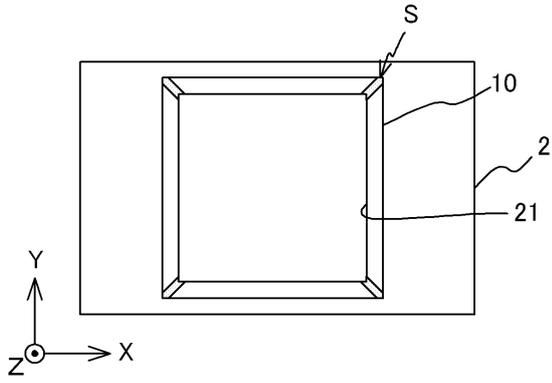
【図 25】



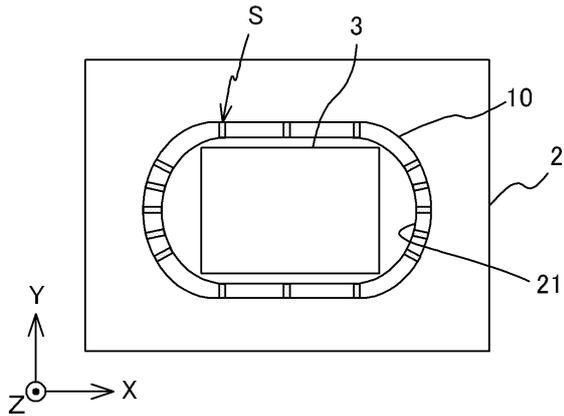
【図 27】



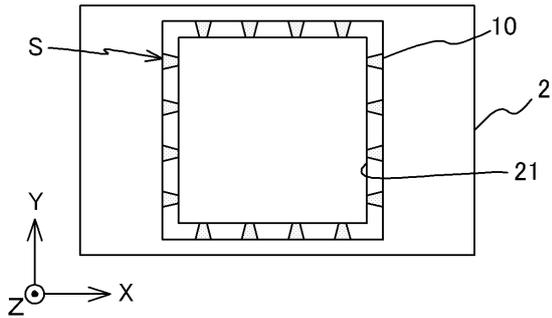
【図28】



【図29】



【図32】



【図33】



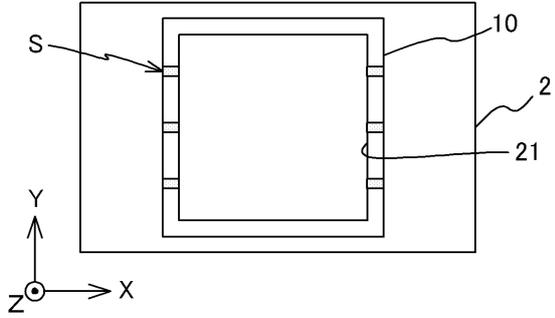
【図34】



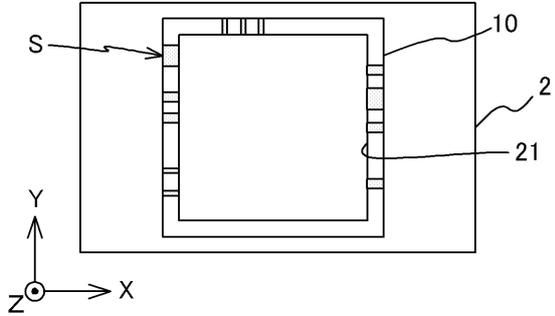
【図35】



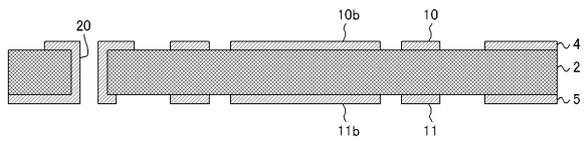
【図30】



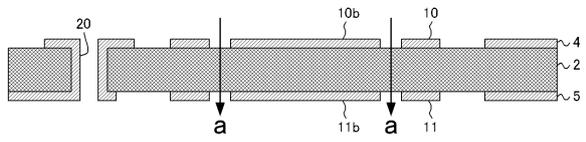
【図31】



【図36】



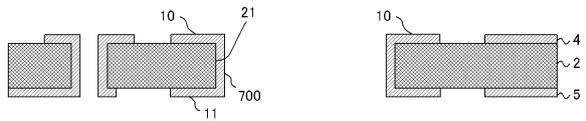
【図37】



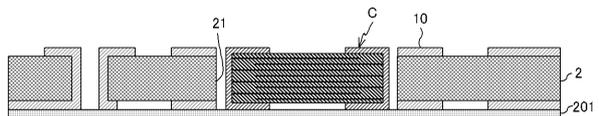
【図38】



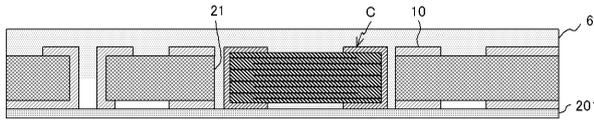
【図39】



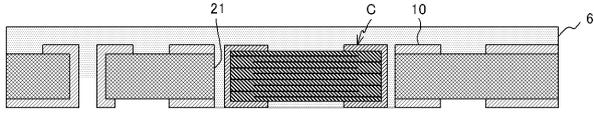
【図40】



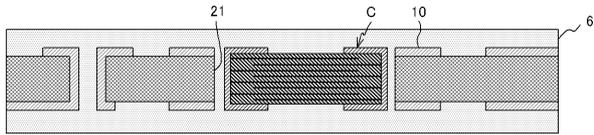
【図41】



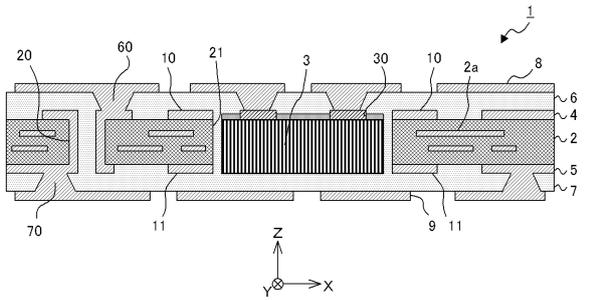
【図42】



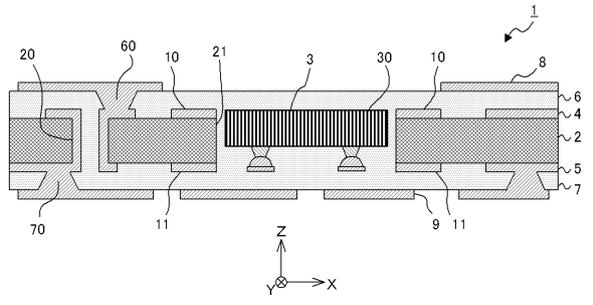
【図43】



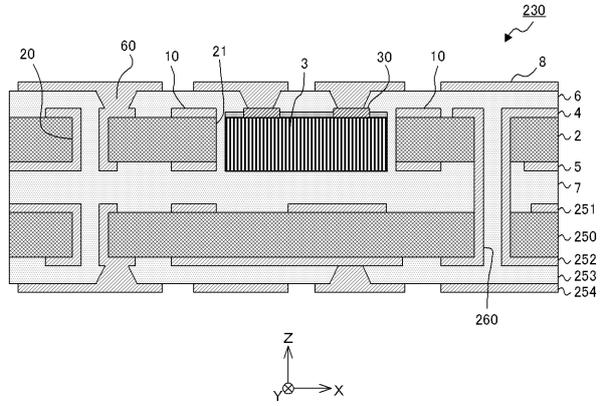
【図44】



【図45】



【図46】



フロントページの続き

(72)発明者 三門 幸信
岐阜県大垣市青柳町300 イビデン株式会社内

審査官 中尾 麗

(56)参考文献 特開2010-034390(JP,A)
特開平06-177538(JP,A)
特開2009-123874(JP,A)
特開2004-296570(JP,A)
特開2003-347452(JP,A)

(58)調査した分野(Int.Cl., DB名)
H05K 3/46
H05K 1/18