

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4366342号
(P4366342)

(45) 発行日 平成21年11月18日(2009.11.18)

(24) 登録日 平成21年8月28日(2009.8.28)

(51) Int.Cl.		F I			
HO4R	1/04	(2006.01)	HO4R	1/04	Z
HO4R	19/01	(2006.01)	HO4R	19/01	
HO4R	19/04	(2006.01)	HO4R	19/04	

請求項の数 3 (全 7 頁)

(21) 出願番号	特願2005-199754 (P2005-199754)	(73) 特許権者	000194918
(22) 出願日	平成17年7月8日(2005.7.8)		ホシデン株式会社
(65) 公開番号	特開2007-19912 (P2007-19912A)		大阪府八尾市北久宝寺1丁目4番33号
(43) 公開日	平成19年1月25日(2007.1.25)	(74) 代理人	100121706
審査請求日	平成19年5月10日(2007.5.10)		弁理士 中尾 直樹
		(74) 代理人	100128705
			弁理士 中村 幸雄
		(74) 代理人	100066153
			弁理士 草野 卓
		(72) 発明者	井土 俊朗
			福岡県鞍手郡鞍手町大字中山3024の3
			8 ホシデン九州株式会社内
		(72) 発明者	小野 和夫
			福岡県鞍手郡鞍手町大字中山3024の3
			8 ホシデン九州株式会社内

最終頁に続く

(54) 【発明の名称】 実装基板及びそれに載置されるマイクロホン

(57) 【特許請求の範囲】

【請求項1】

カプセル内に配置された回路基板の内部に内蔵部品が収納されて外部に中央端子及びその外周の周囲端子が形成されたマイクロホンを表面実装技術にて実装する実装基板において、

マイクロホンの中央端子に対応して形成される中央パターンと、上記マイクロホンの周囲端子に対応し上記中央パターンを取り囲んで複数個形成された外側パターンと、この外側パターンを接続する接続パターンと、上記中央パターン上及び外側パターン上にそれぞれ形成された半田部材と、この半田部材と半田部材の形成されていない部分の一部であるレジスト膜非形成部分を除いて被着されたレジスト膜と、を有し、

上記接続パターンは、上記中央パターンを囲むように環状であり、上記外側パターンは、上記接続パターン内縁から上記中央パターンに向かって突出し、

上記複数配置された外側パターンの間のうちの少なくとも一箇所にレジスト膜非形成部分を設け、上記レジスト膜非形成部分は、上記マイクロホンの周囲端子の内側から周囲端子の外側にかけて形成されることを特徴とする実装基板。

【請求項2】

上記中央パターンとこの中央パターンを取り囲む外側パターンとの間に、上記中央パターンを囲むようにレジスト膜非形成部分を設けたことを特徴とする請求項1に記載の実装基板。

【請求項3】

上記請求項 1 または 2 に記載の実装基板に搭載されるマイクロホンにおいて、回路基板の外側に形成される中央端子及び周囲端子は、カプセル端部でのかしめ部分よりも突出して形成され、上記周囲端子はリング状に形成されたことを特徴とするマイクロホン。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、マイクロホンを実装基板に搭載するに際し、使用する半田量を削減し、マイクロホンの実装基板への直接接面積を削減した構造を有する実装基板及びマイクロホンに関する。

10

【背景技術】

【0002】

図7は、特許文献1に示すマイクロホンの一従来例を示す。このマイクロホンは、エレクトレットコンデンサマイクロホンであり、カプセル1内の音孔2側より振動板4が張られた振動板リング3、スペーサ5、背極6、ホルダ7、ゲートリング8、及び電気回路9が内部に搭載された回路基板10が順に積層され、カプセル1の端部が回路基板10にかしめられて各内蔵部品がカプセル1内に収納・固定される構造を有する。回路基板10の外部に形成された導体パターン(図7図示省略)には、出力端子となる半田バンプ電極11及び接地端子となる半田バンプ電極12それぞれが設けられる。

【0003】

20

一方、図8に示すようにマイクロホンが搭載される実装基板13には、マイクロホンの半田バンプ電極11に対応する円形の半田パターン14、半田バンプ電極12に対応するリング状の半田パターン15が被着されている。

実装基板13にマイクロホンを搭載するに際しては、実装基板13の半田パターン14、15上に半田バンプ電極11、12を置き、リフロー槽を通すことにより半田を溶融させて半田パターン14、15と半田バンプ電極11、12を接続することで、マイクロホンが実装基板13に搭載され電氣的に接続されることになる。

【0004】

ここで、マイクロホンでの半田バンプ電極11、12は、図9に示す手順で形成される。すなわち、マイクロホンの回路基板10の外部に被着された導体パターン10aは、図9(a)に示すように出力端子に該当する円形のものや接地端子に該当するリング状のものがあ、この導体パターン10a上に図9(b)に示すように半田バンプ電極11、12が形成される部分を除いてレジスト膜10bが被着され、このレジスト膜10bの除去部分に図9(c)に示すように半田バンプ電極11、12がかしめ部分よりも突出して盛り上げられ形成される。

30

【特許文献1】特開2003-153392

【発明の開示】

【発明が解決しようとする課題】

【0005】

上記従来例の構成においては、実装基板13上にマイクロホンを搭載するに当たり、リフロー槽による半田接続を行うのであるが、この半田接続に先立ち、マイクロホン側のかしめ部分よりも突出した半田バンプ電極11、12の形成、ならびに実装基板13側の半田パターン14、15の形成が必要となる。この場合、これら半田部分を塗布する面積が大きくなり、あるいは半田部分を盛り上げるための量も大きくなり、結果的に半田接続のための使用する半田量が増大していたという問題がある。

40

また、半田接続に当たって、リフロー槽の通過時は、半田バンプ電極11、12及び半田パターン14、15の溶融により多くの部分に半田が行き渡り、半田パターン14、15の全域が回路基板10の外部の半田バンプ電極11、12やレジスト膜10bと接触する。この場合、回路基板10の多くの部分が溶融半田と密着することになり、回路基板10を通じてマイクロホン内部へ熱が伝導する。この場合、マイクロホンに熱によるストレ

50

スが生じ例えばエレクトレットの感度低下等が発生するという悪影響が生ずる。

【0006】

本発明は、上述の問題を解決するために発明されたもので、使用する半田量を削減し、マイクロホン内部への熱による悪影響を軽減するようにした実装基板及びこれに搭載されるマイクロホンの提供を目的とする。

【課題を解決するための手段】

【0007】

上述の目的を達成する本発明の実装基板は、カプセル内に配置された回路基板の内部に内蔵部品が収納されて外部に中央端子及びその外周の周囲端子が形成されたマイクロホンを表面実装技術にて実装する実装基板において、マイクロホンの中央端子に対応して形成される中央パターンと、上記マイクロホンの周囲端子に対応し上記中央パターンを取り囲んで複数個形成された外側パターンと、この外側パターンを接続する接続パターンと、上記中央パターン上及び外側パターン上にそれぞれ形成された半田部材と、この半田部材と半田部材の形成されていない部分の一部であるレジスト膜非形成部分を除いて被着されたレジスト膜と、を有することを特徴とする。

【0008】

また本発明のマイクロホンは、回路基板の外側に形成される中央端子及び周囲端子は、カプセル端部でのかしめ部分よりも突出して形成され、上記周囲端子はリング状に形成されたことを特徴とする。

【発明の効果】

【0009】

本発明によれば、実装基板上に形成された中央パターン上及び外側パターン上からなるレジスト膜非形成部分のみに半田部材が被着されることになるので、従来のように回路基板の多くの部分に行き渡る量の半田を使用することなく、使用する半田量を削減することができる。

【発明を実施するための最良の形態】

【0010】

ここで、図1乃至図6を参照して本発明の実施形態を説明する。なお、図7と同一部分には同符号を付し、必要がなければその説明を省略する。

〔実施形態〕

図1は、実装基板13上にマイクロホンを搭載した場合の断面図を示す。この図1において、カプセル1の内部に収納されカプセル1の端部にてかしめられて内蔵部品と共に固定された回路基板10には、その外部(下部)に一般に出力端子となる中央端子20(図1図示省略)及び一般に接地端子となる周囲端子21が形成される。この回路基板10、中央端子20、及び周囲端子21は、図2に示す構造を有し、図1の周囲端子21及び回路基板10は、図2(a)に示す切断線A-Aでの断面を示している。図2(a)において、回路基板10の外部(下部)には、円形の出力端子である中央端子20が形成され、この中央端子20の周りには接地端子であるリング状の周囲端子21が形成されている。この中央端子20及び周囲端子21は、カプセル1の端部のかしめ部分よりも突出して高くなっており、例えばかしめ部分の高さを0.1mmとした場合、それ以上の高さ例えば0.3mmのように突出して形成される。この中央端子20及び周囲端子21は、図2(b)及びこの図2(b)のB-B線断面を示す図2(c)にも示すように回路基板10上に形成された導体パターン10a上に重ねて被着形成される。この場合、中央端子20及び周囲端子21は、例えば銅箔に酸化防止膜であるニッケルや金を被覆した構造が挙げられ、例えば導体パターン10aのメッキ条件を変えることにより導体パターン10aと同時に容易に形成することができる。なお、この導体パターン10aを形成するに当たり、回路基板10に被着した銅箔を削ることにより形成する方法もある。

【0011】

図1にあって、マイクロホンの回路基板10の外部(下部)に形成された中央端子20(図1では図示省略)及び周囲端子21に対応して、マイクロホンが搭載される実装基板

13には半田パターン22(図1では図示省略)、23が形成されている。この実装基板13上の半田パターン22、23は、図3~図5に示す工程により形成される。この図3~図5(a)(b)のうち平面を示す上図のC-C切断面が下図であり、図5(b)に示す図5(a)のC-C切断面は図1にも示す。なお、マイクロホンの中央端子20及び周囲端子21に対する中央パターン24や外側パターン25の形状は、中央端子20と中央パターン24を位置決めすることで、マイクロホンを自由に回転して位置決めできマイクロホンの方向性の制約を除くことができる。

【0012】

図3では、実装基板13上に導体パターンが被着され、この導体パターンは、マイクロホンの中央端子20に対応するように形成された引き出しパターン24aを備えた中央パターン24、及びこの中央パターン24を取り囲むようにマイクロホンの周囲端子21に対応して形成され接続パターン25aにて相互につながる複数個(図では5個)の外側パターン25である。なおこの場合、接続パターン25aや引き出しパターン24aは、スルーホールを設けて実装基板13の内部や裏側にて接続し、実装基板13の表面に現れないようにすることもできる。例えば、図3にて引き出しパターン24aは設けず、中央パターン24よりスルーホールを設けて実装基板13の裏面に接続するようにしても良い。この場合、引き出しパターン24aに当たる部分は、仮想線にて示すように接続パターン25aを設けることができる。因みに、図5(c)は、外側パターン25についてスルーホールを設けた場合を図示する。

【0013】

ついで、図4に示すように実装基板13を覆うようにレジスト膜26が被着される。この場合、マイクロホンの中央端子20に対応して形成される中央パターン24上及びマイクロホンの周囲端子21に対応して形成される外側パターン25上は、それぞれレジスト膜26が被着されない非形成部分27であり、この部分を囲んでレジスト膜26が被着されることになる。更に、複数個の外側パターン25の間にあって接続パターン25aを外れた位置には、中央パターン24を取り囲む外側パターン25の内側部分からこの外側パターン25の外側部分にかけてレジスト膜非形成部分27が形成されている。すなわち、この外側パターン25の間のレジスト膜非形成部分27は、導体パターンやレジスト膜が存在しない溝となっている。

【0014】

この後、図5に示すように中央パターン24上及び外側パターン25上のレジスト膜非形成部分27に半田部材28を被着して半田パターン22、23が形成される。

このようにして図5(b)であるC-C線断面を示す図1のように、実装基板13にマイクロホンを搭載するに当たり、マイクロホンの回路基板10から突出する中央端子20及び周囲端子21を実装基板13の中央パターン24の半田部材28である半田パターン22上及び外側パターン25の半田部材28である半田パターン23上にそれぞれ置き、リフロー槽での半田の溶融にて中央端子20及び周囲端子21を半田部材28にて中央パターン24及び外側パターン25に接続するものである。

【0015】

この場合、半田部材28はレジスト膜26にて囲まれた中央パターン24及び外側パターン25上のみ配置されるため、半田の使用は必要となる電氣的接続部分のみに限定される。また、外側パターン25間のレジスト膜非形成部分27にて実装基板13と回路基板10とが離間することになるので、回路基板10への熱伝導が軽減される。また、この熱伝導の軽減は、半田部材28の面積の減少によっても図られる。更に、図5に示す外側パターン25間のレジスト膜非形成部分27の形成によりリフロー工程でのガス逃げ溝が形成されることにもなる。

【0016】

リフロー槽での半田付け時にマイクロホンへの熱伝導を減少させるために外側パターン25間のレジスト膜非形成部分27を形成したのであるが、この熱伝導の減少のためには、図6に示すように中央パターン24の周囲でレジスト膜非形成部分27の内側をつなぐ

10

20

30

40

50

ように更にレジスト膜非形成部分 29 を形成してもよく、更には外側パターン 25 の外側周囲にレジスト膜非形成部分を設けてもよい。

また、実装基板 13 上の導体パターンが形成された部分においてレジスト膜 26 を被着させない構造でも回路基板 10 の接触が防止できるので、熱伝導の軽減に寄与する。こうしてみると、図 5 に示す中央パターン 24 及び外側パターン 25 上の半田部材 28 を囲むようにレジスト膜 26 を形成する必要があるが、それ以外のマイクロホンの回路基板 10 と重なる部分はこれまで説明のレジスト膜非形成部分 27、29 を含めてレジスト膜 26 を除去するのが熱伝導軽減のためには好ましい。この場合、導体パターンを露出させないためこの導体パターン部分のみに重なるようにレジスト膜を被着しても良い。したがって、レジスト膜は、半田パターンの半田部材を囲みそれ以外は図 4、図 5 のレジスト膜非形成部分 27 を除き覆うように形成する場合、半田パターンの半田部材を囲みそれ以外は接続パターンを含む導体パターンのみを覆うように形成する場合、あるいは半田パターンの半田部材を囲みそれ以外は接続パターンを横断するようなレジスト膜非形成部分を除き覆うように形成する場合等があげられる。

10

【図面の簡単な説明】

【0017】

【図 1】本発明の実施形態を示す断面図である。

【図 2】マイクロホンの回路基板及びその外側の端子を主に示す図である。

【図 3】実装基板上的導電パターンを示す図である。

【図 4】図 3 の構成にレジスト膜を被着した図である。

【図 5】図 4 の構成に半田部材を被着した図である。

【図 6】実装基板上的導電パターンの他の例を示す平面図である。

【図 7】従来のマイクロホンの断面図である。

【図 8】従来の実装基板の平面図である。

【図 9】中央端子及び周囲端子の形成工程図である。

【図 1】

【図 2】

20

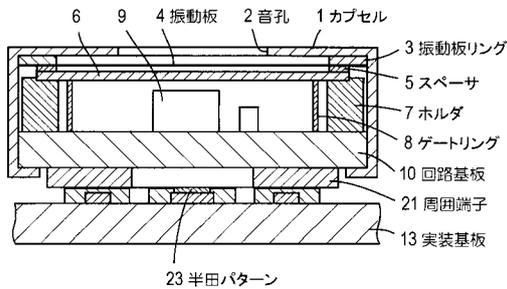


図1

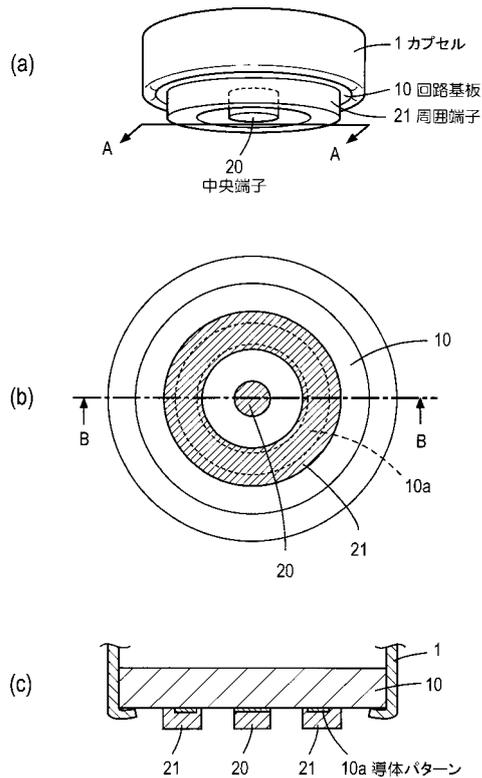


図2

【図3】

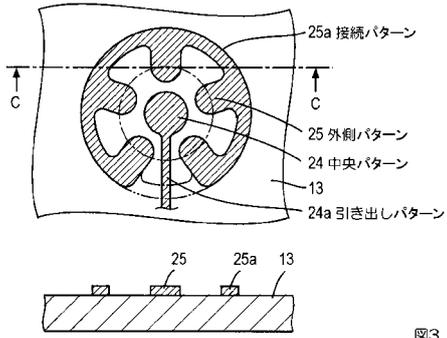


図3

【図4】

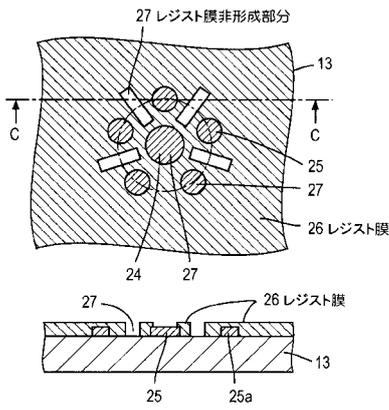


図4

【図7】

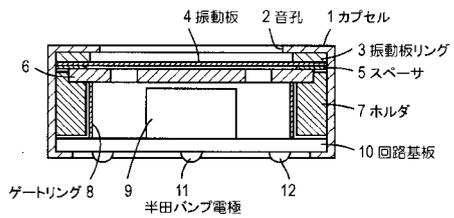


図7

【図8】

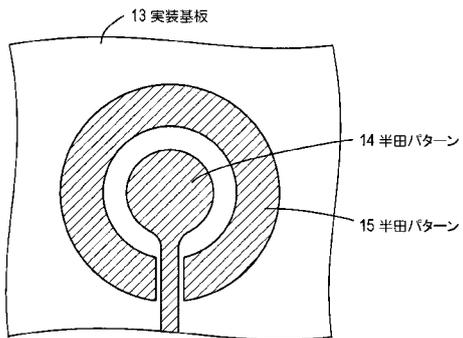


図8

【図5】

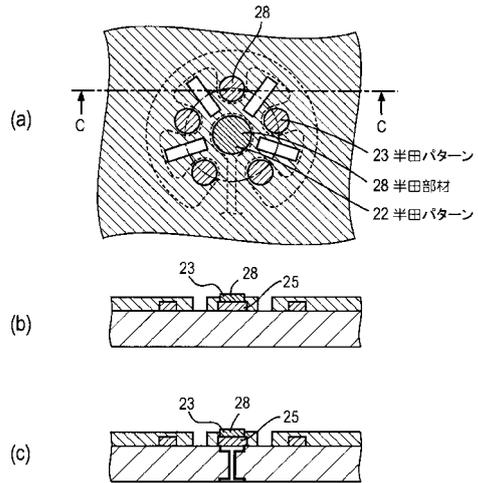


図5

【図6】

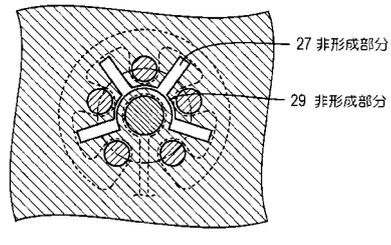


図6

【図9】

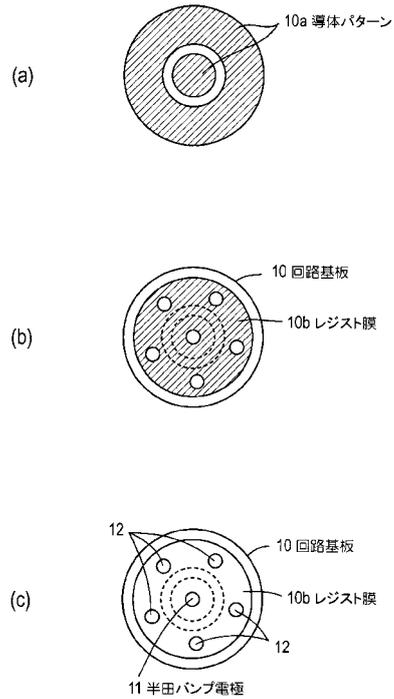


図9

フロントページの続き

- (72)発明者 中西 賢介
福岡県鞍手郡鞍手町大字中山3024の38 ホシデン九州株式会社内
- (72)発明者 大西 弘晃
福岡県鞍手郡鞍手町大字中山3024の38 ホシデン九州株式会社内

審査官 境 周一

- (56)参考文献 国際公開第2005/013641(WO, A1)
特開昭52-079872(JP, A)
特開昭53-147262(JP, A)
特開2003-153392(JP, A)
特開2000-189893(JP, A)
特開2004-006454(JP, A)
特開2004-303797(JP, A)
特開平11-214449(JP, A)

- (58)調査した分野(Int.Cl., DB名)
H04R 1/00 - 31/00