

(12) 发明专利申请

(10) 申请公布号 CN 101971380 A

(43) 申请公布日 2011.02.09

(21) 申请号 200980109057.2

(74) 专利代理机构 北京弘权知识产权代理事务

(22) 申请日 2009.08.04

所（普通合伙）11363

(30) 优先权数据

102008045653.5 2008.09.03 DE

代理人 郭放

(85) PCT申请进入国家阶段日

(51) Int. Cl.

2010.09.14

H01L 33/62(2006.01)

H01L 25/075(2006.01)

(86) PCT申请的申请数据

PCT/DE2009/001103 2009.08.04

(87) PCT申请的公布数据

W02010/025694 DE 2010.03.11

(71) 申请人 奥斯兰姆奥普托半导体有限责任公司

地址 德国雷根斯堡

(72) 发明人 埃瓦尔德·卡尔·迈克尔·古恩特
西格弗里德·赫尔曼
尤里克·策恩德 赫伯特·布鲁纳

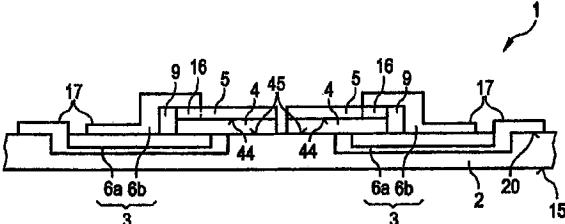
权利要求书 1 页 说明书 7 页 附图 4 页

(54) 发明名称

光电装置

(57) 摘要

在光电装置(1)的至少一个实施形式中，光电装置(1)包括具有安装面(20)并具有至少一个功能元件(3)的载体(2)。光电装置(1)还包括具有上表面(44)和与所述上表面(44)相对置的下表面(45)的至少一个无衬底的光电半导体芯片(4)，其中通过上表面(44)和下表面(45)实现半导体芯片(4)的电接触，并且下表面(45)面对载体(2)的安装面(20)。至少一个半导体芯片(4)设置在安装面(20)上。光电装置(1)还包括在半导体芯片(1)的上表面(44)上的至少一个电接触膜(5)，其中接触膜(5)是被结构化的。这种光电装置(1)的结构紧凑并具有良好的热特性。



1. 一种光电装置 (1), 包括 :
具有安装面 (20) 并具有至少一个功能元件 (3) 的载体 (2),
至少一个无衬底的光电半导体芯片 (4), 半导体芯片 (4) 具有上表面 (44)、与上表面 (44) 相对置的下表面 (45) 和在上表面 (44) 和下表面 (45) 上的半导体芯片 (4) 的电接触件, 下表面 (45) 面对安装面 (20) 并且半导体芯片 (4) 设置在安装面 (20) 上, 以及
在上表面 (44) 上的至少一个电接触膜 (5), 其中接触膜 (5) 是结构化的。
2. 如权利要求 1 所述的光电装置 (1), 其中, 具有至少四个半导体芯片 (4)。
3. 如上述权利要求之一所述的光电装置 (1), 其中, 至少一个功能元件 (3) 和至少一个半导体芯片 (4) 在平行于安装面 (2) 的方向上重叠。
4. 如权利要求 2 或 3 所述的光电装置 (1), 其中, 功能元件 (3) 包括导线 (6), 使得半导体芯片 (4) 或半导体芯片 (4) 组是可单独控制的。
5. 如上述权利要求之一所述的光电装置 (1), 其中, 功能元件 (3) 与载体 (2) 一体化地集成, 所述载体 (2) 由 p 型掺杂的硅形成并且包括至少一个 n 型掺杂的区域。
6. 如上述权利要求之一所述的光电装置 (1), 其中, 功能元件 (3) 包括有源制冷元件、具体是帕尔贴元件。
7. 如上述权利要求之一所述的光电装置 (1), 其中, 功能元件 (3) 包括对静电放电提供保护的保护单元。
8. 如上述权利要求之一所述的光电装置 (1), 其中, 功能元件 (3) 包括用于温度和 / 或光辐射的至少一个传感器 (7)。
9. 如上述权利要求之一所述的光电装置 (1), 其中, 功能元件 (3) 包括控制电路 (8)。
10. 如权利要求 8 或 9 所述的光电装置 (1), 其中, 控制电路 (8) 经由信号线与至少一个传感器 (7) 相连接。
11. 如权利要求 2 至 10 之一所述的光电装置 (1), 其中, 半导体芯片 (2) 密集地封装在至少一个具有至少四个半导体芯片 (4) 的区域 (18) 内。
12. 如上述权利要求之一所述的光电装置 (1), 其中, 至少一个半导体芯片 (4) 焊接或粘接在载体 (2) 上。
13. 如上述权利要求之一所述的光电装置 (1), 其中, 半导体芯片 (4) 关于上表面 (44) 的表面的电力消耗为至少 1W/mm^2 。
14. 如上述权利要求之一所述的光电装置 (1), 其中, 接触膜 (5) 是金属性的并且覆盖上表面 (44) 的表面的最多 35%。
15. 如权利要求 2 至 14 之一所述的光电装置 (1), 其中, 为每个半导体芯片 (4) 分配一个功能元件 (3), 所述功能元件 (3) 至少部分地存在于下表面 (45)。

光电装置

[0001] 本发明提供一种光电装置。

[0002] 光电装置——例如发光二极管或光电二极管——已经得到广泛的工业应用。促进这种装置的推广的主要原因例如是这种装置的高效率和长寿命。另外，光电装置可以非常紧凑并占用较少的空间。但是，为了获得高亮度，常常需要在例如公共载体或衬底上组合多个光电半导体芯片。这会对装置造成显著的热负荷。

[0003] 要解决的任务在于提供一种具有良好的热特性的光电装置。

[0004] 根据光电装置的至少一个实施方式，所述装置包含具有安装面的载体。利用载体的正面形成安装面。安装面优选地设计为平坦的，可也可以是结构化的。以具有较高的、优选至少为 $50\text{W}/(\text{mK})$ 、特别是至少 $120\text{W}/(\text{mK})$ 的导热率的材料形成载体。载体具有足够的机械稳定性，以防止载体弯曲和损坏设置在载体上的部件。

[0005] 根据光电装置的至少一个实施方式，所述载体包含功能元件。所述载体利用该功能元件而具有超越了元件在载体上的机械稳定性和 / 或多个光电半导体芯片的公共电接触的至少一个其它功能，因此所述功能元件可以被有源地电操作或具有电功能。利用所述至少一个功能元件，载体的特性、特别是在热和电方面的特性可以高效地适合于具体应用的要求。

[0006] 根据光电装置的至少一个实施方式，所述装置具有至少一个光电半导体芯片。光电半导体芯片可以被形成为发光二极管 (Leuchtdiode、Lumineszenzdiode)、激光二极管或光电二极管。具体地，半导体芯片是用于接收或发射电磁辐射的元件。

[0007] 根据光电装置的至少一个实施方式，光电半导体芯片是无衬底的半导体芯片。无衬底意味着，具有至少一个有源区域的层是外延生长的，例如是在生长衬底上外延生长的。公开专利文献 DE 10 2007 004 304 A1 公开了这种半导体芯片和制造这种芯片的方法，在此通过引用将上述公开中关于半导体芯片和半导体芯片的制造方法的内容合并于此。

[0008] 根据光电装置的至少一个实施方式，无衬底的半导体芯片的厚度小于 $100\mu\text{m}$ ，优选小于 $50\mu\text{m}$ 。具体地，半导体芯片的厚度小于 $10\mu\text{m}$ 。

[0009] 根据光电装置的至少一个实施方式，半导体芯片具有上表面和与所述上表面相对置的下表面。上表面和下表面由半导体芯片的正面形成。

[0010] 根据光电装置的至少一个实施方式，光电半导体芯片在上表面和下表面上具有电接触件。换句话说，在彼此相对置的面上存在半导体芯片的电接触点。具体地，半导体芯片不是所谓的倒装片。

[0011] 根据光电装置的至少一个实施方式，光电半导体芯片设置在安装面上。具体地，半导体芯片直接固定在安装面上。这并不排除在半导体芯片与安装面之间存在连接介质、比如粘接剂或焊接剂。替代地或附加地，半导体芯片可以直接设置在与载体集成在一起的至少一个功能元件上。

[0012] 根据光电装置的至少一个实施方式，所述装置包含至少一个电接触膜。优选地，接触膜由金属形成。类似地，接触膜可以由透明材料形成，比如由来自一组透明导电氧化物的材料形成，所述透明导电氧化物缩写为 TCO；具体地，利用铟锡氧化物形成。

[0013] 根据光电装置的至少一个实施方式,将接触膜结构化。也就是说,接触膜是在半导体芯片的上表面上的导电线。结构化的接触膜可以是蒸镀的。优选地,利用光刻法将接触膜结构化。例如,接触膜具有多个 L 形状的子区域,这些子区域由另外的子区域框状围绕,其中 L 形状的子区域具有彼此不同的边长。

[0014] 根据光电装置的至少一个实施方式,接触膜设置在光电半导体芯片的上表面上。接触膜因此用于半导体芯片的电接触。优选地,以这样的方式将接触膜图案化:即,接触膜仅覆盖半导体芯片的上表面的一小部分,具体地,小于 35%,优选小于 20%。

[0015] 在光电装置的至少一个实施方式中,所述装置具有载体,所述载体具有安装面并且具有至少一个功能元件。此外,光电装置包含至少一个无衬底的光电半导体芯片,所述光电半导体芯片具有上表面和与所述上表面相对置的下表面,其中利用上表面和下表面实现半导体芯片的电接触,并且下表面面对载体的安装面。在安装面上设置至少一个半导体芯片。此外,光电装置在半导体芯片的上表面含有至少一个电接触膜,其中接触膜是被结构化的。

[0016] 这种光电装置的结构紧凑并且具有良好的热特性。

[0017] 根据光电装置的至少一个实施方式,载体厚度在 $30 \mu\text{m}$ 至 1mm 的范围内,具体地。厚度在 $50 \mu\text{m}$ 至 $100 \mu\text{m}$ 的范围内。载体的如此低的厚度确保了载体具有低热阻。也就是说,在光电装置工作中,可以通过载体将在半导体芯片内产生的热量从所述装置中高效地散发出去。

[0018] 根据光电装置的至少一个实施方式,至少一个半导体芯片在主面上至少部分地具有金属电镀层。电镀层的在垂直于半导体芯片主面的方向上的厚度可以超过 $2 \mu\text{m}$ 。电镀层优选地设置在半导体芯片的下表面上。

[0019] 根据光电装置的至少一个实施方式,所述装置包含多个半导体芯片。“多个”是指所述装置具有至少两个、特别是至少四个、优选至少八个半导体芯片。通过设置多个半导体芯片可以实现高亮度的光源。

[0020] 根据光电装置的至少一个实施方式,所述装置具有多个半导体芯片,半导体芯片至少被紧密地封装在载体的安装面的包含至少两个半导体芯片的区域内。优选地,所述区域包含至少四个半导体芯片,优选设置在载体上的半导体芯片的至少一半、具体是设置在载体上的半导体芯片的全部。“紧密地封装”是指,半导体芯片在所述区域内覆盖安装面的至少 60% 的表面。具体地,半导体芯片在所述区域内可以覆盖安装面的大于 80%、优选大于 90% 的表面。半导体芯片的如此高的封装密度导致了特别强的光源,这种光源可以具有特别高的亮度。半导体芯片是无衬底的,因此,优选地,形成薄的载体并且载体具有较高的热导率,可以高效地将半导体芯片在工作中产生的热量散发出去。利用半导体芯片和载体的热阻低,能够封装多个半导体芯片。

[0021] 根据光电装置的至少一个实施方式,在平行于安装面的方向上重叠至少一个功能元件和至少一个半导体芯片。换句话说,如果功能元件和半导体芯片在安装面上投影,则功能元件和半导体芯片的投影面相重叠。通过这种重叠,能够高密度地设置半导体芯片并且因此光电装置结构紧凑。如果功能元件的材料的导热率高于载体的导热率,则通过如此重叠功能元件和半导体芯片也可以降低载体的热阻。

[0022] 根据光电装置的至少一个实施方式,功能元件集成在载体中或集成在载体上。这

是指，功能元件一体化地或整体地与载体构造在一起。这也意味着，功能元件整个地或部分地处在安装面和载体的与安装面相对置的主面之间。优选地，功能元件占主导地位，也就是说，功能元件所占的体积为在安装面和载体的与安装面相对置的主面之间的至少 80% 的体积。功能元件也可以集成在载体上。也就是说，功能元件与载体直接地物理接触。具体地，功能元件固定地——也就是说不可逆地——与载体相连接。“不可逆”意味着功能元件不具有插销或插座连接，并且不利用辅助工具就不能去除功能元件以及在次添加功能元件。焊接接合也是一种不可逆的连接。在去除功能元件时可能损坏载体。通过在载体中或在载体上集成功能元件，降低了装置的空间需求。功能元件也可以与载体直接热接触。

[0023] 根据光电装置的至少一个实施方式，功能元件包含导线，从而可以单独地控制半导体芯片。也就是说，可以单独地并且不依赖于其它的半导体芯片地对每个半导体芯片的电流进行控制。因此可以实现这样的装置：该装置可以根据具体要求而选择性地光。通过独立地控制半导体芯片，也可以降低热负荷，这是因为，例如，在照明设备中，可以将不需要的半导体芯片断开或使其变暗。

[0024] 根据光电装置的至少一个实施方式，具体地，可以给半导体芯片的每个部件明确地分配功能元件。功能元件可以至少部分地处于半导体芯片的下表面。通过功能元件的这种设置可以实现所述装置的紧凑的结构。

[0025] 根据光电装置的至少一个实施方式，半导体芯片被布置成至少两组。例如，在发射相同的光谱或设置在安装面上的不同区域中的半导体芯片可以组合成一组。与各个半导体芯片一样，也可以通过相应地形成的功能元件对各个组单独地电控制。因此，可以高效地并有针对性地对各组半导体芯片进行操作，从而可以降低装置的电力消耗并因此也可以降低热负荷。

[0026] 根据光电装置的至少一个实施方式，利用半导体材料或陶瓷形成载体和 / 或功能元件。根据光电装置的至少一个实施方式，功能元件被形成为有源散热器。例如功能元件是可以一体化地集成在载体内的帕尔贴 (Peltier) 元件。替代地，功能元件可以被实现为风扇或例如利用冷却液体的冷却系统。利用这种功能元件可以特别高效地把热量从光电装置中散发出去。

[0027] 根据光电装置的至少一个实施方式，功能元件被形成为防止静电放电的保护单元。换句话说，功能元件用于 ESD 保护。利用 ESD 保护单元，防止了所述装置的可能由静电放电引起的短路，这种短路例如会导致一个单独的半导体芯片损坏。功能元件例如是压敏电阻、陶瓷压敏电阻、电阻、肖特基二极管。功能元件与半导体芯片并联地电连接。短路也会出现非常高的电流。这会导致元件非常显著的热负荷，由此除了短路外还会损坏附近的其它元件。利用 ESD 保护可以避免这种损坏。

[0028] 根据光电装置的至少一个实施方式，功能元件一体化地集成在载体上。这样，例如，载体由 p 型掺杂的硅形成。功能元件包含至少一个 n 型掺杂的区域。这样，功能元件与载体一起实现了至少一个 pn 结。类似地，载体也可以是 n 型掺杂的。在这种情况下，功能元件具有至少一个 p 型掺杂区域。这种功能元件比二极管或三极管节省空间。

[0029] 根据光电装置的至少一个实施方式，功能元件被形成为控制电路。利用控制电路例如可以单独地对各个半导体芯片的电流进行控制。单独地控制例如可以使半导体芯片变暗。因此可以降低元件的电力消耗，由此降低热负荷。

[0030] 根据光电装置的至少一个实施方式,利用功能元件形成载体。例如,功能元件是基于硅的芯片,包括例如被形成为控制电路的集成电路。然后,在所述芯片上设置至少一个光电半导体芯片或者发光二极管。

[0031] 根据光电装置的至少一个实施方式,功能元件包含至少一个用于温度和 / 或光辐射的传感器。传感器可以被形成为依赖于温度的电阻或光电二极管。如果传感器是温度传感器,则优选地,传感器与至少一个半导体芯片热接触。如果传感器是光辐射传感器,则可以探测发光二极管芯片的光辐射或来自外部而非所述装置的辐射。利用这种传感器,例如可以防止所述装置的热过载。

[0032] 根据光电装置的至少一个实施方式,功能元件是寻址单元。利用功能元件,半导体芯片成为可寻址的和 / 或可分配的。例如,通过至少一个功能元件给每个半导体芯片或给半导体芯片组分配明确的地址,通过该地址可以有针对性地控制半导体芯片或半导体芯片组。

[0033] 根据光电装置的至少一个实施方式,控制短路通过至少一个信号线与至少一个传感器相连接。传感器的信号输入于控制电路。至少基于传感器的信号对流经至少一个光电半导体芯片的电流进行控制。例如,调节电路可以根据元件的温度而将所述装置的单个半导体芯片断开或也可以将所述装置的所有半导体芯片都断开。因此可以避免光电装置的热负荷过大。如果传感器是光辐射传感器,则例如可以根据外部光辐射对光电装置的电流进行控制。在外部光辐射较小的情况下、例如在黑暗的环境中,可以通过控制电路提高电流强度。这种控制电路可以根据需求来控制所述装置的电流并降低热负荷。因此也提高了所述装置的使用寿命。

[0034] 根据光电装置的至少一个实施方式,载体是可表面安装的。也就是说,载体可以通过表面安装工艺、即 SMT 来与不属于该装置的外部的连接载体相连接。这包括,所述装置无损伤地承受所产生的属于 SMT 接触的范围的温度。具体地,载体于是可以焊接在连接载体上。可以大面积地形成焊接点。可以用金属形成焊接点。通过实现金属的和 / 或大面积的焊接点,可以保证在所述装置与外部连接载体之间的良好的热接触。据此改善了所述装置的热特性。

[0035] 根据光电装置的至少一个实施方式,至少一个半导体芯片的关于半导体芯片的上表面的电力消耗为至少 1W/mm^2 。具体地,该电力消耗为至少 5W/mm^2 。利用这种电力密度,通过该光电装置例如可以实现强辐射光源。通过采用无衬底的半导体芯片和具有高导热率的薄载体和 / 或结合被形成为有源或无源的冷却单元的功能元件可以解决由于高电电力消耗制成的热负荷问题。

[0036] 根据光电装置的至少一个实施方式,至少一个半导体芯片焊接或粘接在载体和 / 或功能元件上。通过焊接或粘接,半导体芯片可以与载体和 / 或功能元件大面积接触。因此,保证了半导体芯片与载体和 / 或功能元件之间的良好的热接触。

[0037] 根据光电装置的至少一个实施方式,功能元件具有导线,所述导线主要延伸在载体内部。此处“主要”意味着与要与电源线相接触的接触件相连接的导线处于载体内部。利用这种导线来降低短路的危险。因此,大面积的、特别是金属性的接触表面可以用于与半导体芯片相接触。大面积的电接触也会改善光电半导体芯片与例如载体之间的热接触。

[0038] 可以应用本发明所述的光电装置的一些应用范围例如是显示器或显示装置的背

光照明。此外，在此描述的光电装置也可以用在投影照明、探照灯、机动车前照灯或聚光灯中或应用在所有照明目的的发光设备中。

[0039] 下面参考附图，根据实施例详细阐述所述的装置。其中，相同的附图标记表示附图中相同的或作用相同的元件。各个部件并非按比例绘制的，更确切地说，为了更好地理解夸大地示出了各个部件。

附图说明：

[0040] 图 1 为所述的光电装置的一个实施例的剖面示意图，

[0041] 图 2 为所述的光电装置的一个实施例的接触膜和上表面的俯视示意图，

[0042] 图 3 为所述的具有帕尔贴部件的光电装置的一个实施例的剖面示意图，

[0043] 图 4 是所述的具有 ESD 保护的光电装置的一个实施例的剖面示意图 (A) 和三维示意图 (B)，

[0044] 图 5 是所述的光电装置的另一个实施例的剖面示意图。

[0045] 在图 1 中示出了光电装置 1 的一个实施例。载体 2 具有安装面 20，在安装面 20 上焊接有光电半导体芯片 4。半导体芯片 4 是无衬底的半导体芯片。半导体芯片 4 具有上表面 44 和与上表面 44 相对置的下表面 45。下表面 45 面对安装面 20。在上表面 44 上涂覆有金属性的接触膜 5。通过该接触膜 5，确保了电流在整个上表面 44 上均匀地馈入半导体芯片 4。在半导体芯片 4 的边缘区域存在用于电接触的接触点 16。

[0046] 导线 6a、6b 形成功能元件 3。利用功能元件 3 可以单独地对半导体芯片 4 进行电控制。导线 6a 与下表面 45 相接触。导线 6a 从下表面 45 出发并在在载体 2 内部延伸。在载体 2 的边缘区域，导线 6a 通向安装面 20 并在那里形成电连接点 17。导线 6b 通过接触点 16 与上表面 44 上的接触膜 5 电连接。导电线路 6b 从接触膜 5 通向载体 2 的安装面 20。为了避免电短路，在半导体芯片 4 的侧面具有绝缘体 9。例如用漆形成绝缘体 9。绝缘体 9 在垂直于安装面 20 的方向上的厚度至少与半导体芯片 4 的高度一致；但也可以高出半导体芯片高度直至因数 5。导线 6b 可以跨过由绝缘体 9 产生的不平坦，不会使导线 6b 中断。导电线路 6b 的处于安装面 20 上的末端是连接点 17。

[0047] 与图 1 所示不同，导线 6a、6b 也可以通向载体的与安装面 20 相对置的下表面 15。可以将由导电线路 6a 的末端形成的电连接点 17 实现为大面积，以便保证与未示出的、不属于装置 1 的外部连接载体的粘接或焊接时的良好的热接触。利用这种连接并利用载体 2 的薄的结构，实现了在半导体芯片 4 与未示出的外部连接载体之间的良好的热耦合。

[0048] 同样，与图 1 所示，也可以将所有的连接点 17 集中在载体 2 上的小区域内。具体地，所有的连接点 17 可以沿载体 2 的边缘布置成一行或两行。

[0049] 半导体芯片 4 在平行于安装面 20 的方向上彼此靠近。因为图 1 表示的是剖面图，仅可以看见两个半导体芯片。也可以在安装面 20 上设置两行半导体芯片 4。同样，也可以在载体 2 上横向地设置多行、特别是双行。

[0050] 图 2 表示了半导体片 4 的上表面 44 的俯视图。在每个上表面 44 上涂覆接触膜 5。接触膜 5 仅覆盖上表面 44 的一小部分表面。接触膜 5 是带状结构。装置结构在上表面 44 上形成矩形或者 L 形区域。由此实现电流均匀馈入半导体芯片 4。

[0051] 在上表面 44 的一个角上分别具有一个接触点 16。接触膜 5 经由接触件 16 与导线

6b 电连接。通过焊接实现连接。接触膜 5 的接近连接点 16 的带状部分的宽度大于接触膜 5 的远离连接点 16 的带状区域的宽度。这导致电流均匀馈入半导体芯片 4。

[0052] 根据图 2, 密集地封装了四个半导体芯片 4。相邻的半导体芯片 4 之间的间距小于半导体芯片 4 的横向宽度。在区域 18 中, 设置有半导体芯片 4 的安装面 20 被芯片的上表面 44 所覆盖的面积为约 95%。区域 18 包含半导体芯片 4 并且在图 2 中由虚线所限定。半导体芯片的这种紧密配置是利用如下事实而实现的: 即, 半导体芯片 4 是无衬底的芯片, 所述半导体芯片 4 直接设置在载体 2 上并因此能够良好地将在半导体芯片 4 的工作所产生的热量散发出去。

[0053] 在图 3 的实施例中, 功能元件 3 被设计为帕尔贴元件。在半导体芯片 4 的下表面 45 与载体 2 的安装面 20 之间设置金属膜 12 和由高掺杂的半导体材料形成的层 11。由硅构成的载体 2 是 p 型掺杂的, 层 11 是 p 型高度掺杂的。导线 6a、6b 用于与半导体芯片 4 电接触。导线 6b 按照图 1 的实施例来形成。导线 6a 横向地引入载体 2 的边缘区域并形成连接点 17 之一。

[0054] 为了避免电短路, 导线 6a、6b 通过绝缘体 9a、9b 彼此绝缘并与载体 2 绝缘。绝缘体 9a、9b 可以用漆实现。

[0055] 此外, 在载体的下表面 15 大面积地设置导线 6c。

[0056] 在装置 1 工作时, 导线 6b 用作阳极。导线 6a、6c 用作阴极。因此, 工作电流一方面经由半导体芯片 4 流经导线 6a 并流经导线 6b。另一方面, 电流经由导线 6a 流过金属膜 12、p 型高度掺杂层 11 和载体 2 并流向导线 6c。也就是说, 基于帕尔贴效应, 在金属膜 12 与 p 型高度掺杂的半导体层 11 之间的界面处制冷, 而在载体 2 与导线 6c 之间的界面处加热。于是, 将半导体芯片 4 冷却而将载体的下表面 15 加热。因为导线 6c 是大面积地形成的, 因此实现了对半导体芯片 4 的局部冷却而对载体的下表面 15 大面积地并因此稍微地加热。利用载体的下表面 15 和大面积的导线 6c, 并任选地利用未示出的外部连接载体, 能够把由于帕尔贴效应以及由于半导体芯片 4 的工作所产生的热量从装置 1 中散发出去。

[0057] 可以利用导线 6a 与导线 6c 之间的电压来调整帕尔贴效应的强度并据此调整半导体芯片 4 的冷却。

[0058] 与图 3 所示不同, 无需在半导体芯片 4 的整个下表面 45 上形成金属膜 12 以及特别地形成 P 型高掺杂层 11。也可以利用结构化的层 11 实现有选择的并因此更好的冷却。金属膜 12 例如形成为金膜。金属膜 12 也可以用作例如对在半导体芯片 4 中产生的光辐射的反射器。

[0059] 在图 4 中示出了一个实施例, 其中, 功能元件 3 被实现为 ESD 保护。p 型掺杂的硅用作载体 2。载体 2 具有 n 型掺杂的区域 13。该区域处于安装面 20 一侧, 载体 2 上的半导体芯片 4 设置于所述安装面 20。导线 6b 在装置 1 工作时用作阴极, 导线 6a 用作阳极。相应地安装半导体芯片 4。也就是说, 半导体芯片 4 的 p 型区面对安装面 20。如果在半导体元件 1 停止工作时建立了与工作电压的极性相反的静电电压, 则通过载体 2 和 n 型掺杂区域 13 以及导线 6a、6b 消除该静电电压。由此防止所述装置的损坏。

[0060] 图 4B 表示了图 4A 的光电装置 1 的三维示意图。载体 2 可以具有凹槽形式的调整装置 14, 调整装置 14 便于对外部的、不属于装置 1 并且未示出的连接载体的匹配安装。

[0061] 在图 5 的实施例中, 功能元件 3 包括控制电路 8。控制电路 8 经由导线 6 与温度传

感器 7 以及半导体芯片 4 相连接。利用控制电路 8, 根据温度传感器 7 的信号, 可以控制半导体芯片 4 的电流。这样, 利用这种控制防止了光电装置 1 的热过载。

[0062] 与图 5 所示不同, 在载体 2 上也可以设置多个半导体芯片 4。可以利用单一的控制电路 8 和单一的温度传感器 7 或也可以利用多个温度传感器 7 或者多个控制电路 8 来控制各种的半导体芯片 4。为了给控制电路 8 供电, 在载体 2 中具有导线 6, 所述导线 6 在载体 2 的侧面边缘区域通向安装面 20 并通向载体的下表面 15。导线 6 的末端区域可以形成为连接点 17。例如, 可以通过焊接、粘接和 / 或键合引线来与未示出的外部连接载体相接触。

[0063] 图 5 的控制电路也可以与例如图 3 所示的帕尔贴元件组合。当然, 调节电路 8 具体地可以控制导线 6a 与导线 6c 之间的电压并因此有针对性地影响帕尔贴元件的冷却效果。在控制电路 8 中同样可以集成 ESD 保护。

[0064] 控制电路 8 例如利用光刻工艺步骤一体化地集成在载体 2 中。载体 2 可以是具有集成电路的硅芯片。温度传感器 7 和 / 或半导体芯片 4 可以粘接或焊接在安装面 20 上。同样, 温度传感器 7 也可以一体化地集成在载体 2 中, 例如以依赖于温度的电阻的形式集成在载体 2 中。

[0065] 控制电路 8 和半导体芯片 4 在平行于安装面 20 的方向上横向重叠。由此实现密集的、特别节省空间的装置。通过控制电路 8 与温度传感器 7 的组合可以防止光电装置 1 的热过载。

[0066] 替代地或附加地, 装置 1 还可以包含光辐射传感器。利用该传感器可以检测半导体芯片 4 的光辐射或者也可以检测周围环境的光辐射。利用这种传感器, 与控制电路 8 相组合, 可以与各种要求相符合地调整电流, 并且据此降低装置 1 的热负荷。

[0067] 在此描述的发明不限于根据实施例的描述。更确切地说, 本发明包含每个新的特征以及这些特征的各种组合, 特别包含权利要求中特征的各种组合, 即使这些特征或这些组合在权利要求或实施例中没有明确给出。

[0068] 本专利申请要求德国专利申请 10 2008 045 653.5 的优先权, 在此通过引用包含其公开内容。

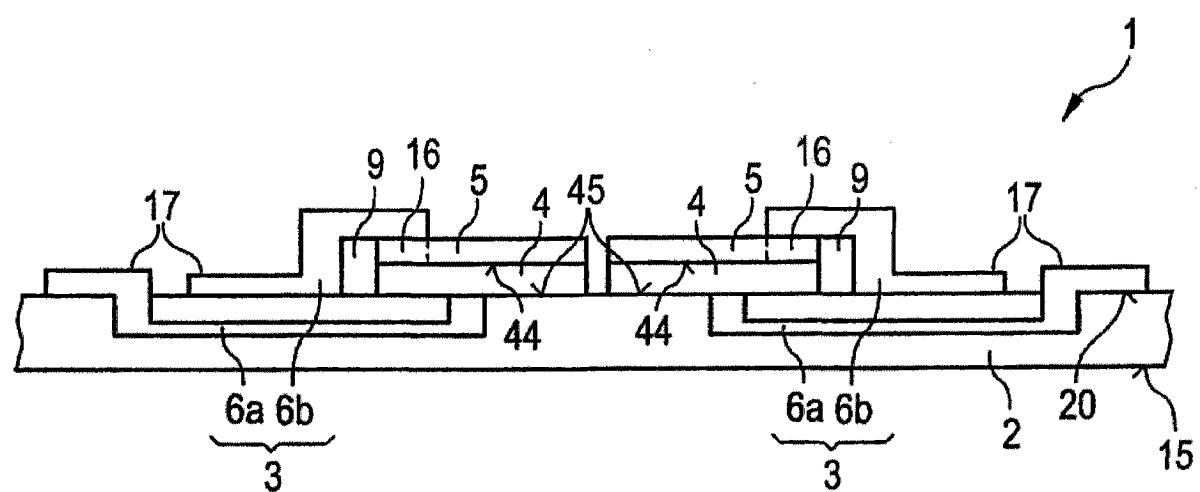


图 1

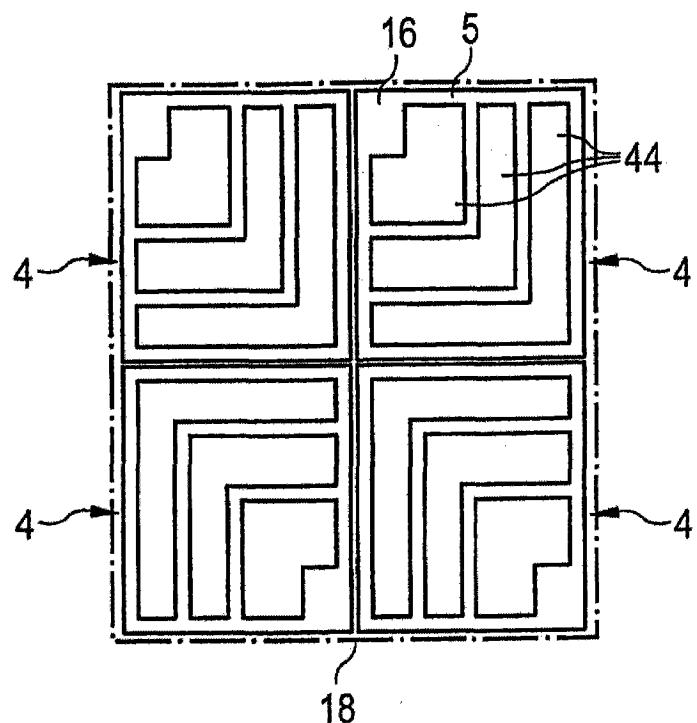


图 2

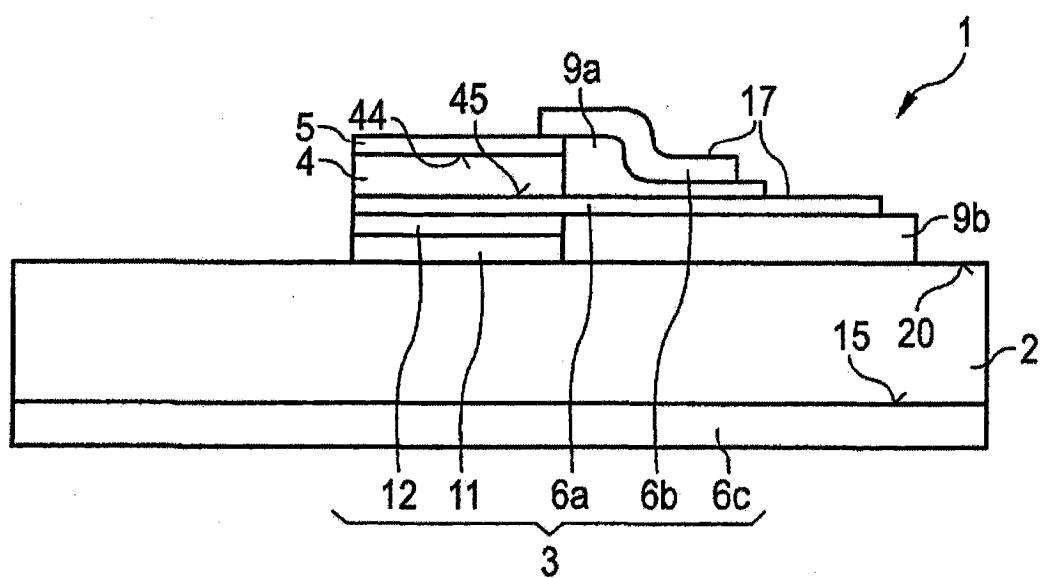


图 3

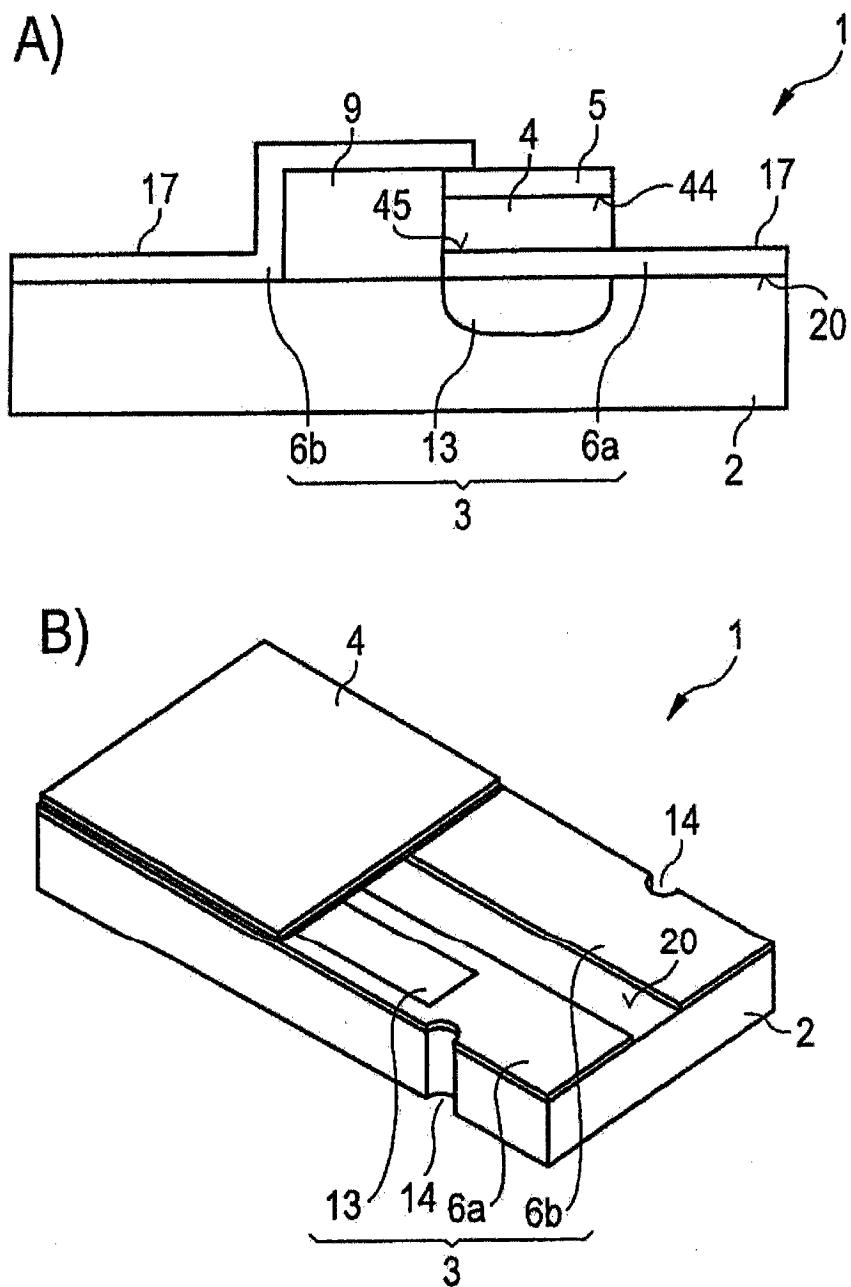


图 4

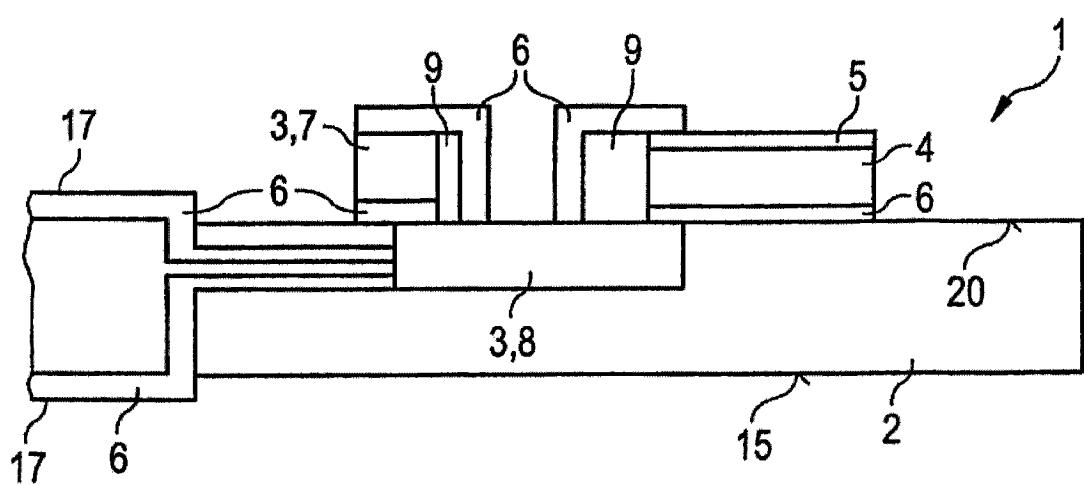


图 5