

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6780254号
(P6780254)

(45) 発行日 令和2年11月4日(2020.11.4)

(24) 登録日 令和2年10月19日(2020.10.19)

(51) Int.Cl. F I
H O 2 M 7/493 (2007.01) H O 2 M 7/493

請求項の数 8 (全 25 頁)

<p>(21) 出願番号 特願2016-21072 (P2016-21072) (22) 出願日 平成28年2月5日 (2016.2.5) (65) 公開番号 特開2017-139938 (P2017-139938A) (43) 公開日 平成29年8月10日 (2017.8.10) 審査請求日 平成31年1月11日 (2019.1.11)</p>	<p>(73) 特許権者 000005234 富士電機株式会社 神奈川県川崎市川崎区田辺新田1番1号 (74) 代理人 100111763 弁理士 松本 隆 (74) 代理人 100163832 弁理士 後藤 直哉 (72) 発明者 林 崇 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 審査官 東 昌秋</p>
--	--

最終頁に続く

(54) 【発明の名称】 並列多重インバータシステム

(57) 【特許請求の範囲】

【請求項1】

所定の周期長のキャリア信号を繰り返し生成し、前記キャリア信号の周期に対して所定の位相を有する送信期間を利用して前記キャリア信号に同期した同期信号をネットワークを介して送信するマスタインバータと、

前記マスタインバータのキャリア信号と同一の周期長のキャリア信号を繰り返し生成するとともに、この生成するキャリア信号を前記ネットワークを介して受信される前記同期信号に同期化させる少なくとも1台のスレーブインバータとを有し、

前記スレーブインバータのキャリア信号の位相と前記マスタインバータのキャリア信号の位相との位相差が許容範囲内になった場合に、前記マスタインバータと前記スレーブインバータが、当該インバータのキャリア信号の周期に対して所定の位相を有する送信期間であって、時間軸上において他のインバータの送信期間と重複しない送信期間を利用して、前記ネットワークを介した各インバータ間の情報の授受を行い、各々のキャリア信号を用いて共通の負荷を駆動するものであり、

前記スレーブインバータは、前記同期信号を受信したとき、当該スレーブインバータのキャリア信号の位相と当該同期信号が示す前記マスタインバータのキャリア信号の位相との位相差が許容範囲から外れている場合、当該スレーブインバータの送信期間を利用した情報の送信を行わないことを特徴とする並列多重インバータシステム。

【請求項2】

前記スレーブインバータは、当該スレーブインバータのキャリア信号の位相と、前記同

10

20

期信号が示す前記マスタインバータのキャリア信号の位相との位相差が許容値以内になった場合に、当該スレーブインバータの送信期間を利用して同期化完了信号を前記マスタインバータに送信し、

前記マスタインバータは、前記スレーブインバータの全てから前記同期化完了信号を受信した場合に、前記負荷に対する基準電圧指令値を、前記マスタインバータの送信期間を利用して送信することを特徴とする請求項 1 に記載の並列多重インバータシステム。

【請求項 3】

前記スレーブインバータは、当該スレーブインバータの出力電流値を当該スレーブインバータの送信期間を利用して前記マスタインバータに送信し、

前記マスタインバータは、前記マスタインバータの出力電流値と前記スレーブインバータから受信された出力電流値とを合成した合成電流値を算出し、前記マスタインバータの送信期間を利用して前記スレーブインバータに送信し、

前記マスタインバータおよび前記スレーブインバータは、前記合成電流値を前記マスタインバータと前記スレーブインバータの合計台数で割った平均電流値を算出し、前記マスタインバータおよび前記スレーブインバータの各々は、出力電流値と前記平均電流値との差分に基づいて前記基準電圧指令値を補正することを特徴とする請求項 2 に記載の並列多重インバータシステム。

【請求項 4】

前記スレーブインバータは、当該スレーブインバータの出力電流値を当該スレーブインバータの送信期間を利用して前記マスタインバータに送信し、

前記マスタインバータは、前記マスタインバータの出力電流値と前記スレーブインバータから受信された出力電流値とを加算した合成電流値を算出し、この合成電流値を前記マスタインバータと前記スレーブインバータの合計台数で割った平均電流値を算出し、前記マスタインバータの送信期間を利用して前記スレーブインバータに送信し、

前記マスタインバータおよび前記スレーブインバータの各々は、出力電流値と前記平均電流値との差分に基づいて前記基準電圧指令値を補正することを特徴とする請求項 2 に記載の並列多重インバータシステム。

【請求項 5】

所定の周期長のキャリア信号を繰り返し生成し、前記キャリア信号の周期に対して所定の位相を有する送信期間を利用して前記キャリア信号に同期した同期信号をネットワークを介して送信するマスタインバータと、

前記マスタインバータのキャリア信号と同一の周期長のキャリア信号を繰り返し生成するとともに、この生成するキャリア信号を前記ネットワークを介して受信される前記同期信号に同期化させる少なくとも 1 台のスレーブインバータとを有し、

前記スレーブインバータのキャリア信号の位相と前記マスタインバータのキャリア信号の位相との位相差が許容範囲内になった場合に、前記マスタインバータと前記スレーブインバータが、当該インバータのキャリア信号の周期に対して所定の位相を有する送信期間であって、時間軸上において他のインバータの送信期間と重複しない送信期間を利用して、前記ネットワークを介した各インバータ間の情報の授受を行い、各々のキャリア信号を用いて共通の負荷を駆動するものであり、

前記マスタインバータは、前記スレーブインバータの中から 1 台のスレーブインバータを選択し、選択したスレーブインバータのキャリア信号の前記マスタインバータのキャリア信号への同期化が完了するまで、選択したスレーブインバータを指定するスレーブインバータ指定情報と前記同期信号を前記マスタインバータの送信期間を利用して前記スレーブインバータに送信し、

前記スレーブインバータのうち前記スレーブインバータ指定情報により指定されたスレーブインバータは、前記同期信号が示す前記マスタインバータのキャリア信号の位相に当該スレーブインバータのキャリア信号の位相を同期化させる制御を行い、同期化が完了したか否かを示す応答信号を前記マスタインバータに送信することを特徴とする並列多重インバータシステム。

10

20

30

40

50

【請求項 6】

前記スレーブインバータ指定情報により指定されたスレーブインバータは、前記スレーブインバータ指定情報および前記同期信号の受信が完了するのに応じて、前記応答信号を前記マスタインバータに送信することを特徴とする請求項 5 に記載の並列多重インバータシステム。

【請求項 7】

前記マスタインバータが前記スレーブインバータの全てから同期化が完了した旨の応答信号を受信することにより、前記マスタインバータと前記スレーブインバータが、当該インバータのキャリア信号の周期に対して所定の位相を有する送信期間であって、時間軸上において他のインバータの送信期間と重複しない送信期間を利用した各インバータ間の情報の授受を開始することを特徴とする請求項 5 または 6 に記載の並列多重インバータシステム。

10

【請求項 8】

前記マスタインバータと前記スレーブインバータは、バス型トポロジ或いはリング型トポロジを有するネットワークを介して接続されていることを特徴とする請求項 1 ~ 7 のいずれか 1 の請求項に記載の並列多重インバータシステム。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、並列接続された複数のインバータが共通の負荷を駆動する並列多重インバータシステムに関する。

20

【背景技術】

【0002】

この種の並列多重インバータシステムでは、各インバータの出力電圧の振幅および位相が揃っていないと、あるインバータの出力電流が負荷を経由することなく他のインバータの出力端子に流れ込む横流が発生する。この横流を防止するためには、全てのインバータに横流抑制リアクトルを接続するか、または各インバータの出力電圧の位相を同期させ、各インバータ間で出力電流が揃うように、各インバータの出力電圧を制御する必要がある。そして、後者の制御を実現するため、従来の並列多重インバータシステムでは、各インバータが通信路を介して通信を行っていた。

30

【0003】

図 9 (a) に例示する並列多重インバータシステムでは、共通の負荷 9 を駆動する 4 台のインバータ 7 がバス型トポロジを有するネットワーク 8 a を介して接続されている。負荷 9 は例えばモータである。各インバータ 7 は、制御部 4、受信部 5 および送信部 6 を各々有している。各インバータ 7 の制御部 4 は、共通の周期のキャリア信号を繰り返し発生し、このキャリア信号を用いて負荷 9 に与える交流電圧を発生する。また、各インバータ 7 には時間軸上において互いに重複しない送信期間が割り当てられている。各インバータ 7 の制御部 4 は、各々が発生するキャリア信号の信号値を時刻情報として利用し、この時刻情報に基づいて当該インバータの送信期間を判定する。そして、各インバータ 7 の制御部 4 は、当該インバータ 7 の送信期間を利用して送信部 6 により他のインバータ 7 への送信を行う。また、各インバータ 7 の制御部 4 は、各々の送信期間以外の期間において他のインバータ 7 からの信号を受信部 5 により受信する。

40

【0004】

各インバータ 7 に時間軸上において互いに重複しない送信期間が割り当てられているのは、各インバータ 7 間を結ぶネットワーク 8 a がバス型トポロジを有しているからである。このバス型トポロジを有するネットワーク 8 a に対して同時に複数台のインバータ 7 がデータの送信を行うと、ネットワーク 8 a 上においてデータの衝突が発生する。そこで、このようなデータの衝突を回避するため、図 9 (a) の構成では、各インバータ 7 に時間軸上において互いに重複しない送信期間が割り当てられているのである。

【0005】

50

図9(a)に例示する並列多重インバータシステムでは、4台のインバータ7のうち1台のインバータ7がマスタインバータとして機能し、他の3台のインバータ7がスレーブインバータとして機能する。

【0006】

そして、並列多重インバータシステムにおいて、マスタインバータの制御部4は、マスタインバータのキャリア信号の同期タイミングを示す同期信号と各スレーブインバータに対する電圧指令値等を含むフレームをマスタインバータの送信期間を利用して送信部6により各スレーブインバータに送信する。

【0007】

また、各スレーブインバータの制御部4は、マスタインバータからの受信フレームから同期信号および当該スレーブインバータ宛ての指令値を取り出す。そして、各スレーブインバータの制御部4は、マスタインバータからの同期信号に当該スレーブインバータのキャリア信号を同期化させる制御を行うとともに、当該スレーブインバータの出力電流値等、当該スレーブインバータの状態を示す情報を含むフレームを当該スレーブインバータの送信期間を利用してマスタインバータに送信する。

【0008】

そして、マスタインバータの制御部4は、各スレーブインバータからの受信フレームに含まれた情報に基づき、横流発生防止等、各インバータ7に協調動作を行わせるための演算処理を実行し、この演算処理により各インバータ7宛ての各種の指令値を発生するのである。以上説明した図9(a)の並列多重インバータシステムは、例えば特許文献1に開示されている。

【0009】

図9(b)に示す並列多重インバータシステムでは、4台のインバータ7がリング型トポロジを有するネットワーク8bを介して接続されている。この並列多重インバータシステムにおいても、4台のインバータ7には時間軸上において重複しない送信期間が各々割り当てられている。各インバータ7の制御部4は、現在時刻が当該インバータ7の送信期間の始期になると、他のインバータ7宛てのデータを送信部6によりネットワーク8bに出力する。ネットワーク8bにおいて、このデータの送信元であるインバータ7と隣接する他のインバータ7の制御部4は、当該データを受信部5により受信して送信部6によりネットワーク8bに出力する。以下、同様であり、このデータの送信元であるインバータ7と隣接する他のインバータ7の制御部4は、当該データを受信部5により受信してネットワーク8bに出力する。このように図9(b)の並列多重インバータシステムでは、送信期間の始期を迎えたインバータ7がリング型ネットワークを介してデータの送信を行い、他のインバータ7は当該データの中継を行う。従って、この図9(b)の並列多重インバータシステムでも、図9(a)の並列多重インバータシステムと同様な制御が可能である。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開第5188656号公報

【発明の概要】

【発明が解決しようとする課題】

【0011】

ところで、上述した従来の並列多重インバータシステムにおいて、複数台のインバータ7の並列運転を開始するためには、複数台のインバータ7のキャリア信号の同期化が完了する必要がある。そして、複数台のインバータ7のキャリア信号の同期化が完了するためには、マスタインバータから全てのスレーブインバータに同期信号が供給されなければならない。

【0012】

しかしながら、図9(a)に示す並列多重インバータシステムでは、各インバータのキ

10

20

30

40

50

キャリア信号が同期していない場合、並列運転するための通信を行うと、データの衝突が発生し、通信を失敗する可能性がある。そして、データの衝突によりマスタインバータからの同期信号の各スレーブインバータへの供給が妨げられる場合があり、その場合には各スレーブインバータのキャリア信号の同期化が妨げられる。

【0013】

そこで、従来の並列多重インバータシステムでは、時間軸上において重複しないように各インバータ7の送信期間をずらし、かつ、各インバータ7の送信期間の間の余裕時間を長くすることにより、並列運転時にデータの衝突が発生しないようにしていた。

【0014】

しかし、インバータ7の数が増えると、キャリア信号の1周期内に全てのインバータ7の送信期間を設けることが困難になり、例えばキャリア信号の1周期の整数倍の周期長の制御周期を設け、この制御周期内に各インバータ7の送信期間を割り当てる必要があることになる。

【0015】

しかしながら、このように制御周期が長くなると、図9(a)に示す並列多重インバータシステムでは、インバータ制御性能が低下する問題があった。以上の問題は図9(b)に示す並列多重インバータシステムにおいても同様に発生する。

【0016】

これらの問題を解決するために、図10(a)および(b)に例示する並列多重インバータシステムを採用することが考えられる。図10(a)に示す並列多重インバータシステムでは、フルコネクト型トポロジを有するネットワーク8cを介して4台のインバータ7が相互に接続されている。さらに詳述すると、各インバータ7の送信部6が他の全てのインバータ7の受信部5と各々異なる通信線で接続され、各インバータ7の受信部5が他の全てのインバータ7の送信部6と各々異なる通信線で接続されている。

【0017】

図10(b)に示す並列多重インバータシステムでは、スター型トポロジを有するネットワーク8dを介して4台のインバータが相互に接続されている。さらに詳述すると、4台のインバータ7の中からマスタインバータ7'が1つ定められ、残りのインバータ7がスレーブインバータ7''とされ、マスタインバータ7'の送信部6は全てのスレーブインバータ7''の受信部5と1つの通信線で接続され、マスタインバータ7'の受信部5は全てのスレーブインバータ7''の送信部6と各々異なる通信線で接続されている。

【0018】

図10(a)に示す並列多重インバータシステムでは、各インバータ7の送信部6と受信部5が各々異なる通信線で接続されているため、各通信線でデータ衝突が生じることがない。また、図10(b)では、マスタインバータ7'の送信部6からのみデータの送信が行われるので、マスタインバータ7'の送信部6と全てのスレーブインバータ7''の受信部5を接続する通信線内でデータ衝突が生じることがない。そのため、各インバータ7の送信期間を互いに重複しないようにずらす必要がなく、制御周期を短くすることが可能である。

【0019】

しかし、図10(a)および(b)に示す並列多重インバータシステムは、ネットワーク8cおよび8dが大規模になり、通信制御が複雑になって、コストが増大する問題がある。

【0020】

この発明は、以上説明した事情に鑑みてなされたものであり、並列多重インバータシステムのコスト高を招くことなく、複数台のインバータの同期化後の制御周期を短くでき、インバータ制御性能の高い並列運転を可能にする技術を提供することにある。

【課題を解決するための手段】

【0021】

この発明は、所定の周期長のキャリア信号を繰り返し生成し、前記キャリア信号の周期

10

20

30

40

50

に対して所定の位相を有する送信期間を利用して前記キャリア信号に同期した同期信号をネットワークを介して送信するマスタインバータと、前記マスタインバータのキャリア信号と同一の周期長のキャリア信号を繰り返し生成するとともに、この生成するキャリア信号を前記ネットワークを介して受信される前記同期信号に同期化させる少なくとも1台のスレーブインバータとを有し、前記スレーブインバータのキャリア信号の位相と前記マスタインバータのキャリア信号の位相との位相差が許容範囲内になった場合に、前記マスタインバータと前記スレーブインバータが、当該インバータのキャリア信号の周期に対して所定の位相を有する送信期間であって、時間軸上において他のインバータの送信期間と重複しない送信期間を利用し、前記ネットワークを介した各インバータ間の情報の授受を行い、各々のキャリア信号を用いて共通の負荷を駆動することを特徴とする並列多重インバータシステムを提供する。

10

【0022】

この並列多重インバータシステムでは、各スレーブインバータのキャリア信号の位相とマスタインバータのキャリア信号の位相との位相差が許容値以内になった場合に、マスタインバータと各スレーブインバータの各々が、互いに重複しない送信期間を利用して、ネットワークを介した各インバータ間の情報の授受を行い、各々のキャリア信号を用いて共通の負荷を駆動する。従って、各インバータの送信期間の間の余裕時間が少ない場合でも、データ衝突を生じさせることなく通信することが可能となり、結果として、制御周期を短くでき、インバータ制御性能の高い並列運転が可能になる。

【0023】

20

好ましい態様において、前記スレーブインバータは、当該スレーブインバータのキャリア信号の位相と、前記同期信号が示す前記マスタインバータのキャリア信号の位相との位相差が許容値以内になった場合に、当該スレーブインバータの送信期間を利用して同期化完了信号を前記マスタインバータに送信し、前記マスタインバータは、前記スレーブインバータの全てから前記同期化完了信号を受信した場合に、前記負荷に対する基準電圧指令値を、前記マスタインバータの送信期間を利用して送信する。

【0024】

この態様によれば、マスタインバータは、各スレーブインバータから受信される同期化完了信号に基づいて、各スレーブインバータのキャリア信号の同期化が完了したことを検知し、各スレーブインバータに対する基準電圧指令値の送信を開始することができる。

30

【0025】

好ましい態様において、前記スレーブインバータは、当該スレーブインバータの出力電流値を当該スレーブインバータの送信期間を利用して前記マスタインバータに送信し、前記マスタインバータは、前記マスタインバータの出力電流値と前記スレーブインバータから受信された出力電流値とを合成した合成電流値を算出し、前記マスタインバータの送信期間を利用して前記スレーブインバータに送信し、前記マスタインバータおよび前記スレーブインバータは、前記合成電流値を前記マスタインバータと前記スレーブインバータの合計台数で割った平均電流値を算出し、前記マスタインバータおよび前記スレーブインバータの各々は、出力電流値と前記平均電流値との差分に基づいて前記基準電圧指令値を補正する。

40

【0026】

この態様によれば、並列多重インバータシステムにおいて横流防止のための制御を行うことができる。

【0027】

他の好ましい態様において、前記スレーブインバータは、当該スレーブインバータの出力電流値を当該スレーブインバータの送信期間を利用して前記マスタインバータに送信し、前記マスタインバータは、前記マスタインバータの出力電流値と前記スレーブインバータから受信された出力電流値とを加算した合成電流値を算出し、この合成電流値を前記マスタインバータと前記スレーブインバータの合計台数で割った平均電流値を算出し、前記マスタインバータの送信期間を利用して前記スレーブインバータに送信し、前記マスタイ

50

ンバータおよび前記スレーブインバータの各々は、出力電流値と前記平均電流値との差分に基づいて前記基準電圧指令値を補正する。

【0028】

この態様においても、並列多重インバータシステムにおいて横流防止のための制御を行うことができる。

【0029】

好ましい態様において、前記マスタインバータは、前記スレーブインバータの中から1台のスレーブインバータを選択し、選択したスレーブインバータのキャリア信号の前記マスタインバータのキャリア信号への同期化が完了するまで、選択したスレーブインバータを指定するスレーブインバータ指定情報と前記同期信号を前記マスタインバータの送信期間を利用して前記スレーブインバータに送信し、前記スレーブインバータのうち前記スレーブインバータ指定情報により指定されたスレーブインバータは、前記同期信号が示す前記マスタインバータのキャリア信号の位相に当該スレーブインバータのキャリア信号の位相を同期化させる制御を行い、同期化が完了したか否かを示す応答信号を前記マスタインバータに送信する。

10

【0030】

この態様によれば、マスタインバータからの同期信号に対して1台のスレーブインバータのみが応答信号を返すので、全てのスレーブインバータの同期化が完了するまでの間におけるデータ衝突の発生を防ぐことができる。

【0031】

好ましい態様において、前記スレーブインバータ指定情報により指定されたスレーブインバータは、前記スレーブインバータ指定情報および前記同期信号の受信が完了するのに応じて、前記応答信号を前記マスタインバータに送信する。

20

【0032】

この態様によれば、マスタインバータからの同期信号に対して1台のスレーブインバータのみが直ちに応答信号を返すので、全てのスレーブインバータの同期化が完了するまでの間、データ衝突を回避することができる。

【0033】

好ましい態様では、前記マスタインバータが前記スレーブインバータの全てから同期化が完了した旨の応答信号を受信することにより、前記マスタインバータと前記スレーブインバータが、当該インバータのキャリア信号の周期に対して所定の位相を有する送信期間であって、時間軸上において他のインバータの送信期間と重複しない送信期間を利用した各インバータ間の情報の授受を開始する。

30

【0034】

この態様によれば、全てのスレーブインバータのキャリア信号の同期化が完了した後、データ衝突を生じさせることなく、マスタインバータおよびスレーブインバータとの間で情報の授受を行わせることができる。

【0035】

好ましい態様において、前記マスタインバータと前記スレーブインバータは、バス型トポロジ或いはリング型トポロジを有するネットワークを介して接続されている。

40

【0036】

この態様によれば、ネットワークが小規模であり、かつ、簡単な構成であるので、コスト高を招くことなく、並列多重インバータシステムを構築することができる。

【発明の効果】

【0037】

以上のように、この発明によれば、スレーブインバータのキャリア信号がマスタインバータのキャリア信号に同期化されるまでの間、マスタインバータによる同期信号の送信のみが行われる。従って、マスタインバータおよびスレーブインバータの各送信期間の間の余裕が少ない場合でも、データ衝突を生じさせることなく通信することが可能となり、結果として、制御周期を短くでき、インバータ制御性能の高い並列運転が可能になる。

50

【図面の簡単な説明】

【0038】

【図1】この発明の第1実施形態である並列多重インバータシステム1の構成を示すブロック図である。

【図2】同実施形態におけるマスタインバータ10のCPUが実行するプログラムの処理内容を示すフローチャートである。

【図3】同実施形態におけるスレーブインバータ20のCPUが実行するプログラムの処理内容を示すフローチャートである。

【図4】同並列多重インバータシステム1の動作例を示すタイムチャートである。

【図5】同並列多重インバータシステム1の他の動作例を示すタイムチャートである。

【図6】同実施形態の比較例である並列多重インバータシステムの動作例を示すタイムチャートである。

【図7】この発明の第2実施形態の並列多重インバータシステム2の構成を示すブロック図である。

【図8】同並列多重インバータシステム2の動作例を示すタイムチャートである。

【図9】従来の並列多重インバータシステムの構成例を示すブロック図である。

【図10】従来の並列多重インバータシステムの構成例を示すブロック図である。

【発明を実施するための形態】

【0039】

以下、図面を参照しつつ、この発明の実施形態について説明する。

【0040】

<第1実施形態>

図1は、この発明の第1実施形態の並列多重インバータシステム1の構成を示すブロック図である。図1では、並列多重インバータシステム1に接続された交流電源やAC/DCコンバータ等の図示は省略している。並列多重インバータシステム1は、図1に示すように、マスタインバータ10、スレーブインバータ20、スレーブインバータ30および負荷50を有する。そして、マスタインバータ10とスレーブインバータ20および30は、バス型トポロジのネットワーク60を介して接続されている。負荷50は例えば3相モータである。

【0041】

マスタインバータ10とスレーブインバータ20および30は、図示しない交流電源から供給される交流電圧を直流電圧に変換し、その直流電圧を交流電圧に変換することで負荷50の駆動を行う装置である。マスタインバータ10とスレーブインバータ20および30は、互いに同一の周期長のキャリア信号を生成するキャリア信号生成部190、290および390を各々備えている。マスタインバータ10とスレーブインバータ20および30は、各々のキャリア信号生成部が生成するキャリア信号を用いて負荷50を駆動するための交流電圧を発生する。

【0042】

また、マスタインバータ10とスレーブインバータ20および30には、時間軸上において重複しない送信期間が割り当てられており、各々に割り当てられた送信期間を利用して他のインバータへのブロードキャストまたはユニキャストを行う。その際、マスタインバータ10とスレーブインバータ20および30は、各々のキャリア信号生成部が生成するキャリア信号の信号値を時刻情報として利用し、この時刻情報に基づいて各々の送信期間を判定する。本実施形態においてマスタインバータ10とスレーブインバータ20および30の各送信期間の始期は、各々のキャリア信号の位相が m ($0 < m$)、 s_1 ($m < s_1$)、 s_2 ($s_1 < s_2 < 2$) となるタイミングである。

【0043】

制御装置40は、並列多重インバータシステム1の外部装置であり、負荷50に対する電流指令値(合成電流指令値)をマスタインバータ10に供給する装置である。

【0044】

10

20

30

40

50

マスタインバータ10は、電流制御部110、合成電流演算部120、指令補正部125、受信部130、送信部140、ゲート信号生成部150、インバータ主回路160、電流センサ170、A/Dコンバータ180およびキャリア信号生成部190を有する。これらのうち電流制御部110、合成電流演算部120および指令補正部125は、マスタインバータ10の制御中枢であるCPU(図示略)が不揮発性メモリ(図示略)内のプログラムを実行することにより実現される機能である。

【0045】

キャリア信号生成部190は、上述した所定の周期長のキャリア信号を生成し、ゲート信号生成部150に出力する。さらにキャリア信号生成部190は、キャリア信号の同期タイミング、すなわち、キャリア信号の位相が上述した位相 θ_m となるタイミングを示す同期信号を生成して送信部140に出力する。ゲート信号生成部150は、キャリア信号生成部190が出力するキャリア信号を指令補正部125が出力する補正電圧指令値 V_1 と比較することにより、PWM(Pulse Width Modulation;パルス幅変調)パルス列であるゲート信号を生成し、インバータ主回路160のスイッチング素子に供給する。

【0046】

インバータ主回路160は、図示しないAC/DCコンバータが正電圧端子および負電圧端子間に出力する直流電圧を、ゲート信号生成部150が生成したゲート信号に応じてスイッチングすることにより負荷50を駆動するための3相の駆動電圧を出力する回路である。このインバータ主回路160は、例えば、3相の出力端子と正電圧端子の間に各々介挿された3相のスイッチング素子としてのIGBT(Insulated Gate Bipolar Transistor;絶縁ゲートバイポーラトランジスタ)と、3相の出力端子と負電圧端子の間に各々介挿された3相のIGBTを有している。また、インバータ主回路160は、各IGBTに逆並列接続されたフリーホイールダイオードを有する。このインバータ主回路160の各IGBTのゲートには、ゲート信号生成部150が生成したゲート信号が供給される。なお、スイッチング素子はMOSFET(Metal Oxide Semiconductor Field Effect Transistor;金属-酸化膜-半導体構造の電界効果トランジスタ)等であってもよい。また、インバータ主回路160は、2レベルインバータだけでなく、3レベル以上のマルチレベルインバータの主回路であってもよい。

【0047】

電流センサ170は、インバータ主回路160の出力端子から負荷50に出力される駆動電流波形を示すアナログ信号を出力する。A/Dコンバータ180は、電流センサ170が出力するアナログ信号をA/D変換し、インバータ主回路160から出力される駆動電流波形の時系列サンプル列である電流信号を出力する。

【0048】

合成電流演算部120は、スレーブインバータ20および30の各々の電流値と、A/Dコンバータ180から取得した電流値とをベクトル加算して合成電流値を算出する合成電流演算手段である。ここで、スレーブインバータ20および30の各々の電流値は、後述の受信部130が受信する応答フレームに含まれている情報である。

【0049】

電流制御部110は、制御装置40から電流指令値を取得するとともに、合成電流演算部120から合成電流値を取得する。電流制御部110は、電流指令値と合成電流値に基づいて、マスタインバータ10とスレーブインバータ20および30とをそれぞれ制御するための基準電圧指令値 V_0 を生成する。さらに詳述すると、電流制御部110は、電流指令値と合成電流値に基づいて、負荷50に所望の電流を供給するためにインバータ主回路160、260および360がそれぞれ負荷50に供給すべき駆動電圧の周波数、振幅を決定する。そして、電流制御部110は、そのような周波数、振幅を持った交流波形を示す基準電圧指令値 V_0 を指令補正部125と送信部140に供給する。この指令補正部125は、基準電圧指令値 V_0 および合成電流値を受信すると、合成電流値をマスタインバータ10とスレーブインバータ20および30の装置の合計数である3で割って、平均

10

20

30

40

50

電流値を算出する。そして、指令補正部 125 は、A/Dコンバータ 180 から電流値を取得し、平均電流値からその電流値を減算した値に比例した電圧補正值 V_1 を算出する。指令補正部 125 は、この電圧補正值 V_1 と基準電圧指令値 V_0 を加算した補正電圧指令値 V_1 をゲート信号生成部 150 に出力する。

【0050】

受信部 130 は、スレーブインバータ 20 および 30 から後述する応答要求フレームに対する応答信号である応答フレームを受信し、図示しない揮発性メモリ内の受信バッファに格納する手段である。本実施形態において、スレーブインバータ 20 および 30 は、各々のキャリア信号の位相をマスタインバータ 10 のキャリア信号の位相に同期化させたことを検知すると、各々に割り当てられた送信期間を利用して、各々の図示しない揮発性メモリ内の送信バッファの同期化完了信号を含む応答フレームをマスタインバータ 10 にユニキャストする。また、スレーブインバータ 20 および 30 は、マスタインバータ 10 からの指令に従って負荷 50 の駆動を開始すると、同期化完了信号に加えて、各々の電流値を含む応答フレームをマスタインバータ 10 にユニキャストする。受信部 130 は、このようにしてスレーブインバータ 20 および 30 からユニキャストされる応答フレームを受信する。

10

【0051】

送信部 140 は、キャリア信号の位相が所定の位相 θ_m になり、キャリア信号生成部 190 が同期信号を出力すると、そのタイミングを始期とするマスタインバータ 10 の送信期間を利用して、スレーブインバータ 20 および 30 に図示しない送信バッファ内の応答要求フレームを送信する。

20

【0052】

この応答要求フレームに含まれる情報は、マスタインバータ 10 が置かれた局面により異なったものとなる。マスタインバータ 10 とスレーブインバータ 20 および 30 の各キャリア信号の同期化が完了していない局面では、送信部 140 は、キャリア信号生成部 190 が出力する同期信号、マスタインバータ 10 の動作モードを示す情報およびスレーブインバータ 20 および 30 の応答を要求する、すなわちスレーブインバータ 20 および 30 の応答フレーム送信を指示する情報を含む運転待ち用フレームを応答要求フレームとしてスレーブインバータ 20 および 30 にブロードキャストする。マスタインバータ 10 の動作モードを示す情報とは、マスタインバータ 10 が負荷 50 を駆動する運転モードであるか否かを示す情報である。スレーブインバータ 20 および 30 の両方から同期化完了信号を含む応答フレームが受信されると、送信部 140 は、運転待ち用フレームに含まれる情報に加えて、電流制御部 110 が出力する基準電圧指令値 V_0 および合成電流演算部 120 が出力する合成電流値を含む運転用フレームを応答要求フレームとしてスレーブインバータ 20 および 30 にブロードキャストする。

30

【0053】

また、スレーブインバータ 20 は、受信部 210、同期化制御部 220、送信部 230、指令補正部 240、ゲート信号生成部 250、インバータ主回路 260、電流センサ 270、A/Dコンバータ 280 およびキャリア信号生成部 290 を有する。これらのうち同期化制御部 220 および指令補正部 240 は、スレーブインバータ 20 の制御中枢である CPU (図示略) が不揮発性メモリ (図示略) 内のプログラムを実行することにより実現される機能である。ゲート信号生成部 250、インバータ主回路 260、電流センサ 270 および A/Dコンバータ 280 は、マスタインバータ 10 のゲート信号生成部 150、インバータ主回路 160、電流センサ 170 および A/Dコンバータ 180 に相当する。

40

【0054】

キャリア信号生成部 290 は、マスタインバータ 10 のキャリア信号生成部 190 が生成するキャリア信号と同一の周期長のキャリア信号を生成し、ゲート信号生成部 250 に出力する。

【0055】

50

同期化制御部 220 は、このキャリア信号生成部 290 が生成するキャリア信号の位相を同期信号が示すマスタインバータ 10 のキャリア信号の位相に同期化させる制御を行う。また、同期化制御部 220 は、スレーブインバータ 20 の応答フレームの送信の制御を行う。

【0056】

さらに詳述すると、同期化制御部 220 は、受信部 210 が同期信号を含む応答要求フレームをマスタインバータ 10 から受信すると、この同期信号の示すマスタインバータ 10 のキャリア信号の位相と、キャリア信号生成部 290 が生成するキャリア信号の位相とを比較する。両者の位相差が所定の許容値以内に収まっていない場合、同期化制御部 220 は、スレーブインバータ 20 の送信期間（始期 = 位相 s_1 ）となっても送信部 230 に応答フレームの送信を行わせない。ここで、許容値は、スレーブインバータ 20 がフレームの送信を行った場合に他のインバータが送信するフレームとの衝突が発生することのないスレーブインバータ 20 とマスタインバータ 10 の各キャリア信号の位相差の許容値である。許容値は、マスタインバータ 10 と接続するスレーブインバータの数や、マスタインバータ 10 とスレーブインバータ 20 および 30 のキャリア信号の周期長などにより決定される。

【0057】

同期信号が示すマスタインバータ 10 のキャリア信号の位相と、キャリア信号生成部 290 が生成するキャリア信号の位相との位相差が許容値以内に収まり、かつ、負荷 50 が未駆動で、マスタインバータ 10 とスレーブインバータ 20 の各々のキャリア信号の位相差が許容値よりも小さい許容値 a 以上であると、同期化制御部 220 は、スレーブインバータ 20 の送信期間（始期 = 位相 s_1 ）において、同期化が完了していない旨の応答情報を含む同期化未完フレームを応答フレームとして送信部 230 に送信させる。許容値 a は、スレーブインバータ 20 がマスタインバータ 10 とともに共通の負荷 50 の駆動を行うことが可能なスレーブインバータ 20 とマスタインバータ 10 の各キャリア信号の位相差の許容値である。さらに、負荷 50 が未駆動で、マスタインバータ 10 とスレーブインバータ 20 の位相差が許容値 a よりも小さいと、同期化制御部 220 は、スレーブインバータ 20 の送信期間（始期 = 位相 s_1 ）において、同期化完了信号を含む同期化完了フレームを応答フレームとして送信部 230 に送信させる。

【0058】

また、同期化制御部 220 は、同期信号が示すマスタインバータ 10 のキャリア信号の位相と、キャリア信号生成部 290 が生成するキャリア信号の位相差が許容値 a より小さく、かつ、マスタインバータ 10 からの基準電圧指令値 V_0 に従って負荷 50 の駆動を開始した後においては、同期化完了信号に加えて、A/Dコンバータ 280 から取得される電流値を含む運転中応答フレームを応答フレームとして送信部 230 に送信させる。

【0059】

指令補正部 240 は、受信部 210 がマスタインバータ 10 から基準電圧指令値 V_0 および合成電流値を含む応答要求フレームを受信すると、合成電流値をマスタインバータ 10 とスレーブインバータ 20 および 30 の装置の合計数である 3 で割って、平均電流値を算出する。そして、指令補正部 240 は、A/Dコンバータ 280 から電流値を取得し、平均電流値からその電流値を減算した値に比例した基準電圧指令値 V_0 の電圧補正值 V_2 を算出する。指令補正部 240 は、この電圧補正值 V_2 と基準電圧指令値 V_0 を加算した補正電圧指令値 V_2 をゲート信号生成部 250 に出力する。

【0060】

受信部 210 は、マスタインバータ 10 からネットワーク 60 を介して応答要求フレームを受信する手段である。受信部 210 は、同期信号を含む応答要求フレームを受信した場合、その同期信号を同期化制御部 220 に出力する。また、受信部 210 は、同期信号、基準電圧指令値 V_0 および合成電流値を含む応答要求フレームを受信した場合、その基準電圧指令値 V_0 と合成電流値を指令補正部 240 に出力する。

【0061】

10

20

30

40

50

また、スレーブインバータ30は、受信部310、同期化制御部320、送信部330、指令補正部340、ゲート信号生成部350、インバータ主回路360、電流センサ370、A/Dコンバータ380およびキャリア信号生成部390を有する。これらは、スレーブインバータ20の受信部210、同期化制御部220、送信部230、指令補正部240、ゲート信号生成部250、インバータ主回路260、電流センサ270、A/Dコンバータ280およびキャリア信号生成部290に各々相当するため、説明を省略する。ただし、指令補正部340は、A/Dコンバータ380から取得した電流値から電圧補正值 V_3 を算出し、この電圧補正值 V_3 と基準電圧指令値 V_0 を加算した補正電圧指令値 V_3 をゲート信号生成部350に出力する。

以上が並列多重インバータシステム1の構成である。

10

【0062】

図2は、マスタインバータ10のCPUが定期的に行うプログラムの処理内容を示すフローチャートである。また、図3はスレーブインバータ20(30)のCPUが定期的に行うプログラムの処理内容を示すフローチャートである。図2および3に示すプログラムが実行される周期長は、キャリア信号の周期長よりも短い。これは1キャリア周期中に、マスタインバータ10からの応答要求フレームの送信の機会と、全スレーブインバータ20、30からの応答フレームの返送の機会が発生しなければならないからである。

【0063】

なお、他の好ましい態様では、受信部130がスレーブインバータ20および30から応答フレームを受信するごとに、マスタインバータ10のCPUは図2に示すプログラムを実行する。同様に受信部210(310)がマスタインバータ10から応答要求フレームを受信するごとに、スレーブインバータ20(30)のCPUは図3に示すプログラムを実行する。

20

【0064】

本実施形態においてマスタインバータ10のCPUは、図2のプログラムの実行を開始すると、揮発性メモリ内の受信バッファを参照し、スレーブインバータ20或いは30から応答フレームが受信されたか否かを判定する(ステップS101)。この判定結果が「NO」である場合、CPUはプログラムを終了し、「YES」である場合、CPUの処理は、ステップS102に進む。

30

【0065】

次にステップS102に進むと、マスタインバータ10のCPUは、揮発性メモリ内の運転モードフラグが「1」であるか否かを判定する。ここで、運転モードフラグは、マスタインバータ10の動作モードが負荷50を駆動する運転モードであるか否かを示すフラグである。この運転モードフラグは、動作モードが運転モードである場合に「1」、そうでない場合に「0」となる。そして、初期状態において運転モードフラグは「0」になっている。ステップS102の判定結果が「YES」である場合、CPUの処理はステップS111に進み、「NO」である場合はステップS121に進む。

【0066】

次にステップS121に進むと、マスタインバータ10のCPUは、スレーブインバータ20および30の両方から同期化完了信号を受信したか否かを判定する。この判定結果が「YES」である場合、CPUの処理はステップS122に進み、「NO」である場合、CPUの処理は、ステップS123に進む。

40

【0067】

次にステップS123に進むと、マスタインバータ10のCPUは、運転待ち用フレームを生成し、揮発性メモリ内の送信バッファに書き込む。上述したように、運転待ち用フレームは、同期信号、マスタインバータ10の動作モードを示す情報(この場合、運転モードでない旨を示す情報)を含む。この運転待ち用フレームは、マスタインバータ10の送信期間を利用してスレーブインバータ20および30にブロードキャストされる。そしてCPUは、プログラムを終了する。

50

【 0 0 6 8 】

以後、マスタインバータ10の動作モードが運転モードでない状態においてスレーブインバータ20または30から応答フレームが受信され、その後にマスタインバータ10のCPUが図2のプログラムを開始すると、CPUの処理は、ステップS101を介してステップS102に進む。そして、マスタインバータ10の動作モードが運転モードでない場合、マスタインバータ10のCPUの処理は、ステップS102からステップS121に進む。この時点において、全てのスレーブインバータ、すなわち、スレーブインバータ20および30から同期化完了信号を含む同期化完了フレームを応答フレームとして受信していた場合、ステップS121の判断結果は「YES」となり、マスタインバータ10のCPUの処理はステップS122に進む。次にステップS122に進むと、マスタイン

10

【 0 0 6 9 】

次にステップS113に進むと、マスタインバータ10のCPUは、基準電圧指令値 V_0 を算出する。ここで、運転モードフラグを「1」に切り替えた段階では、合成電流値の算出が行われていない。そこで、この段階でのステップS113においてマスタインバータ10のCPUは、合成電流値を0とし、電流指令値と合成電流値とから基準電圧指令値 V_0 を生成する。

【 0 0 7 0 】

次にステップS114に進むと、マスタインバータ10のCPUは、指令補正部125により基準電圧指令値 V_0 、合成電流値(この場合、0)および電流値から補正電圧指令値 V_1 を生成する。

20

【 0 0 7 1 】

次にステップS115に進むと、マスタインバータ10のCPUは、同期信号、動作モードが運転モードである旨の情報、電流制御部110が出力する基準電圧指令値 V_0 および合成電流演算部120が出力する合成電流値(この場合、0)を含む運転用フレームを生成し、揮発性メモリ内の送信バッファに書き込む。この運転用フレームは、マスタインバータ10の送信期間を利用してスレーブインバータ20および30にブロードキャストされる。そしてCPUは、プログラムを終了する。

【 0 0 7 2 】

その後、マスタインバータ10の動作モードが運転モードである状態において、スレーブインバータ20または30から応答フレームが受信され、その後にマスタインバータ10のCPUが図2のプログラムを開始すると、CPUの処理は、ステップS101およびS102を介してステップS111に進む。次にステップS111に進むと、マスタインバータ10のCPUは、スレーブインバータ20および30の両方から応答フレームを受信し、スレーブインバータ20および30の両方が応答要求フレームに対する応答を完了したか否かを判定する。この判定結果が「NO」である場合、CPUはプログラムを終了し、「YES」である場合、CPUの処理は、ステップS112に進む。

30

【 0 0 7 3 】

次にステップS112に進むと、マスタインバータ10のCPUは、合成電流演算部120によりスレーブインバータ20および30から受信された各応答フレームに含まれる各電流値とA/Dコンバータ180から得られる電流値を用いて合成電流値を生成する。

40

【 0 0 7 4 】

次にステップS113に進むと、マスタインバータ10のCPUは、電流制御部110により電流指令値とステップS112において得られた合成電流値とから基準電圧指令値 V_0 を生成する。

【 0 0 7 5 】

次にステップS114に進むと、マスタインバータ10のCPUは、指令補正部125により基準電圧指令値 V_0 、ステップS112において得られた合成電流値およびA/Dコンバータ180からの自身の電流値から補正電圧指令値 V_1 を生成する。

【 0 0 7 6 】

50

次にステップS 1 1 5に進むと、マスタインバータ1 0のCPUは、同期信号、動作モードが運転モードである旨の情報、電流制御部1 1 0が出力する基準電圧指令値 V_0 および合成電流演算部1 2 0が出力する合成電流値を含む運転用フレームを生成し、揮発性メモリ内の送信バッファに書き込む。この運転用フレームは、マスタインバータ1 0の送信期間を利用してスレーブインバータ2 0および3 0にブロードキャストされる。そしてCPUは、プログラムを終了する。

以上がマスタインバータ1 0の動作である。

【0 0 7 7】

一方、スレーブインバータ2 0(3 0)のCPUは、図3のプログラムの実行を開始すると、揮発性メモリ内の受信バッファを参照し、マスタインバータ1 0からの応答要求フレームが受信されたか否かを判定する(ステップS 2 0 1)。この判定結果が「NO」である場合、CPUはプログラムを終了し、「YES」である場合、CPUの処理は、ステップS 2 0 2に進む。

10

【0 0 7 8】

次にステップS 2 0 2に進むと、スレーブインバータ2 0(3 0)のCPUは、応答要求フレームに含まれるマスタインバータ1 0の動作モードを示す情報からマスタインバータ1 0が運転モードであるか否かを判定する。この判定結果が「YES」である場合、CPUの処理はステップS 2 1 1に進み、「NO」である場合、CPUの処理は、ステップS 2 2 2に進む。

【0 0 7 9】

20

次にステップS 2 2 2に進むと、スレーブインバータ2 0(3 0)のCPUは、応答要求フレームに含まれる同期信号が示すマスタインバータ1 0のキャリア信号の位相とスレーブインバータ2 0のキャリア信号との位相との位相差を求める。そして、この位相差が許容値 α よりも大きいと、CPUは、応答フレームを生成せずにプログラムを終了する。位相差が所定の許容値 α 以下であり、かつ、許容値 α 以上であると、CPUの処理はステップS 2 2 4に進む。位相差が許容値 α よりも小さいと、CPUの処理はステップS 2 2 3に進む。

【0 0 8 0】

次にステップS 2 2 4に進むと、スレーブインバータ2 0(3 0)のCPUは、同期化未完フレームを生成し、揮発性メモリ内に送信バッファに書き込む。ステップS 2 2 3に進むと、スレーブインバータ2 0(3 0)のCPUは、同期化完了フレームを生成し、揮発性メモリ内の送信バッファに書き込む。この同期化完了フレーム或いは同期化未完フレームは、スレーブインバータ2 0(3 0)の送信期間を利用してマスタインバータ1 0にユニキャストされる。そしてCPUは、プログラムを終了する。

30

【0 0 8 1】

そして、動作モードが運転モードである旨の情報を含む応答要求フレームがマスタインバータ1 0から受信され、その後、スレーブインバータ2 0(3 0)のCPUが図3に示すプログラムを開始すると、CPUの処理は、ステップS 2 0 1およびS 2 0 2を介してステップS 2 1 1に進む。次にステップS 2 1 1に進むと、スレーブインバータ2 0(3 0)のCPUは、指令補正部2 4 0(3 4 0)により補正電圧指令値 V_2 (V_3)を算出する。ここで、全スレーブインバータ2 0、3 0の同期がとれ、マスタインバータ1 0を含む各インバータの出力電流値に異常がない(ゼロに近い)ことを確認してから、運転可能にしている。

40

【0 0 8 2】

次にステップS 2 1 2に進むと、スレーブインバータ2 0(3 0)のCPUは、同期信号が示すマスタインバータ1 0のキャリア信号の位相とスレーブインバータ2 0のキャリア信号との位相との位相差を求める。この位相差が所定の許容値 α より小さいと、スレーブインバータ2 0(3 0)のCPUは、当該スレーブインバータの出力電流値を含む運転中応答フレームを生成し、揮発性メモリ内の送信バッファに書き込む。この運転中応答フレームは、スレーブインバータ2 0(3 0)の送信期間を利用してマスタインバータ1

50

0 にユニキャストされる。そして CPU は、プログラムを終了する。

以上がスレーブインバータ 20 (30) の動作である。

【0083】

図 4 および図 5 は並列多重インバータシステム 1 の動作例を示すタイムチャートである。図 4 および図 5 において横軸は、時間軸である。図 4 および図 5 にはマスタインバータ 10、スレーブインバータ 20 および 30 の各々が生成するキャリア信号の波形、マスタインバータ 10、スレーブインバータ 20 および 30 の各々のフレーム送信タイミングが示されている。

【0084】

図 4 に示す動作例では、時刻 t_1 においてマスタインバータ 10 とスレーブインバータ 20 および 30 が動作を開始したとき、各インバータが生成するキャリア信号間に位相差はない。

10

【0085】

図 4 に示す動作例において、時刻 t_{1m} になると、マスタインバータ 10 では、キャリア信号の位相が θ_m となり、送信部 140 は応答要求フレームをスレーブインバータ 20 および 30 に送信する。この段階において、マスタインバータ 10 は、スレーブインバータ 20 および 30 から同期化完了信号を受信していない。従って、マスタインバータ 10 の CPU は、時刻 t_{1m} において運転待ち用フレームであるフレーム F1 をスレーブインバータ 20 および 30 にブロードキャストする。

【0086】

20

スレーブインバータ 20 では、時刻 t_{1m} において受信部 210 がフレーム F1 を受信し、スレーブインバータ 20 の CPU は、このフレーム F1 から同期信号等を取り出して受信バッファに格納する (図 3 のステップ S201: Yes)。次いでスレーブインバータ 20 の CPU は、同期化制御部 220 を起動し、キャリア信号生成部 290 が生成するキャリア信号をマスタインバータ 10 からの同期信号が示すキャリア信号の位相に同期化させる。

【0087】

次にスレーブインバータ 20 の CPU の処理はステップ S202 に進み、同 CPU は、マスタインバータ 10 の動作モードが運転モードであるか否かを判定する。この段階において、マスタインバータ 10 の動作モードは運転モードではない。このため、ステップ S202 の判定結果は「NO」となり、スレーブインバータ 20 の CPU の処理はステップ S222 に進む。そして、CPU は、応答要求フレーム中の同期信号が示すマスタインバータ 10 のキャリア信号の位相とスレーブインバータ 20 のキャリア信号との位相との位相差を求める。この動作例では、スレーブインバータ 20 とマスタインバータ 10 の各々のキャリア信号間に位相差はないため、スレーブインバータ 20 の CPU の処理はステップ S223 に進む。CPU は、同期化完了フレームを生成し、応答フレームとして送信バッファに書き込む (ステップ S223)。

30

【0088】

そして、時刻 t_{1s1} になると、キャリア信号生成部 290 が生成するキャリア信号の位相がスレーブインバータ 20 の送信期間の始期に対応した位相 θ_{s1} になり、スレーブインバータ 20 の CPU は、マスタインバータ 10 に対する応答フレームの送信を行う。この段階において、上述したステップ S201 の判定結果が「YES」、ステップ S202 の判定結果が「NO」となっており、マスタインバータ 10 とスレーブインバータ 20 の各々のキャリア信号の位相差は許容値 α より小さくなっている。従って、スレーブインバータ 20 の CPU は、時刻 t_{1s1} において、同期化完了信号を含む同期化完了フレームであるフレーム F4 を応答フレームとしてマスタインバータ 10 に送信する。

40

【0089】

スレーブインバータ 30 においてもスレーブインバータ 20 と同様な動作が行われる。そして、スレーブインバータ 30 は、キャリア信号の位相が θ_{s2} となる時刻 t_{1s2} において同期化完了信号を含む同期化完了フレームであるフレーム F4 をマスタインバータ

50

10に送信する。

【0090】

マスタインバータ10では、スレーブインバータ20からのフレームF4が受信されると、そのフレームF4から同期化完了信号が取り出され、受信バッファに格納される。スレーブインバータ30からのフレームF4についても同様である。

【0091】

その後、マスタインバータ10のCPUは、図2に示すプログラムのステップS121において受信バッファを参照する。この段階において、上述したステップS101の判定結果は「YES」、ステップS102の判定結果は「NO」となっている。この場合、受信バッファにはスレーブインバータ20から受信された同期化完了信号とスレーブインバータ30から受信された同期化完了信号が格納されている。このため、ステップS121の判定結果が「YES」となり、マスタインバータ10のCPUの処理はステップS122に進む。

【0092】

このステップS122においてCPUは、運転モードフラグを「1」に切り替え、ステップS113以降の処理を実行する。これにより、CPUは、ステップS115において、運転用フレームを生成し、送信バッファに書き込む。そして、CPUはマスタインバータ10の送信期間が到来するまで待機する。

【0093】

図4の動作例では、時刻 t_2 においてマスタインバータ10のキャリア信号の周期とスレーブインバータ20および30のキャリア信号の周期が切り換わり、その後の時刻 t_{2m} においてマスタインバータ10のキャリア信号の位相が θ_m となる。この結果、マスタインバータ10のCPUは、スレーブインバータ20および30に対する応答要求フレームのブロードキャストを行う。この段階において、上述したステップS101の判定結果は「YES」、ステップS102の判定結果は「NO」、ステップS121の判定結果は「YES」となっている。そこで、マスタインバータ10のCPUは、時刻 t_{2m} において、ステップS115において生成した運転用フレームであるフレームF2をブロードキャストする。

【0094】

スレーブインバータ20では、時刻 t_{2m} において受信部210がフレームF2を受信し、スレーブインバータ20のCPUは、このフレームF2から同期信号等を取り出して受信バッファに格納する。次いでスレーブインバータ20のCPUは、同期化制御部220を起動し、キャリア信号生成部290が生成するキャリア信号をマスタインバータ10からの同期信号が示すキャリア信号の位相に同期化させる。

【0095】

一方、スレーブインバータ20のCPUが実行する図3のプログラムでは、ステップS201の判定結果が「YES」、ステップS202の判定結果が「YES」となって、CPUの処理はステップS211に進む。このステップS211において、CPUは、マスタインバータ10から受信された基準電圧指令値 V_0 に基づいて補正電圧指令値 V_2 を算出する。次いで、CPUは、ステップS212に進み、運転中応答フレームを生成し、送信バッファに書き込む。

【0096】

そして、時刻 t_{2s1} になると、キャリア信号生成部290が生成するキャリア信号の位相がスレーブインバータ20の送信期間の始期に対応した位相 θ_{s1} になり、スレーブインバータ20のCPUは、マスタインバータ10に対する応答フレームの送信を行う。この段階において、上述したステップS201の判定結果が「YES」、ステップS202の判定結果が「YES」となっている。従って、スレーブインバータ20のCPUは、時刻 t_{2s1} において、同期化完了信号に加えて、電流値を含む運転中応答フレームであるフレームF5をマスタインバータ10に送信する。

【0097】

10

20

30

40

50

スレーブインバータ30においてもスレーブインバータ20と同様な動作が行われる。そして、スレーブインバータ30は、キャリア信号の位相が s_2 となる時刻 t_{2s_2} において同期化完了信号および電流値を含む運転中応答フレームであるフレームF5をマスタインバータ10に送信する。

【0098】

マスタインバータ10では、スレーブインバータ20からのフレームF5が受信されると、そのフレームF5から同期化完了信号および電流値が取り出され、受信バッファに格納される。スレーブインバータ30からのフレームF5についても同様である。

【0099】

その後、マスタインバータ10のCPUが実行する図2のプログラムでは、ステップS101の判定結果が「YES」、ステップS102の判定結果が「YES」、ステップS111の判定結果が「YES」となり、CPUの処理はステップS112に進む。このステップS112においてCPUは、合成電流演算部120によりマスタインバータ10の電流値とスレーブインバータ20および30からの各フレームF5から取り出した各電流値とから合成電流値を算出する。次にCPUはステップS113以降の処理を実行し、CPUはマスタインバータ10の送信期間が到来するまで待機する。

【0100】

図4の動作例では、時刻 t_3 においてマスタインバータ10のキャリア信号の周期とスレーブインバータ20および30のキャリア信号の周期が切り換わり、その後の時刻 t_{3m} においてマスタインバータ10のキャリア信号の位相が m となる。この結果、マスタインバータ10のCPUは、スレーブインバータ20および30に対する応答要求フレームのブロードキャストを行う。この段階において、上述したステップS101の判定結果は「YES」、ステップS102の判定結果は「YES」、ステップS111の判定結果は「YES」となっている。そこで、マスタインバータ10のCPUは、時刻 t_{3m} において、ステップS115において生成した同期信号を含む運転用フレームであるフレームF3をブロードキャストする。

【0101】

スレーブインバータ20は、時刻 t_{3m} において受信部210がフレームF3を受信し、スレーブインバータ20のCPUは、このフレームF3から同期信号等を取り出して受信バッファに格納する。次いでスレーブインバータ20のCPUは、同期化制御部220を起動し、キャリア信号生成部290が生成するキャリア信号をマスタインバータ10からの同期信号に同期化させる。

【0102】

一方、スレーブインバータ20のCPUが実行する図3のプログラムでは、ステップS201の判定結果が「YES」、ステップS202の判定結果が「YES」となって、CPUの処理はステップS211に進む。このステップS211において、CPUは、マスタインバータ10から受信された基準電圧指令値 V_0 および合成電流値に基づいて補正電圧指令値 V_2 を算出する。次いで、CPUは、ステップS212に進み、運転中応答フレームを生成し、送信バッファに書き込む。

【0103】

そして、時刻 t_{3s_1} になると、キャリア信号生成部290の生成するキャリア信号の位相がスレーブインバータ20の送信期間の始期に対応した位相 s_1 になり、スレーブインバータ20のCPUは、マスタインバータ10に対する応答フレームの送信を行う。この段階において、上述したステップS201の判定結果が「YES」、ステップS202の判定結果が「YES」となっている。従って、スレーブインバータ20のCPUは、時刻 t_{3s_1} において、同期化完了信号に加えて、電流値を含む運転中応答フレームであるフレームF6をマスタインバータ10に送信する。

【0104】

スレーブインバータ30においてもスレーブインバータ20と同様な動作が行われる。そして、スレーブインバータ30は、キャリア信号の位相が s_2 となる時刻 t_{3s_2} に

10

20

30

40

50

において同期化完了信号および電流値を含む運転中応答フレームであるフレーム F 6 をマスターインバータ 10 に送信する。

以上が図 4 に示す動作例である。

【 0 1 0 5 】

図 5 に示す動作例では、時刻 t_1 においてマスターインバータ 10 とスレーブインバータ 20 および 30 が動作を開始したとき、スレーブインバータ 20 のキャリア信号の位相はマスターインバータ 10 のキャリア信号の位相よりも位相差 ϕ_1 だけ遅れている。また、スレーブインバータ 30 のキャリア信号の位相はマスターインバータ 10 のキャリア信号の位相よりも位相差 ϕ_2 だけ遅れている。ここで、位相差 ϕ_1 は許容値 ϕ_{1c} よりも大きく、位相差 ϕ_2 は許容値 ϕ_{2c} よりも小さい。

10

【 0 1 0 6 】

従って、時刻 t_{1m} において、同期信号を含むフレーム F 1 がマスターインバータ 10 からスレーブインバータ 20 および 30 にブロードキャストされた場合、スレーブインバータ 20 ではキャリア信号の位相はマスターインバータ 10 のキャリア信号の位相よりも位相差 ϕ_1 だけ遅れており、位相差 ϕ_1 は許容値 ϕ_{1c} よりも大きいため、時刻 t_{1s1} において、スレーブインバータ 20 のキャリア信号の位相がスレーブインバータ 20 の送信期間の始期に対応した位相 ϕ_{s1} になったとしても、スレーブインバータ 20 の CPU は、マスターインバータ 10 への応答フレームの送信を行わない。

【 0 1 0 7 】

これに対し、時刻 t_{1m} において、スレーブインバータ 30 ではキャリア信号の位相はマスターインバータ 10 のキャリア信号の位相よりも位相差 ϕ_2 だけ遅れているが、位相差 ϕ_2 は許容値 ϕ_{2c} よりも小さいため、時刻 t_{1s2} において、スレーブインバータ 30 のキャリア信号の位相がスレーブインバータ 30 の送信期間の始期に対応した位相 ϕ_{s2} になった場合、スレーブインバータ 30 の CPU は、マスターインバータ 10 への応答フレームであるフレーム F 4 の送信を行う。

20

【 0 1 0 8 】

このように本実施形態では、スレーブインバータ 20 および 30 のうちキャリア信号がマスターインバータ 10 のキャリア信号に同期化したスレーブインバータのみが自身の送信期間を利用してマスターインバータ 10 への応答フレームの送信を行う。従って、マスターインバータ 10 は、データ衝突を被ることなく、各スレーブインバータ 20 および 30 に同期信号を含む応答要求フレームをブロードキャストし、各スレーブインバータ 20 および 30 のキャリア信号をマスターインバータ 10 のキャリア信号に迅速に同期化させることができる。そして、各スレーブインバータ 20 および 30 のキャリア信号がマスターインバータ 10 のキャリア信号に同期化すると、図 4 を参照して説明した制御が並列多重インバータ 1 において行われる。

30

【 0 1 0 9 】

図 6 は本実施形態の比較例である並列多重インバータシステムの動作例を示すタイムチャートである。この比較例において、スレーブインバータは、当該スレーブインバータの送信期間になると必ず応答フレームの送信を行う。このため、マスターインバータ 10、スレーブインバータ 20 および 30 の各キャリア信号間に位相差があると、各インバータの送信期間が時間軸上において重複し、データ衝突が発生し、各インバータ間の通信が失敗する可能性がある。図 6 に示す例では、スレーブインバータ 20 のフレーム F の送信期間とスレーブインバータ 30 のフレーム F の送信期間が重複し、データ衝突が発生し、マスターインバータ 10 とスレーブインバータ 20 および 30 との間の通信が失敗する可能性がある。そして、このようなデータ衝突の状況によってはマスターインバータ 10 からスレーブインバータ 20 および 30 への同期信号の送信が妨げられる場合がある。かかる場合、スレーブインバータ 20 および 30 のキャリア信号がマスターインバータ 10 のキャリア信号に同期化されるまでの所要時間が長くなる問題がある。このため、各インバータの送信時間の間の余裕時間を長くすることにより、データの衝突が発生しないようにする対処が必要になる。しかし、このように余裕時間を長くすると、並列多重インバータ全体として

40

50

の制御周期が長くなり、インバータ制御性能が低下する問題が発生する。

【0110】

これに対し、本実施形態では、図5に例示するように、スレーブインバータ20および30のうちキャリア信号がマスタインバータ10のキャリア信号に同期化したスレーブインバータのみが自身の送信期間を利用してマスタインバータ10への応答フレームの送信を行う。従って、各インバータの送信期間の間の余裕が少ない場合でも、データ衝突を生じさせることなく各インバータ間で通信することが可能となり、結果として、制御周期を短くでき、インバータ制御性能の高い並列運転が可能となる。

【0111】

<第2実施形態>

図7は、この発明の第2実施形態である並列多重インバータシステム2の構成を示すブロック図である。図7では、図1におけるものと同じ構成要素には同一の符号が付されている。図7と図1を比較すれば明らかなように、並列多重インバータシステム2は、マスタインバータ10が返信法切替部100を備え、合成電流演算部120の代わりに平均電流演算部121を備える点と、スレーブインバータ20が送信法切替部200を備える点と、スレーブインバータ30が送信法切替部300を備える点とが並列多重インバータシステム1と異なる。

【0112】

平均電流演算部121は、スレーブインバータ20および30から受信された電流値を加算して合成電流値を算出し、この合成電流値をマスタインバータ10とスレーブインバータ20および30の合計台数3で割った平均電流値を算出し、この平均電流値をスレーブインバータ20および30に送信する。マスタインバータ10の指令補正部125は、平均電流演算部121からの平均電流値とA/Dコンバータ180からの自身の電流値との差に応じて補正電圧指令値 V_1 を生成する。また、スレーブインバータ20および30の指令補正部240および340は、受信部210および310から平均電流値を受信して補正電圧指令値 V_2 および V_3 を算出する。

【0113】

本実施形態では、全てのスレーブインバータ20および30のキャリア信号の位相がマスタインバータ10のキャリア信号の位相に同期化されるまでに行われるマスタインバータ10とスレーブインバータ20および30との間の通信制御の様子が上記第1実施形態と異なる。

【0114】

本実施形態において、マスタインバータ10の返信法切替部100は、スレーブインバータ20および30の中から1台のスレーブインバータを順次選択する。そして、返信法切替部100は、選択したスレーブインバータのキャリア信号のマスタインバータ10のキャリア信号への同期化が完了するまで、選択したスレーブインバータを指定するスレーブインバータ指定情報とスレーブインバータ指定情報により指定されたスレーブインバータの応答フレーム送信を指示する情報を含む運転待ち用フレームをマスタインバータ10の送信期間を利用してスレーブインバータ20および30にブロードキャストする。ここで、スレーブインバータ指定情報は、指定したスレーブインバータ以外のインバータには返信を要求しない旨の応答要求情報である。

【0115】

また、返信法切替部100は、全てのスレーブインバータ20および30のキャリア信号の位相がマスタインバータ10のキャリア信号の位相に同期化されたことを検知すると、全てのスレーブインバータ20および30に対し、各々に割り当てられた期間を利用しての応答フレーム送信を指示する情報を含む運転用フレームを送信する。

【0116】

スレーブインバータ20および30は、同期信号を含む応答要求フレームをマスタインバータ10から受信すると、上記第1実施形態と同様、各々の同期化制御部220(320)が各々のキャリア信号の位相を同期信号が示すマスタインバータのキャリア信号の位

10

20

30

40

50

相に同期化させる制御を行う。

【 0 1 1 7 】

また、同期信号およびスレーブインバータ指定情報を含む応答要求フレームがスレーブインバータ 2 0 および 3 0 に受信された場合において、それらのうちスレーブインバータ指定情報により指定されたスレーブインバータの送信法切替部 2 0 0 (3 0 0) は、応答要求フレームの受信が完了するのに応じて、当該スレーブインバータのキャリア信号をマスタインバータ 1 0 のキャリア信号へ同期化させる制御を行い、この制御が完了すると、応答信号である同期化完了フレームを揮発性メモリ内の送信バッファに書き込む。

【 0 1 1 8 】

マスタインバータ 1 0 の返信法切替部 1 0 0 は、全てのスレーブインバータ 2 0 および 3 0 から同期化完了信号を含む応答信号である同期化完了フレームを受信した場合に、同期信号と通常の送信方法での送信を指示する情報とを含む運転用フレームを送信部 1 4 0 によりスレーブインバータ 2 0 および 3 0 にブロードキャストする。

10

【 0 1 1 9 】

スレーブインバータ 2 0 および 3 0 がこの運転用フレームを受信すると、スレーブインバータ 2 0 および 3 0 の送信法切替部 2 0 0 (3 0 0) は、マスタインバータ 1 0 に対する応答フレームの送信方法を上記第 1 実施形態と同様な通常の送信方法に切り替える。これにより各スレーブインバータ 2 0 および 3 0 は、当該インバータのキャリア信号の周期に対して所定の位相を有する送信期間であって、時間軸上において他のインバータの送信期間と重複しない送信期間を利用した各インバータ間の情報の授受を開始する。

20

【 0 1 2 0 】

図 8 は本実施形態の動作例を示すタイムチャートである。この動作例において、マスタインバータ 1 0 は、まず、スレーブインバータ 2 0 を選択し、同期信号とこのスレーブインバータ 2 0 を指定するスレーブインバータ指定情報とを含む運転待ち用フレームであるフレーム F 1 0 a をスレーブインバータ 2 0 および 3 0 にブロードキャストする。

【 0 1 2 1 】

スレーブインバータ 2 0 は、フレーム F 1 0 a を受信すると、そのフレーム F 1 0 a 内の同期信号が示すキャリア信号の位相にスレーブインバータ 2 0 のキャリア信号の位相を同期化させる制御を行う。

【 0 1 2 2 】

スレーブインバータ 2 0 および 3 0 のうちフレーム F 1 0 a 内のスレーブインバータ指定情報により指定されたスレーブインバータ 2 0 は、キャリア信号の同期化が完了すると、同期化完了を示す応答信号を含む応答フレームをマスタインバータ 1 0 に返信する。この例では、スレーブインバータ 2 0 のキャリア信号の位相とマスタインバータ 1 0 のキャリア信号の位相との位相差が許容値 以内であるが、同期化が未だ完了していないので、スレーブインバータ 2 0 は、同期化完了信号を含まず、同期化が完了していない旨の応答信号を含む同期化未完フレームであるフレーム F 2 0 n をマスタインバータ 1 0 に返信する。

30

【 0 1 2 3 】

次にマスタインバータ 1 0 は、選択したスレーブインバータ 2 0 の同期化が未だ完了していないので、同期信号とスレーブインバータ 2 0 を指定するスレーブインバータ指定情報を含む運転待ち用フレームであるフレーム F 1 0 a を再度スレーブインバータ 2 0 および 3 0 にブロードキャストする。

40

【 0 1 2 4 】

この例では、2 回目のフレーム F 1 0 a が送信されることにより、スレーブインバータ 2 0 のキャリア信号の同期化が完了する。そこで、スレーブインバータ 2 0 は、同期化が完了した旨の同期化完了信号を含む同期化完了フレームであるフレーム F 2 0 p をマスタインバータ 1 0 に返信する。

【 0 1 2 5 】

マスタインバータ 1 0 は、スレーブインバータ 2 0 の同期化が完了したことを検知する

50

と、スレーブインバータ30を選択し、同期信号とスレーブインバータ30を指定するスレーブインバータ指定情報を含む運転待ち用フレームであるフレームF10bをスレーブインバータ20および30にブロードキャストする。

【0126】

この例では、スレーブインバータ30のキャリア信号の位相とマスタインバータ10のキャリア信号の位相との位相差が許容値以内であるが、フレームF10bが送信されることにより、スレーブインバータ30のキャリア信号の同期化が完了しない。そこで、スレーブインバータ30は、同期化が完了していない旨の応答信号を含む同期化未完フレームであるフレームF30nをマスタインバータ10に返信する。

【0127】

次にマスタインバータ10は、選択したスレーブインバータ30の同期化が未だ完了していないので、同期信号とスレーブインバータ30を指定するスレーブインバータ指定情報を含むフレームF10bを再度スレーブインバータ20および30にブロードキャストする。

【0128】

この例では、2回目のフレームF10bが送信されることにより、スレーブインバータ30のキャリア信号の同期化が完了する。そこで、スレーブインバータ30は、同期化が完了した旨の同期化完了信号を含む同期化完了フレームであるフレームF30pをマスタインバータ10に返信する。

【0129】

マスタインバータ10は、全てのスレーブインバータ20および30の同期化が完了したことを検知すると、同期信号と通常の送信方法への切替を指示する情報を含む運転用フレームであるフレームF10cをスレーブインバータ20および30にブロードキャストする。

【0130】

これによりスレーブインバータ20(30)は、上記第1実施形態と同様、各々のキャリア信号の周期に対して所定の位相を有する送信期間であって、時間軸上において他のインバータの送信期間と重複しない送信期間を利用して運転中応答フレームであるフレームF20(F30)の送信を行う。

【0131】

本実施形態においても、上記第1実施形態と同様な効果が得られる。また、本実施形態では、指令補正部240および340は合成電流値から平均電流値を算出する必要がないので、上記第1実施形態に比べて、スレーブインバータ20および30の処理負荷が少なくなる。

【0132】

<他の実施形態>

以上、この発明の第1および第2実施形態について説明したが、この発明には他にも実施形態があり得る。例えば次の通りである。

【0133】

(1) 上記各実施形態では、スレーブインバータはスレーブインバータ20および30の2つだけであったが、1つでもよいし、3つ以上であってもよい。

【0134】

(2) 上記第1実施形態において平均電流演算部121を用いてもよいし、上記第2実施形態において合成電流演算部120を用いてもよい。

【0135】

(3) 上記各実施形態では、マスタインバータ10とスレーブインバータ20および30のキャリア信号の周期長と並列多重インバータシステム1および2の制御周期の周期長が等しくなっていたが、制御周期の周期長が各インバータのキャリア信号の周期長の整数倍となってもよい。

【符号の説明】

10

20

30

40

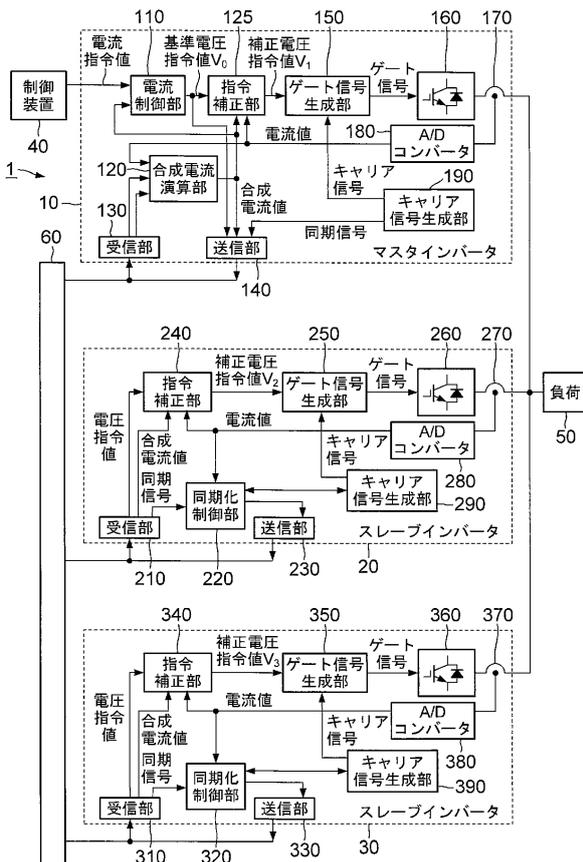
50

【0136】

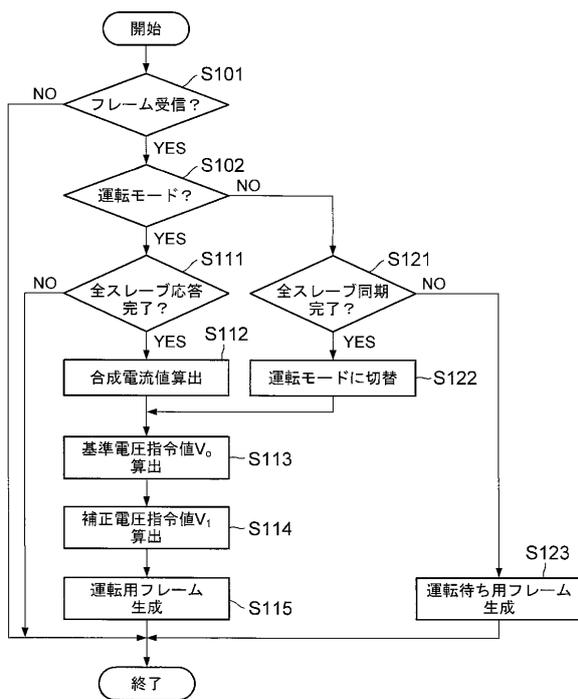
1, 2 並列多重インバータシステム、4 制御部、5 受信部、6 送信部、7 インバータ、7' マスタインバータ、7'' スレーブインバータ、8a, 8b, 8c, 8d ネットワーク、9 負荷、10 マスタインバータ、20, 30 スレーブインバータ、40 制御装置、50 負荷、60 バス、100 スレーブ位相制御部、110 電流制御部、120 合成電流演算部、121 平均電流演算部、130, 210, 310 受信部、140, 230, 330 送信部、150, 250, 350 ゲート信号生成部、160, 260, 360 インバータ主回路、170, 270, 370 電流センサ、180, 280, 380 A/Dコンバータ、190, 290, 390 キャリア信号生成部、200, 300 位相制御部、220, 320 同期化制御部。

10

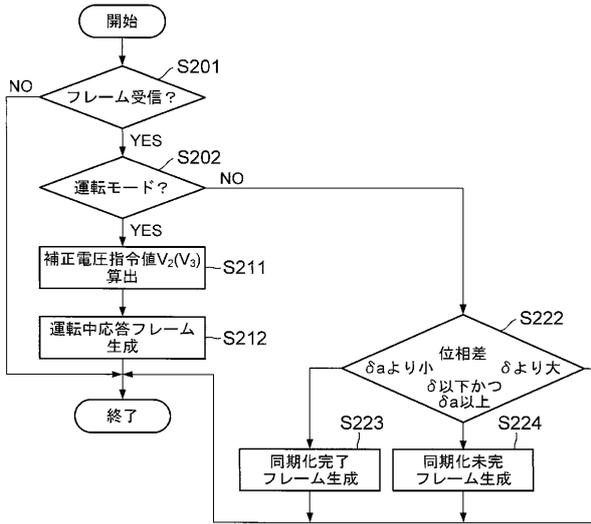
【図1】



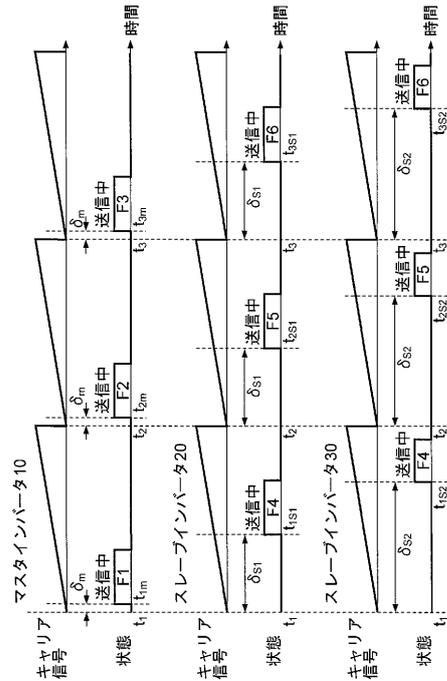
【図2】



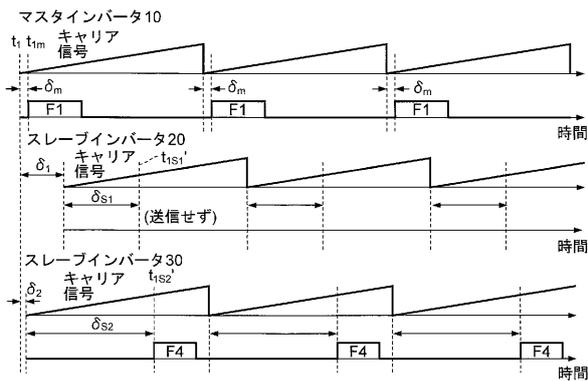
【図3】



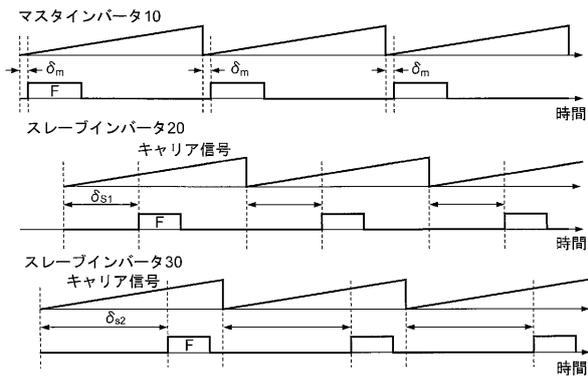
【図4】



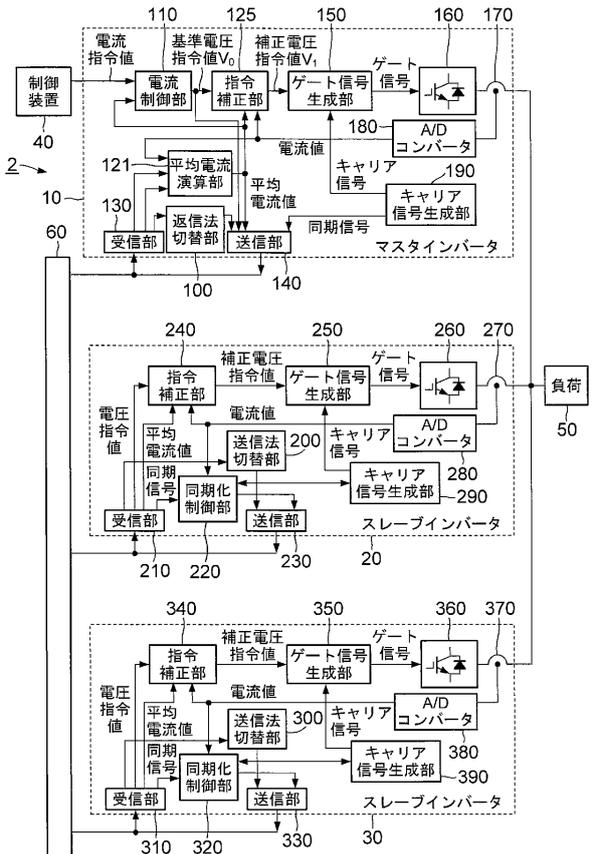
【図5】



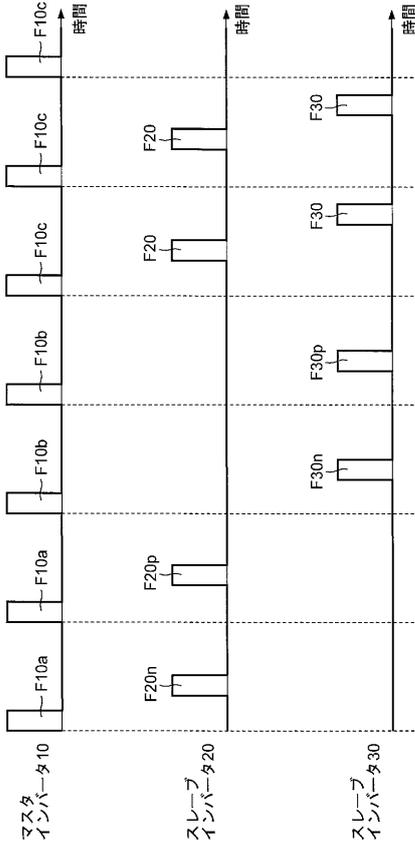
【図6】



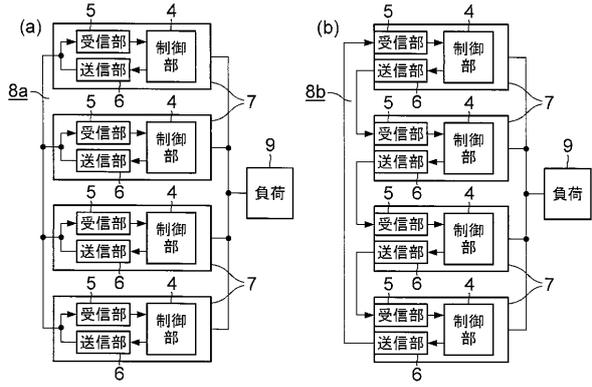
【図7】



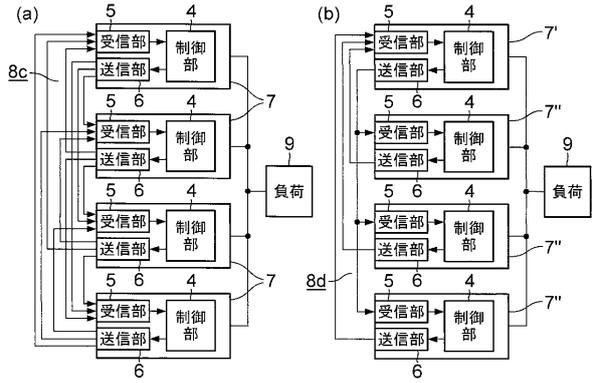
【図8】



【図9】



【図10】



フロントページの続き

(56)参考文献 国際公開第2013/190609(WO, A1)

特開2013-118743(JP, A)

特開平10-84586(JP, A)

特開平9-135487(JP, A)

特開2016-5380(JP, A)

特開2015-188290(JP, A)

(58)調査した分野(Int.Cl., DB名)

H02M 7/42 - 7/98

H02P 21/00 - 27/18