



(12) 发明专利

(10) 授权公告号 CN 103515323 B

(45) 授权公告日 2016. 01. 13

(21) 申请号 201210211647. X

(22) 申请日 2012. 06. 25

(73) 专利权人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

(72) 发明人 张城龙 胡敏达 王新鹏 张海洋

(74) 专利代理机构 北京市磐华律师事务所 11336

代理人 董巍 高伟

(51) Int. Cl.

H01L 21/8247(2006. 01)

(56) 对比文件

US 2008/0131793 A1, 2008. 06. 05, 说明书第 23-45、60-66 段, 图 1、3.

KR 10-2007-0069914 A, 2007. 07. 02, 全文.

CN 101044596 A, 2007. 09. 26, 全文.

US 2009/0050951 A1, 2009. 02. 26, 全文.

审查员 潘元真

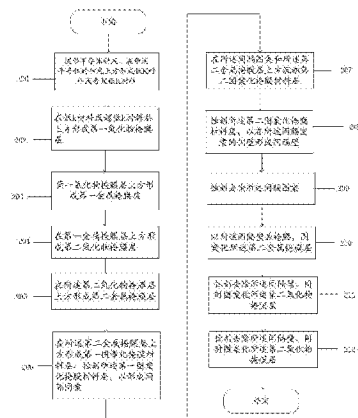
权利要求书1页 说明书5页 附图7页

(54) 发明名称

一种 NAND 器件的制造方法

(57) 摘要

本发明涉及一种 NAND 器件的制造方法。所述方法包括:提供半导体衬底,并在所述衬底上方沉积低 K 材料或者超低 K 材料;在低 K 材料或者超低 K 材料上方由下往上依次形成第一氧化物层、第一金属掩膜层、第二氧化物掩膜层、第二金属掩膜层和第一图案化掩膜材料层;蚀刻第一图案化掩膜材料层,以形成间隔图案;在所述间隔图案和所述第二金属掩膜层上方沉积第二图案化掩膜材料层;蚀刻第二图案化掩膜材料层,以在所述间隔图案的侧壁形成间隔壁;蚀刻去除所述间隔图案;图案化所述第二金属掩膜层;蚀刻去除所述间隔壁,同时图案化所述第二氧化物掩膜层;图案化所述第一金属掩膜层,同时去除所述图案化了的所述第二金属掩膜层。本发明所述方法更加容易控制。



1. 一种 NAND 器件的制造方法,所述方法包括:
提供半导体衬底,并在所述衬底上方沉积低 K 材料或者超低 K 材料;
在所述低 K 材料或者超低 K 材料上方由下往上依次形成第一氧化物掩膜层、第一金属掩膜层、第二氧化物掩膜层、第二金属掩膜层和第一图案化掩膜材料层;
蚀刻所述第一图案化掩膜材料层,以形成间隔图案;
在所述间隔图案和所述第二金属掩膜层上方沉积第二图案化掩膜材料层;
蚀刻所述第二图案化掩膜材料层,以在所述间隔图案的侧壁形成间隔壁;
蚀刻去除所述间隔图案;
以所述间隔壁为掩膜,图案化所述第二金属掩膜层;
蚀刻去除所述间隔壁,同时图案化所述第二氧化物掩膜层,在该步骤中所述第一金属掩膜层为蚀刻阻挡层,为所述第一氧化物掩膜层的保护层;
以所述图案化了所述第二氧化物掩膜层为掩膜,图案化所述第一金属掩膜层,同时去除所述图案化了的所述第二金属掩膜层。
2. 根据权利要求 1 所述的 NAND 器件的制造方法,其特征在于,所述第一氧化物掩膜层为不含氮氧化物。
3. 根据权利要求 1 所述的 NAND 器件的制造方法,其特征在于,所述第一氧化物掩膜层为氧化硅层。
4. 根据权利要求 1 所述的 NAND 器件的制造方法,其特征在于,所述第二氧化物掩膜层为氧化硅层。
5. 根据权利要求 1 所述的 NAND 器件的制造方法,其特征在于,所述第一图案化掩膜材料为光刻胶或多晶硅。
6. 根据权利要求 1 所述的 NAND 器件的制造方法,其特征在于,所述第二图案化掩膜材料层为氧化物层或氮化物层。
7. 根据权利要求 1 所述的 NAND 器件的制造方法,其特征在于,所述第一金属掩膜层为 TiN 层或 Cu_3N 层。
8. 根据权利要求 1 所述的 NAND 器件的制造方法,其特征在于,所述第二金属掩膜层为 TiN 层或 Cu_3N 层。
9. 根据权利要求 1 所述的 NAND 器件的制造方法,其特征在于,所述第一金属掩膜层与所述第二金属掩膜层的材料不同。
10. 根据权利要求 1 所述的 NAND 器件的制造方法,其特征在于,采用原子层沉积方法在所述间隔图案和所述第二金属掩膜层上方沉积所述第二图案化掩膜材料层。

一种 NAND 器件的制造方法

技术领域

[0001] 本发明涉及半导体制造领域,具体地,本发明涉及一种 NAND 器件的制造方法。

背景技术

[0002] 对于高容量的半导体存储装置需求的日益增加,这些半导体存储装置的集成密度受到人们的关注,为了增加半导体存储装置的集成密度,现有技术中采用了许多不同的方法,例如通过减小晶片尺寸和 / 或改变内结构单元而在单一晶片上形成多个存储单元,对于通过改变单元结构增加集成密度的方法来说,已经进行尝试通过改变有源区的平面布置或改变单元布局来减小单元面积。

[0003] NAND 闪存是一种比硬盘驱动器更好的存储方案,由于 NAND 闪存以页为单位读写数据,所以适合于存储连续的数据,如图片、音频或其他文件数据;同时因其成本低、容量大且写入速度快、擦除时间短的优点在移动通讯装置及便携式多媒体装置的存储领域得到广泛的应用。目前,为了提高 NAND 闪存的容量,需要在制备过程中提高 NAND 闪存的集成密度。

[0004] 在制备 NAND 闪存过程中,间隔物图案化技术(Spacer patterning technology, SPT)以及自对准双图案技术(self aligned double patterning, SaDPT)均可以用来制备纳米尺度的晶体管,采用所述方法处理半导体的晶片时通常使用公知的图案化和蚀刻工艺在晶片上形成半导体器件的特征,在这些光刻工艺中,光刻胶材料沉积在晶片上,然后暴露于经过中间掩膜过滤的光线,通过中间掩膜后,该光线接触该光刻胶材料的表面,该光线改变该光刻胶材料的化学成分从而显影机可以去除该光刻胶材料的一部分,得到所需要的图案,如图 1a-1e 所示,目前采用自对准双图案法制造半导体器件的过程为:

[0005] 在半导体衬底上 101 形成氧化物掩膜层 102、金属掩膜层 103 以及图案化掩膜层 104,最后在所述的图案化掩膜层上方沉积第二氧化物掩膜层 105,形成掩膜层叠,如图 1a 所示,所述第二氧化物掩膜层 105 的形成方法可以选用原子层沉积法(ALD),对所述的掩膜层叠进行间隔蚀刻,蚀刻至所述的金属掩膜层 103 并露出所述的金属掩膜层 103,同时蚀刻去除所述的图案化掩膜层 104,得到如图 1b 所示图案,蚀刻所述金属掩膜层 103,同时所述的氧化物掩膜层 102 被部分蚀刻,得到如图 1c 所示图形,然后蚀刻去除的剩余的所述第二氧化物层 105,然后根据半导体器件的制备执行下一步程序,在得到如图 1c 所示图案后可以有多种操作,例如在所述的金属掩膜层和氧化物掩膜层上沉积多晶硅层,在所述多晶硅层上沉积另一图案,然后蚀刻等。在上述半导体器件的制备过程中,蚀刻去除剩余的所述第二氧化物层 105 的步骤中,由于所述的第二氧化物层 105 和所述氧化物掩膜层 102 之间具有较低的选择率,蚀刻剩余的所述第二氧化物层 105 的同时不可避免的也会蚀刻所述氧化物掩膜层 102,对所述氧化物掩膜层 102 造成损坏,使半导体器件的精确度以及性能降低,同时半导体器件的成品率下降,由于该过程要严格控制,使加工效率降低,因此,在制备过程中当所述的金属掩膜层 103 被打开后,去除其上方的第二氧化物掩膜层的时候使其下方的氧化物掩膜层 102 不被蚀刻,不受到损坏成为解决所述问题的关键。

发明内容

[0006] 在发明内容部分中引入了一系列简化形式的概念,这将在具体实施方式部分中进一步详细说明。本发明的发明内容部分并不意味着要试图限定出所要求保护的技术方案的关键特征和必要技术特征,更不意味着试图确定所要求保护的技术方案的保护范围。

[0007] 为了解决现有技术图案转移后不容易的去掉所述图案化掩膜层,容易损坏位于下方的氧化物层的问题,本发明提供了 NAND 器件的制造方法,所述方法包括以下步骤:

[0008] 提供半导体衬底,并在所述衬底上方沉积低 K 材料或者超低 K 材料;

[0009] 在所述低 K 材料或者超低 K 材料上方由下往上依次形成第一氧化物层、第一金属掩膜层、第二氧化物掩膜层、第二金属掩膜层和第一图案化掩膜材料层;

[0010] 蚀刻所述第一图案化掩膜材料层,以形成间隔图案;

[0011] 在所述间隔图案和所述第二金属掩膜层上方沉积第二图案化掩膜材料层;

[0012] 蚀刻所述第二图案化掩膜材料层,以在所述间隔图案的侧壁形成间隔壁;

[0013] 蚀刻去除所述间隔图案;

[0014] 以所述间隔壁为掩膜,图案化所述第二金属掩膜层;

[0015] 蚀刻去除所述间隔壁,同时图案化所述第二氧化物掩膜层;

[0016] 以所述图案化了所述第二氧化物掩膜层为掩膜,图案化所述第一金属掩膜层,同时去除所述图案化了的所述第二金属掩膜层。

[0017] 作为优选,所述第一氧化物掩膜层为不含氮氧化物。

[0018] 作为优选,所述第一氧化物掩膜层为氧化硅层。

[0019] 作为优选,所述第二氧化物掩膜层为氧化硅层。

[0020] 作为优选,所述第一图案化掩膜材料为光刻胶或多晶硅。

[0021] 作为优选,所述第二图案化掩膜材料层为氧化物层或氮化物层。

[0022] 作为优选,所述第一金属掩膜层为 TiN 层、BN 层或 Cu₃N 层。

[0023] 作为优选,所述第二金属掩膜层为 TiN 层、BN 层或 Cu₃N 层。

[0024] 作为优选,所述第一金属掩膜层与所述第二金属掩膜层的材料不同。

[0025] 作为优选,采用原子层沉积方法在所述间隔图案和所述第二金属掩膜层上方沉积所述第二图案化掩膜材料层。

[0026] 在本发明中通过设置两层金属掩膜层和两层氧化物掩膜层解决现有技术图案转移后不容易的去掉所述图案化掩膜材料层,容易损坏位于下方的氧化物层的问题,其中,在本发明中所述第二金属掩膜层和第二氧化物掩膜层均为牺牲层,而第一金属掩膜层为蚀刻阻挡层,为第一氧化物掩膜层的保护层,当第二金属掩膜层图案化被打开后,在去除所述第二图案化掩膜层时同时会将第二氧化物掩膜层蚀刻掉,但是由于第一层金属掩膜层的设置,并不会对位于第一层金属掩膜层下方的第一氧化物掩膜层造成损坏,因此,很容易的将图案化掩膜层去掉,在该过程中被损坏的为牺牲层,并没有对目标层造成损害,去除第二图案化掩膜后,再图案化所述第一金属掩膜层,去除第二金属掩膜层和第二氧化物掩膜层即可。

附图说明

[0027] 本发明的下列附图在此作为本发明的一部分用于理解本发明。附图中示出了本发

明的实施例及其描述,用来解释本发明的装置及原理。在附图中,

[0028] 图 1a-e 为现有技术中制造 NAND 闪存的方法;

[0029] 图 2 为本发明基于自对准双图案方法的工艺流程图;

[0030] 图 3a-f 本发明基于自对准双图案制造 NAND 闪存的方法。

具体实施方式

[0031] 接下来,将结合附图更加完整地描述本发明,附图中示出了本发明的实施例。但是,本发明能够以不同形式实施,而不应当解释为局限于这里提出的实施例。相反地,提供这些实施例将使公开彻底和完全,并且将本发明的范围完全地传递给本领域技术人员。在附图中,为了清楚,层和区的尺寸以及相对尺寸可能被夸大。自始至终相同附图标记表示相同的元件。

[0032] 本发明提供一种 NAND 闪存制作方法。图 2 为根据本发明一个实施方式来制作 NAND 闪存的工艺流程图,图 3a-f 为根据本发明一个实施方式来制作 NAND 闪存工艺过程中各步骤所获得的器件的剖视图。

[0033] 首先,制备掩膜叠层,如图 3a 所示,在半导体的衬底上方形成低 K 材料或者超低 K 材料 201,在所述低 K 材料或者超低 K 材料 201 上方形成第一氧化物掩膜层 202,在所述第一氧化物掩膜层 202 上方形成第一金属掩膜层 203,在所述第一金属掩膜层 203 上方形成第二氧化物掩膜层 204,在所述第二氧化物掩膜层 204 上方形成第二金属掩膜层 205,在所述第二金属掩膜层 205 上方形成第一图案化掩膜材料层 206,得到掩膜叠层。

[0034] 下面将结合图 2 和图 3a-3j 对本发明的制作方法进行详细描述。如图 2 和 3a 所示,执行步骤 201 在半导体的衬底上形成低 K 材料或者超低 K 材料 201,具体地,所述半导体衬底可以是以下所提到的材料中的至少一种:硅、绝缘体上硅(SOI)、绝缘体上层叠硅(SSOI)、绝缘体上层叠锗化硅(S-SiGeOI)、绝缘体上锗化硅(SiGeOI)以及绝缘体上锗(GeOI)等。此外,半导体衬底 100 上可以形成有其它器件,例如 PMOS 和 NMOS 晶体管。在半导体衬底 100 中可以形成有隔离结构,所述隔离结构为浅沟槽隔离(STI)结构或者局部氧化硅(LOCOS)隔离结构。所述衬底为低 K 材料或者超低 K 材料,本领域技术人员可以根据该教导进行选择,并不局限于某一种材料。

[0035] 执行步骤 202,在所述低 k 材料或超低 k 材料层上方形成第一氧化物掩膜层 202。

[0036] 具体地,在本发明中所述第一氧化物掩膜层 202 为不含氮的氧化物掩膜层,作为优选,所述不含氮的氧化物掩膜层 202 为氧化硅,但是不仅仅局限于氧化硅,该氧化物掩膜层也可以为 ZnO、CdO、TiO₂、Al₂O₃、SnO、Cu₂O、NiO、CoO、FeO 和 Cr₂O₃中的一种。

[0037] 执行步骤 203,在所述的第一氧化物掩膜层 202 上方形成第一金属掩膜层 203。

[0038] 具体地,所述第一金属掩膜层 203 为硬掩膜,该第一金属掩膜层 203 与氧化和氮化物之间具有较高蚀刻选择率,蚀刻时该第一金属掩膜层 203 作为位于下方的第一氧化物掩膜层 204 的蚀刻阻挡层,对在该层以及下面的各掩膜层起到保护作用。本领域技术人员可以根据该最低要求对金属层进行选择,并不局限于某一种材料,作为优选,在本发明中该金属层可以为 TiN、BN 或 Cu₃N,选用上述三种材料时,其效果更好,对位于其上、下的氧化物掩膜层的选择率更高,蚀刻时图案的精确度更高,而且制备得到的半导体器件的集成密度大,存储容量更大;作为进一步优选,所述第一金属掩膜层 203 为 TiN 层。

[0039] 执行步骤 204, 在所述第一金属掩膜层 203 上方形成第二氧化物掩膜层 204, 可以和第一氧化物掩膜层 202 一样, 优选为氧化硅, 也可以为 ZnO、CdO、TiO₂、Al₂O₃、SnO、Cu₂O、NiO、CoO、FeO 或 Cr₂O₃ 等, 所述第二氧化物掩膜层 204 在本发明中和所述的第一氧化物掩膜层 202 是不一样的, 所述第二氧化物掩膜层 204 是需要保护不被损害的, 而第二氧化物掩膜层 204 在本发明中作为牺牲层, 因此, 第二氧化物掩膜层 204 也可以和第一氧化物掩膜层 202 不一样, 其选择范围更加广泛, 该第二氧化物掩膜层 204 中可以含有氮元素。

[0040] 执行步骤 205 在所述第二氧化物掩膜层 204 上方形成第二金属掩膜层 205。

[0041] 具体地, 所述第二金属掩膜层 205 与氧化物和氮化物之间具有较高蚀刻选择率, 本领域技术人员可以根据需要进行选择, 并不局限于某一种材料, 所述第二金属掩膜层 205 可以和第一金属掩膜层 203 一样, 优选 TiN、BN 或 Cu₃N 等, 但是该第二金属掩膜层 205 同样作为牺牲层, 其选择范围也更广。

[0042] 执行步骤 206, 在所述第二金属掩膜层 205 上方形成第一图案化掩膜材料层 206, 蚀刻所述第一图案化掩膜材料层, 以形成间隔图案;

[0043] 具体地, 在第二金属掩膜层 205 上方沉积第一图案化掩膜材料层 206, 然后对所述的掩膜层进行间隔蚀刻, 得到间隔图案, 在本发明的一具体实施方式中可以选用光刻胶 (PR) 作为掩膜层, 然后在所述光刻胶掩膜层上间隔的涂覆抗蚀剂, 进行蚀刻, 得到如图 3a 所述的图案, 在本发明中所述的第一图案化掩膜材料层 206 并不仅仅局限于光刻胶, 能够实现所述目的的材料均在本发明保护范围内, 本领域技术人员可以根据需要进行选择。

[0044] 执行步骤 207, 在所述间隔图案和所述第二金属掩膜层 205 上方沉积第二图案化掩膜材料层 207,

[0045] 具体地, 在间隔图案和所述第二金属掩膜层 205 上沉积第二图案化掩膜材料层 207, 以覆盖所述第一图案化掩膜材料层 206, 所述第二图案化掩膜材料层 207 可以为氧化物或者氮化物, 优选为氧化物, 所述第二图案化掩膜材料层 207 的沉积方法可以选用现有技术中常用的沉积方法, 例如可以是通过化学气相沉积 (CVD) 法、物理气相沉积 (PVD) 法或原子层沉积 (ALD) 法等形成的。本发明中优选原子层沉积 (ALD) 法。

[0046] 执行步骤 208, 蚀刻所述第二图案化掩膜材料层, 以在所述间隔图案的侧壁形成间隔壁;

[0047] 具体地, 蚀刻所述第二图案化掩膜材料层 207, 去除位于第二金属掩膜层 205 上和位于间隔图案上的第二图案化掩膜层, 在所述第一图案化掩膜材料层的侧壁形成间隔壁, 所述蚀刻方法可以选用本领域常用蚀刻方法, 在此不再赘述。

[0048] 执行步骤 209, 蚀刻去除所述间隔图案;

[0049] 具体地, 蚀刻去除所述间隔图案, 露出所述的第二金属掩膜层, 得到如图 3b 所述图案。

[0050] 执行步骤 210, 以所述间隔壁为掩膜, 图案化所述第二金属掩膜层 205;

[0051] 具体地, 以所述间隔壁为掩膜, 图案化所述第二金属掩膜层 205, 将图案转移到所述第二金属掩膜层 205 上, 为了更好的打开所述的第二金属掩膜层 205, 可以控制蚀刻条件进行过蚀刻, 所以位于下方第二氧化物掩膜层 204 部分被蚀刻, 该步骤中选用对第二金属掩膜层 204 和第二氧化物掩膜层 204 选择率较高的蚀刻方法, 如图 3c 所示。

[0052] 执行步骤 211, 蚀刻去除所述间隔壁, 同时图案化所述第二氧化物掩膜层 204;

[0053] 具体地,由于所述间隔壁(剩余的第二图案化掩膜层 207)和第二氧化物掩膜层 204 之间具有较低的蚀刻选择率,因此,在蚀刻去除所述间隔壁的同时不可避免的蚀刻去除第二氧化物掩膜层 204,将图案转移至该第二氧化物掩膜层 204,位于第二氧化物掩膜层 204 下方的第一金属掩膜层 203 作为蚀刻阻挡层并没有被蚀刻,如图 3d 所示。

[0054] 执行步骤 212,以所述图案化了所述第二氧化物掩膜层 204 为掩膜,图案化所述第一金属掩膜层 203,同时去除所述图案化了的所述第二金属掩膜层;

[0055] 具体地,以所述图案化了所述第二氧化物掩膜层 204 为掩膜,图案化所述第一金属掩膜层 203,将图案转移到所述第一金属掩膜层 203,该过程中同时会蚀刻去除剩余第二氧化物掩膜层和第二金属掩膜层,如图 3e 所示,所述蚀刻均可以选用本领域常用方法。在该步骤中,为了更好的图案化所述第一金属掩膜层 203,在蚀刻过程中可以控制蚀刻条件形成过蚀刻,其中位于其下方的第一氧化物掩膜层 202 可以部分被蚀刻,得到和打开第二金属掩膜层时类似的图案。

[0056] 制备得到如图 3e 所述图案后可以根据需要进行其它操作,例如,沉积另外一掩膜层 208 和另一图案掩膜层 209,其中所述另外一掩膜层 208 可以为多晶硅层,所述另一图案掩膜层 209 可以为光刻胶层,进行后端制程,但不仅仅局限于该操作,所述操作仅仅是示例性的。

[0057] 在本发明中通过设置两层金属掩膜层和两层氧化物掩膜层解决现有技术图案转移后不容易的去掉所述图案化掩膜层,容易损坏位于下方的氧化物层的问题,其中,第二金属掩膜层和第二氧化物掩膜层均为牺牲层,而第一金属掩膜层为蚀刻阻挡层,为第一氧化物掩膜层的保护层,当第二金属掩膜层图案化被打开后,在去除所述第二图案化掩膜层时同时会将第二氧化物掩膜层蚀刻掉,但是由于第一层金属掩膜层的设置,并不会对位于第一层金属掩膜层下方的第一氧化物掩膜层造成损坏,因此,很容易的将图案化掩膜层去掉,在该过程中被损坏的为牺牲层,并没有对目标层造成损害,去除第二图案化掩膜后,再图案化所述第一金属掩膜层,去除第二金属掩膜层和第二氧化物掩膜层即可。

[0058] 本发明已经通过上述实施例进行了说明,但应当理解的是,上述实施例只是用于举例和说明的目的,而非意在将本发明限制于所描述的实施例范围内。此外本领域技术人员可以理解的是,本发明并不局限于上述实施例,根据本发明的教导还可以做出更多种的变型和修改,这些变型和修改均落在本发明所要求保护的范围内。本发明的保护范围由附属的权利要求书及其等效范围所界定。

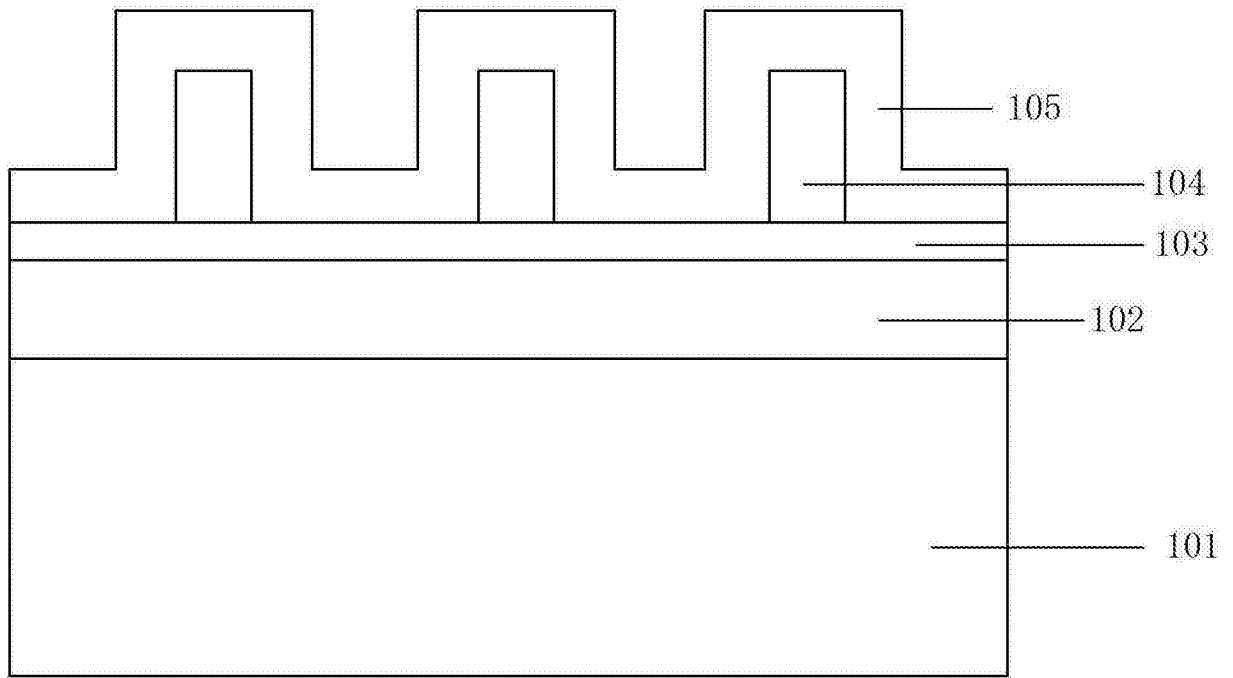


图 1a

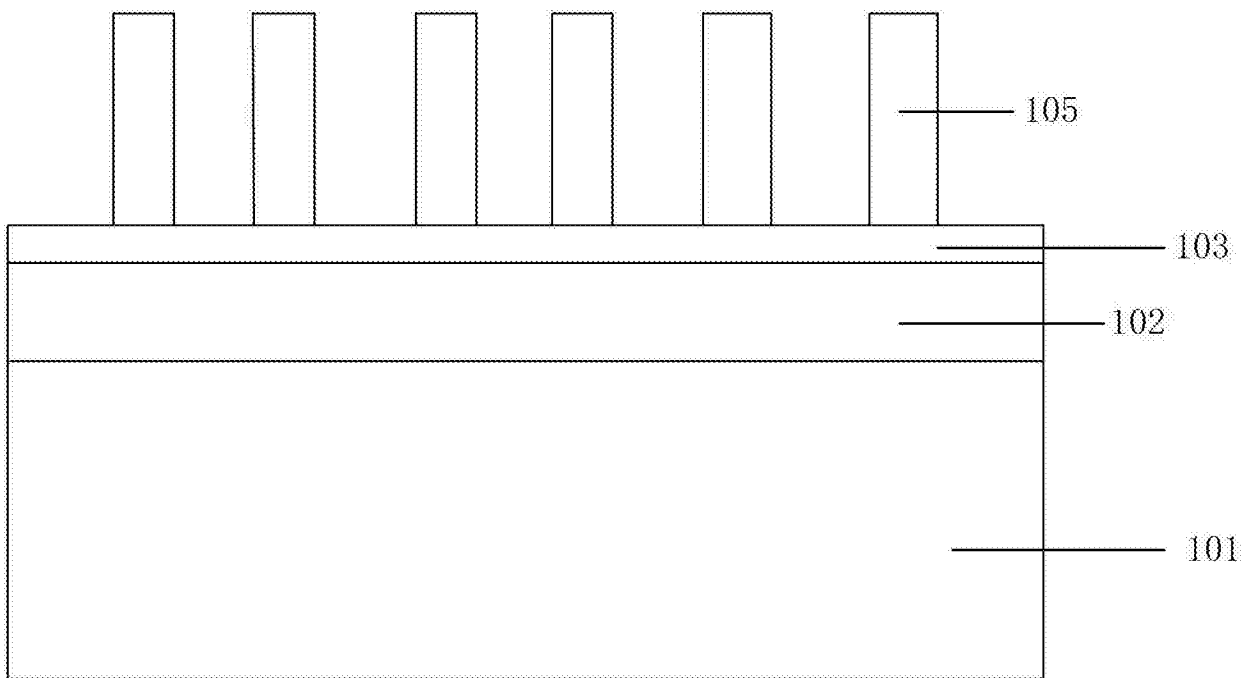


图 1b

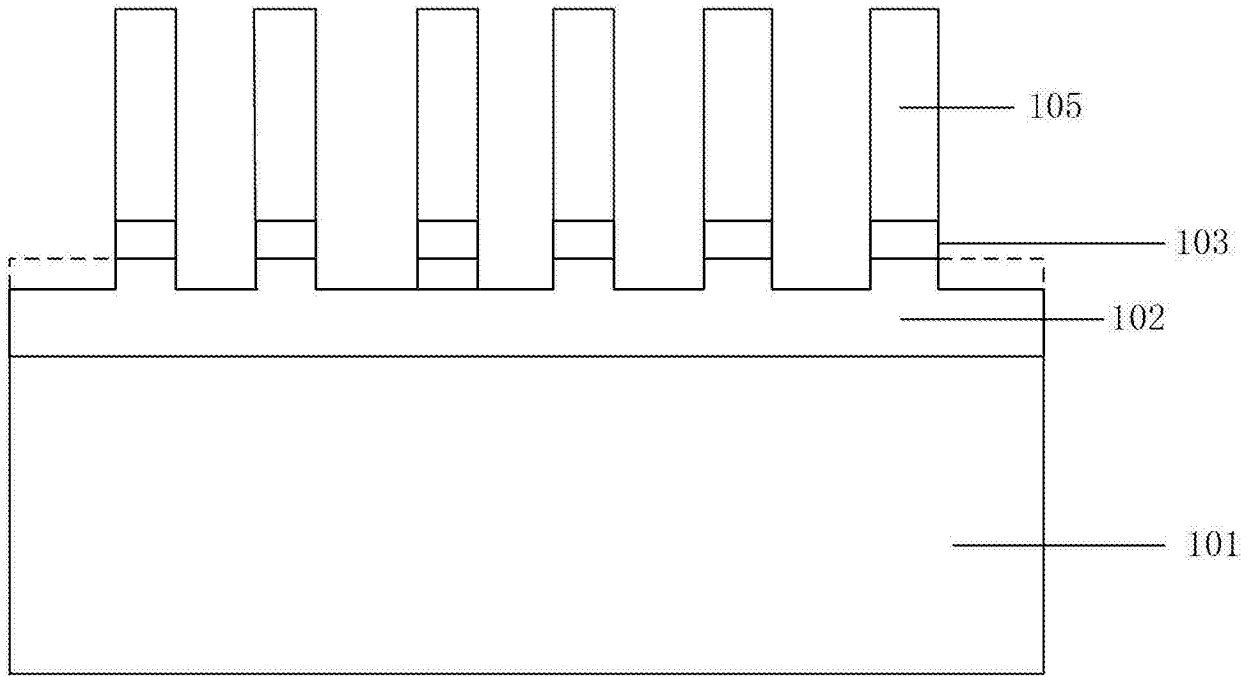


图 1c

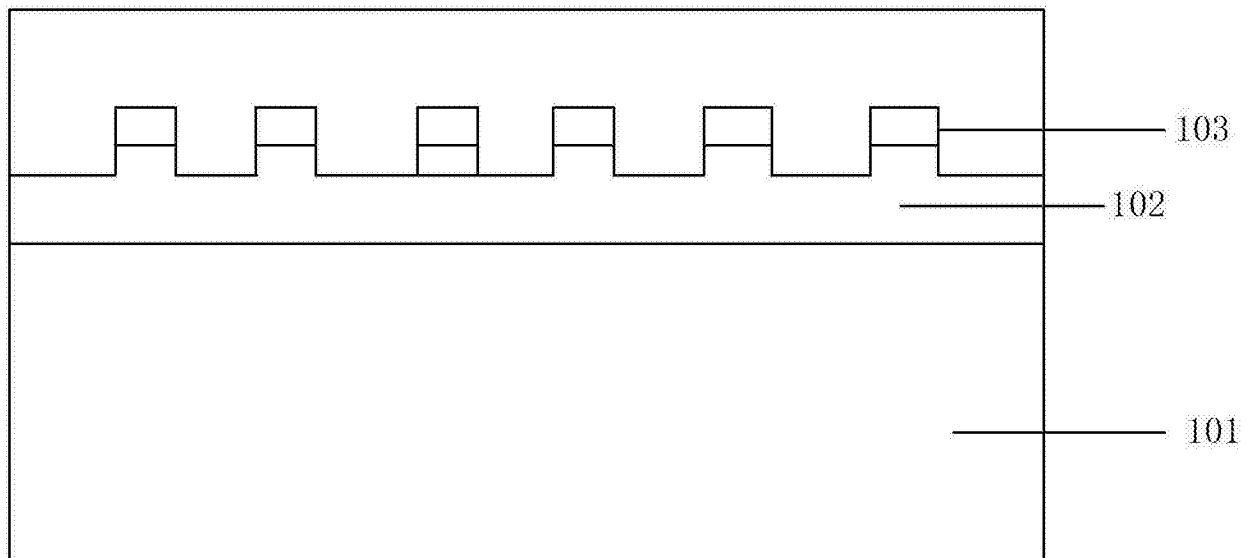


图 1d

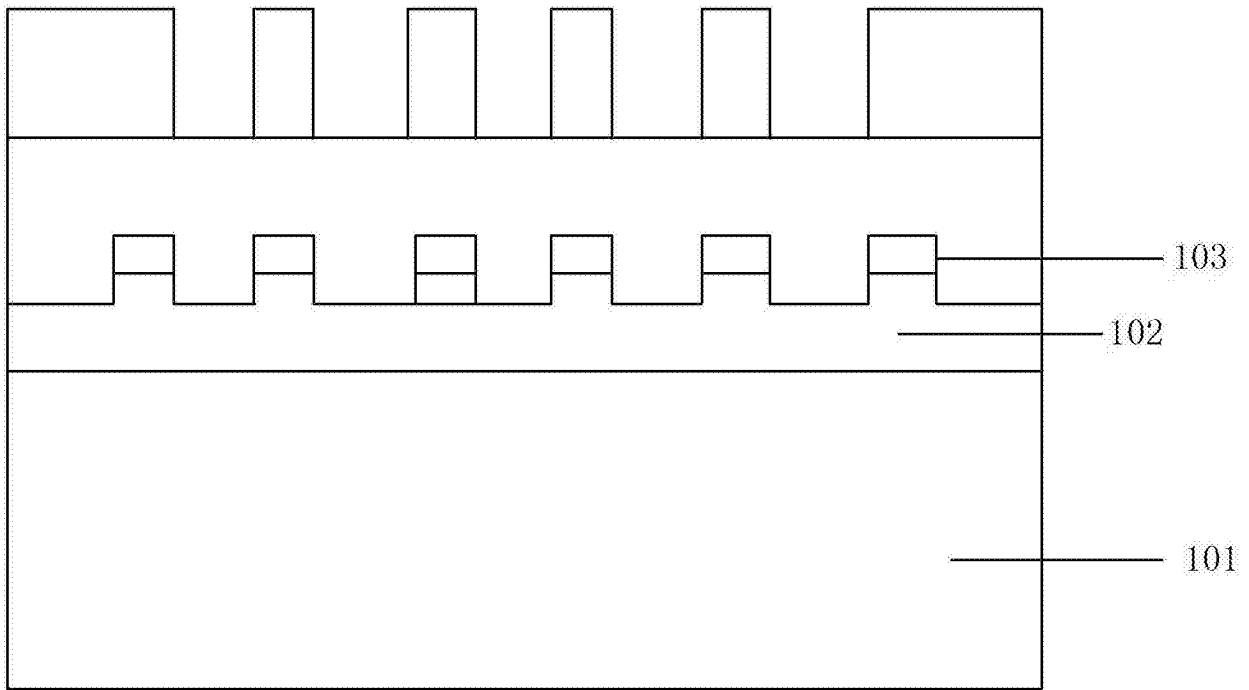


图 1e

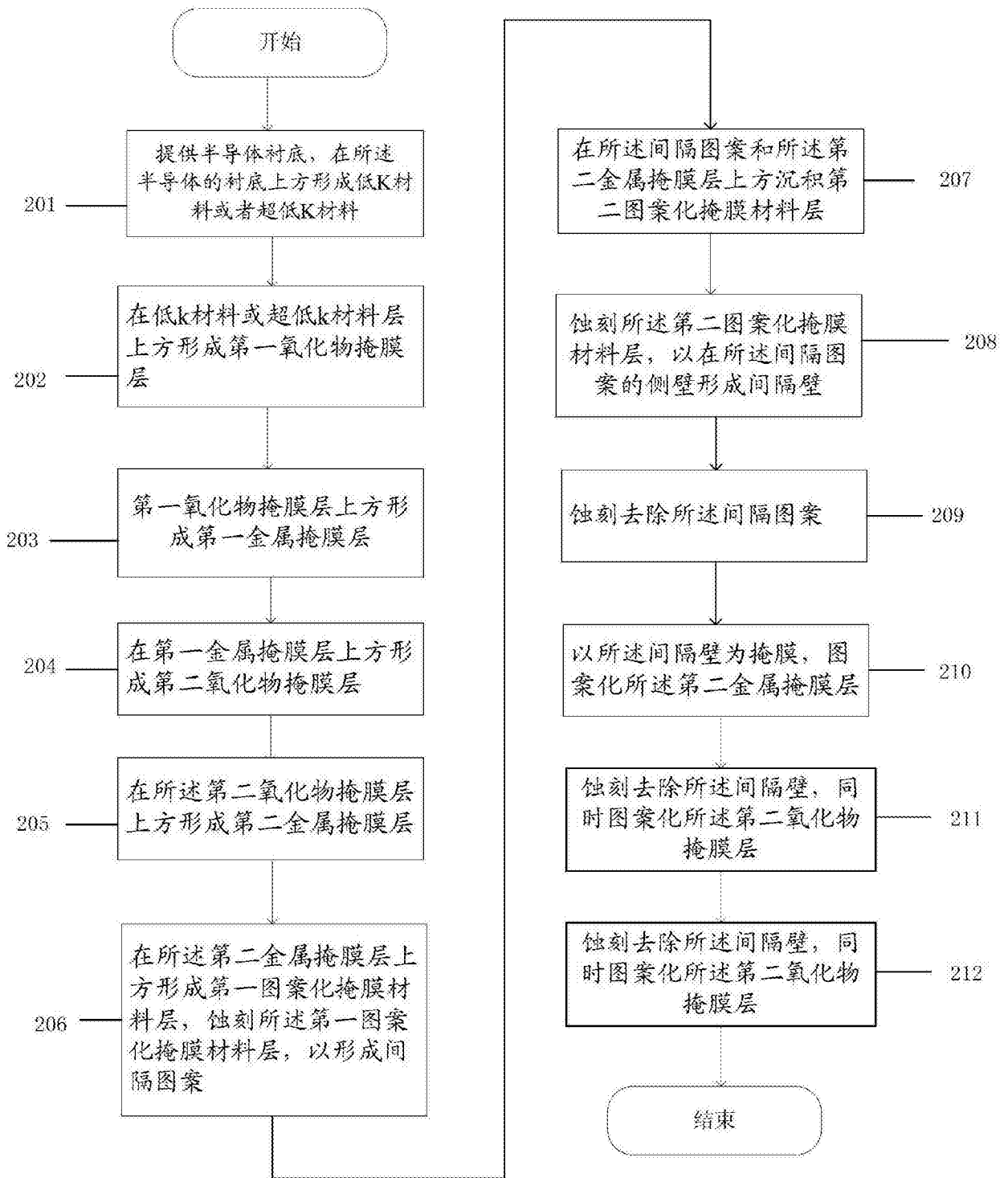


图 2

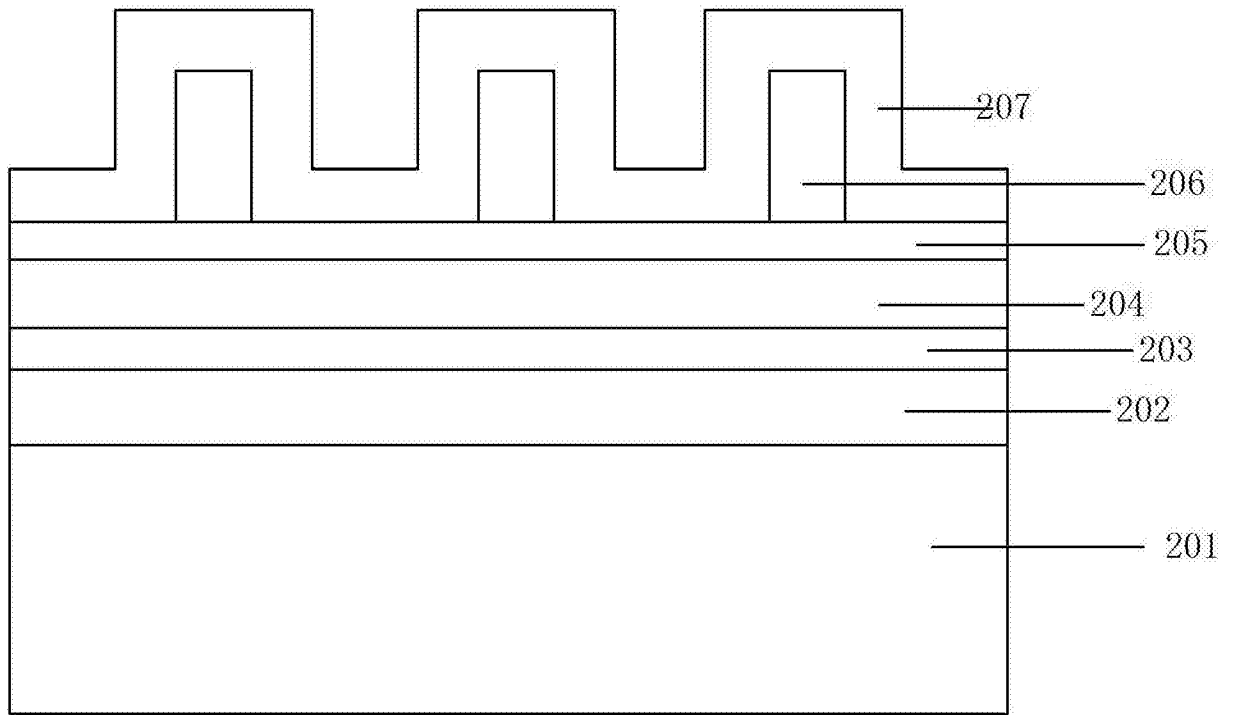


图 3a

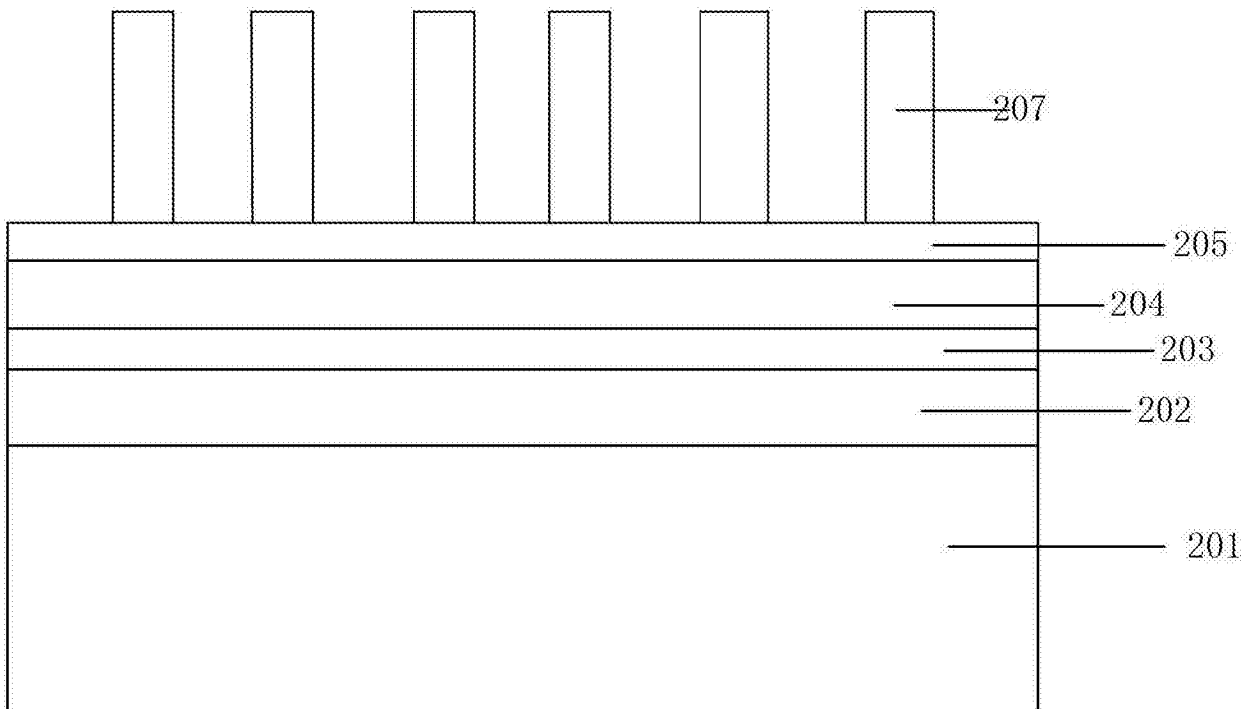


图 3b

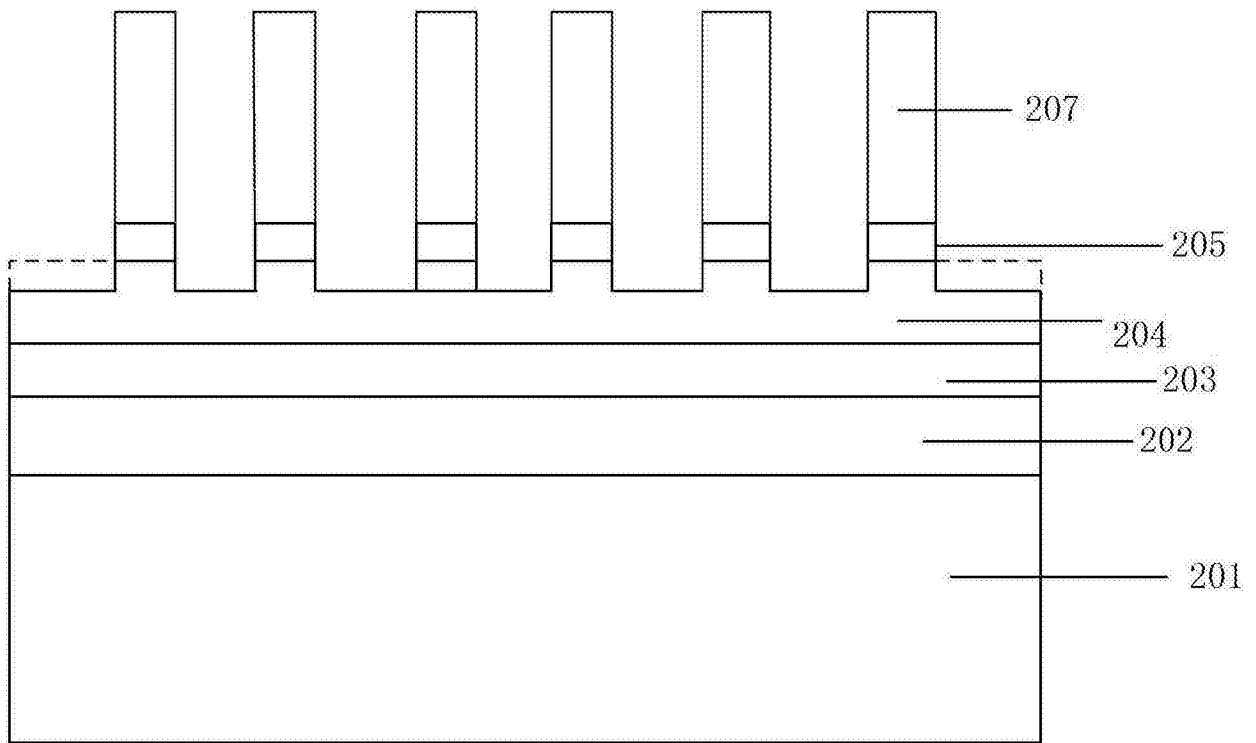


图 3c

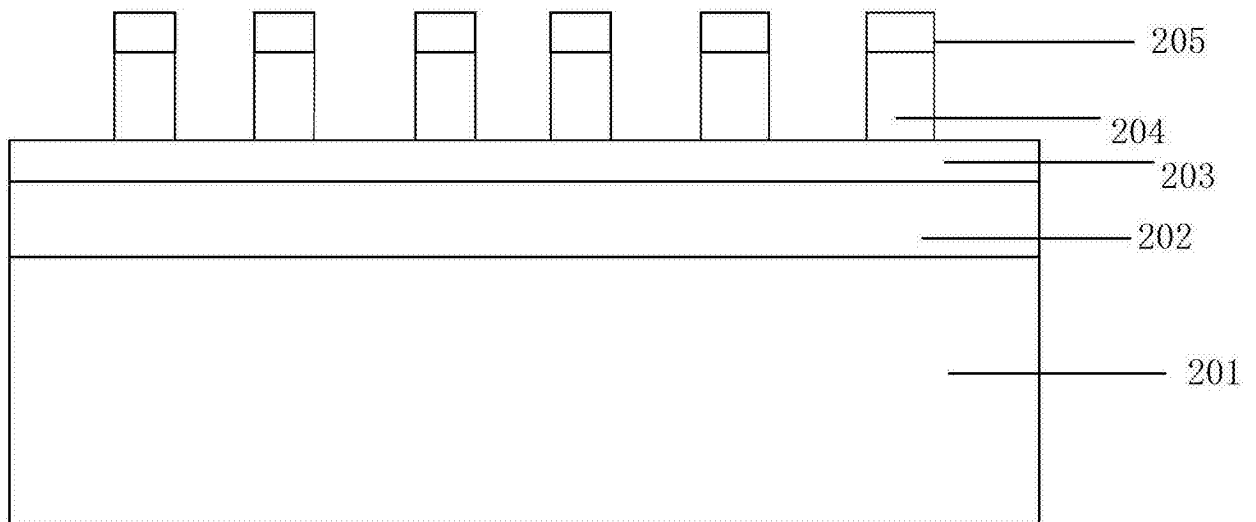


图 3d

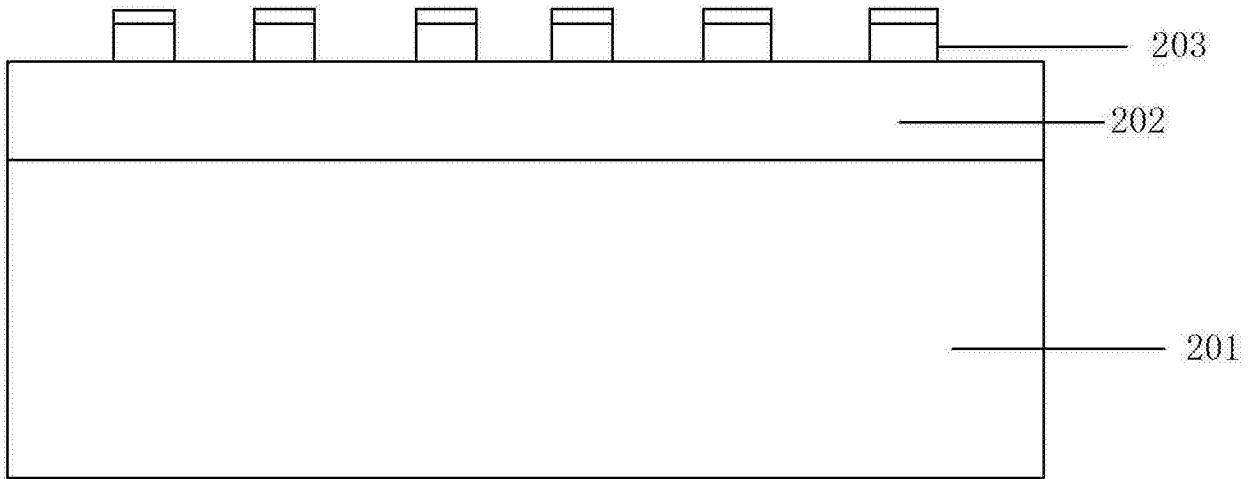


图 3e

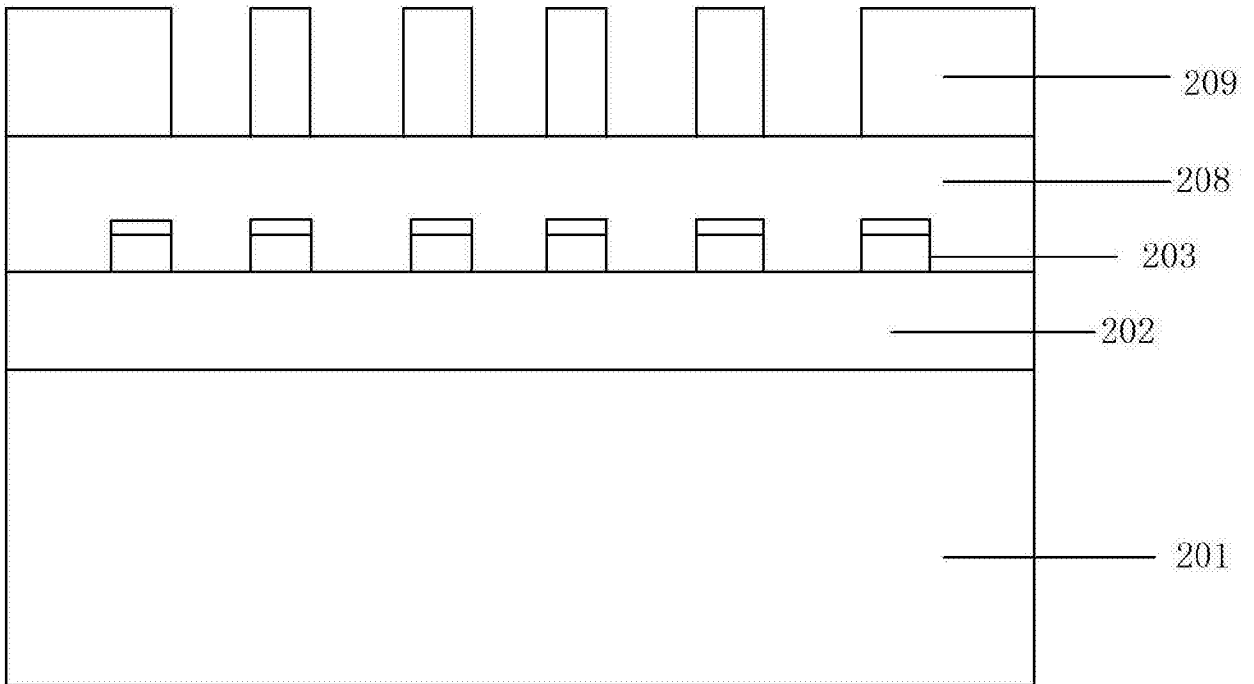


图 3f