



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0035734  
(43) 공개일자 2017년03월31일

(51) 국제특허분류(Int. Cl.)  
G11C 5/14 (2006.01) G11C 7/10 (2015.01)  
G11C 7/20 (2006.01)

(52) CPC특허분류  
G11C 5/14 (2013.01)  
G11C 7/10 (2013.01)

(21) 출원번호 10-2015-0134997

(22) 출원일자 2015년09월23일

심사청구일자 없음

(71) 출원인

에스케이하이닉스 주식회사

경기도 이천시 부발읍 경충대로 2091

(72) 발명자

신태균

경기도 이천시 부발읍 경충대로 2041번길 54 사원  
아파트 108동 503호

(74) 대리인

특허법인아주

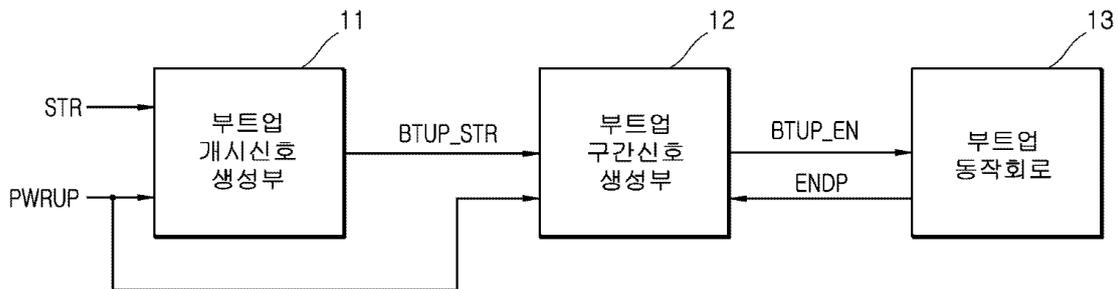
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 반도체장치

(57) 요약

반도체장치는 파워업구간이 종료된 후 초기화신호가 인에이블되는 시점부터 기설정된 지연구간이 경과된 시점에 동기하여 인에이블되는 부트업개시신호를 생성하는 부트업개시신호생성부; 및 상기 부트업개시신호가 인에이블되는 시점에 동기하여 발생하는 셋펄스에 따라 인에이블되는 부트업구간신호를 생성하는 부트업구간신호생성부를 포함한다.

대표도



(52) CPC특허분류  
*G11C 7/20* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

과워업구간이 종료된 후 초기화신호가 인에이블되는 시점부터 기설정된 지연구간이 경과된 시점에 동기하여 인에이블되는 부트업개시신호를 생성하는 부트업개시신호생성부; 및

상기 부트업개시신호가 인에이블되는 시점에 동기하여 발생하는 셋펄스에 따라 인에이블되는 부트업구간신호를 생성하는 부트업구간신호생성부를 포함하되, 상기 부트업구간신호는 종료펄스에 응답하여 디스에이블되는 반도체장치.

#### 청구항 2

제 1 항에 있어서, 상기 부트업개시신호생성부는

상기 과워업구간이 종료된 후 인에이블되는 과워업신호와 상기 초기화신호에 응답하여 합성과워업신호를 생성하는 신호합성부를 포함하는 반도체장치.

#### 청구항 3

제 2 항에 있어서, 상기 합성과워업신호는 상기 과워업신호와 상기 초기화신호가 모두 인에이블되는 경우 인에이블되는 반도체장치.

#### 청구항 4

제 1 항에 있어서, 상기 부트업개시신호생성부는

합성과워업신호에 응답하여 오실레이터제어신호를 생성하고, 카운터출력신호에 응답하여 상기 부트업개시신호를 생성하는 제어신호생성부를 포함하는 반도체장치.

#### 청구항 5

제 4 항에 있어서, 상기 오실레이터제어신호는 상기 합성과워업신호가 인에이블되는 시점에 동기하여 인에이블되고, 상기 부트업개시신호는 상기 카운터출력신호가 인에이블되는 시점에 동기하여 인에이블되는 반도체장치.

#### 청구항 6

제 1 항에 있어서, 상기 부트업개시신호생성부는

오실레이터제어신호에 응답하여 오실레이션신호를 생성하고, 상기 오실레이션신호에 동기하여 카운팅동작을 수행함으로써 카운터출력신호를 생성하는 카운터출력신호생성부를 포함하는 반도체장치.

#### 청구항 7

제 6 항에 있어서, 상기 카운터출력신호생성부는

상기 오실레이터제어신호가 인에이블되는 경우 오실레이션신호를 생성하는 오실레이터; 및

상기 오실레이션신호의 토글링 수를 감지하여 오실레이터제어신호가 인에이블된 시점부터 상기 지연구간이 경과된 시점에서 인에이블되는 카운터출력신호를 생성하는 카운터를 포함하는 반도체장치.

#### 청구항 8

제 1 항에 있어서, 상기 부트업구간신호생성부는

상기 부트업개시신호에 응답하여 셋펄스를 생성하는 셋펄스생성부;

상기 종료펄스에 응답하여 리셋펄스를 생성하는 리셋펄스생성부; 및

상기 셋펄스 및 상기 리셋펄스에 응답하여 부트업구간신호를 생성하는 래치부를 포함하는 반도체장치.

#### 청구항 9

제 1 항에 있어서,

상기 부트업구간신호에 응답하여 생성된 제어데이터를 제1 데이터래치부 및 제2 데이터래치부에 전달하는 부트업동작을 수행하는 부트업동작회로를 더 포함하는 반도체장치.

#### 청구항 10

제 9 항에 있어서, 상기 부트업동작회로는 상기 부트업동작이 종료되는 경우 상기 종료펄스를 생성하는 반도체장치.

#### 청구항 11

파워업구간이 종료된 후 인에이블되는 파워업신호와 초기화신호에 응답하여 합성파워업신호를 생성하는 신호합성부;

상기 합성파워업신호에 응답하여 오실레이터제어신호를 생성하고, 카운터출력신호에 응답하여 부트업개시신호를 생성하는 제어신호생성부; 및

상기 오실레이터제어신호에 응답하여 오실레이션신호를 생성하고, 상기 오실레이션신호에 동기하여 카운팅동작을 수행함으로써 상기 카운터출력신호를 생성하는 카운터출력신호생성부를 포함하는 반도체장치.

#### 청구항 12

제 11 항에 있어서, 상기 합성파워업신호는 상기 파워업신호와 상기 초기화신호가 모두 인에이블되는 경우 인에이블되는 반도체장치.

#### 청구항 13

제 11 항에 있어서, 상기 오실레이터제어신호는 상기 합성파워업신호가 인에이블되는 시점에 동기하여 인에이블되고, 상기 부트업개시신호는 상기 카운터출력신호가 인에이블되는 시점에 동기하여 인에이블되는 반도체장치.

#### 청구항 14

제 11 항에 있어서, 상기 카운터출력신호생성부는

상기 오실레이터제어신호가 인에이블되는 경우 상기 오실레이션신호를 생성하는 오실레이터; 및

상기 오실레이션신호의 토글링 수를 감지하여 상기 오실레이터제어신호가 인에이블된 시점부터 상기 지연구간이 경과된 시점에서 인에이블되는 상기 카운터출력신호를 생성하는 카운터를 포함하는 반도체장치.

**청구항 15**

제 11 항에 있어서,

상기 부트업개시신호가 인에이블되는 시점에 동기하여 발생하는 셋펄스에 따라 인에이블되는 부트업구간신호를 생성하는 부트업구간신호생성부를 더 포함하는 반도체장치.

**청구항 16**

제 15 항에 있어서, 상기 부트업구간신호는 종료펄스에 응답하여 디스에이블되는 반도체장치.

**청구항 17**

제 15 항에 있어서, 상기 부트업구간신호생성부는

상기 부트업개시신호에 응답하여 상기 셋펄스를 생성하는 셋펄스생성부;

료펄스에 응답하여 리셋펄스를 생성하는 리셋펄스생성부; 및

상기 셋펄스 및 상기 리셋펄스에 응답하여 상기 부트업구간신호를 생성하는 반도체장치.

**청구항 18**

제 15 항에 있어서,

상기 부트업구간신호에 응답하여 생성된 제어데이터를 제1 데이터래치부 및 제2 데이터래치부에 전달하는 부트업동작을 수행하는 부트업동작회로를 더 포함하는 반도체장치.

**청구항 19**

제 18 항에 있어서, 상기 부트업동작회로는 상기 부트업동작이 종료되는 경우 종료펄스를 생성하는 반도체장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 부트업 동작을 수행하는 반도체장치에 관한 것이다.

**배경 기술**

[0002] 일반적으로, 반도체장치는 외부에서 전원전압을 공급받아 동작한다. 반도체장치에 공급되는 전원전압의 레벨은 접지전압 레벨로부터 시작하여 일정한 기울기를 가지고 목적 전압 레벨까지 상승하게 된다. 전원전압의 레벨이 목적 전압 레벨까지 상승하는 구간 동안 반도체장치가 전원전압을 공급받아 리드동작 및 라이트동작 등을 포함한 다양한 동작을 개시하는 경우 낮은 전원전압의 레벨에 의해 오동작이 야기된다. 따라서, 반도체장치는 전원 전압이 목적 전압 레벨까지 상승한 후 동작을 개시하고 있다.

[0003] 한편, 반도체장치는 여러 설정정보, 리페어 정보 등 다양한 내부제어동작에 필요한 정보를 저장하기 위해 퓨즈를 사용한다. 일반적인 퓨즈는 레이저에 의한 퓨즈의 커팅 여부에 따라 데이터를 구분하기에 웨이퍼 상태에서는 퓨즈를 프로그래밍하는 것이 가능하지만, 웨이퍼가 패키지 내부에 실장된 이후에는 퓨즈를 프로그래밍하는 것이 불가능하다. 이러한 단점을 극복하기 위해 사용되는 것이 이-퓨즈(e-fuse)인데, 이-퓨즈는 트랜지스터를 이용하

여 게이트와 드레인/소스 간의 저항을 변경시켜 데이터를 저장하는 퓨즈를 말한다.

[0004] 이-퓨즈의 데이터를 인식하기 위해서는 트랜지스터의 사이즈를 크게 하여 별도의 센싱 동작 없이 바로 데이터를 인식하도록 하거나, 트랜지스터의 사이즈를 줄이는 대신에 증폭기를 이용하여 트랜지스터에 흐르는 전류를 센싱하여 이-퓨즈의 데이터를 인식할 수 있다. 위의 2가지 방법은 이-퓨즈를 구성하는 트랜지스터의 사이즈를 크게 설계하거나, 이-퓨즈마다 데이터의 증폭을 위한 증폭기를 구비하여야 하기에 면적 상의 제한을 가지게 된다.

[0005] 최근, 이-퓨즈의 면적 상 제한을 해결하기 위해 이-퓨즈를 어레이로 구현하여 반도체장치의 내부제어동작에 필요한 정보를 저장하는 방식이 연구되고 있다.

**발명의 내용**

**해결하려는 과제**

[0006] 본 발명은 안정적으로 부트업 동작을 수행할 수 있는 반도체장치를 제공한다.

**과제의 해결 수단**

[0007] 이를 위해 본 발명은 파워업구간이 종료된 후 초기화신호가 인에이블되는 시점부터 기설정된 지연구간이 경과된 시점에 동기하여 인에이블되는 부트업개시신호를 생성하는 부트업개시신호생성부; 및 상기 부트업개시신호가 인에이블되는 시점에 동기하여 발생하는 셋펄스에 따라 인에이블되는 부트업구간신호를 생성하는 부트업구간신호생성부를 포함하되, 상기 부트업구간신호는 종료펄스에 응답하여 디스에이블되는 반도체장치를 제공한다.

[0008] 또한, 본 발명은 파워업구간이 종료된 후 인에이블되는 파워업신호와 초기화신호에 응답하여 합성파워업신호를 생성하는 신호합성부; 상기 합성파워업신호에 응답하여 오실레이터제어신호를 생성하고, 카운터출력신호에 응답하여 부트업개시신호를 생성하는 제어신호생성부; 및 상기 오실레이터제어신호에 응답하여 오실레이션신호를 생성하고, 상기 오실레이션신호에 동기하여 카운팅동작을 수행함으로써 상기 카운터출력신호를 생성하는 카운터출력신호생성부를 포함하는 반도체장치를 제공한다.

**발명의 효과**

[0009] 본 발명에 의하면 파워업구간 종료 후 초기화신호가 인에이블된 시점에서부터 기설정된 구간이 경과된 시점에서 부트업 동작이 개시되도록 함으로써, 초기화신호에 글리치가 발생하더라도 안정적으로 부트업 동작을 수행할 수 있는 효과가 있다.

**도면의 간단한 설명**

[0010] 도 1은 본 발명의 일 실시예에 따른 반도체장치의 구성을 도시한 블럭도이다.

도 2는 도 1에 도시된 반도체장치에 포함된 부트업개시신호생성부의 일 실시예에 따른 구성을 도시한 도면이다.

도 3은 도 1에 도시된 반도체장치에 포함된 부트업구간신호생성부의 일 실시예에 따른 구성을 도시한 도면이다.

도 4는 도 1에 도시된 반도체장치에 포함된 부트업동작회로의 일 실시예에 따른 구성을 도시한 블럭도이다.

도 5는 도 1 내지 도 4에 도시된 반도체장치의 동작을 설명하기 위한 타이밍도이다.

**발명을 실시하기 위한 구체적인 내용**

[0011] 이하, 실시예를 통하여 본 발명을 더욱 상세히 설명하기로 한다. 이들 실시예는 단지 본 발명을 예시하기 위한 것이며, 본 발명의 권리 보호 범위가 이들 실시예에 의해 제한되는 것은 아니다.

[0012] 도 1에 도시된 바와 같이, 본 실시예에 따른 반도체장치는 부트업개시신호생성부(11), 부트업구간신호생성부(12) 및 부트업동작회로(13)를 포함할 수 있다.

[0013] 부트업개시신호생성부(11)는 초기화신호(STR) 및 파워업신호(PWRUP)에 응답하여 부트업개시신호(BTUP\_STR)를 생성할 수 있다. 좀 더 구체적으로 부트업개시신호생성부(11)는 초기화신호(STR) 및 파워업신호(PWRUP)가 모두 인에이블된 시점부터 기설정된 지연구간이 경과된 시점에서 인에이블되는 부트업개시신호(BTUP\_STR)를 생성할 수 있다. 초기화신호(STR)는 컨트롤러 등의 외부장치에서 입력되는 외부신호이거나 반도체장치 내부에서 생성되는

내부신호일 수 있다. 초기화신호(STR)가 인에이블되는 논리레벨 및 인에이블되는 시점은 실시예에 따라서 다르게 설정될 수 있다. 파워업신호(PWRUP)는 전원전압이 목적 전압 레벨까지 상승하기 전까지의 구간(이하, '파워업 구간'으로 지칭함)이 종료된 시점에서 논리레벨이 천이함으로써 인에이블될 수 있다. 파워업 구간이 종료되는 시점에서 파워업신호(PWRUP)가 천이하는 논리레벨은 실시예에 따라서 다르게 설정될 수 있다. 부트업개시신호(BTUP\_STR)가 인에이블되는 논리레벨은 실시예에 따라서 다르게 설정될 수 있다. 부트업개시신호생성부(11)의 보다 구체적인 구성 및 동작은 도 2를 참고하여 후술한다.

[0014] 부트업구간신호생성부(12)는 부트업개시신호(BTUP\_STR), 파워업신호(PWRUP) 및 종료펄스(ENDP)에 응답하여 부트업구간신호(BTUP\_EN)를 생성한다. 부트업구간신호(BTUP\_EN)는 파워업신호(PWRUP)에 응답하여 파워업 구간이 종료된 시점에서 리셋된다. 부트업구간신호(BTUP\_EN)는 부트업개시신호(BTUP\_STR)에 응답하여 인에이블되고, 종료펄스(ENDP)에 응답하여 디스에이블된다. 부트업구간신호(BTUP\_EN)가 인에이블되는 논리레벨은 실시예에 따라서 다르게 설정될 수 있다. 종료펄스(ENDP)는 부트업 동작 구간이 종료되는 경우 발생하는 펄스를 포함할 수 있다. 부트업구간신호생성부(12)의 보다 구체적인 구성 및 동작은 도 3을 참고하여 후술한다.

[0015] 부트업동작회로(13)는 부트업구간신호(BTUP\_EN)에 응답하여 부트업 동작을 수행하고, 종료펄스(ENDP)를 생성할 수 있다. 부트업동작회로(13)는 부트업구간신호(BTUP\_EN)가 인에이블되는 부트업 동작 구간동안 부트업 동작을 수행할 수 있다. 부트업동작회로(13)는 부트업 동작이 종료되는 시점에 동기하여 발생하는 펄스를 포함하는 종료펄스(ENDP)를 생성할 수 있다. 부트업동작회로(13)의 보다 구체적인 구성 및 동작은 도 4를 참고하여 후술한다.

[0016] 도 2를 참고하면 부트업개시신호생성부(11)는 신호합성부(21), 제어신호생성부(22) 및 카운터출력신호생성부(23)를 포함할 수 있다.

[0017] 신호합성부(21)는 초기화신호(STR) 및 파워업신호(PWRUP)를 합성하여 합성파워업신호(PWRUP\_ARE)를 생성할 수 있다. 좀 더 구체적으로, 신호합성부(21)는 파워업구간이 종료되어 파워업신호(PWRUP)가 로직로우레벨에서 로직하이레벨로 천이하여 인에이블된 후 초기화신호(STR)가 로직하이레벨로 인에이블되는 경우 로직하이레벨로 인에이블되는 합성파워업신호(PWRUP\_ARE)를 생성할 수 있다. 즉, 신호합성부(21)는 초기화신호(STR) 및 파워업신호(PWRUP)가 모두 인에이블되는 경우 인에이블되는 합성파워업신호(PWRUP\_ARE)를 생성할 수 있다.

[0018] 제어신호생성부(22)는 합성파워업신호(PWRUP\_ARE)에 응답하여 오실레이터제어신호(OSC\_EN)를 생성할 수 있다. 좀 더 구체적으로, 제어신호생성부(22)는 합성파워업신호(PWRUP\_ARE)가 인에이블되는 시점에 동기하여 인에이블되는 오실레이터제어신호(OSC\_EN)를 생성할 수 있다. 제어신호생성부(22)는 카운터출력신호(CNT\_OUT)에 응답하여 부트업개시신호(BTUP\_STR)를 생성할 수 있다. 좀 더 구체적으로, 제어신호생성부(22)는 카운터출력신호(CNT\_OUT)가 인에이블되는 시점에 동기하여 인에이블되는 부트업개시신호(BTUP\_STR)를 생성할 수 있다.

[0019] 카운터출력신호생성부(23)는 오실레이터(231) 및 카운터(232)를 포함할 수 있다. 오실레이터(231)는 오실레이터 제어신호(OSC\_EN)가 인에이블되는 경우 주기신호인 오실레이션신호(OSC)를 생성할 수 있다. 카운터(232)는 오실레이션신호(OSC)에 동기하여 카운팅 동작을 수행하고, 기설정된 구간이 경과된 시점에서 발생하는 펄스를 포함하는 카운터출력신호(CNT\_OUT)를 생성할 수 있다. 카운터(232)는 오실레이션신호(OSC)의 토글링 수를 감지하여 오실레이션신호(OSC)가 인에이블된 시점부터 기설정된 구간이 경과된 후 카운터출력신호(CNT\_OUT)의 펄스를 발생할 수 있다. 카운터(232)는 기설정된 구간에 대한 정보를 내부에 저장할 수 있다.

[0020] 도 3을 참고하면 부트업구간신호생성부(12)는 셋펄스생성부(31), 리셋펄스생성부(32) 및 래치부(33)를 포함할 수 있다.

[0021] 셋펄스생성부(31)는 부트업개시신호(BTUP\_STR)에 응답하여 셋펄스(STPB)를 생성할 수 있다. 좀 더 구체적으로, 셋펄스생성부(31)는 부트업개시신호(BTUP\_STR)가 인에이블되는 시점에 동기하여 로직로우레벨로 발생하는 펄스를 포함하는 셋펄스(STPB)를 생성할 수 있다.

[0022] 리셋펄스생성부(32)는 파워업신호(PWRUP) 및 종료펄스(ENDP)에 응답하여 리셋펄스(RSTPB)를 생성할 수 있다. 좀 더 구체적으로, 리셋펄스생성부(32)는 파워업 구간에서 로직로우레벨의 파워업신호(PWRUP)에 의해 로직로우레벨로 발생하는 펄스를 포함하는 리셋펄스(RSTPB)를 생성할 수 있다. 리셋펄스생성부(32)는 파워업 구간이 종료된 후에는 로직로우레벨로 종료펄스(ENDP)가 발생하는 구간에서 로직로우레벨로 발생하는 펄스를 포함하는 리셋펄스(RSTPB)를 생성할 수 있다.

[0023] 래치부(33)는 셋펄스(STPB) 및 리셋펄스(RSTPB)에 응답하여 부트업구간신호(BTUP\_EN)를 생성할 수 있다. 좀 더 구체적으로, 래치부(33)는 리셋펄스(RSTPB)가 로직로우레벨인 구간에서 로직로우레벨로 디스에이블되는 부트업

구간신호(BTUP\_EN)를 생성할 수 있고, 셋펄스(STPB)가 로직로우레벨인 구간에서 로직하이레벨로 인에이블되는 부트업구간신호(BTUP\_EN)를 생성할 수 있다.

- [0024] 도 4를 참고하면 부트업동작회로(13)는 제어데이터생성부(41), 제1 셀블럭(42), 제1 데이터래치부(43), 제2 셀블럭(44), 제2 데이터래치부(45) 및 검증부(46)를 포함할 수 있다.
- [0025] 제어데이터생성부(41)는 부트업구간신호(BTUP\_EN)가 인에이블된 구간에서 부트업 동작을 수행한다. 부트업 동작은 제어데이터생성부(41)에서 생성된 제어데이터(CNT\_DATA)가 제1 데이터래치부(43) 및 제2 데이터래치부(45)로 전달되는 동작이다. 제어데이터(CNT\_DATA)는 제어데이터생성부(41)에 포함된 이-퓨즈 어레이(미도시)에 저장되어 있다. 제어데이터(CNT\_DATA)에는 제1 셀블럭(42)에 대한 내부제어동작을 위한 정보 및 제2 셀블럭(44)에 대한 내부제어동작을 위한 정보가 포함된다. 내부제어동작을 위한 정보란 불량셀들을 리페어하기 위한 리페어정보 또는 설정정보 등을 의미한다. 부트업 동작에 의해 제어데이터(CNT\_DATA)에 포함된 제1 셀블럭(42)에 대한 내부제어동작을 위한 정보는 제1 데이터래치부(43)에 전달되어 래치되고, 제어데이터(CNT\_DATA)에 포함된 제2 셀블럭(44)에 대한 내부제어동작을 위한 정보는 제2 데이터래치부(45)에 전달되어 래치된다.
- [0026] 검증부(46)는 제1 래치신호(LAT1) 및 제2 래치신호(LAT2)를 입력받아, 부트업 동작이 정상적으로 수행되는 경우 인에이블되는 종료펄스(ENDP)를 생성한다. 즉, 검증부(46)는 제어데이터(CNT\_DATA)에 포함된 제1 셀블럭(42)에 대한 내부제어동작을 위한 정보가 제1 데이터래치부(43)에 전달되어 래치되고, 제어데이터(CNT\_DATA)에 포함된 제2 셀블럭(44)에 대한 내부제어동작을 위한 정보가 제2 데이터래치부(45)에 전달되어 래치되는 경우 인에이블되는 종료펄스(ENDP)를 생성한다.
- [0027] 이상 살펴본 바와 같이 구성된 반도체장치의 동작을 도 5를 통해 살펴보면 다음과 같다.
- [0028] 파워업 구간이 종료되어 파워업신호(PWRUP)가 로직하이레벨로 인에이블되고, 초기화신호(STR)가 로직하이레벨로 인에이블되면 합성파워업신호(PWRUP\_ARE)가 로직하이레벨로 인에이블되어 생성된다.
- [0029] 합성파워업신호(PWRUP\_ARE)가 로직하이레벨로 인에이블되는 시점에 동기하여 오실레이터제어신호(OSC\_EN)가 생성되고, 기설정된 제1 구간(tD1)이 경과된 시점에서 카운터출력신호(CNT\_OUT)가 로직하이레벨로 인에이블된다.
- [0030] 카운터출력신호(CNT\_OUT)가 로직하이레벨로 인에이블되는 시점에 동기하여 부트업개시신호(BTUP\_STR)가 로직하이레벨로 인에이블된다. 부트업개시신호(BTUP\_STR)가 로직하이레벨로 인에이블되는 시점에 동기하여 로직로우레벨로 발생하는 펄스를 포함하는 셋펄스(STPB)가 생성된다. 부트업구간신호(BTUP\_EN)는 셋펄스(STPB)에 포함된 로직로우레벨의 펄스에 따라 로직하이레벨로 인에이블된다.
- [0031] 부트업구간신호(BTUP\_EN)가 로직하이레벨로 인에이블되는 시점부터 부트업 동작이 개시되는데 제2 구간(tD2)이 경과된 시점에서 부트업 동작이 종료되어 로직하이레벨로 발생하는 펄스를 포함하는 종료펄스(ENDP)가 생성된다. 부트업구간신호(BTUP\_EN)는 종료펄스(ENDP)에 포함된 로직하이레벨의 펄스에 따라 로직로우레벨로 디스에이블된다.
- [0032] 이상 살펴본 바와 같이, 본 실시예에 따른 반도체장치는 파워업 구간이 종료된 후 초기화신호(STR)가 인에이블된 시점부터 기설정된 제1 구간(tD1)이 경과된 시점에서 로직하이레벨로 인에이블되는 부트업구간신호(BTUP\_EN)를 생성하여 부트업 동작을 개시한다. 이에 따라 초기화신호(STR)가 인에이블된 시점부터 제1 구간(tD1)이 경과된 시점까지의 구간 동안 초기화신호(STR)에 글리치(glitch)가 발생하더라도 부트업구간신호(BTUP\_EN)가 안정적으로 인에이블될 수 있다.

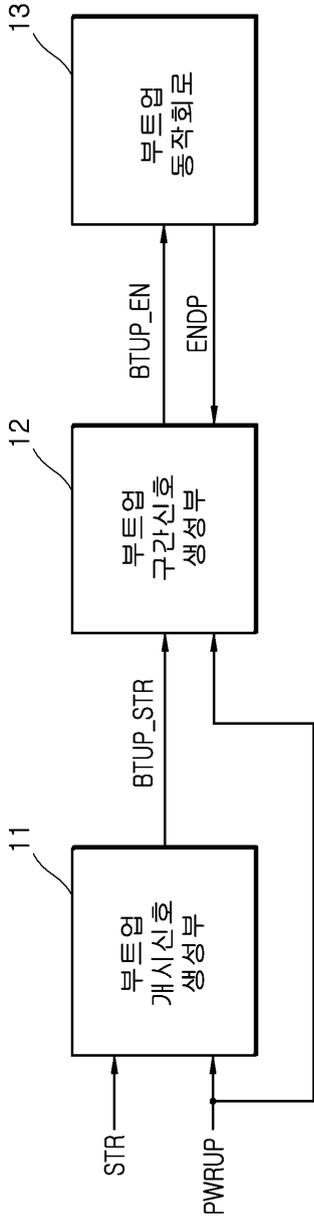
**부호의 설명**

- [0034] 11: 부트업개시신호생성부 12: 부트업구간신호생성부
- 13: 부트업동작회로 21: 신호합성부
- 22: 제어신호생성부 23: 카운터출력신호생성부
- 231: 오실레이터 232: 카운터
- 31: 셋펄스생성부 32: 리셋펄스생성부
- 33: 래치부 41: 제어데이터생성부

- 42: 제1 셀블럭    43: 제1 데이터래치부
- 44: 제2 셀블럭    45: 제2 데이터래치부
- 46: 검증부

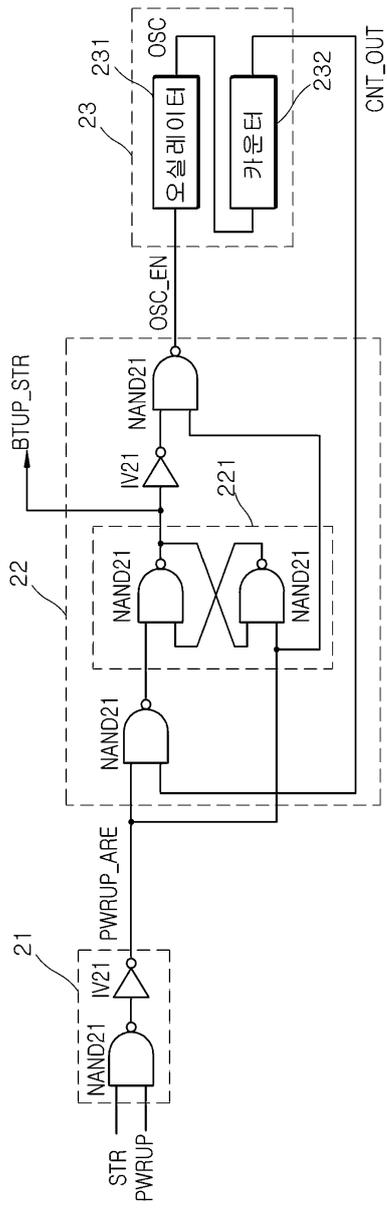
도면

도면1



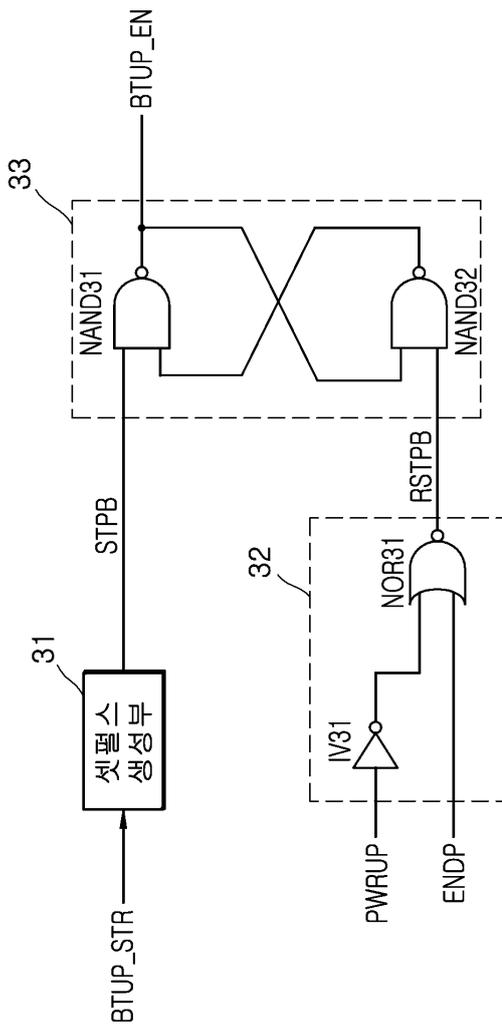
도면2

11

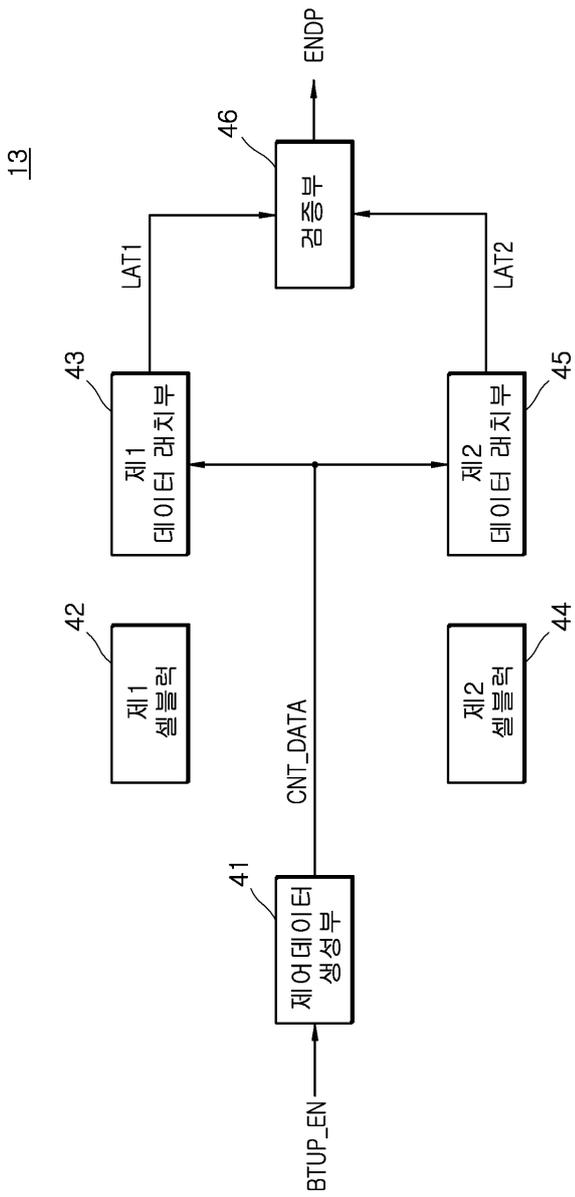


도면3

12



도면4



도면5

