



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I819455 B

(45)公告日：中華民國 112 (2023) 年 10 月 21 日

(21)申請案號：111100141

(22)申請日：中華民國 111 (2022) 年 01 月 03 日

(51)Int. Cl. : G06T1/00 (2006.01)

H04N5/325 (2006.01)

G06F13/14 (2006.01)

(30)優先權：2021/08/30

中國大陸

202111002006.9

(71)申請人：瑞昱半導體股份有限公司 (中華民國) REALTEK SEMICONDUCTOR CORPORATION (TW)

30076 新竹科學園區創新二路 2 號

(72)發明人：馬冀 MA, JI (CN)

(74)代理人：李世章；秦建譜

(56)參考文獻：

TW 201918070A

CN 104023260A

CN 106993220B

CN 109168085A

US 2020/0314440A1

審查人員：蔡季霖

申請專利範圍項數：9 項 圖式數：2 共 19 頁

(54)名稱

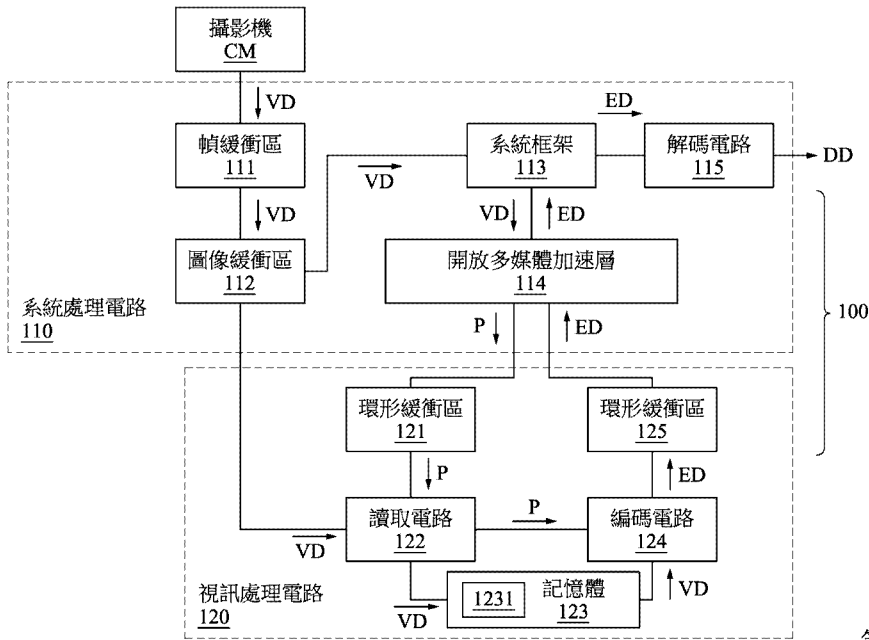
視訊處理系統以及方法

(57)摘要

一種視訊處理系統包含一系統處理電路以及一視訊處理電路。系統處理電路包含一圖像緩衝區以及一開放多媒體加速層。圖像緩衝區用以儲存來自一攝影機的一視訊資料。開放多媒體加速層用以擷取相關於視訊資料的至少一資料參數。視訊處理電路用以接收至少一資料參數，依據至少一資料參數自圖像緩衝區接收視訊資料，依據至少一資料參數對視訊資料進行編碼以產生一編碼資料，且將編碼資料傳輸至系統處理電路。

A video processing system includes a system processing circuit and a video processing circuit. The system processing circuit includes a graphic buffer and an open media acceleration layer. The graphic buffer is configured to store video data from a camera. The open media acceleration interface is configured to extract at least one data parameter associated with the video data. The video processing circuit is configured to receive the at least one data parameter, receive the video data from the graphic buffer according to the at least one data parameter, encode the video data according to the at least one data parameter to generate encoded data, and transmit the encoded data to the system processing circuit.

指定代表圖：



第 1 圖

符號簡單說明：

100:視訊處理系統

110:系統處理電路

111:幀緩衝區

112:圖像緩衝區

113:系統框架

114:開放多媒體加速層

115:解碼電路

120:視訊處理電路

121:環形緩衝區

122:讀取電路

123:記憶體

1231:視訊處理緩衝區

124:編碼電路

125:環形緩衝區

CM:攝影機

VD:視訊資料

ED:編碼資料

DD:解碼資料

P:資料參數



I819455

【發明摘要】

【中文發明名稱】視訊處理系統以及方法

【英文發明名稱】SYSTEM AND METHOD FOR PROCESSING
VIDEO

【中文】

一種視訊處理系統包含一系統處理電路以及一視訊處理電路。系統處理電路包含一圖像緩衝區以及一開放多媒體加速層。圖像緩衝區用以儲存來自一攝影機的一視訊資料。開放多媒體加速層用以擷取相關於視訊資料的至少一資料參數。視訊處理電路用以接收至少一資料參數，依據至少一資料參數自圖像緩衝區接收視訊資料，依據至少一資料參數對視訊資料進行編碼以產生一編碼資料，且將編碼資料傳輸至系統處理電路。

【英文】

A video processing system includes a system processing circuit and a video processing circuit. The system processing circuit includes a graphic buffer and an open media acceleration layer. The graphic buffer is configured to store video data from a camera. The open media acceleration interface is configured to extract at least one data parameter associated with the video data. The video processing circuit is configured to receive the at least one data parameter,

receive the video data from the graphic buffer according to the at least one data parameter, encode the video data according to the at least one data parameter to generate encoded data, and transmit the encoded data to the system processing circuit.

【指定代表圖】第(1)圖。

【代表圖之符號簡單說明】

- 100: 視訊處理系統
- 110: 系統處理電路
- 111: 幀緩衝區
- 112: 圖像緩衝區
- 113: 系統框架
- 114: 開放多媒體加速層
- 115: 解碼電路
- 120: 視訊處理電路
- 121: 環形緩衝區
- 122: 讀取電路
- 123: 記憶體
- 1231: 視訊處理緩衝區
- 124: 編碼電路
- 125: 環形緩衝區
- CM: 攝影機
- VD: 視訊資料

E D : 編碼資料

D D : 解碼資料

P : 資料參數

【發明說明書】

【中文發明名稱】視訊處理系統以及方法

【英文發明名稱】SYSTEM AND METHOD FOR PROCESSING
VIDEO

【技術領域】

【0001】 本揭示中所述實施例內容是有關於一種視訊處理系統以及方法，特別關於一種可減輕系統處理電路工作量 (loading) 的視訊處理系統以及方法。

【先前技術】

【0002】 隨著技術的發展，越來越多電子裝置會搭載攝影機以供使用者進行拍照或錄影等功能。以錄影為例，在現有技術中，當視訊資料的解析度越高，這些電子裝置中的系統處理器的工作量將會越大。這會造成由系統處理器所運行的作業系統運作緩慢，甚至發生當機的問題。

【發明內容】

【0003】 本揭示之一些實施方式是關於一種視訊處理系統。視訊處理系統包含一系統處理電路以及一視訊處理電路。系統處理電路包含一圖像緩衝區以及一開放多媒體加速層。圖像緩衝區用以儲存來自一攝影機的一視訊資料。開放多媒體加速層用以擷取相關於視訊資料的至少一資料

參數。視訊處理電路用以接收至少一資料參數，依據至少一資料參數自圖像緩衝區接收視訊資料，依據至少一資料參數對視訊資料進行編碼以產生一編碼資料，且將編碼資料傳輸至系統處理電路。

【0004】 本揭示之一些實施方式是關於一種視訊處理方法。視訊處理方法包含以下運作：藉由一系統處理電路的一圖像緩衝區儲存來自一攝影機的一視訊資料；藉由系統處理電路的一開放多媒體加速層擷取相關於視訊資料的至少一資料參數；藉由一視訊處理電路接收至少一資料參數；藉由視訊處理電路依據至少一資料參數自圖像緩衝區接收視訊資料；藉由視訊處理電路依據至少一資料參數對視訊資料進行編碼以產生一編碼資料；以及藉由視訊處理電路將編碼資料傳輸至系統處理電路。

【0005】 綜上所述，在本揭示中，系統處理電路可擷取視訊資料的資料參數且將資料參數傳輸至視訊處理電路。接著，視訊處理電路可依據資料參數直接自圖像緩衝區接收視訊資料以進行後續的編碼。據此，系統處理電路毋需對視訊資料進行多次拷貝，因此可降低系統處理電路的工作量，進而使得作業系統可運作順暢。

【圖式簡單說明】

【0006】 為讓本揭示之上述和其他目的、特徵、優點與實施例能夠更明顯易懂，所附圖式之說明如下：

第 1 圖是依照本揭示一些實施例所繪示的一視訊處理系統的示意圖；以及

第 2 圖是依照本揭示一些實施例所繪示的一視訊處理方法的流程圖。

【實施方式】

【0007】 在本文中所使用的用詞『耦接』亦可指『電性耦接』，且用詞『連接』亦可指『電性連接』。『耦接』及『連接』亦可指二個或多個元件相互配合或相互互動。

【0008】 參考第 1 圖。第 1 圖是依照本揭示一些實施例所繪示的視訊處理系統 100 的示意圖。

【0009】 以第 1 圖示例而言，視訊處理系統 100 包含系統處理電路 110 以及視訊處理電路 120。系統處理電路 110 耦接視訊處理電路 120 以及攝影機 CM。

【0010】 視訊處理系統 100 可設置於一電子裝置的系統晶片(system on chip, SoC)上。在一些實施例中，若上述電子裝置為智慧電視，則攝影機 CM 可設置於智慧電視的系統晶片的外部。在一些其他的實施例中，若上述電子裝置為智慧型手機，則攝影機 CM 可與視訊處理系統 100 整合且設置於智慧型手機的內部。

【0011】 攝影機 CM 可用以進行拍照或錄影等功能。以下將以錄影功能為例進行說明。

【0012】 在功能上，系統處理電路 110 主要運行與電子裝置的作業系統相關的應用程序。舉例而言，若此電子裝置搭

載安卓 (Android) 作業系統，系統處理電路 110 可運行與安卓作業系統相關的應用程序。而視訊處理電路 120 主要用以處理來自攝影機 CM 的視訊資料 VD。舉例而言，當攝影機 CM 執行錄影功能時，攝影機 CM 會產生視訊資料 VD。而視訊處理電路 120 可對來自攝影機 CM 的視訊資料 VD 進行編碼且將編碼後的資料回傳至系統處理電路 110。

【0013】 以第 1 圖示例而言，系統處理電路 110 包含幀緩衝區 (frame buffer) 111、圖像緩衝區 (graphic buffer) 112、系統框架 (framework) 113、開放多媒體加速 (open media acceleration, OpenMax) 層 114 以及解碼電路 115。在一些實施例中，系統框架 113 以及開放多媒體加速層 114 是以軟體實現且儲存於系統處理電路 110 的儲存元件中。

【0014】 幀緩衝區 111 耦接攝影機 CM 以及圖像緩衝區 112。圖像緩衝區 112 耦接系統框架 113。開放多媒體加速層 114 耦接於系統框架 113 與視訊處理電路 120 之間。系統框架 113 更耦接解碼電路 115。

【0015】 以第 1 圖示例而言，視訊處理電路 120 包含環形緩衝區 (ring buffer) 121、讀取電路 122、記憶體 123、編碼電路 124 以及環形緩衝區 125。

【0016】 環形緩衝區 121 耦接開放多媒體加速層 114 以及讀取電路 122。讀取電路 122 耦接記憶體 123 以及編碼電路 124。編碼電路 124 耦接記憶體 123 以及環形緩衝區 125。環形緩衝區 125 耦接開放多媒體加速層 114。

【0017】 以下將以視訊處理系統100設置於搭載安卓作業系統的智慧電視為例進行說明，但本揭示不以此為限。

【0018】 在運作上，當攝影機CM執行錄影功能時，攝影機CM會產生原始的視訊資料VD。視訊資料VD會傳輸至幀緩衝區111。舉例而言，在幀緩衝區111中的視訊資料VD會以一幀一幀的形式儲存。接著，視訊資料VD可透過一應用程式介面(例如：CameraHal)被轉化且儲存至圖像緩衝區112。此應用程式介面可利用軟體實現。舉例而言，視訊資料VD會依據作業系統(例如：安卓作業系統)的規範儲存於圖像緩衝區112中。在一些實施例中，圖像緩衝區112可配置於系統處理電路110的動態隨機存取記憶體(dynamic random-access memory, DRAM)中。

【0019】 視訊資料VD可透過作業系統的系統框架113傳輸至開放多媒體加速層114。而開放多媒體加速層114可擷取相關於視訊資料VD的至少一資料參數P。接著，開放多媒體加速層114可將資料參數P傳輸至視訊處理電路120。在一些實施例中，資料參數P可包含視訊資料VD於圖像緩衝區112中的實體位址(physical address)、視訊資料VD的資料尺寸(size)以及視訊資料VD的編碼格式中的至少一者。資料尺寸例如是資料長度。編碼格式例如是YUV或RGB。在一些實施例中，前述實體位址、資料尺寸以及編碼格式可封裝於一資料結構中，以傳輸至視訊處理電路120。

【0020】 視訊處理電路 120 可自系統處理電路 110 接收資料參數 P，且依據資料參數 P 自圖像緩衝區 112 接收視訊資料 VD。具體而言，環形緩衝區 121 可自開放多媒體加速層 114 接收資料參數 P，且將資料參數 P 傳輸至讀取電路 122。而讀取電路 122 可接收資料參數 P，且依據資料參數 P 向記憶體 123 要求視訊處理緩衝區 1231。另一方面，讀取電路 122 可依據資料參數 P 將儲存於圖像緩衝區 112 中的視訊資料 VD 讀取出來。舉例而言，讀取電路 122 可依據資料參數 P 所攜帶的實體位址判斷欲讀取的視訊資料 VD 被儲存於圖像緩衝區 112 中的對應位置，且可依據資料參數 P 所攜帶的資料尺寸判斷欲讀取的視訊資料 VD 的資料量。據此，讀取電路 122 可依據上述的實體位址以及資料尺寸將儲存於圖像緩衝區 112 中的視訊資料 VD 讀取出來。接著，讀取電路 122 可將讀取出來的視訊資料 VD 存入視訊處理緩衝區 1231。視訊處理緩衝區 1231 的容量則可依據自圖像緩衝區 112 讀取出來的視訊資料 VD 的資料量而決定。

【0021】 編碼電路 124 可接收來自讀取電路 122 的資料參數 P 且接收來自視訊處理緩衝區 1231 的視訊資料 VD。如前所述，資料參數 P 可更包含視訊資料 VD 的編碼格式。也就是說，編碼電路 124 可依據資料參數 P 中的編碼格式(例如：YUV 或 RGB)對視訊資料 VD 進行編碼以產生編碼資料 ED。

【0022】 接著，開放多媒體加速層 114 可接收來自環形緩衝區 125 的編碼資料 ED。開放多媒體加速層 114 可將編碼資

料ED傳送至系統框架113。而系統框架113可將編碼資料ED傳輸至解碼電路115。而解碼電路115可對編碼資料ED進行解碼以產生解碼資料DD。

【0023】 在一些實施例中，解碼資料DD可供一顯示器顯示出對應的影像。在一些其他的實施例中，解碼資料DD亦可被儲存起來。

【0024】 在一些相關技術中，攝影機所產生的視訊資料會先被拷貝至開放多媒體加速層的緩衝區。接著，再從開放多媒體加速層的緩衝區拷貝至視訊處理電路中的共享記憶體中。換句話說，視訊資料在系統處理電路中會被多次拷貝。然而，多次的拷貝將會增加系統處理電路的工作量。尤其，編碼前的視訊資料的資料量非常龐大且隨著視訊資料的解析度越高，系統處理電路的工作量將會越大。這會造成由系統處理器所運行的作業系統運作緩慢，甚至發生當機的問題。

【0025】 相較於上述該些相關技術，在本揭示中，系統處理電路110可擷取視訊資料VD的資料參數P且將資料參數P傳輸至視訊處理電路120。接著，視訊處理電路120可依據資料參數P直接自圖像緩衝區112接收(拷貝)視訊資料VD以進行後續的編碼。據此，視訊資料VD毋需在系統處理電路110中進行多次拷貝，因此可降低系統處理電路110的工作量，進而使得作業系統可運作順暢。

【0026】 另外，視訊處理電路120主要是以硬體實現。據此，相較於上述該些相關技術利用軟體(系統框架113、開

放多媒體加速層114)進行資料拷貝，以硬體實現的視訊處理電路120的資料拷貝速度較快，因此本揭示可提高對視訊資料VD的處理效率。

【0027】再者，藉由本揭示的作法，毋需降低視訊資料VD的解析度或幀率，也毋需關閉其他由系統處理電路110所運行的應用程序。

【0028】參考第2圖。第2圖是依照本揭示一些實施例所繪示的視訊處理方法200的流程圖。以第2圖示例而言，視訊處理方法200包含操作S210、操作S220、操作S230、操作S240、操作S250以及操作S260。應瞭解到，在本實施方法中所提及的操作，除特別敘明其順序者外，均可依實際需要調整其前後順序，甚至可同時或部分同時執行。

【0029】在一些實施例中，視訊處理方法200可應用於第1圖中的視訊處理系統100中，但本揭示不以此為限。為易於理解，以下段落將搭配第1圖的視訊處理系統100進行描述。

【0030】在操作S210中，藉由系統處理電路110的圖像緩衝區112儲存來自攝影機CM的視訊資料VD。在一些實施例中，攝影機CM可設置於電子裝置的系統晶片外部。在一些實施例中，攝影機CM可設置於電子裝置的系統晶片上。

【0031】在操作S220中，藉由系統處理電路110的開放多媒體加速層114擷取相關於視訊資料VD的資料參數P。在一些實施例中，資料參數P包含視訊資料VD於圖像緩衝區

112的實體位址、視訊資料VD的資料尺寸以及視訊資料VD的編碼格式中的至少一者。

【0032】 在操作S230中，藉由視訊處理電路120接收資料參數P。在一些實施例中，資料參數P可自開放多媒體加速層114傳輸至環形緩衝區121。

【0033】 在操作S240中，藉由視訊處理電路120依據資料參數P自圖像緩衝區112接收視訊資料VD。在一些實施例中，讀取電路122可依據上述的實體位址以及資料尺寸將儲存於圖像緩衝區112中的視訊資料VD讀取出來。

【0034】 在操作S250中，藉由視訊處理電路120依據資料參數P對視訊資料VD進行編碼以產生編碼資料ED。在一些實施例中，編碼電路124可依據資料參數P中的編碼格式(例如：YUV或RGB)對視訊資料VD進行編碼以產生編碼資料ED。

【0035】 在操作S260中，藉由視訊處理電路120將編碼資料ED傳輸至系統處理電路110。在一些實施例中，編碼資料ED可自環形緩衝區125傳輸至開放多媒體加速層114，且透過系統框架113傳輸至解碼電路115。

【0036】 綜上所述，在本揭示中，系統處理電路可擷取視訊資料的資料參數且將資料參數傳輸至視訊處理電路。接著，視訊處理電路可依據資料參數直接自圖像緩衝區接收視訊資料以進行後續的編碼。據此，系統處理電路毋需對視訊資料進行多次拷貝，因此可降低系統處理電路的工作量，進而使得作業系統可運作順暢。

【0037】 各種功能性元件和方塊已於此公開。對於本技術領域具通常知識者而言，功能方塊可由電路(不論是專用電路，或是於一或多個處理器及編碼指令控制下操作的通用電路)實現，其一般而言包含用以相應於此處描述的功能及操作對電氣迴路的操作進行控制之電晶體或其他電路元件。進一步地理解，一般而言電路元件的具體結構與互連，可由編譯器(compiler)，例如暫存器傳遞語言(Register Transfer Language, RTL)編譯器決定。暫存器傳遞語言編譯器對與組合語言代碼(assembly language code)相當相似的指令碼(script)進行操作，將指令碼編譯為用於佈局或製作最終電路的形式。確實地，暫存器傳遞語言以其促進電子和數位系統設計過程中的所扮演的角色和用途而聞名。

【0038】 雖然本揭示已以實施方式揭示如上，然其並非用以限定本揭示，任何本領域具通常知識者，在不脫離本揭示之精神和範圍內，當可作各種之更動與潤飾，因此本揭示之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0039】

100: 視訊處理系統

110: 系統處理電路

111: 幀緩衝區

112: 圖像緩衝區

1 1 3 : 系 統 框 架

1 1 4 : 開 放 多 媒 體 加 速 層

1 1 5 : 解 碼 電 路

1 2 0 : 視 訊 處 理 電 路

1 2 1 : 環 形 緩 衝 區

1 2 2 : 讀 取 電 路

1 2 3 : 記 憶 體

1 2 3 1 : 視 訊 處 理 緩 衝 區

1 2 4 : 編 碼 電 路

1 2 5 : 環 形 緩 衝 區

2 0 0 : 視 訊 處 理 方 法

C M : 攝 影 機

V D : 視 訊 資 料

E D : 編 碼 資 料

D D : 解 碼 資 料

P : 資 料 參 數

S 2 1 0 , S 2 2 0 , S 2 3 0 , S 2 4 0 , S 2 5 0 , S 2 6 0 : 操 作

【發明申請專利範圍】

【請求項 1】 一種視訊處理系統，包含：

一系統處理電路，包含：

一圖像緩衝區，用以儲存來自一攝影機的一視訊資料；

一開放多媒體加速層，用以擷取相關於該視訊資料的至少一資料參數；以及

一系統框架；以及

一視訊處理電路，用以接收來自該開放多媒體加速層的該至少一資料參數，依據該至少一資料參數自該圖像緩衝區接收該視訊資料，依據該至少一資料參數對該視訊資料進行編碼以產生一編碼資料，且將該編碼資料傳輸至該系統處理電路，

其中該系統框架用以接收來自該視訊處理電路的該編碼資料。

【請求項 2】 如請求項 1 所述的視訊處理系統，其中該視訊處理電路包含：

一第一環形緩衝區，用以接收該至少一資料參數。

【請求項 3】 如請求項 2 所述的視訊處理系統，其中該視訊處理電路更包含：

一讀取電路，用以讀取該第一環形緩衝區所接收到的該至少一資料參數，且依據該至少一資料參數要求一視訊

處理緩衝區。

【請求項4】 如請求項3所述的視訊處理系統，其中該讀取電路更用以依據該至少一資料參數讀取該圖像緩衝區中的該視訊資料，且將該視訊資料存入該視訊處理緩衝區。

【請求項5】 如請求項3所述的視訊處理系統，其中該至少一資料參數包含一實體位址以及一資料尺寸，其中該讀取電路更用以依據該實體位址以及該資料尺寸讀取該圖像緩衝區中的該視訊資料。

【請求項6】 如請求項5所述的視訊處理系統，其中該視訊處理電路更包含：

一編碼電路，其中該至少一資料參數包含一編碼格式，且該編碼電路用以依據該編碼格式對該視訊資料進行編碼以產生該編碼資料。

【請求項7】 如請求項6所述的視訊處理系統，其中該視訊處理電路更包含：

一第二環形緩衝區，用以接收該編碼資料，其中該開放多媒體加速層更用以接收該編碼資料。

【請求項8】 如請求項1所述的視訊處理系統，其中該系統處理電路更包含：

一解碼電路，用以對該編碼資料進行解碼以產生一解碼資料，其中該解碼資料供一顯示器進行顯示。

【請求項9】 一種視訊處理方法，包含：

藉由一系統處理電路的一圖像緩衝區儲存來自一攝影機的一視訊資料；

藉由該系統處理電路的一開放多媒體加速層擷取相關於該視訊資料的至少一資料參數；

藉由一視訊處理電路接收來自該開放多媒體加速層的該至少一資料參數；

藉由該視訊處理電路依據該至少一資料參數自該圖像緩衝區接收該視訊資料；

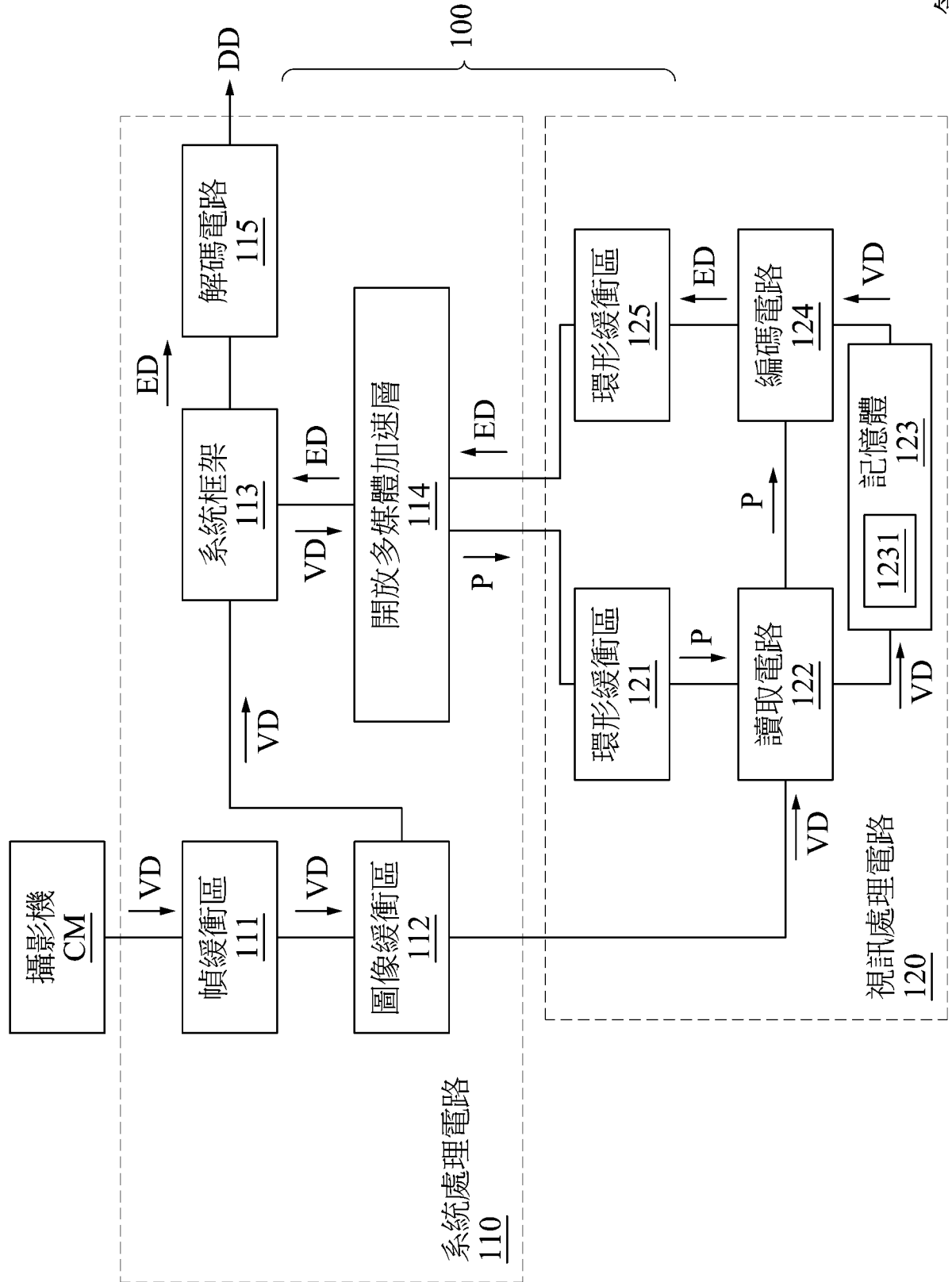
藉由該視訊處理電路依據該至少一資料參數對該視訊資料進行編碼以產生一編碼資料；

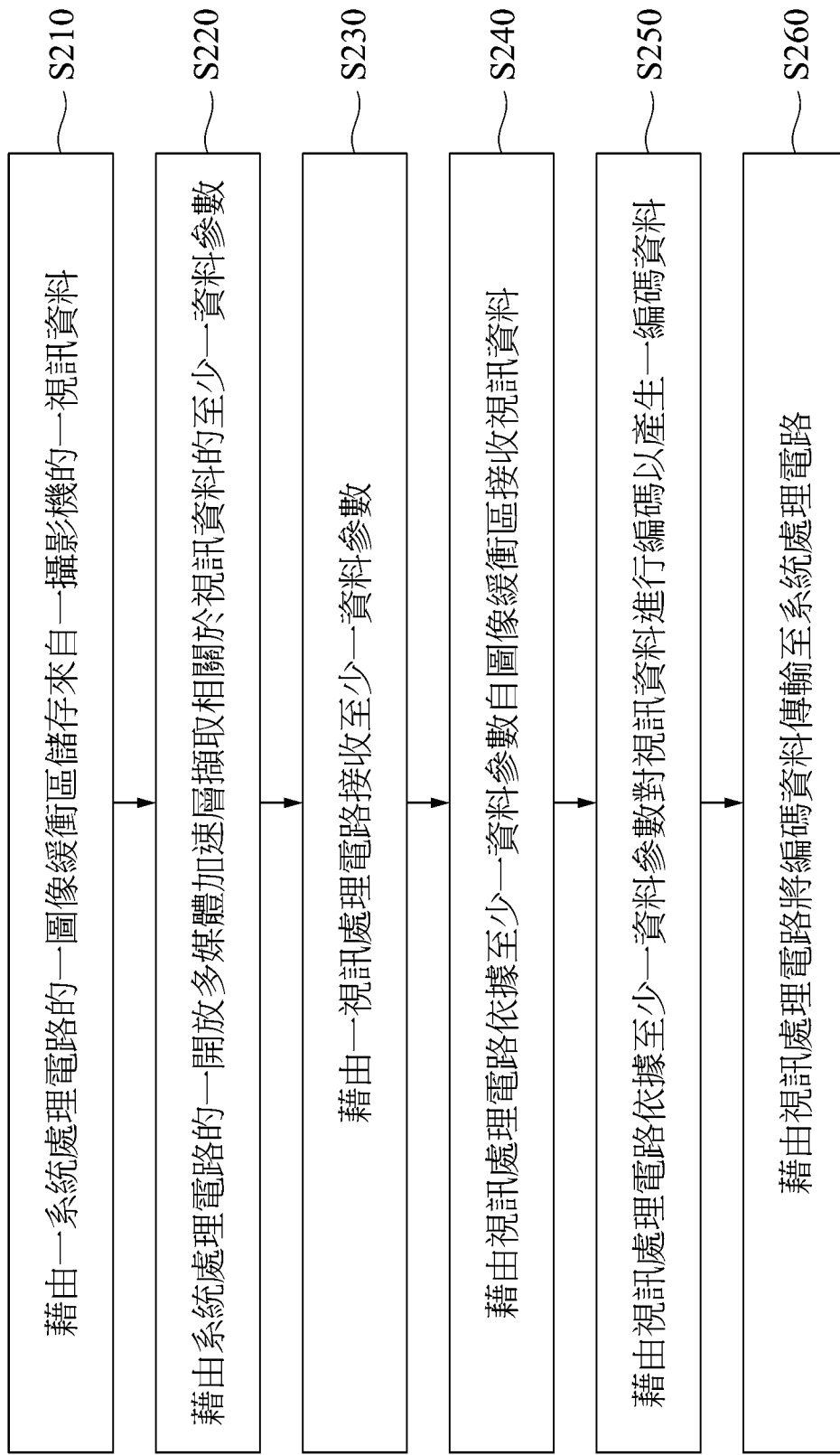
藉由該視訊處理電路將該編碼資料傳輸至該系統處理電路；以及

藉由該系統處理電路的一系統框架接收來自該視訊處理電路的該編碼資料。

【發明圖式】

第 1 圖





第 2 圖