



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년07월22일
 (11) 등록번호 10-1422452
 (24) 등록일자 2014년07월16일

(51) 국제특허분류(Int. Cl.)
 H01L 33/32 (2010.01)
 (21) 출원번호 10-2014-7005124(분할)
 (22) 출원일자(국제) 2009년12월21일
 심사청구일자 2014년02월27일
 (85) 번역문제출일자 2014년02월26일
 (65) 공개번호 10-2014-0047147
 (43) 공개일자 2014년04월21일
 (62) 원출원 특허 10-2012-7015478
 원출원일자(국제) 2009년12월21일
 심사청구일자 2012년06월15일
 (86) 국제출원번호 PCT/JP2009/007049
 (87) 국제공개번호 WO 2011/077473
 국제공개일자 2011년06월30일
 (56) 선행기술조사문헌
 KR100902109 B1
 JP2005353690 A
 전체 청구항 수 : 총 3 항

(73) 특허권자
 가부시끼가이샤 도시바
 일본국 도쿄도 미나토구 시바우라 1쵸메 1방 1고
 (72) 발명자
 나고 하지메
 일본 1058001 도쿄도 미나토구 시바우라 1쵸메 1방 1고 가부시끼가이샤 도시바 지적재산부 내
 다찌마나 고이찌
 일본 1058001 도쿄도 미나토구 시바우라 1쵸메 1방 1고 가부시끼가이샤 도시바 지적재산부 내
 (뒷면에 계속)
 (74) 대리인
 이중희, 장수길, 박충범

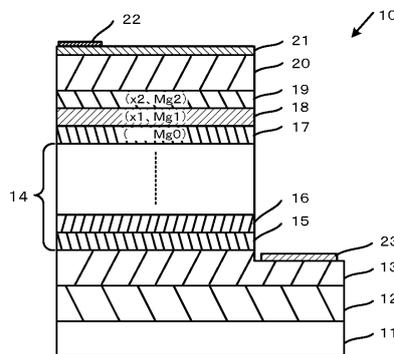
심사관 : 김동우

(54) 발명의 명칭 **질화물 반도체 발광 소자 및 그 제조 방법**

(57) 요약

충분한 광출력이 얻어지는 질화물 반도체 발광 소자 및 그 제조 방법을 제공한다. n형 질화물 반도체를 갖는 제1 클래드층(13)과, 제1 클래드층(13) 위에 형성되고, In을 포함하는 질화물 반도체를 갖는 활성층(14)과, 활성층(14) 위에 형성된 GaN층(17)과, GaN층(17) 위에 형성되고, 제1 Al 조성비(x1)를 갖는 제1 AlGaN층(18)과, 제1 AlGaN층(18) 위에 형성되고, 제1 Al 조성비(x1)보다 높은 제2 Al 조성비(x2)를 갖고, 또한 GaN층(17) 및 제1 AlGaN층(18)보다 다량으로 Mg를 함유하는 p형 제2 AlGaN층(19)과, 제2 AlGaN층(19) 위에 형성되고, p형 질화물 반도체를 갖는 제2 클래드층(20)을 구비한다.

대표도 - 도1



$$0 < x1 \leq 0.01, x1 < x2$$

$$Mg_0, Mg_1 \leq 1E18 cm^{-3}, Mg_0, Mg_1 < Mg_2$$

(72) 발명자

오카 도시유키

일본 1058001 도쿄도 미나토꾸 시바우라 1쵸메 1방
1고 가부시끼가이샤 도시바 지적재산부 내

기무라 시게야

일본 1058001 도쿄도 미나토꾸 시바우라 1쵸메 1방
1고 가부시끼가이샤 도시바 지적재산부 내

누노우에 신야

일본 1058001 도쿄도 미나토꾸 시바우라 1쵸메 1방
1고 가부시끼가이샤 도시바 지적재산부 내

특허청구의 범위

청구항 1

n형 질화물 반도체를 갖는 제1 클래드층과,

상기 제1 클래드층 위에 형성되고, In을 포함하는 질화물 반도체를 가지며, 장벽층과 웰층이 교대로 적층된 다중 양자 웰 구조의 활성층과,

상기 활성층 위에 상기 장벽층을 형성하는 온도와 동일한 제1 온도에서 형성되고, Mg 농도가 $1E18cm^{-3}$ 이하인 GaN층과,

상기 GaN층 위에 상기 제1 온도에서 형성되고, 제1 Al 조성비가 0보다 크고 0.01 이하, Mg 농도가 $1E18cm^{-3}$ 이하, 두께가 상기 GaN층의 두께보다 얇은 제1 AlGaN층과,

상기 제1 AlGaN층 위에 형성되고, 상기 제1 Al 조성비보다 높은 제2 Al 조성비를 갖고, 또한 상기 GaN층 및 상기 제1 AlGaN층보다 다량으로 Mg를 함유하는 p형 제2 AlGaN층과,

상기 제2 AlGaN층 위에 형성되고, p형 질화물 반도체를 갖는 제2 클래드층을 구비하는 것을 특징으로 하는 질화물 반도체 발광 소자.

청구항 2

제1항에 있어서, 상기 GaN층에 접하는 층이 상기 웰층인 것을 특징으로 하는 질화물 반도체 발광 소자.

청구항 3

n형 질화물 반도체를 갖는 제1 클래드층 위에, In을 포함하는 질화물 반도체를 갖고, 장벽층과 웰층이 교대로 적층된 다중 양자 웰 구조의 활성층을 형성하는 공정과,

상기 활성층 위에, Mg 농도가 $1E18cm^{-3}$ 이하인 GaN층 및 제1 Al 조성비가 0보다 크고 0.01 이하, Mg 농도가 $1E18cm^{-3}$ 이하, 두께가 상기 GaN층의 두께보다 얇은 제1 AlGaN층을 순서대로, 유기 금속 기상 성장법에 의해 상기 장벽층을 형성하는 온도와 동일한 제1 성장 온도, 질소 가스 분위기 및 Mg의 무침가 하에서 형성하는 공정과,

상기 제1 AlGaN층 위에, 상기 제1 Al 조성비보다 큰 제2 Al 조성비를 갖는 제2 AlGaN층을, 유기 금속 기상 성장법에 의해 상기 제1 성장 온도보다 높은 제2 성장 온도, 수소 가스를 포함하는 분위기 및 Mg의 침가 하에서 형성하는 공정과,

상기 제2 AlGaN층 위에, p형 질화물 반도체를 갖는 제2 클래드층을 형성하는 공정을 구비하는 것을 특징으로 하는 질화물 반도체 발광 소자의 제조 방법.

명세서

기술분야

[0001] 본 발명은 질화물 반도체 발광 소자 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 종래, 질화물 반도체 발광 소자에는, In을 포함하는 질화물 반도체를 갖는 활성층 위에 활성층에 전자를 가두기 위한 전자 장벽층으로서, Mg를 도프한 p형 AlGaN층이 형성된 것이 알려져 있다(예를 들어, 특허문헌 1 또는 특허문헌 2 참조).

[0003] 특허문헌 1의 질화물 반도체 발광 소자에서는, p형 AlGaN층으로서, 활성층의 열화를 억제하도록 N_2 가스를 사용한 MOCVD(Metal Organic Chemical Vapor Deposition)법에 의해 형성된 제1 p형 AlGaN층과, 장벽 전위를 형성

하도록 H₂ 가스를 사용한 MOCVD법에 의해 형성된 제2 p형 AlGaIn층을 구비하고 있다.

[0004] 그러나, 이 질화물 반도체 발광 소자에서는, 제1 p형 AlGaIn층은, 제2 p형 AlGaIn층과 Al 조성비가 대략 동등하게 0.1 이상으로 설정되고, 또한 벌크 저항을 낮추기 위해서 다량의 Mg가 도프되어 있다.

[0005] 그 결과, 제2 p형 AlGaIn층을 형성할 때, Mg가 활성층에 과잉으로 확산되고, 활성층의 품질이 저하하는 문제가 있다.

[0006] 특허문헌 2의 질화물 반도체 발광 소자에서는, Mg가 활성층에 과잉으로 확산되는 것을 억제하도록 활성층과 p형 AlGaIn층 사이에, 인도프된 GaN, AlGaIn 등으로 이루어진 중간층을 구비하고 있다.

[0007] 그러나, 이 질화물 반도체 발광 소자에서는, 활성층 위에 중간층을 성장시키면서 기판의 온도를 상승시키고 있다. 그 결과, 승온 중에 활성층의 열 열화가 발생하여, 활성층의 품질이 저하하는 문제가 있다.

[0008] 따라서, 어느 질화물 반도체 발광 소자에 있어서나, 발광 효율이 저하하고, 충분한 광출력이 얻어지지 않게 된다는 문제가 있다.

[0009] [선행기술문헌]

[0010] [특허문헌]

[0011] (특허문헌 1) 일본 특허 제3446660호 명세서

[0012] (특허문헌 2) 일본 특허 공개 제2006-261392호 공보

발명의 내용

해결하려는 과제

[0013] 본 발명은, 충분한 광출력이 얻어지는 질화물 반도체 발광 소자 및 그 제조 방법을 제공한다.

과제의 해결 수단

[0014] 본 발명의 일 형태의 질화물 반도체 발광 소자는, n형 질화물 반도체를 갖는 제1 클래드층과, 상기 제1 클래드층 위에 형성되고, In을 포함하는 질화물 반도체를 갖는 활성층과, 상기 활성층 위에 형성된 GaN층과, 상기 GaN층 위에 형성되고, 제1 Al 조성비를 갖는 제1 AlGaIn층과, 상기 제1 AlGaIn층 위에 형성되고, 상기 제1 Al 조성비보다 높은 제2 Al 조성비를 갖고, 또한 상기 GaN층 및 상기 제1 AlGaIn층보다 다량으로 Mg를 함유하는 p형 제2 AlGaIn층과, 상기 제2 AlGaIn층 위에 형성되고, p형 질화물 반도체를 갖는 제2 클래드층을 구비하는 것을 특징으로 하고 있다.

[0015] 본 발명의 일 형태의 질화물 반도체 발광 소자의 제조 방법은, n형 질화물 반도체를 갖는 제1 클래드층 위에 In을 포함하는 질화물 반도체를 갖는 활성층을 형성하는 공정과, 상기 활성층 위에 GaN층 및 제1 Al 조성비를 갖는 제1 AlGaIn층을 순서대로 유기 금속 기상 성장법에 의해 제1 성장 온도, 질소 가스 분위기 및 Mg의 무첨가 하에서 형성하는 공정과, 상기 제1 AlGaIn층 위에 상기 제1 Al 조성비보다 큰 제2 Al 조성비를 갖는 제2 AlGaIn층을 유기 금속 기상 성장법에 의해 상기 제1 성장 온도보다 높은 제2 성장 온도, 수소 가스를 주성분으로 하는 분위기 및 Mg의 첨가 하에서 형성하는 공정과, 상기 제2 AlGaIn층 위에 p형 질화물 반도체를 갖는 제2 클래드층을 형성하는 공정을 구비하는 것을 특징으로 하고 있다.

발명의 효과

[0016] 본 발명에 따르면, 충분한 광출력이 얻어지는 질화물 반도체 발광 소자 및 그 제조 방법이 얻어진다.

도면의 간단한 설명

[0017] 도 1은 본 발명의 실시예에 관한 질화물 반도체 발광 소자를 도시하는 단면도.

도 2는 질화물 반도체 발광 소자에 있어서의 Mg의 깊이 프로파일을 도시하는 도면.

도 3은 질화물 반도체 발광 소자의 발광 효율을 제1 비교예와 대비해서 도시하는 도면.

도 4는 제1 비교예의 질화물 반도체 발광 소자를 도시하는 단면도.

- 도 5는 질화물 반도체 발광 소자의 발광 효율을 제2 비교예와 대비해서 도시하는 도면.
- 도 6은 제2 비교예의 질화물 반도체 발광 소자를 도시하는 단면도.
- 도 7은 질화물 반도체 발광 소자의 발광 효율을 제3 비교예와 대비해서 도시하는 도면.
- 도 8은 질화물 반도체 발광 소자의 제조 공정을 도시하는 단면도.
- 도 9는 질화물 반도체 발광 소자의 제조 공정을 도시하는 단면도.
- 도 10은 질화물 반도체 발광 소자의 제조 공정을 도시하는 단면도.
- 도 11은 질화물 반도체 발광 소자의 제조 공정을 도시하는 단면도.

발명을 실시하기 위한 구체적인 내용

- [0018] 이하, 본 발명의 실시예에 대해서 도면을 참조하면서 설명한다.
- [0019] 실시예
- [0020] 본 발명의 실시예에 관한 질화물 반도체 발광 소자에 대해서 도 1을 사용해서 설명한다. 도 1은 질화물 반도체 발광 소자를 도시하는 단면도이다.
- [0021] 도 1에 도시한 바와 같이, 본 실시예의 질화물 반도체 발광 소자(10)에서는, 발광 과장에 대하여 투명한 기관(11), 예를 들어 사파이어 기관 위에 버퍼층(도시하지 않음)을 거쳐 형성된 두께 3 μ m 정도의 질화 갈륨층[12: 이하, GaN층(12)]이 형성되어 있다.
- [0022] GaN층(12) 위에는, 두께가 2 μ m 정도의 실리콘(Si)이 도프된 n형 질화 갈륨 클래드층[13: 이하, n형 GaN 클래드층 혹은 제1 클래드층(13)]이 형성되어 있다.
- [0023] n형 GaN 클래드층(13) 위에는, In을 포함하는 질화물 반도체를 갖는 활성층(14)이 형성되어 있다. 활성층(14)은, 예를 들어 두께가 5nm인 질화갈륨 장벽층[15: 이하, GaN 장벽층(15)]과, 두께가 2.5nm인 인듐 갈륨 질화물 웰층[16: 이하, InGaN 웰층(16)]이 교대로 적층되고, 최상층이 InGaN 웰층(16)인 다중 양자 웰(MQW: Multi Quantum Well) 활성층이다. 이후, 활성층(14)을 MQW 활성층(14)이라고 기재한다.
- [0024] InGaN 웰층[16: (In_xGa_{1-x}N층, 0 <x <1)]의 In 조성비(x)는, 예를 들어 발광의 피크 파장이 ~450nm가 되도록 0.1 정도로 설정되어 있다.
- [0025] MQW 활성층(14) 위에는, 질화갈륨층[17: 이하, GaN층(17)]이 형성되어 있다. GaN층(17) 위에는, Al 조성비(x1: 제1 Al 조성비)가 작은 제1 AlGaIn층(18)이 형성되어 있다. 제1 AlGaIn층의 조성은 Al_{x1}Ga_{1-x1}N(0 <x1 <1)이라고 나타낼 수 있다.
- [0026] GaN층(17) 및 제1 AlGaIn층(18)은, 후술하는 바와 같이 언도프로 형성되고, 승온 공정에서의 MQW 활성층(14)의 열 열화를 억제하여, MQW 활성층(14)으로 Mg가 확산되는 것을 억제하기 위한 캡층으로서 기능한다.
- [0027] 이후, GaN층(17)을 GaN 캡층(17)이라고 기재하고, 제1 AlGaIn층(18)을 AlGaIn 캡층(18)이라고 기재한다.
- [0028] 따라서, AlGaIn 캡층(18)은, 발광 효율에 지장을 초래하지 않도록 MQW 활성층(14)의 열 열화를 효과적으로 억제하고, 또한 동작 전압에 지장을 초래하지 않도록 낮은 벌크 저항이 얻어진다고 하는 양쪽의 요구를 충족시키는 Al 조성비(x1) 및 두께의 조합이 필요하다.
- [0029] GaN 캡층(17)은, 확산되어 오는 Mg를 흡수하고, 또한 후술하는 MQW 활성층(14)에 전자를 가두기 위한 전자 장벽층이 되는 p형 AlGaIn층의 기능에 지장을 초래하지 않는다는 양쪽 요구를 충족시키는 두께가 필요하다.
- [0030] 여기에서는, GaN 캡층(17)의 두께는, 예를 들어 5nm 정도로 설정되어 있다. AlGaIn 캡층(18)의 Al 조성비(x1)는 0보다 크고 0.01 이하가 바람직하며, 예를 들어 0.003으로 설정되고, 두께는 예를 들어 1nm 정도로 설정되어 있다.
- [0031] AlGaIn 캡층(18)의 위에는, Mg가 고농도로 도프되고, MQW 활성층(14)에 전자를 가두기 위한 p형 AlGaIn 전자 장벽층[19: 제2 AlGaIn층(19)]이 형성되어 있다. 제2 AlGaIn층의 조성은, Al_{x2}Ga_{1-x2}N,(0 <x2 <1, x1 <x2)이라고 나타낼 수 있다.

- [0032] p형 AlGaN 전자 장벽층(19)의 Al 조성비(x2: 제2 Al 조성비)는, Al 조성비(x1)보다 크고, 예를 들어 0.1 내지 0.2로 설정되어 있다.
- [0033] p형 AlGaN 전자 장벽층(19)의 Mg 농도는, 예를 들어 $1E19$ 내지 $1E20\text{cm}^{-3}$ 정도로 설정되어 있다. p형 AlGaN 전자 장벽층(19)의 두께는, 예를 들어 10nm 정도이다.
- [0034] p형 AlGaN 전자 장벽층(19)의 위에는, 예를 들어 두께 100nm 정도의 Mg가 고농도로 도프된 p형의 질화갈륨 클래드층[13: 이하, p형 GaN 클래드층 혹은 제2 클래드층(20)]이 형성되어 있다. p형 GaN 클래드층(20)의 Mg 농도는, 예를 들어 $1E19$ 내지 $1E20\text{cm}^{-3}$ 정도로 설정되어 있다.
- [0035] p형 GaN 클래드층(20) 위에는, 예를 들어 두께가 10nm 정도이고, Mg가 p형 GaN 클래드층(20)보다 고농도로 도프된 p형 질화갈륨 콘택트층[21: 이하, p형 GaN 콘택트층(21)]이 형성되어 있다. p형 GaN 콘택트층(21)의 Mg 농도는, 예를 들어 $1E20$ 내지 $1E21\text{cm}^{-3}$ 정도로 설정되어 있다.
- [0036] p형 GaN 콘택트층(21) 위에는, Ni/Au로 이루어진 n층 전극(22)이 형성되어 있다. 또한, 1번 층이 p형 GaN 콘택트층(21)부터 n형 GaN 클래드층(13)의 일부까지 파내져 있으며, 노출된 n형 GaN 클래드층(13) 위에는, Ti/Pt/Au로 이루어진 n층 전극(23)이 형성되어 있다. n형 GaN 클래드층(13)은 n형 GaN 콘택트층을 겹하고 있다.
- [0037] p층 전극(22)을 전원의 정극에 접속하고, n층 전극(23)을 전원의 부극에 접속하여 통전시킴으로써, MQW 활성층(14)으로부터 광이 방출된다.
- [0038] 여기서, n형 GaN 클래드층(13), MQW 활성층(14), p형 GaN 클래드층(20), p형 GaN 콘택트층(21)의 각 층의 기능에 대해서는 주지이며, 그 설명은 생략하였다.
- [0039] 상기 구조의 질화물 반도체 발광 소자에서는, 비교적 낮은 성장 온도에서도 결정성이 양호한 후막을 형성할 수 있는 GaN 캡층(17)과, 비교적 고온점에서 화학적으로 안정되므로 MQW 활성층(14)의 열 열화를 효과적으로 억제하는 AlGaN 캡층(18)의 2장 겹친 구조의 최적화를 도모함으로써, Mg가 고농도로 도프된 p형 AlGaN 전자 장벽층(19) 내지 p형 GaN 콘택트층(21)을 형성할 때, MQW 활성층(14)의 열 열화를 억제하고, 또한 MQW 활성층(14)으로의 Mg의 확산을 방지하는 효과가 증강되도록 구성되어 있다.
- [0040] 이것을 확인하기 위해서, 질화물 반도체 발광 소자(10)에 있어서의 Mg의 깊이 프로파일을 조사한 결과를, 도 2를 사용해서 설명한다.
- [0041] 또한, GaN 캡층(17), AlGaN 캡층(18), Al 조성비(x1)가 발광 효율에 미치는 영향을 조사한 결과를, 도 3 내지 도 7을 사용해서 설명한다.
- [0042] 도 2는 질화물 반도체 발광 소자(10)에 있어서의 Mg의 깊이 프로파일을 도시하는 도면이다. Mg의 깊이 프로파일은 2차 이온 질량 분석법(SIMS: Secondary Ion Mass Spectrometry)에 의해 구했다.
- [0043] 도 2에는 Mg의 깊이 프로파일 이외에, Mg와 결합해서 성막 중에 도입되는 것이므로 Mg와 같은 거동을 나타내는 수소(H)의 깊이 프로파일과, 각 층을 식별하기 위한 마커가 되는 Al, In의 2차 이온 강도를 합해서 나타내고 있다.
- [0044] 굵은 실선은 Mg의 깊이 프로파일을 나타내고, 가는 실선은 H의 깊이 프로파일을 나타내고 있다. 또한, 파선은 Al의 2차 이온 강도를 나타내고, 일점쇄선은 In의 2차 이온 강도를 나타내고 있다.
- [0045] 도 2에 도시한 바와 같이, Al 및 In의 2차 이온 강도의 깊이 프로파일로부터, MQW 활성층(14)과 언도프된 GaN 캡층(17)의 계면은, 표면으로부터의 깊이로 대략 100nm 근방에 있다(설계값은, 예를 들어 126nm).
- [0046] Al 및 In의 2차 이온 강도의 상승 구배($\sim 7\text{nm/decade}$)와, H 농도의 백그라운드 레벨($\sim 5E18\text{cm}^{-3}$) 이하에 있어서의 Mg 농도의 하강의 구배가 대략 동등하므로, Mg의 MQW 활성층(14)으로의 의미 있는 확산은 보이지 않는다. 이것은, MQW 활성층(14)의 Mg는 검출 한계 이하인 것을 나타내고 있다.
- [0047] 또한, 언도프 GaN 캡층(17) 및 AlGaN 캡층(18) 중의 Mg 농도는, $1E18\text{cm}^{-3}$ 이하라고 추정되었다.
- [0048] 따라서, 언도프가 두꺼운 GaN 캡층(17)과, 언도프에서 Al 조성비(x1)가 작고 또한 얇은 AlGaN 캡층(18)의 2장 겹친 구조에 의해, MQW 활성층(14)으로의 Mg의 확산이 효과적으로 억제되고 있는 것이 확인되었다.
- [0049] 도 3은 질화물 반도체 발광 소자(10)의 발광 효율의 전류 의존성을 제1 비교예와 대비해서 도시하는 도면, 도 4

는 제1 비교예를 도시하는 단면도이다.

- [0050] 질화물 반도체 발광 소자의 발광 효율의 전류 의존성은, 질화물 반도체 발광 소자에 통전하는 전류를 바꾸면서, 적분구를 사용해서 질화물 반도체 발광 소자로부터 방사된 광의 강도를 측정하여, 광의 강도를 통전 전류로 제산함으로써 구했다.
- [0051] 질화물 반도체 발광 소자의 발광 효율의 전류 의존성은, 일반적으로 상승의 저전류 영역을 제외하고, 전류가 증가할수록 저하하는 경향을 나타낸다. 이것은, 전류가 커지면 MQW 활성층에 주입된 캐리어가 오버플로우할 확률이 증가해서 캐리어 주입 효율이 저하하는 것, 발열에 의해 MQW 활성층의 내부 양자 효율이 저하하는 것 등에 기인하고 있다.
- [0052] 여기서, 제1 비교예란, 도 4에 도시한 바와 같이, 언도프된 두꺼운 GaN 캡층(17)을 갖지 않는 질화물 반도체 발광 소자(40)이다. 먼저, 제1 비교예에 대해서 설명한다. 도 3에 도시한 바와 같이, 제1 비교예의 질화물 반도체 발광 소자(40)는, 전류가 5mA 이하에서는 본 실시예의 질화물 반도체 발광 소자(10)와 대략 동등한 발광 효율을 나타냈다. 그러나, 발광 효율은 전류가 증가할수록 급격하게 저하했다.
- [0053] 한편, 본 실시예의 질화물 반도체 발광 소자(10)에서는, 전류가 증가해도 발광 효율의 저하가 완만하며, 제1 비교예의 질화물 반도체 발광 소자(40)보다 높은 발광 효율이 얻어졌다.
- [0054] 발광 효율의 증가율은, 전류가 20mA일 때에 9%, 전류가 50mA일 때에 17% 정도이고, 전류가 클수록 증가율이 높아지는 경향을 나타냈다.
- [0055] 이것은, 주로 언도프된 두꺼운 GaN 캡층(17)이, MQW 활성층(14)으로의 Mg의 확산을 억제하고 있는 것을 나타내고 있다.
- [0056] 도 5는 질화물 반도체 발광 소자(10)의 발광 효율의 전류 의존성을 제2 비교예와 대비해서 도시하는 도면, 도 6은 제2 비교예를 도시하는 단면도이다.
- [0057] 여기서, 제2 비교예란, 도 6에 도시한 바와 같이, 언도프에서 Al 조성비(x1)가 작고 또한 얇은 AlGaIn 캡층(18)을 갖지 않는 질화물 반도체 발광 소자(60)이다. 먼저, 제2 비교예에 대해서 설명한다.
- [0058] 도 5에 도시한 바와 같이, 제2 비교예의 질화물 반도체 발광 소자(60)는, 전류가 10mA 이하에서는 본 실시예의 질화물 반도체 발광 소자(10)와 대략 동등한 발광 효율을 나타냈다. 그러나, 발광 효율은 전류가 증가할수록 급격하게 저하하는 경향을 나타냈다.
- [0059] 한편, 본 실시예의 질화물 반도체 발광 소자(10)에서는, 전류가 증가해도 발광 효율의 저하가 완만하며, 제2 비교예의 질화물 반도체 발광 소자(60)보다 높은 발광 효율이 얻어졌다.
- [0060] 발광 효율의 증가율은, 전류가 20mA일 때에 3%, 전류가 50mA일 때에 6% 정도이고, 전류가 클수록 증가율이 높아지는 경향을 나타냈다.
- [0061] 이것은, Al 조성비(x1)가 낮고 또한 얇은 AlGaIn 캡층(18)이라도, MQW 활성층(14)의 열 열화가 효과적으로 억제된 것을 나타내고 있다.
- [0062] 도 7은 질화물 반도체 발광 소자(10)의 발광 효율의 전류 의존성을, 제3 비교예와 대비해서 도시하는 도면이다. 여기서, 제3 비교예란, Al 조성비(x1)가 높은 AlGaIn 캡층을 갖는 질화물 반도체 발광 소자이다.
- [0063] 도 7은, 본 실시예의 질화물 반도체 발광 소자(10)에 있어서의 AlGaIn 캡층(18)의 Al 조성비(x1)가 0.003, 제3 비교예의 질화물 반도체 발광 소자에 있어서의 AlGaIn 캡층의 Al 조성비(x1)가 0.05인 경우의 예이다.
- [0064] 도 7에 도시한 바와 같이, 본 실시예의 질화물 반도체 발광 소자(10) 및 제3 비교예인 질화물 반도체 발광 소자의 전류 의존성은 대략 마찬가지로이다. 그러나, 전체 전류 영역에서 본 실시예의 질화물 반도체 발광 소자(10) 쪽이, 제3 비교예의 질화물 반도체 발광 소자보다 높은 발광 효율이 얻어진다.
- [0065] 발광 효율의 증가율은, 전류가 20mA일 때에 3%, 전류가 50mA일 때에 2.2% 정도이고, 전류에 대한 증가율은 대략 일정한 경향을 나타냈다.
- [0066] 이것은, Al 조성비가 낮을수록 AlGaIn층의 결정성이 향상되기 때문에, AlGaIn 캡층(18)에서는, Mg가 MQW 활성층(14)으로 확산되는 것을 억제하는 효과가 제3 비교예의 AlGaIn 캡층보다 향상된 것을 나타내고 있다.
- [0067] 이에 의해, GaN 캡층(17)과 AlGaIn 캡층(18)의 2장 겹친 구조의 최적화를 도모함으로써, MQW 활성층(14)의 열 열

화를 억제하고, 또한 MQW 활성층(14)으로의 Mg의 확산을 방지하는 상승 효과가 인정되었다.

- [0068] 이어서, 질화물 반도체 발광 소자(10)의 제조 방법에 대해서 도 8 내지 도 11을 사용해서 설명한다. 도 8 내지 도 11은 질화물 반도체 발광 소자(10)의 제조 공정을 순서대로 도시하는 단면도이다.
- [0069] 먼저, 기판(11), 예를 들어 C면 사파이어 기판에 전처리로서, 예를 들어 유기 세정, 산 세정을 실시한 후, MOCVD 장치의 반응실 내에 수납한다. 이어서, 예를 들어 질소(N₂) 가스와 수소(H₂) 가스의 상압 혼합 가스 분위기 중에서, 고주파 가열에 의해, 기판(11)의 온도(Ts)를 T0, 예를 들어 1100℃까지 승온시킨다. 이에 의해, 기판(11)의 표면이 기상 에칭되어, 표면에 형성되어 있는 자연 산화막이 제거된다.
- [0070] 이어서, 도 8에 도시한 바와 같이, N₂ 가스와 H₂ 가스의 혼합 가스를 캐리어 가스로 해서 프로세스 가스로서, 예를 들어 암모니아(NH₃) 가스와, 트리메틸갈륨(TMg: Tri-Methyl Gallium)을 공급하고, 언도프에서 두께 3 μm의 GaN층(12)을 형성한다.
- [0071] 이어서, n형 도펀트로서, 예를 들어 실란(SiH₄) 가스를 공급하고, 두께 2 μm의 n형 GaN 클래드층(13)을 형성한다.
- [0072] 이어서, NH₃ 가스는 계속해서 공급하면서 TMG 및 SiH₄ 가스의 공급을 정지하고, 기판(11)의 온도(Ts)를 T0보다 낮은 T1, 예를 들어 800℃까지 강온시키고, 800℃에서 유지한다.
- [0073] 이어서, 도 9에 도시한 바와 같이, N₂ 가스를 캐리어 가스로 해서 프로세스 가스로서, 예를 들어 NH₃ 가스 및 TMg를 공급하고, 두께 5nm의 GaN 장벽층(15)을 형성하며, 이 중에 트리메틸 인듐(TMI: Tri-Methyl Indium)을 공급함으로써, 두께 2.5nm, In 조성비가 0.1인 InGaN 웰층(16)을 형성한다.
- [0074] 이어서, TMI의 공급을 단속함으로써, GaN 장벽층(15)과 InGaN 웰층(16)의 형성을, 예를 들어 7회 반복한다. 이에 의해, MQW 활성층(14)이 얻어진다.
- [0075] 이어서, 도 10에 도시한 바와 같이, TMG, NH₃ 가스는 계속해서 공급하면서 TMI의 공급을 정지하고, 언도프에서 두께 5nm의 GaN 캡층(17)을 형성한다.
- [0076] 이어서, TMG의 공급을 그대로 하고, 트리메틸 알루미늄(TMA: Tri-Methyl Aluminum)을 공급하며, 언도프에서 Al 조성비(x1)가 0.003, 두께 1nm인 AlGaIn 캡층(18)을 형성한다.
- [0077] 이어서, NH₃ 가스는 계속해서 공급하면서 TMG, TMA의 공급을 정지하고, N₂ 가스 분위기 중에서, 기판(11)의 온도(Ts)를 T1보다 높은 T2, 예를 들어 1030℃까지 승온시켜서 1030℃에서 유지한다.
- [0078] 이어서, 도 11에 도시한 바와 같이, N₂ 가스와 H₂ 가스의 혼합 가스를 캐리어 가스로 하고 프로세스 가스로서 NH₃ 가스, TMG, TMA, p형 도펀트로서 비스시클로헥타디에닐 마그네슘(Cp₂Mg)을 공급하고, Mg 농도 1E19 내지 20cm⁻³, 두께 10nm의 p형 AlGaIn 전자 장벽층(19)을 형성한다.
- [0079] 이어서, TMG, Cp₂Mg를 계속해서 공급하면서 TMA의 공급을 정지하고, Mg 농도가 1E20cm⁻³, 두께가 100nm 정도의 p형 GaN 클래드층(20)을 형성한다.
- [0080] 이어서, Cp₂Mg의 공급을 증가시키고, Mg 농도가 1E21cm⁻³, 두께 10nm 정도의 p형 GaN 콘택트층(21)을 형성한다.
- [0081] 이어서, NH₃ 가스는 계속해서 공급하면서 TMG의 공급을 정지하고, 캐리어 가스만 계속해서 공급하여, 기판(11)을 자연 강온시켰다. NH₃ 가스의 공급은, 기판(11)의 온도(Ts)가 500도에 도달할 때까지 계속한다.
- [0082] 이어서, 기판(11)을 MOCVD 장치로부터 취출한 후, 일부를 n형 GaN 클래드층(13)에 도달할 때까지 RIE(Reactive Ion Etching)법으로 제거하고, 노출된 n형 GaN 클래드층(13) 위에 Ti/Pt/Au로 이루어진 n측 전극(23)을 형성한다.
- [0083] 또한, p형 GaN 콘택트층(21) 위에는, Ni/Au로 이루어진 p측 전극(22)을 형성한다. 이에 의해, 도 1에 도시한 질화물 반도체 발광 소자(10)가 얻어진다.
- [0084] 질화물 반도체 발광 소자(10)의 I-V 특성을 측정한 바, 전류가 20mA일 때의 동작 전압은 3.1 내지 3.5V이었다.

이때의 광출력으로서 대략 15mW가 얻어지고, 발광 피크 파장은 대략 450nm이었다.

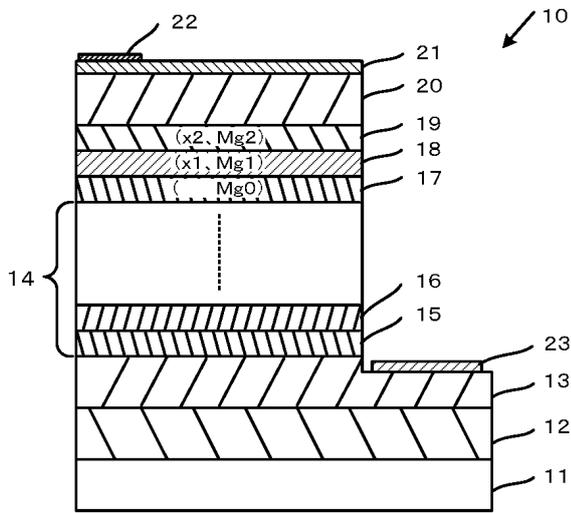
- [0085] 이상 설명한 바와 같이, 본 실시예에서는, MQW 활성층(14)을 형성하는 온도(T1)와 같은 온도에서, 인도프에서 두꺼운 GaN 캡층(17) 및 인도프에서 Al 조성비(x1)가 낮고 또한 얇은 AlGaIn 캡층(18)을 형성하고 있다.
- [0086] 그 결과, 온도(T1)부터 온도(T2)로의 승온 시에, MQW 활성층(14)의 열 열화가 방지된다. 또한, 온도(T2)에서 p형 AlGaIn 전자 장벽층(19) 내지 p형 GaN 콘택트층(21)의 형성시에, MQW 활성층(14)으로의 Mg의 확산을 방지할 수 있다.
- [0087] 이에 의해, MQW 활성층(14)의 품질이 유지된다. 따라서, 충분한 광출력이 얻어지는 질화물 반도체 발광 소자 및 그 제조 방법이 얻어진다.
- [0088] 본 실시예에 있어서의 GaN 캡층(17)의 막 두께, AlGaIn 캡층(18)의 Al 조성비(x1) 및 막 두께는 일례이다. 상술한 취지를 일탈하지 않는 범위 내에서 질화물 반도체 발광 소자의 구조, 제조 조건 등에 따라, 각각의 최적화를 도모하는 것이 더욱 바람직하다.
- [0089] 여기에서는, 기판(11)으로서 C면 사파이어 기판을 사용한 경우에 대해서 설명했지만, 그 밖의 기판, 예를 들어 GaN, SiC, ZnO 등의 기판을 사용해도 상관없다.
- [0090] 또한, 기판(11)의 면 방위는 C면 뿐만 아니라, 그 밖의 면, 예를 들어 비극성 면을 사용하는 것도 가능하다.
- [0091] 질화물 반도체층의 형성 방법으로서 MOCVD법을 사용한 경우에 대해서 설명했지만, 그 밖의 형성 방법, 예를 들어 하이드라이드 기상 성장법(HVPE: Halide Vapor Phase Epitaxy), 분자선 기상 성장법(MBE: Molecular Beam Epitaxy) 등을 사용하는 것도 가능하다.
- [0092] 프로세스 가스로서, TMG, TMA, TMI, NH₃를 사용한 경우에 대해서 설명했지만, 그 밖의 프로세스 가스, 예를 들어 트리 에틸 갈륨(TEG: Tri Ethyl Gallium)을 사용하는 것도 가능하다.

부호의 설명

- [0093] 10, 40, 60: 질화물 반도체 발광 소자
- 11: 기판
- 12: GaN층
- 13: n형 GaN 클래드층
- 14: MQW 활성층
- 15: GaN 장벽층
- 16: InGaIn 웰층
- 17: GaN 캡층
- 18: AlGaIn 캡층
- 19: p형 AlGaIn 전자 장벽층
- 20: p형 GaN 클래드층
- 21: p형 GaN 콘택트층
- 22: p측 전극
- 23: n측 전극

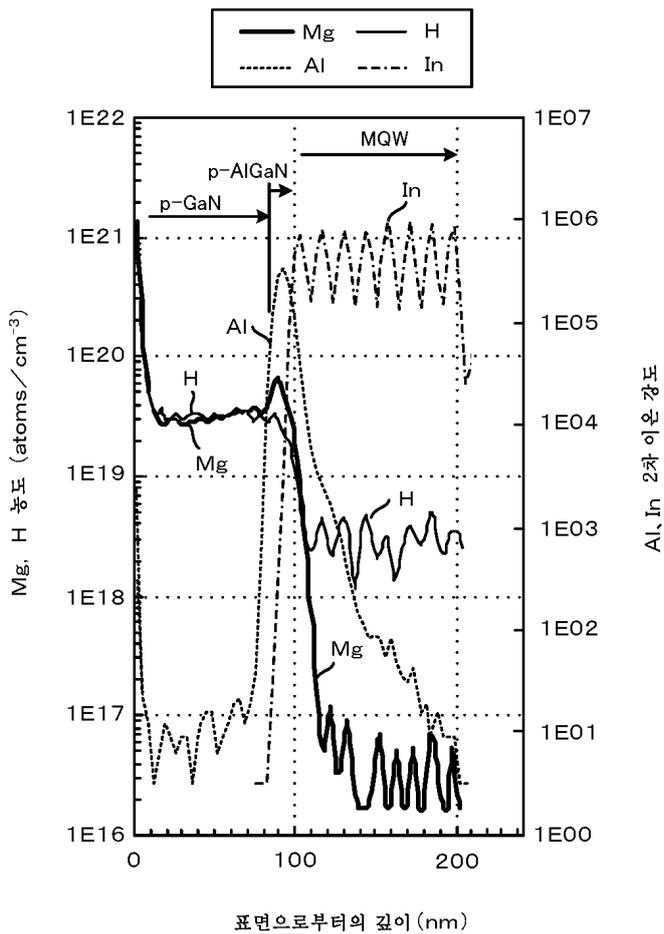
도면

도면1

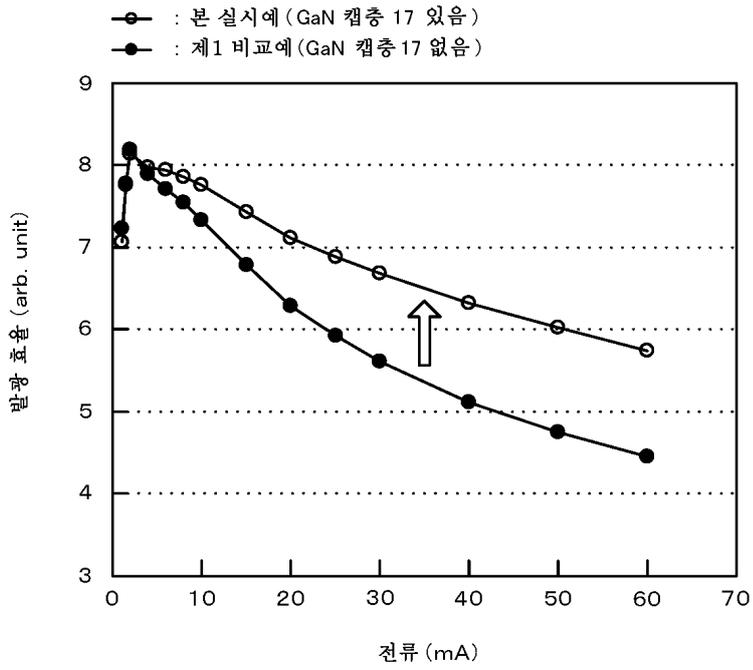


$0 < x1 \leq 0.01$, $x1 < x2$
 $Mg0, Mg1 \leq 1E18cm^{-3}$, $Mg0, Mg1 < Mg2$

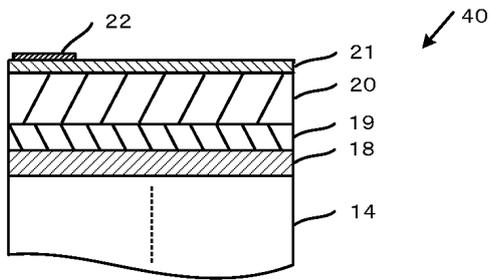
도면2



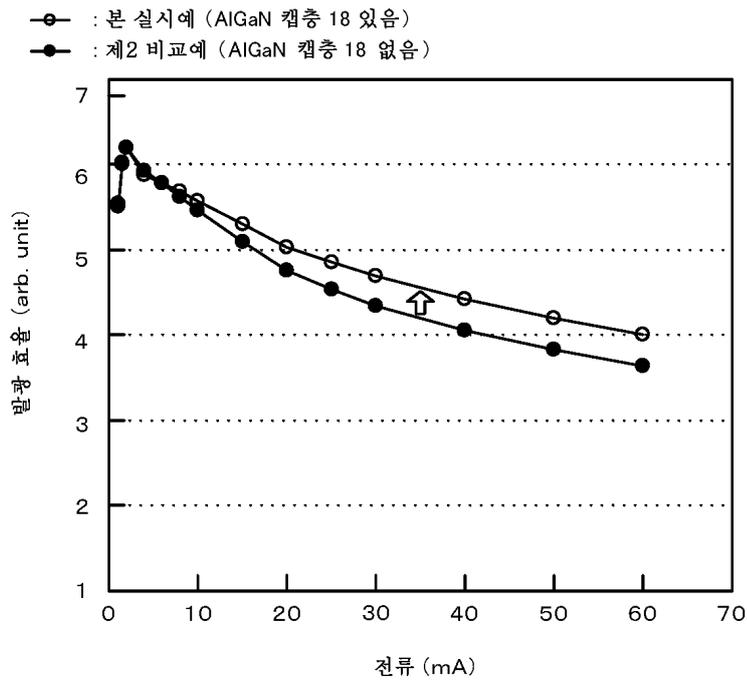
도면3



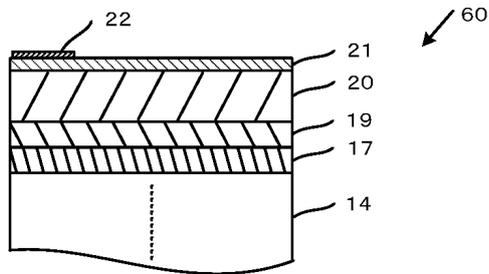
도면4



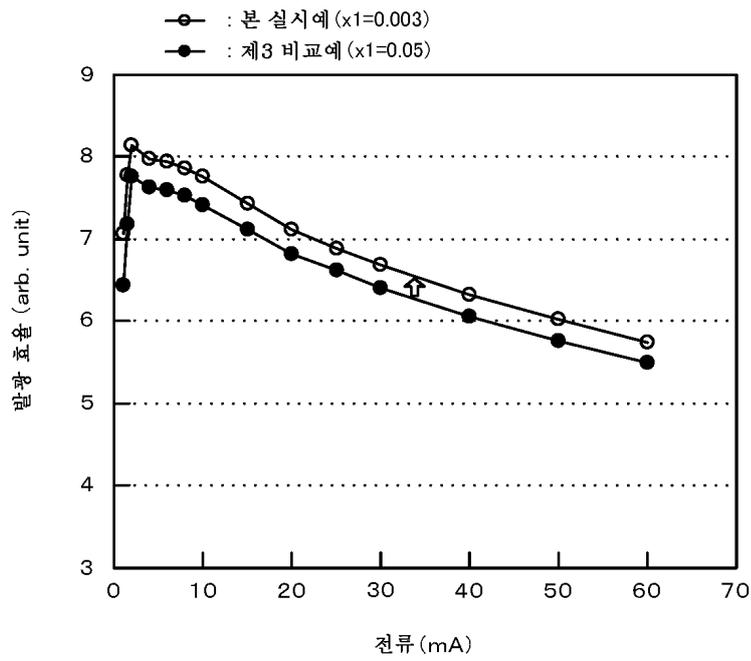
도면5



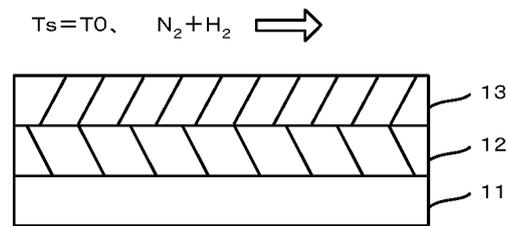
도면6



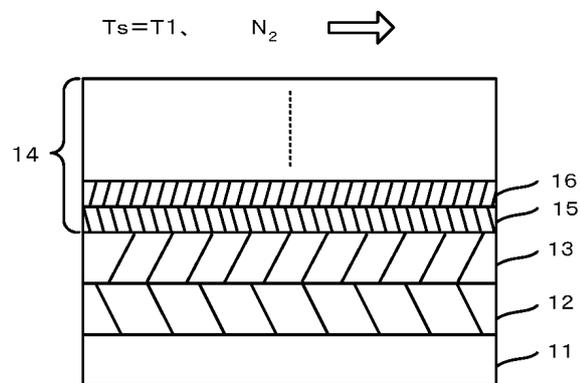
도면7



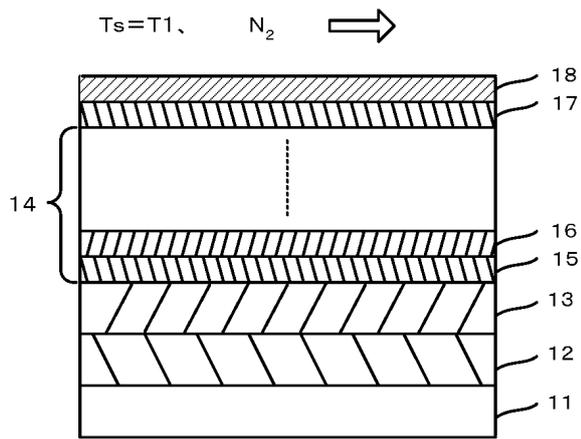
도면8



도면9



도면10



도면11

