

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3571784号
(P3571784)

(45) 発行日 平成16年9月29日(2004.9.29)

(24) 登録日 平成16年7月2日(2004.7.2)

(51) Int. Cl.⁷

F I

H O 1 L 21/3205

H O 1 L 21/88 F

H O 1 L 21/3065

H O 1 L 21/302 1 O 4 C

請求項の数 8 (全 10 頁)

(21) 出願番号	特願平6-316742	(73) 特許権者	390019839 三星電子株式会社
(22) 出願日	平成6年12月20日(1994.12.20)		大韓民国京畿道水原市靈通区梅灘洞416
(65) 公開番号	特開平7-211718	(74) 代理人	100093779 弁理士 服部 雅紀
(43) 公開日	平成7年8月11日(1995.8.11)		
審査請求日	平成13年7月24日(2001.7.24)	(72) 発明者	金 載雨 大韓民国 京畿道 水原市 勸善区 高等洞 34-12番地
(31) 優先権主張番号	1993 P 29052		
(32) 優先日	平成5年12月22日(1993.12.22)	(72) 発明者	金 俊 大韓民国 ソウル特別市 瑞草区 瑞草3洞 1567-2番地 202
(33) 優先権主張国	韓国 (KR)	(72) 発明者	金 鎮洪 大韓民国 京畿道 水原市 勸善区 細柳3洞 158-11番地

最終頁に続く

(54) 【発明の名称】 半導体装置の配線形成方法

(57) 【特許請求の範囲】

【請求項1】

下部構造物上にアルミニウムを含む導電層を形成する段階と、
前記導電層上に絶縁層を形成する段階と、
開口部の形成される領域の前記絶縁層を表面に露出させるフォトリソパターンを前記絶縁層上に形成する段階と、
前記フォトリソパターンを蝕刻マスクとする湿式蝕刻によって前記絶縁層の一部を等方性蝕刻することで、前記開口部の上部を形成する段階と、
前記開口部の前記上部の下に残された前記絶縁層を、 O_2 / CHF_3 混合ガスを使用した R I E 方法によりテーパ蝕刻することで、下部に行くほど直径が小さくなる前記開口部の下部を形成する段階と、
前記導電層が前記開口部により露出されることを保障するために、 CF_4 / O_2 混合ガスを使用して前記テーパ蝕刻の結果物をオーバエッチングする段階と、
前記オーバエッチングの結果物に対し、 O_2 / CHF_3 混合ガスを使用した R I E 方式のスパッタリングを行う段階とを含むことを特徴とする半導体装置の配線形成方法。

【請求項2】

前記 R I E 方式のスパッタリング段階は、前記スパッタリングに対する前記絶縁層の蝕刻率よりフォトリソパターンの蝕刻率が大きい条件下で遂行されることを特徴とする請求項1項記載の半導体装置の配線形成方法。

【請求項3】

10

20

前記絶縁層は酸化シリコンで形成されたことを特徴とする請求項1項記載の半導体装置の配線形成方法。

【請求項4】

前記RIE方式のスputタリング段階は、RF電力が1500～2000Wの範囲で遂行されることを特徴とする請求項1項から3項のいずれか一項記載の半導体装置の配線形成方法。

【請求項5】

前記RIE方式のスputタリング段階は、O₂の含有量を70%以上にするO₂/CHF₃混合ガスを使用して遂行されることを特徴とする請求項1項から3項のいずれか1項記載の半導体装置の配線形成方法。

10

【請求項6】

前記オーバエッチング段階は、テーパー効果を増大させるために前記絶縁層に対するフォトレジストの蝕刻選択比が1：1以下の条件下で遂行されることを特徴とする請求項1項記載の半導体装置の配線形成方法。

【請求項7】

前記導電層の形成段階以後に、前記導電層上にTiN層を形成する段階をさらに含むことを特徴とする請求項1項記載の半導体装置の配線形成方法。

【請求項8】

前記RIE方式のスputタリング段階後に、O₂プラズマを利用したアッシング段階、湿式蝕刻によるストリップ段階および前記アッシング段階及び前記ストリップ段階の結果物上に導電物質を塗布して第2導電層を形成する段階をさらに含むことを特徴とする請求項1項記載の半導体装置の配線形成方法。

20

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は半導体装置の配線形成方法に係り、特にAlを含む導電層上に形成された絶縁層に開口部を形成する方法に関する。

【0002】

【従来の技術】

最近、LSIあるいはVLSI技術の発展に従い、半導体装置は多層構造の導電層を有するのが一般的になった。導電層を多層構造として形成する場合、上下導電層の間の絶縁層にコンタクト通路となるファイアホールを形成して下部導電層と上部導電層とを連結する。

30

【0003】

図1A～図2Eは、Alを含む物質からなる導電層上にファイアホールを形成する一般的な方法を示す断面図である。

図1Aは下部導電層11およびフォトレジストパターン13を形成する工程を示したものであり、半導体基板(図示せず)上に形成された下部構造物10上にAlを含む導電性物質、すなわちAlやAl合金などを蒸着して下部導電層11を形成する工程と、下部導電層11上にSiO₂のような絶縁物質を塗布して絶縁層12を形成する工程、および絶縁層12上にフォトレジスト膜を塗布した後、通常の写真工程で前記フォトレジスト膜をパターンングすることにより、ファイアホールの形成される領域の絶縁層12を表面に露出させる窓が部分的に形成されたフォトレジストパターン13を形成する工程が行われる。

40

【0004】

図1Bはファイアホールの上部14を形成する工程を示したものであり、フォトレジストパターン13を蝕刻マスクとし、絶縁層12を蝕刻対象物とした湿式蝕刻を行って絶縁層12を一定の厚さまで等方性蝕刻することにより、ファイアホールの上部14を形成する。

図1Cはファイアホールの下部15を形成する工程を示したものであり、例えばRIE(

50

Reactive Ion Etching)方式のような異方性蝕刻工程で下部導電層11の上表面が外部に露出されるまで残された前記絶縁層を蝕刻することによりファイアホールの下部15を形成する工程、および下部導電層11が完全に表面に露出されるのを保障するために、下部導電層11を蝕刻対象物としたオーバエッチングを行う工程が行われる。

【0005】

図2Dはフォトレジストパターンを除去する工程を示したものであり、通常の方法で前記フォトレジストパターン(図1Cの参照符号13)を除去する工程、および O_2 プラズマを利用したアッシング(Ashing)と化学溶液を使用したストリップ工程が行われる。

10

図2Eは結果物上に導電物質を蒸着することにより、上部導電層18を形成する工程を示す。

【0006】

半導体装置が高集積化されるにつれ、ファイアホールの大きさは小さくなり、そのアスペクト比は高くなる。このため、ファイアホールに蒸着される導電物質の段差塗布性が悪くなり、ボイドが形成するなどのさまざまな問題点が生じる。

したがって、ファイアホールのアスペクト比を低めるための方法として、前述したファイアホールの形成方法で説明したように、ファイアホールの上部は等方性蝕刻で形成し、その下部は異方性蝕刻で形成して、ファイアホールの上部の直径を下部の直径より大きくしている。

20

【0007】

また、半導体装置の集積度が増加するほど、下部構造物により発生する下部導電層のトポグラフィの不均一性はさらに著しくなるため、その上部に形成される絶縁層の厚さは部位別に差を有する。

上下導電層を互いに接続させるためのファイアホールを形成するにおいて、特定部位に配置された下部導電層上に形成された絶縁層の厚さが他の部位に配置された下部導電層上に形成された絶縁層の厚さより相対的に薄い場合、上下導電層の接続を信頼性よく保障するために、前記ファイアホール形成のための蝕刻工程は絶縁層が厚く形成された部位にその基準を合わせて行うべきである。したがって、絶縁層の厚さの薄い部位に形成されるファイアホールは相対的にその厚さの厚い絶縁層に形成されるファイアホールに比べてオーバエッチされる。絶縁層の厚さの薄い部位のファイアホールが完成されたのちにも、絶縁層の厚さの厚い部位のファイアホールは未だ完成されていない段階なので蝕刻工程が行われ続けねばならない。このため、絶縁層の厚さの薄い部位に形成されている下部導電層の表面を一定量蝕刻する。

30

【0008】

一方、ファイアホール形成のための蝕刻工程には、一般に CF_4 や CHF_3 などのようなフルオロカーボン系のガスを使用する。これらのガスは絶縁層の蝕刻時に絶縁層を構成する物質と相互反応して CF_x ($x=2, 3, 4$)のような構造式を有するポリマーを生成し、特にオーバエッチング時には外部に露出される導電層の表面の活性化されたAlと反応して AlF_3 のような不揮発性の副産物を生成する。このような不揮発性の副産物の生成量はオーバエッチングが増加するにつれて増える。

40

【0009】

絶縁層の蝕刻過程で生成するポリマーは後続する工程で容易に除去されるが、Alと反応して生成された不揮発性の副産物は後続する工程であるアッシングとストリップ工程でも完全に除去されずファイアホール内の導電層の表面に固着して残るようになるために、後続する配線工程で電氣的な接続を妨げて半導体装置の不良率を高めて信頼性を低下させる。

【0010】

図1C~図2Eにおいて、参照符号16は主に絶縁層の蝕刻過程で生成するポリマーからなる副産物を示し、参照符号17は主にオーバエッチング工程時に生成する不揮発性の副

50

産物を示す。

このような不揮発性の副産物は、下部導電層をAlを含む金属物質のみで形成せず、このAlを含む金属物質の上部に他の金属層を蒸着してブライアホール形成時にオーバエッチに対してAlを含む金属物質を直接に蝕刻させないことにより、その生成を防止することができる。例えば、米国特許第4,948,459号(発明の名称;METHOD OF ENABLING ELECTRICAL CONNECTION TO A SUBSTRUCTURE FORMING PART OF AN ELECTRONIC DEVICE、発明者;Josephus M. F. G. van Laarhoven, et al、出願日;1989. 1. 4)にはアルミニウムを含有する第1導電層上にアルミニウムを含有しない物質、例えばTiやWなどからなる第2導電層を形成させ、ブライアホール形成工程時に第1導電層をプラズマに直接に露出させないことにより、副産物の生成を防止する方法が開示されている。しかしながら、これはさらに複雑な工程を必要とする。

10

【0011】

【発明が解決しようとする課題】

本発明の目的は、アルミニウムを含有する導電層上の絶縁層にブライアホールのような開口部を形成するにおいて、その蝕刻過程で生成するポリマーや不揮発性の副産物などのような副産物を完全に除去できる半導体装置の配線形成方法を提供することにある。

【0012】

本発明の他の目的は、段差塗布性に優れた半導体装置の配線形成方法を提供することにある。

20

【0013】

【課題を解決するための手段】

前記の目的を達成するために本発明は、下部構造物上にアルミニウムを含む導電層を形成する段階と、前記導電層上に絶縁層を形成する段階と、開口部の形成される領域の前記絶縁層を表面に露出させるフォトレジストパターンを前記絶縁層上に形成する段階と、前記フォトレジストパターンを蝕刻マスクとする湿式蝕刻によって前記絶縁層の一部を等方性蝕刻することで、前記開口部の上部を形成する段階と、前記開口部の前記上部の下に残された前記絶縁層を、 O_2/CHF_3 混合ガスを使用したRIE方法によりテーパ蝕刻(Taper etching)することで、下部に行くほど直径が小さくなる前記開口部の下部を形成する段階と、前記導電層が前記開口部により露出されることを保障するために、 CF_4/O_2 混合ガスを使用して前記テーパ蝕刻の結果物をオーバエッチングする段階と、前記オーバエッチングの結果物に対し、 O_2/CHF_3 混合ガスを使用したRIE方式のスパッタリングを行う段階とを含むことを特徴とする半導体装置の配線形成方法を提供する。

30

【0015】

本発明による半導体装置の配線形成方法の具体的な実施例によれば、前記オーバエッチング段階は、テーパ効果を増大させるために前記絶縁層に対するフォトレジストの蝕刻選択比が1:1以下の条件下で遂行されることをその特徴とする。

40

【0016】

本発明による半導体装置の配線形成方法のさらに他の具体的な実施例によれば、前記導電層の形成段階以後に、前記導電層上にTiN層を形成する段階をさらに含む。

本発明による半導体装置の配線形成方法のさらに他の具体的な実施例によれば、前記RIE方式のスパッタリング段階は、前記スパッタリングに対する前記絶縁層の蝕刻率よりフォトレジストの蝕刻率が大きい条件下で遂行される。

【0017】

より具体的には、前記絶縁層を酸化シリコンで形成し、RF電力が1500~2000Wの範囲で、 O_2 の含有量を70%以上にする O_2/CHF_3 混合ガスを使用して遂行される。

50

本発明による半導体装置の配線形成方法のさらに他の具体的な実施例によれば、前記 R I E 方式のスパッタリング段階後に、O₂プラズマを利用したアッシング段階、湿式蝕刻によるストリップ段階および前記アッシング段階及び前記ストリップ段階の結果物上に導電物質を塗布して第 2 導電層を形成する段階をさらに含むことをその特徴とする。

【 0 0 1 8 】

【作用】

本発明による半導体装置の配線形成方法によると、フルオロカーボン系のガスを使用した R I E 方式のスパッタリングを行うことにより、アルミニウムを含有した導電層上にファイアホールのような開口部を形成する時に生成するポリマーや不揮発性の副産物などのような副産物を完全に除去することができる。また、開口部はテーパ形態の側壁を有するので、導電物質の段差塗布性が向上する。

10

【 0 0 1 9 】

【実施例】

以下、添付した図面に基づき本発明をさらに詳細に説明する。

図 3 A ~ 図 4 F は本発明による半導体装置の配線形成方法の一実施例を示す断面図である。

図 3 A は下部導電層 2 1、絶縁層 2 2 およびフォトレジストパターン 2 3 を形成する工程を示したものであり、半導体基板（図示せず）上に形成された下部構造物 2 0 上に、例えばスパッタリング方法や C V D (C h e m i c a l V a p o r D e p o s i t i o n) 方法で A l を含有した導電物質を蒸着させることにより、下部導電層 2 1 を形成する第 1 工程、下部導電層 2 1 上に、例えば P E C V D (P l a s m a E n h a n c e d C h e m i c a l V a p o r D e p o s i t i o n) 方法によって酸化シリコンや窒化シリコンのような絶縁物質を蒸着して絶縁層 2 2 を形成する第 2 工程、および絶縁層 2 2 上にフォトレジスト膜を形成したのちに、通常の写真工程によって前記フォトレジスト膜をパターニングすることにより、ファイアホールのような開口部の形成される領域の絶縁層 2 2 を表面に露出させるウインド 2 9 の形成されたフォトレジストパターン 2 3 を形成する第 3 工程が行われる。

20

【 0 0 2 0 】

この際、下部導電層 2 1 を構成する導電物質は純粋な A l や A l - S i - C u 合金あるいは A l - S i - T i 合金のような A l 合金である。下部導電層 2 1 は、図 3 A に示すように板形に平らに形成することもでき、必要に応じてパターニングされ所定の形を有する導電層パターン（図示せず）に形成することもできる。また、図 5 に示すように、下部導電層 2 1 上に T i N を蒸着して T i N 層 2 8 を形成することもできる。これは下部導電層 2 1 をパターニングするためのリソグラフィ工程時に、A l を含む下部導電層 2 1 の反射率を低下させてフォトレジストの解像度を向上させるためである。一方、ウインド 2 9 は、上部側（フォトレジストパターン 2 3 の上表面の側）の直径が下部側（フォトレジストパターン 2 3 の下表面の側）より大きくなるように形成されるのが望ましい。

30

【 0 0 2 1 】

図 3 B は開口部の上部 2 4 を形成する工程を示したものであり、フォトレジストパターン 2 3 を蝕刻マスクとした湿式蝕刻工程を行って絶縁層 2 2 を所定量蝕刻する。

40

この際、前記湿式蝕刻工程に使用される蝕刻溶液は、例えば H F あるいは B O F (B u f f e r e d O x i d e E t c h a n t) などである。湿式蝕刻は等方性蝕刻の一種なので、これによって蝕刻された絶縁層 2 2 の表面は半球状に陥没される。これは開口部の入口を広める役割を果たして、結果的に開口部のアスペクト比を低くする。

【 0 0 2 2 】

図 3 B において、説明の便宜上 1 つの開口部を形成する場合のみ示したが、数個の開口部を同時に形成することも可能である。

図 3 C は開口部の上部（図 3 B の参照符号 2 4 ）の下に残された絶縁層 2 2 を R I E 方法によってテーパ蝕刻して、その直径が下部に行くほど小さくなる開口部の下部 2 5 を形成する工程を示す。

50

【0023】

前記テーパ蝕刻は、例えば絶縁層22が酸化シリコンからなる場合には、 O_2 の含有量が一般的な O_2 / CHF_3 混合ガスより低い O_2 / CHF_3 混合ガスを使用して、蝕刻終了点を下部導電層21の上表面にして行われる。この際、 O_2 のガス比率は15%以下(O_2 と CHF_3 とのガスを合わせた全体量を100とした時に、そのうちで O_2 ガスの量は15%以下)とすることが望ましい。

【0024】

テーパ状の開口部の側壁は、副産物を除去するために施されるR I E方式によるスパッタリング工程(図4E参照)において副産物を容易に除去することを可能とするだけでなく、上部導電層を形成するために導電物質で開口部を満たす後続する工程(図4F参照)において導電物質の段差塗布性を向上させる。

10

絶縁層を蝕刻してテーパ状の側壁を有する開口部を形成するテーパ蝕刻方法は既に公知である。例えば、米国特許第4,978,420号(発明の名称; SINGLE CHAMBER VIA ETC H THROUGH A DUAL-LAYER DIELECTRIC、発明者; Valerie A. Bach, et al.、出願日; 1990.1.3)には酸化シリコン層と窒化シリコン層からなる二重の絶縁層を蝕刻してテーパ状の側壁を有するブライアホールを形成する方法が開示されている。

【0025】

テーパ状の側壁を有する開口部を形成するために、前記特許に開示された方法を本発明の実施例に適用することもできる。

図4Dは下部導電層21の露出を保障するために、絶縁層22の蝕刻のために使用された O_2 / CHF_3 混合ガスが CF_4 / O_2 混合ガスに代わったのちに下部導電層21をオーバエッチングする工程を示す。

20

【0026】

図3Cで説明したテーパ蝕刻は、下部導電層上21に形成された絶縁層22の厚さが相対的に薄い部分をその基準として施される。よって、絶縁層22の厚さの薄い部分に形成される開口部は前記テーパ蝕刻のみで十分に下部導電層21を露出させることができるが、相対的に絶縁層22の厚さの厚い部分に形成される開口部は、前記テーパ蝕刻を終了した後も下部導電層21を完全に露出させることができなくなる。前記オーバエッチングは、このような問題点を解決するためのものであり、半導体基板上に形成される所定個数の開口部が全て完全に形成されうるようにする。

30

【0027】

オーバエッチングに用いられる前記 CF_4 / O_2 混合ガスは、所定の蝕刻に対してフォトレジストに対する絶縁層の選択比の低い条件(ほぼ1:1)に調節して使用するのが望ましい。 CF_4 / O_2 混合ガスを使用すれば、 O_2 / CHF_3 混合ガスを使用するよりポリマーや不揮発性の副産物などのような副産物の生成が少ない。また、前述したように、フォトレジストに対する絶縁層の選択比が低くなるようにその蝕刻率を調節することにより、オーバエッチングが進むうちにフォトレジストも同時に消耗されて開口部の側壁の角度を一層小さくする。図4Dにおいて、参照符号26は主に絶縁層の蝕刻過程で生ずるポリマーからなる副産物を示し、参照符号27は主にオーバエッチング工程時に生ずる不揮発性の副産物を示す。

40

【0028】

図4Eはポリマーや不揮発性の副産物およびフォトレジストパターンを除去する工程を示したものであり、絶縁層22に対するフォトレジストの蝕刻選択比が高くなるように(所定の蝕刻に対して前記絶縁層の蝕刻率を1とした時に、前記フォトレジストの蝕刻率は少なくとも5以上)工程条件の調節されたR I E方式によるスパッタリング工程を結果物の全面に行うことにより、エッチングやオーバエッチング工程で生成したポリマーや不揮発性の副産物などのような副産物26、27およびオーバエッチング工程で消耗されていないフォトレジストパターン23aを除去する。

【0029】

この際、前記R I E方式のスパッタリング工程は、具体的には、 O_2 の含有量を高めたフ

50

ルオロカーボン系のガスと O_2 との混合ガスを使用し、RF電力を高めて遂行される。より具体的には、絶縁層22が、例えば酸化シリコンからなる場合には、 O_2 の含有量を70%以上にする O_2/CHF_3 混合ガスを使用するのが望ましく、RF電力は1500~2000Wの範囲が望ましい。

【0030】

前述したRIE方法の蝕刻(図3C参照)は、プラズマ内の活性化されたラジカルとイオンとを、下部膜(蝕刻対象物)にダングリングボンドされているイオンと反応させた後に揮発させる蝕刻方法であり、ここでのRIE方式のスパッタリングは、ラジカルによる化学的な反応なく物理的な打撃によって粒子をスパッタリングさせる方式である。該方式が通常物理的なスパッタリングに比べて有利な点は、フォトレジストパターンを除去すると同時に副産物まで取り除けることである。

10

【0031】

次いで、 O_2 プラズマを利用したアッシングと湿式蝕刻とによるストリップ工程を遂行することにより、図4Eに示したように、ポリマーや不揮発性の副産物などが完全に除去された開口部が得られる。

図4Fは上部導電層30を形成する工程を示したものであり、ポリマーや不揮発性の副産物などが完全に除去された結果物上にAlのような導電物質を蒸着することにより上部導電層30を形成する。

【0032】

図5は本発明による半導体装置の配線形成方法の他の実施例を示す断面図であり、アルミニウムを含む下部導電層21上にTiNのような導電物質を蒸着してTiN層28を形成した場合を示す。

20

これは下部導電層21をパターンニングするためのリソグラフィ工程時、Alを含む下部導電層21の反射率を低めてフォトレジストの解像度を向上させるためである。

【0033】

【効果】

以上説明したように、本発明による半導体装置の配線形成方法によれば、フルオロカーボン系のガスと酸素との混合ガスを使用してアルミニウムを含む導電層上の絶縁層を蝕刻することにより、ファイアホールのような開口部を形成する際に生成するポリマーや不揮発性などのような副産物を完全に除去することができ、よって、半導体装置の収率と信頼性とを向上させるだけでなく、開口部がテーパ状の側壁をもつので段差塗布性が向上する。

30

【0034】

なお、本発明は前記実施例に限定されるものではなく、本発明の思想を逸脱しない範囲内において種々の改変をなし得ることは無論である。

【図面の簡単な説明】

【図1】従来の技術による半導体装置の配線形成方法を示す断面図である。

【図2】従来の技術による半導体装置の配線形成方法を示す断面図である。

【図3】本発明による半導体装置の配線形成方法の一実施例を示す断面図である。

【図4】本発明による半導体装置の配線形成方法の一実施例を示す断面図である。

【図5】本発明による半導体装置の配線形成方法の他の実施例を示す断面図である。

40

【符号の説明】

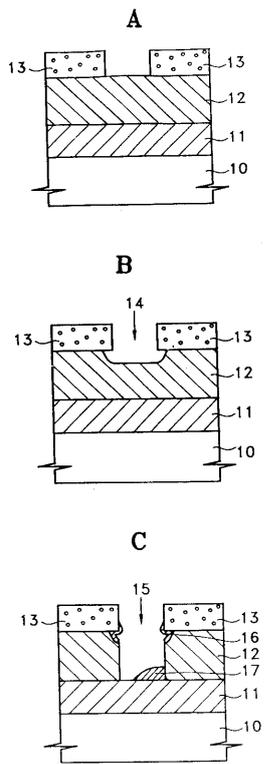
- 20 下部構造物
- 21 下部導電層(導電層)
- 22 絶縁層
- 23 フォトレジストパターン
- 24 開口部の上部
- 25 開口部の下部
- 26 副産物
- 27 副産物
- 28 TiN層

50

29 ウインド
30 上部導電層

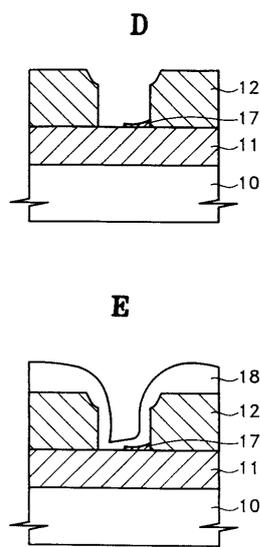
【図1】

(従来の技術)

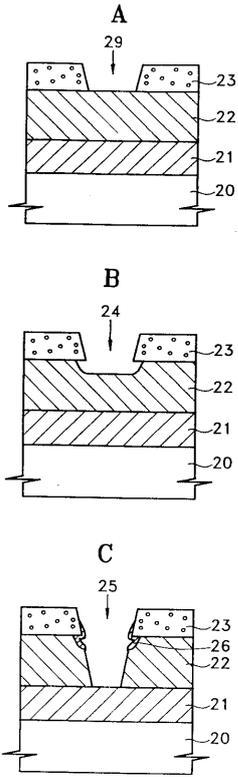


【図2】

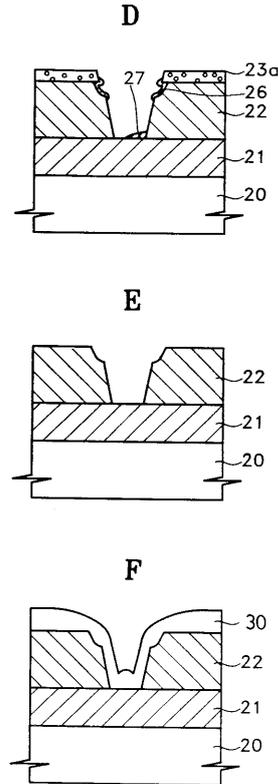
(従来の技術)



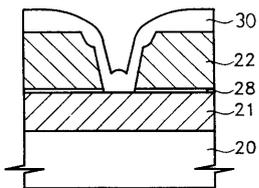
【 図 3 】



【 図 4 】



【 図 5 】



フロントページの続き

審査官 松本 貢

- (56)参考文献 特開平03 - 055834 (JP, A)
特開平04 - 212425 (JP, A)
特開平02 - 284419 (JP, A)
特開平05 - 121378 (JP, A)
特開平05 - 160124 (JP, A)
特開平05 - 183058 (JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)

H01L 21/3205

H01L 21/28

H01L 21/3065