

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-49925
(P2012-49925A)

(43) 公開日 平成24年3月8日(2012.3.8)

(51) Int.Cl.			F I			テーマコード (参考)		
H03B	5/32	(2006.01)	H03B	5/32	A	5J079		
H03B	5/36	(2006.01)	H03B	5/36		5J500		
H03F	1/30	(2006.01)	H03F	1/30	A			
H03F	1/02	(2006.01)	H03F	1/02				

審査請求 有 請求項の数 28 O L (全 14 頁)

(21) 出願番号 特願2010-191445 (P2010-191445)
(22) 出願日 平成22年8月27日 (2010.8.27)

(71) 出願人 510199683
力旺電子股▲ふん▼有限公司
台湾新竹科學園區園區二路47號305室
(74) 代理人 110000877
龍華國際特許業務法人
(72) 発明者 林 永青
台湾新竹縣竹北市勝利五路41號13樓
(72) 発明者 徐 嘉駿
台湾台北縣板橋市文化一路52巷14號5樓
Fターム(参考) 5J079 AA04 BA04 BA41 DA24 FA04
FA14 FA21 FB01 FB03 FB11
GA09 GA15
5J500 AA01 AC02 AC36 AF10 AH10
AH17 AH25 AH29 AK01 AK05
AK32 AT01

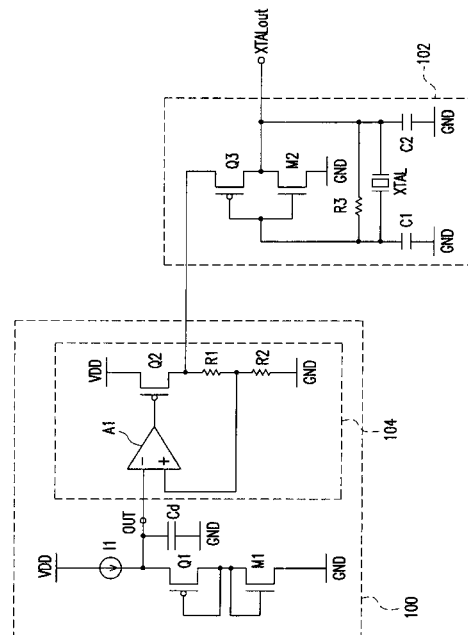
(54) 【発明の名称】 水晶発振回路用の電圧源回路

(57) 【要約】

【課題】 水晶発振回路の一定の電力消費を維持できる水晶発振回路用の電圧源回路を提供する。

【解決手段】 水晶発振回路用の電圧源回路が提供され、そのうち、電圧源回路および水晶発振回路が同一プロセスにより形成される。電圧源回路が、電流源と、第1PMOSと、第1NMOSと、調整器ユニットとを含む。電流源が電圧源および出力端間に連結され、そのうち、出力端が参考電圧を出力する。第1PMOSおよび第1NMOS双方のゲートおよびドレインが互いに連結されるとともに、第1PMOSおよび第1NMOSが出力端ならびに接地間に連結される。調整器ユニットが、参考電圧に従って水晶発振回路の電圧源として水晶発振回路への作業電圧を発生させる。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

水晶発振回路に作業電圧を提供することに適合した電圧源回路であり、そのうち、前記電圧源回路および前記水晶発振回路が同一プロセスで形成されるものであって、前記電圧源回路が：

電圧源および出力端間に連結される電流源と；

前記出力端に連結されるソースならびに互いに連結されるゲートおよびドレインを有し、そのうち、前記出力端が参考電圧を出力する、第 1 P 型トランジスタと；

前記第 1 P 型トランジスタのドレインに連結されるゲートおよびドレインならびに接地に連結されるソースを有する、第 1 N 型トランジスタと；

前記出力端および前記水晶発振回路間に連結されて、前記参考電圧に従って前記水晶発振回路の電圧源として前記水晶発振回路への前記作業電圧を発生させるように配列される調整器ユニットと

を備える電圧源回路。

【請求項 2】

前記電圧源が、絶対温度比例電流源または絶対温度相補電流源である請求項 1 に記載の電圧源回路。

【請求項 3】

さらに、調整抵抗器を含み、前記調整抵抗器が、前記第 1 P 型トランジスタの前記ソースおよび前記出力端間の連結経路に設置され、そのうち、前記調整抵抗器が正温度係数抵抗器または負温度係数抵抗器である請求項 1 または 2 に記載の電圧源回路。

【請求項 4】

さらに、調整抵抗器を含み、前記調整抵抗器が、前記第 1 P 型トランジスタの前記ドレインおよび前記第 1 N 型トランジスタの前記ドレイン間の連結経路に設置され、そのうち、前記調整抵抗器が正温度係数抵抗器または負温度係数抵抗器である請求項 1 または 2 に記載の電圧源回路。

【請求項 5】

さらに、調整抵抗器を含み、前記調整抵抗器が、前記第 1 N 型トランジスタの前記ソースおよび前記接地間の連結経路に設置され、そのうち、前記調整抵抗器が正温度係数抵抗器または負温度係数抵抗器である請求項 1 または 2 に記載の電圧源回路。

【請求項 6】

前記調整器ユニットが：

前記出力端に連結された負入力端を有する演算増幅器と；

前記演算増幅器の出力端に連結されたゲート、前記電圧源に連結されたソース、および前記水晶発振回路に連結されたドレインを有する第 2 P 型トランジスタと；

前記第 2 P 型トランジスタの前記ドレインおよび前記演算増幅器の正入力端に連結された第 1 抵抗器と；

前記演算増幅器の前記正入力端および前記接地間に連結された第 2 抵抗器と

を備える請求項 1 から 5 の何れか 1 項に記載の電圧源回路。

【請求項 7】

前記水晶発振回路が：

前記調整器ユニットに連結されたソースを有する第 3 P 型トランジスタと；

前記第 3 P 型トランジスタのゲートに連結されるゲート、前記第 3 P 型トランジスタのドレインに連結されるドレイン、および前記接地に連結されるソースを有する第 2 N 型トランジスタと；

前記第 2 N 型トランジスタの前記ゲートおよび前記ドレイン間に水晶と並列接続される第 3 抵抗器と；

前記水晶の第 1 端および前記接地間に連結される第 1 キャパシターと；

前記水晶の第 2 端および前記接地間に連結される第 2 キャパシターと

を備える請求項 6 記載の電圧源回路。

10

20

30

40

50

【請求項 8】

前記第 1 ~ 第 3 P 型トランジスタが、P チャンネル金属酸化物半導体 (P-channel metal-oxide-semiconductor = PMOS) 電界効果トランジスタであるとともに、前記第 1 ~ 第 2 N 型トランジスタが、N チャンネル金属酸化物半導体 (N-channel metal-oxide-semiconductor = NMOS) 電界効果トランジスタである請求項 7 に記載の電圧源回路。

【請求項 9】

水晶発振回路に作業電圧を提供することに適合した電圧源回路であり、そのうち、前記電圧源回路および前記水晶発振回路が同一プロセスで形成されるものであって、前記電圧源回路が：

電圧源および出力端間に連結される電流源と；

前記出力端に連結される第 1 端を有し、そのうち、前記出力端が参考電圧を出力する第 1 電圧降下ユニットと；

前記第 1 電圧降下ユニットの他端に連結されるソース、ならびに互いに連結されるゲートおよびドレインを有する第 1 P 型トランジスタと；

前記第 1 P 型トランジスタの前記ドレインに連結されるゲートおよびドレインを有する第 1 N 型トランジスタと；

前記第 1 N 型トランジスタのソースおよび接地に連結される第 2 電圧降下ユニットと；

前記出力端および前記水晶発振回路間に連結されて、前記参考電圧に従って前記水晶発振回路の電圧源として前記水晶発振回路への前記作業電圧を発生させるように配列される調整器ユニットと

を備える電圧源回路。

【請求項 10】

前記第 1 電圧降下ユニットが、前記電流源および前記第 1 P 型トランジスタ間に直列連結される少なくとも 1 つの第 2 P 型トランジスタを有するとともに、前記第 2 P 型トランジスタが互いに連結されるゲートおよびドレインを有する請求項 9 に記載の電圧源回路。

【請求項 11】

前記第 2 電圧降下ユニットが、前記第 1 N 型トランジスタおよび前記接地間に直列連結される少なくとも 1 つの第 2 N 型トランジスタを有するとともに、前記第 2 N 型トランジスタが互いに連結されるゲートおよびドレインを有する請求項 10 に記載の電圧源回路。

【請求項 12】

前記電圧源が、絶対温度比例電流源である請求項 9 から 11 の何れか 1 項に記載の電圧源回路。

【請求項 13】

前記電圧源が、絶対温度相補電流源である請求項 9 から 12 の何れか 1 項に記載の電圧源回路。

【請求項 14】

前記調整器ユニットが：

前記出力端に連結された負入力端を有する演算増幅器と；

前記演算増幅器の出力端に連結されるゲート、前記電圧源に連結されるソース、および前記水晶発振回路に連結されるドレインを有する第 3 P 型トランジスタと；

前記第 3 P 型トランジスタの前記ドレインおよび前記演算増幅器の正入力端間に連結される第 1 抵抗器と；

前記演算増幅器の前記正入力端および前記接地間に連結される第 2 抵抗器と

を備える請求項 11 に記載の電圧源回路。

【請求項 15】

前記水晶発振回路が：

前記調整器ユニットに連結されるソースを有する第 4 P 型トランジスタと；

10

20

30

40

50

前記第 4 P 型トランジスタの前記ゲートに連結されるゲートおよび前記第 4 P 型トランジスタの前記ドレインに連結されるドレインならびに前記接地に連結されるソースを有する第 3 N 型トランジスタと；

前記第 3 N 型トランジスタの前記ゲートおよび前記ドレイン間で水晶に並列接続される第 3 抵抗器と；

前記水晶の第 1 端および前記接地間に連結される第 1 キャパシターと；

前記水晶の第 2 端および前記接地間に連結される第 2 キャパシターと

を備える請求項 14 に記載の電圧源回路。

【請求項 16】

前記第 1 ~ 第 4 P 型トランジスタが PMOS トランジスタであるとともに、前記第 1 から第 3 N 型トランジスタが NMOS トランジスタである請求項 15 に記載の電圧源回路。

10

【請求項 17】

水晶発振回路に作業電圧を提供することに適合した電圧源回路であり、そのうち、前記電圧源回路および前記水晶発振回路が同一プロセスで形成されるものであって、前記電圧源回路が；

電圧源および出力端間に連結される電流源と；

前記出力端に連結されるドレイン、ならびにこのドレインと互いに連結されるゲートを有し、そのうち、前記出力端が参考電圧を出力する第 1 N 型トランジスタと；

互いに連結されるゲートおよびドレイン、ならびに前記第 1 N 型トランジスタのソースに連結されるソースを有し、かつこのドレインが接地に連結される第 1 P 型トランジスタと；

20

前記出力端および前記水晶発振回路間に連結されて、前記参考電圧に従って前記水晶発振回路の電圧源として前記水晶発振回路への前記作業電圧を発生させるように配列される調整器ユニットと

を備える電圧源回路。

【請求項 18】

前記電圧源が、絶対温度比例電流源又は絶対温度相補電流源である請求項 17 に記載の電圧源回路。

【請求項 19】

30

前記調整器ユニットが；

前記出力端に連結された負入力端を有する演算増幅器と；

前記演算増幅器の出力端に連結されたゲート、前記電圧源に連結されたソース、および前記水晶発振回路に連結されたドレインを有する第 2 P 型トランジスタと；

前記第 2 P 型トランジスタの前記ドレインおよび前記演算増幅器の正入力端に連結された第 1 抵抗器と；

前記演算増幅器の前記正入力端および前記接地間に連結された第 2 抵抗器と

を備える請求項 17 または 18 に記載の電圧源回路。

【請求項 20】

40

前記水晶発振回路が；

前記調整器ユニットに連結されたソースを有する第 3 P 型トランジスタと；

前記第 3 P 型トランジスタのゲートに連結されるゲート、前記第 3 P 型トランジスタのドレインに連結されるドレイン、および前記接地に連結されるソースを有する第 2 N 型トランジスタと；

前記第 2 N 型トランジスタの前記ゲートおよび前記ドレイン間に水晶と並列接続される第 3 抵抗器と；

前記水晶の第 1 端および前記接地間に連結される第 1 キャパシターと；

前記水晶の第 2 端および前記接地間に連結される第 2 キャパシターと

を備える請求項 19 に記載の電圧源回路。

【請求項 21】

50

前記第 1 ~ 第 3 P 型トランジスタが P M O S トランジスタであるとともに、前記第 1 から第 2 N 型トランジスタが N M O S トランジスタである請求項 2 0 に記載の電圧源回路。

【請求項 2 2】

水晶発振回路に作業電圧を提供することに適合した電圧源回路であり、そのうち、前記電圧源回路および前記水晶発振回路が同一プロセスで形成されるものであって、前記電圧源回路が：

電圧源および出力端間に連結される電流源と；

前記出力端に連結された第 1 端を有し、そのうち、前記出力端が参考電圧を出力する第 1 電圧降下ユニットと；

前記第 1 電圧降下ユニットの他端に連結されたドレインならびにこのドレインと互いに連結されたゲートを有する第 1 N 型トランジスタと；

互いに連結されたゲートおよびドレインならびに前記第 1 N 型トランジスタのソースに連結されたソースを有する第 1 P 型トランジスタと；

前記第 1 P 型トランジスタの前記ドレインおよび接地間に接続された第 2 電圧降下ユニットと；

前記出力端および前記水晶発振回路間に連結されて、前記参考電圧に従って前記水晶発振回路の電圧源として前記水晶発振回路への前記作業電圧を発生させるように配列される調整器ユニットと

を備える電圧源回路。

【請求項 2 3】

前記第 1 電圧降下ユニットが、前記電流源および前記第 1 N 型トランジスタ間に直列連結される少なくとも 1 つの第 2 N 型トランジスタを有するとともに、前記第 2 N 型トランジスタが互いに連結されるゲートおよびドレインを有する請求項 2 2 に記載の電圧源回路。

【請求項 2 4】

前記第 2 電圧降下ユニットが、前記第 1 P 型トランジスタおよび前記接地間に直列連結される少なくとも 1 つの第 2 P 型トランジスタを有し、かつ前記第 2 P 型トランジスタが互いに連結されるゲートおよびドレインを有する請求項 2 3 に記載の電圧源回路。

【請求項 2 5】

前記電圧源が、絶対温度比例電流源または絶対温度相補電流源である請求項 2 2 から 2 4 の何れか 1 項記載の電圧源回路。

【請求項 2 6】

前記調整器ユニットが：

前記出力端に連結された負入力端を有する演算増幅器と；

前記演算増幅器の出力端に連結されるゲートおよび前記電圧源に連結されるソースならびに前記水晶発振回路に連結されるドレインを有する第 3 P 型トランジスタと；

前記第 3 P 型トランジスタの前記ドレインおよび前記演算増幅器の正入力端間に連結される第 1 抵抗器と；

前記演算増幅器の前記正入力端および前記接地間に第 2 抵抗器と

を備える請求項 2 4 に記載の電圧源回路。

【請求項 2 7】

前記水晶発振回路が：

前記調整器ユニットに連結されるソースを有する第 4 P 型トランジスタと；

前記第 4 P 型トランジスタの前記ゲートに連結されるゲート、前記第 4 P 型トランジスタの前記ドレインに連結されるドレイン、および前記接地に連結されるソースを有する第 3 N 型トランジスタと；

前記第 3 N 型トランジスタの前記ゲートおよび前記ドレイン間で水晶に並列接続される第 3 抵抗器と；

前記水晶の第 1 端および前記接地間に連結される第 1 キャパシターと；

10

20

30

40

50

前記水晶の第2端および前記接地間に連結される第2キャパシターとを備える請求項26記載の電圧源回路。

【請求項28】

前記第1～第4P型トランジスターがPMOSトランジスターであるとともに、前記第1から第3N型トランジスターがNMOSトランジスターである請求項27記載の電圧源回路。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、一般的に電圧源回路に関し、特に、水晶発振回路 (crystal oscillation circuit) 用の自己調整 (self-adjustment) 電圧源回路に関する。 10

【背景技術】

【0002】

発振器は、しばしば、タイミングモジュール、ロジックゲートおよび発振器チップ等として半導体技術において使用される。従来の発振器は、初期抵抗器を有する一対のキャパシターを付した水晶結晶板を含む。キャパシターおよび抵抗器により形成されたRC回路は、発振器のタイミングを調整することを助けることができる。発振器バッファおよび水晶結晶板は、並列に接続される。増幅かつ変換された信号を発生させることによって、従来の発振器バッファは、インバーターのように作動する。水晶発振器、RC回路および発振器バッファは、予め決定された周波数において予め決定された波形を提供する。 20

【発明の概要】

【発明が解決しようとする課題】

【0003】

発振器の電力消費 (power dissipation) は、発振器バッファの操作周波数、キャパシターおよび作業電圧により決定されるであろう。一般的に言えば、発振器の電力は、小さな値に維持される必要がある。予め設定 (プリセット) された操作周波数およびキャパシターのキャパシタンス (電気容量) は、固定されて、それに従って電力消費を減少させるので、発振器バッファの操作電圧が考慮されるであろう。発振器バッファのバンド (帯域) 幅のために、増幅される利得 (ゲイン) が操作電圧の変化、処理パラメータおよびキャパシターによって変化する。しかしながら、多くの実際的な応用において、この利得変動は、しばしば、長い発振トリガー時間という結果になる、あるいは、水晶発振回路が発振できないことにすらなる。従って、発振器が正常に作動するために、発振器バッファの作業電圧がプロセス変動に対応するために、より高い値に設定されるけれども、このような設定は、正常な状況において不必要な電力消費を引き起こすものとなる。 30

【0004】

そこで、この発明の目的は、水晶発振回路の一定の電力消費を維持できる水晶発振回路用の電圧源回路を提供することにある。

【課題を解決するための手段】

【0005】

この発明は、作業電圧を水晶発振回路へ提供することに適した電圧源回路をめざすものであり、そのうち、電圧源回路と水晶発振回路とが同一プロセスにより形成される。電圧源回路が、電流源と、第1P型トランジスターと、第1N型トランジスターと、調整器ユニットとを含む。電流源が電圧源および出力端間に連結される。第1P型トランジスターが出力端に連結されたソースおよび互いに連結されたゲートおよびドレインを有し、そのうち、出力端が参考電圧を調整器ユニットへ出力する。第1N型トランジスターが第1P型トランジスターのドレインに連結されたゲートおよびドレインならびに接地に連結されたソースを有する。調整器ユニットが出力端および水晶発振回路間に連結されるとともに、調整器ユニットが参考電圧に従って電圧源として水晶発振回路への作業電圧を発生させるように配列される。 40

【0006】

発明の一側面が、作業電圧を水晶発振回路へ供給することに適した電圧源回路を提供し、そのうち、電圧源回路と水晶発振回路とが同一プロセスにより形成される。電圧源回路が、電流源と、第1電圧降下ユニットと、第1P型トランジスターと、第1N型トランジスターと、第2電圧降下ユニットと、調整器ユニットとを含む。電流源が電圧源および出力端間に連結される。第1電圧降下ユニットが出力端に連結された一端を有し、そのうち、出力端が参考電圧を出力する。第1P型トランジスターが第1電圧降下ユニットの他端に連結されるソース、および互いに連結されるゲートならびにドレインを有する。第1N型トランジスターが第1P型トランジスターのドレインに連結されるゲートおよびドレインを有する。第2電圧降下ユニットが前記第1N型トランジスターのソースおよび接地間に連結される。調整器ユニットが出力端および水晶発振回路間に連結されるとともに、調整器ユニットが参考電圧に従って電圧源として水晶発振回路への作業電圧を発生させるように配列される。

10

【0007】

発明の一側面が、作業電圧を水晶発振回路へ供給することに適した電圧源回路を提供し、そのうち、電圧源回路と水晶発振回路とが同一プロセスにより形成される。電圧源回路が電流源と第1P型トランジスターと第1N型トランジスターと調整器ユニットとを含む。電流源が電圧源および出力端間に連結される。第1N型トランジスターが前記出力端に連結されるドレイン、ならびにこのドレインと互いに連結されるゲートを有し、そのうち、出力端が参考電圧を出力する。第1P型トランジスターが互いに連結されるゲートおよびドレイン、第1N型トランジスターのソースに連結されるソースを有し、かつこのドレインが接地に連結される。調整器ユニットが出力端および水晶発振回路間に連結されるとともに、調整器ユニットが参考電圧に従って電圧源として水晶発振回路への作業電圧を発生させるように配列される。

20

【0008】

発明の一側面が、作業電圧を水晶発振回路へ供給することに適した電圧源回路を提供し、そのうち、電圧源回路と水晶発振回路とが同一プロセスにより形成される。電圧源回路が電流源と第1電圧降下ユニットと第1P型トランジスターと第1N型トランジスターと第2電圧降下ユニットと調整器ユニットとを含む。電流源が電圧源および出力端間に連結される。第1電圧降下ユニットが出力端に連結された一端を有し、そのうち、出力端が参考電圧を出力する。第1N型トランジスターが第1電圧降下ユニットの他端に連結されたドレインとこのドレインと互いに連結されたゲートを有する。第1P型トランジスターが互いに連結されたゲートおよびドレインならびに第1N型トランジスターのソースに連結されたソースを有する。第2電圧降下ユニットが第1P型トランジスターのドレインおよび接地間に接続される。調整器ユニットが出力端および水晶発振回路間に連結されるとともに、調整器ユニットが参考電圧に従って電圧源として水晶発振回路への作業電圧を発生させるように配列される。

30

【作用】**【0009】**

つまり、この発明の実施形態が、P型トランジスターおよびN型トランジスターの作業電圧を制御するために、プロセス条件の変化に従って変動するトランジスターのしきい値を採用するので、水晶発振回路の電力消費がより変動しないものとなる。

40

【発明の効果】**【0010】**

上記した観点から、この発明の実施形態は、プロセス条件の変化により変動するトランジスターのしきい値を採用して、P型トランジスターおよびN型トランジスターの作業電圧を制御するため、トランジスターのトランスコンダクタンス値ならびに電流値が縮小するとともに、水晶発振回路の電力消費が最小化される。また、絶対温度比例電流源(proportional to absolute temperature current source)または絶対温度相補電流源(complementary to absolute temperature current source)を採用すること、および正温度係数抵抗器または負温度係数抵抗器を調整抵抗器として選択することによって、このような電流

50

源が水晶発振回路上で温度補償を実施する。

【図面の簡単な説明】

【0011】

【図1】この発明の実施形態にかかる電圧源回路および水晶発振回路を示すブロック図である。

【図2】この発明の別な実施形態にかかる電圧源回路および水晶発振回路を示す回路図である。

【図3A】この発明の別な実施形態にかかる電圧源回路および水晶発振回路を示す回路図である。

【図3B】この発明の別な実施形態にかかる電圧源回路および水晶発振回路を示す回路図である。

【図3C】この発明の別な実施形態にかかる電圧源回路および水晶発振回路を示す回路図である。

【図4A】異なるプロセス条件におけるトランジスタ電流値を示す概略図である。

【図4B】異なるプロセス条件におけるトランジスタトランスコンダクタンス値を示す概略図である。

【図5】この発明の別な実施形態にかかる電圧源回路および水晶発振回路を示す回路図である。

【図6】この発明の別な実施形態にかかる電圧源回路および水晶発振回路を示す回路図である。

【発明を実施するための形態】

【0012】

以下、この発明を実施するための形態を図面に基づいて説明する。

図1は、この発明の実施形態にかかる電圧源回路および水晶発振回路を示すブロック図である。図1において、電圧源回路100と水晶発振回路102とが同一プロセスにより形成される。電圧源回路100は、電流源I1と、P型トランジスタQ1と、N型トランジスタM1と、安定化キャパシタC dと、調整器(レギュレータ)ユニット104とを含む。P型トランジスタQ1は、例えば、Pチャネル金属酸化物半導体(P-channel metal-oxide-semiconductor = PMOS)電界効果トランジスタ(field effect transistor)である。N型トランジスタM1は、例えば、Nチャネル金属酸化物半導体(N-channel metal-oxide-semiconductor = NMOS)電界効果トランジスタ(field effect transistor)である。電流源I1は、絶対温度電流源比例電流源または絶対温度相補電流源である。前記した電流源I1が電圧源VDDおよび出力端OUT間に連結される。P型トランジスタQ1が出力端OUTに連結されるソースを有するとともに、P型トランジスタQ1のゲートがそのドレインに連結される。N型トランジスタM1は、ゲートおよびP型トランジスタQ1のドレインに連結されたドレインならびに接地GNDに連結されるソースを有する。安定化キャパシタC dは、出力端OUTおよび接地GND間に連結される。また、調整器ユニット104は、出力端OUTおよび水晶発振回路102間に連結される。

【0013】

P型トランジスタQ1およびN型トランジスタM1にドロップした電圧が出力端OUTに参考電圧を発生させる。調整器ユニット104が参考電圧を安定させて、水晶発振回路102へ作業電圧を発生させるので、水晶発振回路102の電圧源として提供される。この実施形態中のP型トランジスタQ1およびN型トランジスタM1は、実質的にダイオードデバイスと等価であるとともに、P型トランジスタQ1およびN型トランジスタM1の連結位置は、入れ代えられる。言い換えれば、電流源I1に連結される末端がP型トランジスタQ1またはN型トランジスタM1に連結されるとともに、対応するようにN型トランジスタM1またはP型トランジスタQ1が接地GNDに連結される。異なる製造条件に従って、電圧源回路100は、対応する作業電圧を水晶発振回路102へ出力して、水晶発振回路102の電力消費を減少させる。さらに、採用される電流

10

20

30

40

50

源のタイプ（例えば、絶対温度比例電流源または絶対温度相補電流源）は、水晶発振回路 102 上で温度補償を実行するので、水晶発振回路 102 がより効率的に利用される。

【0014】

図 2 は、この発明の別な実施形態にかかる電圧源回路および水晶発振回路を示す回路図である。図 2 において、調整器ユニット 104 が、演算増幅器 A1 と、P 型トランジスタ Q2 と、抵抗器 R1 と、抵抗器 R2 とを含む。P 型トランジスタ Q2 は、演算増幅器 A1 の出力端に連結されたゲートと、電圧源 VDD に連結されたソースと、水晶発振回路 102 に連結されたドレインとを有する。抵抗器 R1 および R2 は、P 型トランジスタ Q2 のドレインおよび接地 GND 間に共に直列接続される。抵抗器 R1 および R2 の共通接続点は、演算増幅器 A1 の正入力端に連結されるとともに、操作増幅器 A1 の負入力端に連結される。注意すべきことは、この実施形態中の調整器ユニット 104 が図解の目的だけのものであり、限定するためのものではないことである。参考電圧を安定化できる如何なる回路もこの実施形態において調整器ユニット 104 として提供することができる。

10

【0015】

また、水晶発振回路 102 は、P 型トランジスタ Q3 と、N 型トランジスタ M2 と、抵抗器 R3 と、水晶（クリスタル）XTAL と、キャパシタ C1 と、キャパシタ C2 とを含む。P 型トランジスタ Q3 は、調整器ユニット 104 により提供される作業電圧を受信するため調整器ユニット 104 に連結されるソースと、水晶発振回路 102 の出力端 XTALout に連結されるドレインと、N 型トランジスタ M2 のゲートに連結されるゲートとを有する。N 型トランジスタ M2 は、ドレインと、P 型トランジスタ Q3 のドレインおよび接地 GND にそれぞれ連結されるソースとを有する。抵抗器 R3 と水晶 XTAL とは、P 型トランジスタ Q3 および N 型トランジスタ M2 により形成されたインバータに並列接続される（即ち、抵抗器 R3 と水晶 XTAL とが N 型トランジスタ M2 のゲートおよびドレイン間に並列接続される）。キャパシタ C1 および C2 は、水晶 XTAL および接地 GND の 2 端間にそれぞれ連結される。キャパシタ C1 および C2 が並列共振のために必要な負荷を水晶 XTAL へ提供する。

20

【0016】

図 2 に描いた回路が示すように、トランジスタ Q3 および M2 により消費された電力は、トランジスタを介して、またはトランジスタ Q3 および M2 のトランスコンダクタンスのサイズにより流出した電流サイズと相互に関連している。飽和領域にある期間のトランジスタ Q3 および M2 の電流は、以下の数式 1 により表される。

30

[数 1]

$$I = k(V_{gs} - V_t)^2$$

【0017】

式中、I が電流を表し、k が定数を表し、Vgs がゲートおよびソース間の電圧差を表し、Vt がトランジスタしきい値電圧を表す。また、トランジスタ Q3 および M2 のトランスコンダクタンス Gm は、数 1 を差異化することにより数 2 として導かれる。

【数 2】

$$G_m = \frac{\partial I}{\partial V_{gs}} = 2k(V_{gs} - V_t)$$

40

【0018】

数 1 に示すように、トランジスタのしきい値電圧が増大する時、トランジスタのトランスコンダクタンスおよびトランジスタを介して流出する電流が減少する。即ち、トランジスタのトランスコンダクタンス Gm およびトランジスタを介して流出する電流が小さいほど、トランジスタの電力消費が小さくなる。

【0019】

50

異なるしきい値電圧値が、FFコーナプロセス条件またはSSコーナプロセス条件のような、異なるプロセス条件の元のトランジスタにより生成されるため、しきい値電圧値が、このような変化する製造条件に従って増大または減少する。同一操作電圧値と仮定すれば、しきい値電圧値が減少する時（即ち、FFコーナプロセス条件）、トランジスタのトランスコンダクタンスおよびトランジスタを介して流出する電流が増大するとともに、トランジスタによる電力消費が増大する。反対に、しきい値電圧値が増大する時（即ち、SSコーナプロセス条件）、トランジスタのトランスコンダクタンスおよびトランジスタを介して流出する電流が減少するとともに、トランジスタによる電力消費が減少する。

【0020】

発明のこの実施形態中、トランジスタQ3およびM2の電圧源は、調整器ユニット104により安定化かつ増幅される作業電圧だけでなく、トランジスタQ1およびM1の電圧降下値の合計（即ち、出力端OUT上の参考電圧）によって作りだされる。トランジスタQ1およびM1およびトランジスタQ3およびM2が同一プロセスにより形成されるため、プロセスパラメータが変化する時、トランジスタQ1およびM1が影響を受けるとともに、しきい値電圧値中に同一の変動を作り出す。それ故に、トランジスタQ1およびM1が、調整器ユニット104によって提供される水晶発振回路102の作業電圧に間接的に影響を及ぼすとともに、それにより不必要な電力消費を防止する。

【0021】

例えば、FFコーナプロセス条件において、トランジスタQ3およびM2のしきい値電圧が減少するので、しきい値を狭くしてトランジスタQ3およびM2をオンにする。それ故に、同一作業電圧の元で操作する時、トランジスタQ3およびM2の電力消費が増大する。また、トランジスタQ1およびM1もまたFFコーナプロセス条件により影響を受けるため、トランジスタQ1およびM1上に落ちる電圧が縮小する。反対に、出力端OUT上の参考電圧（即ち、トランジスタQ1およびM1上の電圧降下値の合計）もまた減少する。同時に、調整器ユニット104が安定化かつ増幅された操作電圧を縮小させる。トランジスタQ3およびM2のしきい値電圧がFFコーナプロセス条件により影響を受けて縮小するため、トランジスタQ3およびM2へ提供される作業電圧もまた結果的に減少する。このような状況のもと、調整器ユニット104によって提供される作業電圧が縮小するものの、縮小した作業電圧がなおトランジスタQ3およびM2の正常動作を維持することができる。また、縮小した作業電圧がゲートおよびソース間の電圧差を減少させ、かつトランジスタトランスコンダクタンスおよびトランジスタQ3およびM2を介する電流流出を縮小するので、トランジスタQ3およびM2の電力消費を縮小させる。

【0022】

注意すべきことは、発明の別な実施形態中、図1と図2との電圧源回路100が更に調整抵抗器を含むことである。図3A～図3Bは、この発明の別な実施形態にかかる電圧源回路および水晶発振回路を示す回路図である。安定化キャパシタCdが出力端OUTおよび接地GND間に連結されている。調整抵抗器RaがトランジスタQ1およびトランジスタM1間の連結経路、または接地GNDおよびトランジスタQ1間の連結経路にセットされる。そのうち、調整抵抗器Raが正温度係数抵抗器または負温度係数抵抗器である。抵抗器の適正なタイプを選択することによって、水晶発振回路102上の温度補償を実施するので、水晶発振回路102がより効率よく利用できる。

【0023】

図4Aは、異なるプロセス条件におけるトランジスタ電流値を示す概略図である。図4Bは、異なるプロセス条件におけるトランジスタトランスコンダクタンス値を示す概略図である。図4Aと図4Bとにおいて、図4Aは、異なるプロセス条件および温度におけるトランジスタの複数の電流サイズを示しており、それに対して、図4Bは、異なるプロセス条件および温度におけるトランジスタの複数のトランスコンダクタンスサイズを示している。図4Aと図4Bとに示すように、従来の水晶発振回路と比較して、発明の

10

20

30

40

50

この実施形態を利用する電圧源回路100は、異なるプロセス条件および温度におけるトランスコンダクタンス値および電流値を劇的に縮減する。とりわけ、FFコーナのプロセス条件および-45のもと、電流値が半分に縮減するとともに、トランスコンダクタンス値が0.3倍まで縮小する。また、全てのプロセス条件および温度のもと、トランスコンダクタンス値および電流値が最小（即ち、SSコーナのプロセス条件および-95）である時さえ、この実施形態の技術を採用すると、なお従来水晶発振回路の同一なトランスコンダクタンス値および電流値を維持する。従って、たとえトランジスタしきい値電圧がそれらの最大である時でさえ、発明のこの実施形態により開示された技術は、なお水晶発振回路102の正常な作動を成功裏に維持する。よって、水晶発振回路102の正常な作動を維持すると同時に、この実施形態により開示された技術は、トランジスタ

10

20

30

40

50

【0024】

発明の別な実施形態中、図2中に電流源I1と連結されるように描いたトランジスタの数量は、トランジスタQ1およびM1に限定されない。図5は、この発明の別な実施形態にかかる電圧源回路および水晶発振回路を示す回路図である。図5において、電圧源回路500および図2の電圧源100間の差異は、この実施形態の電圧源回路500が更に電圧降下ユニット502と電圧降下ユニット504を含むことである。電圧降下ユニット502が出力端OUTおよびP型トランジスタQ1のソース間に連結され、それに対して、電圧降下ユニット504がN型トランジスタM1のソースおよび接地GND間に連結される。電圧降下ユニット502が電流源I1およびP型トランジスタQ1間に直列連結された少なくとも1つのP型トランジスタQ4を含み、P型トランジスタQ4が互いに連結されたゲートとソースとを有する。同様に、電圧降下ユニット504がN型トランジスタM1のソースおよび接地GND間に直列連結された少なくともN型トランジスタM3を含むとともに、N型トランジスタM3が互いに連結されたゲートとドレインとを有する。

【0025】

実際的な状況に従い、電圧降下ユニット502および504中のトランジスタの数量を調整することによって、ユーザーは、異なるプロセス条件のもとで、電圧源回路500により提供される作業電圧の様々な大きさを決定できるので、水晶発振回路102の電力消費を最小にする。この実施形態中の電圧源回路500および水晶発振回路102の作業原則は、図2に描いた電圧源回路100ならびに水晶発振回路102のそれらに類似しているため、その技術において通常の知識を有する者（当業者）であれば、図2に示した実施形態を使用することによって、この実施形態中の装置操作を引き出すことができるため、その更なる記載は省略する。

【0026】

発明の別な実施形態中、図5に描いたP型トランジスタQ1および電圧降下ユニット502は、それぞれN型トランジスタM1および電圧降下ユニット504と置き換えることができる。図6は、この発明の別な実施形態にかかる電圧源回路および水晶発振回路を示す回路図である。図6において、電圧源回路600中の電圧降下ユニット504は、出力端OUTおよびN型トランジスタM1のドレイン間に連結される。N型トランジスタM1のソースは、P型トランジスタQ1のソースに連結され、P型トランジスタQ1のドレインは、電圧降下ユニット502に連結されるとともに、電圧降下ユニット502の他端が接地GNDに連結される。この実施形態中の電圧源回路600および水晶発振回路102の操作原則は、図2に描いた電圧源回路100ならびに水晶発振回路102のそれらに類似しているため、その更なる記載は省略する。また、図5および図6の電圧降下ユニット502と電圧降下ユニット504とトランジスタQ1とトランジスタM1とからなる回路構造は、図3A~図3Cの調整抵抗器RaとトランジスタQ1とトランジスタM1とからなる回路構造と置き換えることができ、水晶発振回路102上で温度補償を実施するので、水晶発振回路102がより効率的に利用される。

【 0 0 2 7 】

以上のように、この発明を実施形態により開示したが、もとより、この発明を限定するためのものではなく、当業者であれば容易に理解できるように、この発明の技術思想の範囲内において、適当な変更ならびに修正が当然なされうるものであるから、その特許権保護の範囲は、特許請求の範囲および、それと均等な領域を基準として定めなければならない。

【 符号の説明 】

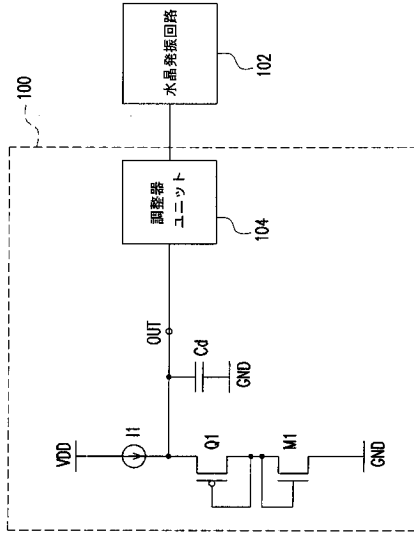
【 0 0 2 8 】

1 0 0 (5 0 0 , 6 0 0) 電圧源回路
 1 0 2 水晶発振回路
 1 0 4 調整器ユニット
 5 0 2、5 0 4 電圧降下ユニット
 Q 1 第 1 P 型トランジスタ
 Q 2 第 2 P 型トランジスタ
 Q 3 第 3 P 型トランジスタ
 Q 4 第 4 P 型トランジスタ
 M 1 第 1 N 型トランジスタ
 M 2 第 2 N 型トランジスタ
 M 3 第 3 N 型トランジスタ
 V D D 電圧源
 I 1 電流源
 G N D 接地
 O U T 出力端
 X T A L o u t 水晶発振回路の出力端
 A 1 演算増幅器
 R 1 , R 2 , R 3 抵抗器
 C 1 , C 2 キャパシター
 C d 安定化キャパシター
 X T A L 水晶 (クリスタル)

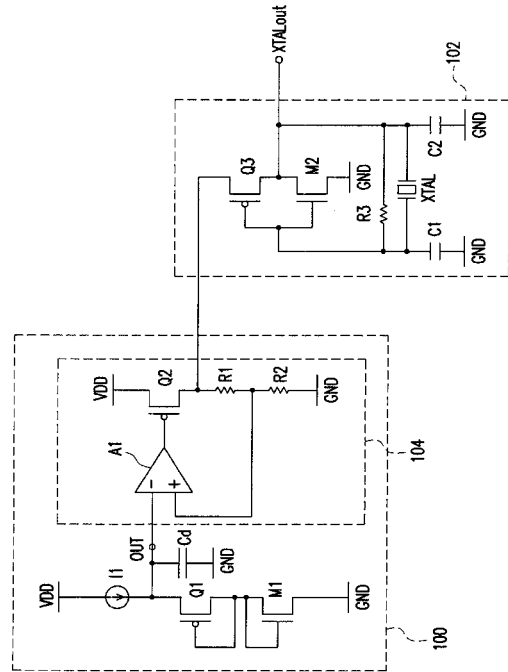
10

20

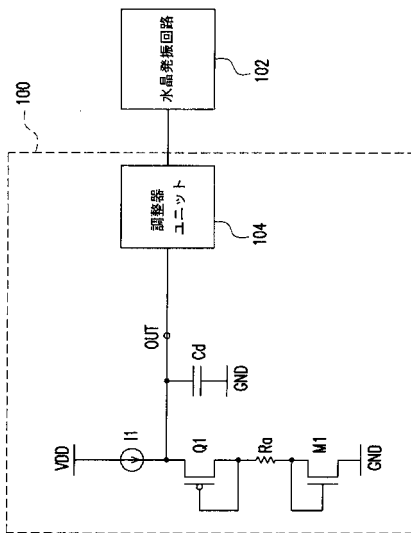
【図 1】



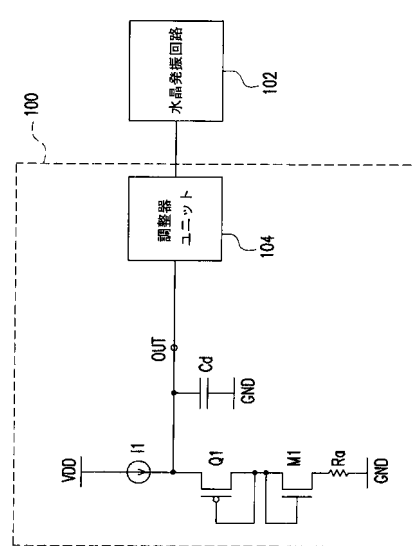
【図 2】



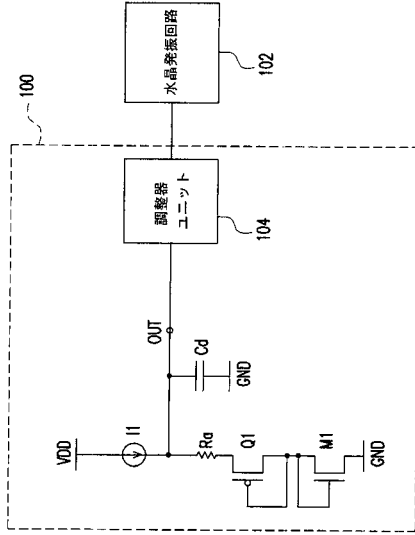
【図 3 A】



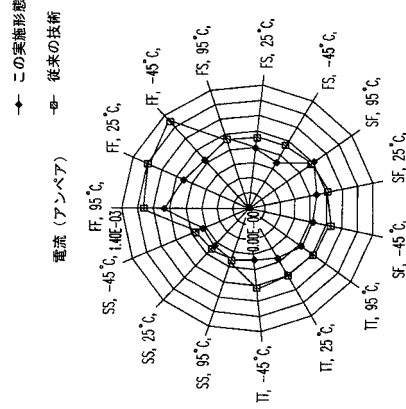
【図 3 B】



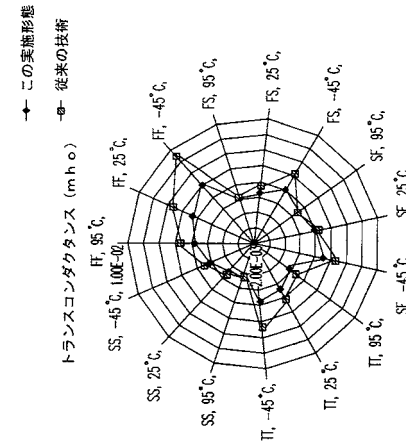
【図 3 C】



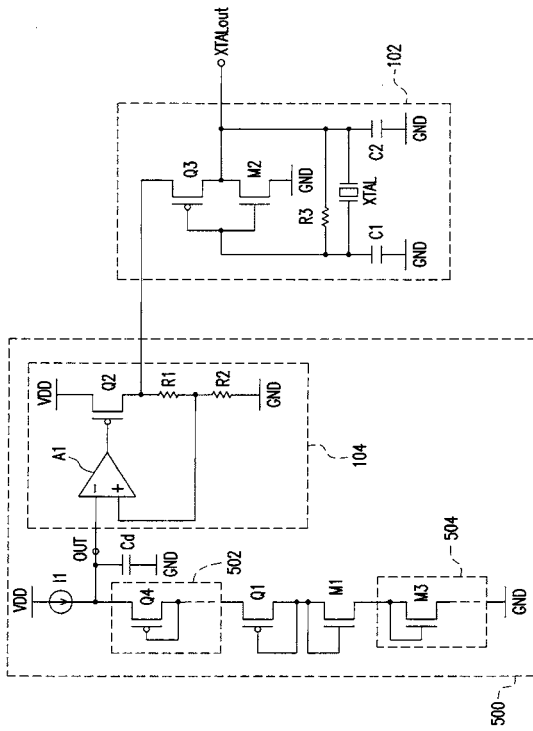
【図 4 A】



【図 4 B】



【図 5】



【図 6】

