



(12) 发明专利申请

(10) 申请公布号 CN 104599637 A

(43) 申请公布日 2015. 05. 06

(21) 申请号 201510073656. 0

(22) 申请日 2015. 02. 11

(71) 申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 孟松 宋丹娜

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.
G09G 3/32(2006. 01)

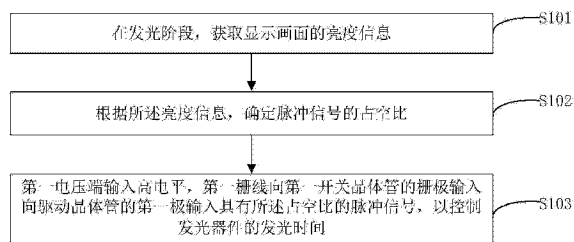
权利要求书2页 说明书9页 附图3页

(54) 发明名称

一种像素电路的驱动方法及其驱动装置

(57) 摘要

本发明实施例提供一种像素电路的驱动方法及其驱动装置, 涉及显示技术领域, 能够解决利用伽马曲线和查找表方式进行亮度调整时, 导致存储器数量增加而引起成本上升的问题。所述像素电路的驱动方法包括在发光阶段, 获取显示画面的亮度信息; 根据亮度信息, 确定脉冲信号的占空比; 第一电压端输入高电平, 第一栅线向第一开关晶体管的栅极输入具有占空比的脉冲信号。



1. 一种像素电路的驱动方法,所述像素电路包括驱动晶体管、阳极与驱动晶体管的第二极相连接的发光器件,以及第一开关晶体管,所述第一开关晶体管的第一极连接第一电压端,第二极与所述驱动晶体管的第一极相连接,栅极连接第一栅线,其特征在于,所述驱动方法包括:

在发光阶段,获取显示画面的亮度信息;

根据所述亮度信息,确定脉冲信号的占空比;

所述第一电压端输入高电平,所述第一栅线向所述第一开关晶体管的栅极输入具有所述占空比的脉冲信号,以控制所述发光器件的发光时间。

2. 根据权利要求1所述的一种像素电路的驱动方法,其特征在于,所述亮度信息包括所述显示画面的亮度值。

3. 根据权利要求1所述的一种像素电路的驱动方法,其特征在于,所述亮度信息包括与所述显示画面的亮度值相对应的显示模式。

4. 根据权利要求2或3所述的一种像素电路的驱动方法,其特征在于,在所述亮度值为百分比值的情况下,所述根据所述亮度信息,确定脉冲信号的占空比包括:

所述亮度值的百分比值与所述占空比的百分比值相等。

5. 根据权利要求4所述的一种像素电路的驱动方法,其特征在于,所述像素电路还包括第二开关晶体管、第一电容以及第二电容,

所述第二开关晶体管的第一极连接数据线,第二极连接所述驱动晶体管的栅极,栅极连接第二栅线;

所述第一电容的一端连接所述驱动晶体管的栅极,另一端连接所述发光器件的阳极;

所述第二电容的一端连接所述发光器件的阳极,另一端连接所述第二电压端。

6. 根据权利要求5所述的一种像素电路的驱动方法,其特征在于,

所述驱动晶体管、所述第一开关晶体管以及所述第二开关晶体管均为N型晶体管;或,所述驱动晶体管、所述第一开关晶体管以及所述第二开关晶体管均为P型晶体管。

7. 根据权利要求6所述的一种像素电路的驱动方法,其特征在于,

所述驱动晶体管、所述第一开关晶体管以及所述第二开关晶体管均为增强型晶体管或耗尽型晶体管。

8. 根据权利要求7所述的一种像素电路的驱动方法,其特征在于,在所述第一开关晶体管、所述第二开关晶体管均为N型增强型晶体管的情况下,

所述驱动晶体管、所述第一开关晶体管、所述第二开关晶体管的第一极为漏极,第二极为源极。

9. 根据权利要求8所述的一种像素电路的驱动方法,其特征在于,所述驱动方法包括:

在重置阶段,所述第一电压端输入低电平,所述第一栅线输入高电平,所述第一开关晶体管导通,所述第二栅线输入高电平,所述第二开关晶体管导通,所述数据线输入参考电压;

在补偿阶段,所述第一栅线输入高电平,所述第一开关晶体管导通,所述第二栅线输入高电平,所述第二开关晶体管导通,所述数据线输入参考电压,所述第一电压端输入高电平,所述驱动晶体管的阈值电压存入所述第一电容;

在写入阶段,所述第二栅线输入高电平,所述第二开关晶体管导通,所述第一栅线输入

低电平,所述第二开关晶体管处于截止状态,所述数据线输入的数据电压写入所述驱动晶体管的栅极;

在所述发光阶段,所述第一电压端输入高电平,所述第二栅线栅极输入低电平,所述第二开关晶体管截止,所述第一栅线输入具有所述占空比的脉冲信号。

10. 一种像素电路的驱动装置,所述像素电路包括驱动晶体管、阳极与驱动晶体管的第二极相连接的发光器件,以及第一开关晶体管,所述第一开关晶体管的第一极连接第一电压端,第二极与所述驱动晶体管的第一极相连接,栅极连接第一栅线,其特征在于,所述驱动装置包括:获取单元、占空比确定单元以及脉冲信号触发单元;

所述获取单元用于在所述像素电路的发光阶段,获取显示画面的亮度信息;

所述占空比确定单元用于根据所述亮度信息,确定脉冲信号的占空比;

所述脉冲信号触发单元用于在所述第一电压端输入高电平时,通过所述第一栅线向所述第一开关晶体管的栅极输入具有所述占空比的脉冲信号,以控制所述发光器件的发光时间。

一种像素电路的驱动方法及其驱动装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电路的驱动方法及其驱动装置。

背景技术

[0002] 随着显示技术的急速进步,作为显示装置核心的半导体元件技术也随之得到了飞跃性的进步。对于现有的显示装置而言,有机发光二极管(Organic Light Emitting Diode, OLED)作为一种电流型发光器件,因其所具有的自发光、快速响应、宽视角和可制作在柔性衬底上等特点而越来越多地被应用于高性能显示领域当中。OLED按驱动方式可分为PMOLED(Passive Matrix Driving OLED,无源矩阵驱动有机发光二极管)和AMOLED(Active Matrix Driving OLED,有源矩阵驱动有机发光二极管)两种,由于AMOLED显示器具有低制造成本、高应答速度、省电、可用于便携式设备的直流驱动、工作温度范围大等等优点,而越来越多地被应用于高性能显示领域当中。

[0003] 然而在使用AMOLED显示器观看显示画面的过程中,不同的环境光线的亮度对人眼的感受程度不同。例如,当环境光线较亮时,需要调高显示器的亮度,以使得显示画面更加清晰;当环境光线较暗时,需要调低显示器的亮度,以避免亮度较高的显示画面带来刺眼的感觉,因此人们需要根据不同的观看环境对显示画面的亮度进行调节。

[0004] 现有技术中,是通过对数据线输出的数据电压Vdata进行调节,以达到调节显示亮度的目的。然而在对数据电压进行调节的过程中,首先要根据伽马曲线(例如Gamma_{2.2})将灰阶值通过查找表的方式,转换为亮度值,然后对所述亮度值进行相应倍数的增益运算,从而对亮度值进行调节。然而为了将亮度调整后的画面进行显示,还需要根据所述伽马曲线将调整后的亮度值根据查找表的方式,转换为灰阶值,并通过数据线输入至每一个像素电路。综上所述,上述方法在亮度调节过程中需要进行大量的查找表步骤,因此需要增加大量的存储器,这样一来会占用了大量的FPGA(Field-Programmable Gate Array,现场可编程门阵列)资源,提高了生产成本。

发明内容

[0005] 本发明的实施例提供一种像素电路的驱动方法及其驱动装置,能够解决利用伽马曲线和查找表方式进行亮度调整时,导致存储器数量增加而引起成本上升的问题。

[0006] 为达到上述目的,本发明的实施例采用如下技术方案:

[0007] 本发明实施例的一方面,提供一种像素电路的驱动方法,所述像素电路包括驱动晶体管、阳极与驱动晶体管的第二极相连接的发光器件,以及第一开关晶体管,所述第一开关晶体管的第一极连接第一电压端,第二极与所述驱动晶体管的第一极相连接,栅极连接第一栅线,所述驱动方法包括:

[0008] 在发光阶段,获取显示画面的亮度信息;

[0009] 根据所述亮度信息,确定脉冲信号的占空比;

[0010] 所述第一电压端输入高电平,所述第一栅线向所述第一开关晶体管的栅极输入具

有所述占空比的脉冲信号,以控制所述发光器件的发光时间。

[0011] 本发明实施例的另一方面,提供一种像素电路的驱动装置,所述像素电路包括驱动晶体管、阳极与驱动晶体管的第二极相连接的发光器件,以及第一开关晶体管,所述第一开关晶体管的第一极连接第一电压端,第二极与所述驱动晶体管的第一极相连接,栅极连接第一栅线,所述驱动装置包括:获取单元、占空比确定单元以及脉冲信号触发单元;

[0012] 所述获取单元用于在所述像素电路的发光阶段,获取显示画面的亮度信息;

[0013] 所述占空比确定单元用于根据所述亮度信息,确定脉冲信号的占空比;

[0014] 所述脉冲信号触发单元用于在所述第一电压端输入高电平时,通过所述第一栅线向所述第一开关晶体管的栅极输入具有所述占空比的脉冲信号,以控制所述发光器件的发光时间。

[0015] 本发明实施例提供一种像素电路的驱动方法及其驱动装置,所述像素电路包括驱动晶体管、阳极与驱动晶体管的第二极相连接的发光器件,以及第一开关晶体管,所述第一开关晶体管的第一极连接第一电压端,第二极与驱动晶体管的第一极相连接,栅极连接第一栅线。所述像素电路的驱动方法包括:首先,在发光阶段,获取显示画面的亮度信息,从而得到最终需要显示的画面的亮度值;然后,根据所述亮度信息,确定脉冲信号的占空比,从而使得所述脉冲信号的占空比与上述亮度信息相匹配;最后,第一电压端输入高电平,第一栅线向第一开关晶体管的栅极输入具有所述占空比的脉冲信号。由于驱动晶体管导通时,第一电压端输入的高电平能够使得流过所述驱动晶体管的驱动电流驱动发光器件进行发光,而具有所述占空比的脉冲信号能够控制发光器件的通断,从而控制发光器件的发光时间,改变发光器件驱动电流的有效值的目的。进而在像素电路的驱动过程中,就可以实现对发光器件亮度进行调整的目的。这样一来,一方面,由于上述对发光器件的亮度进行调整的过程中,并未涉及亮度与灰阶互换过程的查找表步骤,因此可以减小存储器的数量,降低FPGA资源的占用率,从而达到降低成本的目的;另一方面,在亮度调节的过程中,并没有改变数据线输入的灰阶数据,避免了在亮度调整过程中由于灰阶可调范围减小,而造成对显示画面精细度的影响。

附图说明

[0016] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0017] 图1为本发明实施例提供的一种像素电路的结构示意图;

[0018] 图2为本发明实施例提供的一种像素电路的驱动方法流程图;

[0019] 图3a为本发明实施例提供的一种脉冲信号;

[0020] 图3b为本发明实施例提供的另一种脉冲信号;

[0021] 图4为本发明实施例提供的另一种像素电路的结构示意图;

[0022] 图5为本发明实施例提供的一种控制信号时序图;

[0023] 图6为本发明实施例提供的一种像素电路的驱动装置的结构示意图。

具体实施方式

[0024] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0025] 本发明实施例提供一种像素电路的驱动方法,其中,所述像素电路,如图 1 所示,可以包括驱动晶体管 Td、阳极与驱动晶体管 Td 的第二极相连接的发光器件 L,第一开关晶体管 T1,所述第一开关晶体管 T1 的第一极连接第一电压端 ELVDD,第二极与驱动晶体管 Td 的第一极相连接,栅极连接第一栅线 G1。如图 2 所示,上述驱动方法可以包括:

[0026] S101、在如图 5 所示的发光阶段 P4,获取显示画面的亮度信息。

[0027] S102、根据所述亮度信息,确定脉冲信号的占空比。

[0028] S103、第一电压端 ELVDD 输入高电平,第一栅线 G1 向第一开关晶体管 T1 的栅极输入具有所述占空比的脉冲信号 PWM(Pulse Width Modulation,脉冲宽度调节),以控制发光器件 L 的发光时间。

[0029] 需要说明的是,发光器件 L 的阴极与第二电压端 ELVSS 相连接。其中,所述发光器件 L 可以是现有技术中包括 LED(Light Emitting Diode,发光二极管)或 OLED(Organic Light Emitting Diode,有机发光二极管)在内的多种电流驱动发光器件。在本发明实施例中,是以 OLED 为例进行的说明。

[0030] 本发明实施例提供一种像素电路的驱动方法。其中,所述像素电路包括驱动晶体管、阳极与驱动晶体管的第二极相连接的发光器件,以及第一开关晶体管,所述第一开关晶体管的第一极连接第一电压端,第二极与驱动晶体管的第一极相连接,栅极连接第一栅线。所述像素电路的驱动方法包括:首先,在发光阶段,获取显示画面的亮度信息,从而得到最终需要显示的画面的亮度值;然后,根据所述亮度信息,确定脉冲信号的占空比,从而使得所述脉冲信号的占空比与上述亮度信息相匹配;最后,第一电压端输入高电平,第一栅线向第一开关晶体管的栅极输入具有所述占空比的脉冲信号。由于驱动晶体管导通时,第一电压端输入的高电平能够使得流过所述驱动晶体管的驱动电流驱动发光器件进行发光,而具有所述占空比的脉冲信号能够控制发光器件的通断,从而控制发光器件的发光时间,改变发光器件驱动电流的有效值的目的。进而在像素电路的驱动过程中,就可以实现对发光器件亮度进行调整的目的。

[0031] 这样一来,一方面,由于上述对发光器件的亮度进行调整的过程中,并未涉及亮度与灰阶互换过程的查找表步骤,因此可以减小存储器的数量,降低 FPGA 资源的占用率,从而达到降低成本的目的。

[0032] 另一方面,在亮度调节的过程中,并没有改变数据线输入的灰阶值,避免了在亮度调整过程中由于灰阶可调范围减小,而造成对显示画面精细度的影响。

[0033] 具体的,在现有技术中,在对全屏的亮度进行调节的过程中,首先需要将单个像素单元中的灰阶值转换为亮度值,在通过对亮度值进行运算后,再将调整后的亮度值转换为对应的灰阶值,从而通过改变像素单元的灰阶值,以达到改变显示亮度的目的。因此,现有技术中全屏亮度调节的过程实质上是对灰阶可调范围的最大值的调整。

[0034] 例如,当将灰阶可调范围 0 ~ 255 的最大值 255 降低为最大值为 60 的灰阶可调范

围 0 ~ 60 时,由于全屏亮度灰阶可调范围的最大值降低了,因此全屏的整体亮度下降。在此情况下,对于单个像素单元而言,画面的灰阶值只能在 0 ~ 60 内变化,因此同一个像素单元中,灰阶值相近的两帧显示画面可能无法被人眼识别,从而使得显示画面不够精细。而本发明实施例提供的驱动方法中,在对亮度进行调节时,并未改变数据线输入的灰阶值,因此灰阶可调范围仍然为 0 ~ 255 之间,因此不会影响显示画面的精细度。

[0035] 以下对上述显示画面的亮度信息进行举例说明。

[0036] 实施例一

[0037] 上述亮度信息可以包括所述显示画面的亮度值。即亮度信息可以是代表亮度的具体数值,例如,亮度信息可以为 $X \text{ cd/m}^2$ (坎德拉每平方米)。这样一来,可以从存储有显示画面的亮度值与脉冲信号的占空比之间的对应关系表中,查找出与亮度值为 $X \text{ cd/m}^2$ (坎德拉每平方米) 相对应的脉冲信号的占空比。接下来,通过具有该占空比的脉冲信号 PWM 控制发光二极管 OLED 的通断,以控制发光二极管 OLED 的发光时间,从而改变流过发光二极管 OLED 的驱动电流在发光阶段 P4 内的有效值,当驱动电流的有效值较大时,发光二极管 OLED 的亮度较高,当驱动电流的有效值较小时,发光二极管 OLED 的亮度较低。这样一来,通过控制发光二极管 OLED 的驱动电流的有效值,使得发光二极管 OLED 的有效亮度值与目标亮度值 $X \text{ cd/m}^2$ 相同,从而实现了对发光二极管 OLED 的亮度调整。

[0038] 此外,上述调整过程虽然是以一个像素单元为例进行的说明,但同样适用于显示面板全屏亮度的调整。具体的,显示面板可以包括多个呈矩阵形式排列的像素单元,而位于同一行的像素单元可以通过同一条栅线进行控制。由于上述脉冲 PWM 可以通过第一栅线 G1 输入至第一开关晶体管 T1。每一行第一栅线 G1 控制一行像素单元,每一个像素单元的像素电路中均设置有上述第一开关晶体管 T1。因此可以通过栅极驱动电路在对显示面板中的各行栅线实现逐行扫描的过程中,将脉冲信号 PWM 逐行输入至显示面板中的所有第一栅线 G1 上。从而可以实现显示面板全屏亮度的调节。

[0039] 需要说明的是,对于单个像素单元而言,在数据线输入该像素单元的数据电压 Vdata 不变的情况下,脉冲信号 PWM 能够控制流过发光二极管 OLED 的驱动电流有效值的大小。具体的,当脉冲信号 PWM 如图 3a 所示,其占空比为 10% 时,在整个发光阶段 P4,只有 10% 的时间内发光二极管 OLED 有驱动电流流过,从而可以使得驱动电流的有效值为发光二极管 OLED 在发光阶段一直亮时的驱动电流的 10% 左右。当脉冲信号 PWM 如图 3b 所示,其占空比为 90% 时,在整个发光阶段 P4,有 90% 的时间内发光二极管 OLED 有驱动电流流过,从而可以使得驱动电流的有效值为发光二极管 OLED 在发光阶段一直亮时的驱动电流的 90% 左右。

[0040] 实施例二

[0041] 上述亮度信息可以包括与显示画面的亮度值相对应的显示模式,例如亮度信息可以是夜间模式、户外模式、阴雨天模式等。通常情况下,由于夜间的外界光亮度小于阴雨天,而阴雨天的外界光的亮度小于晴天户外时的外界光亮度。因此,在夜间和阴雨天为了避免显示画面的亮度值过高造成刺眼的现象,以及晴天户外的情况下,由于显示画面亮度值过低,外界光较强造成画面看不清的现象。可以将夜间模式对应的显示画面的亮度值调整为小于阴雨天模式对应的亮度值,而阴雨天模式对应的亮度值可以小于户外模式对应的亮度值。

[0042] 这样一来,可以从存储有显示模式与脉冲信号的占空比之间的对应关系表中,查找出与显示模式相对应的脉冲信号的占空比。接下来,通过具有该占空比的脉冲信号 PWM 控制发光二极管 OLED 的发光时间,从而改变流过发光二极管 OLED 的驱动电流在发光阶段 P4 内的有效值,使得发光二极管 OLED 的有效亮度值与目标亮度值 $X \text{ cd/m}^2$ 相同,从而实现对发光二极管 OLED 的亮度调整。

[0043] 实施例三

[0044] 在所述亮度值为百分比值的情况下,所述根据亮度信息,确定脉冲信号的占空比可以包括:

[0045] 亮度值的百分比值与占空比的百分比值可以相等。

[0046] 例如,对于单个像素单元而言,在数据线输入该像素单元的数据电压 V_{data} 不变的情况下,如果发光二极管 OLED 在发光阶段一直亮时的亮度阈值为 T ,当亮度值为所述亮度阈值 T 的 10% 时,脉冲信号 PWM 可以如图 3a 所示的占空比可以为 10%。或者,当亮度值为所述亮度阈值 T 的 90% 时,脉冲信号 PWM 可以如图 3b 所示的占空比可以为 90%。这样一来,可以直观的根据亮度值得出脉冲信号 PWM 的占空比。

[0047] 综上所述,如果所有像素单元的发光二极管 OLED 在发光阶段一直亮时,显示屏的全屏亮度阈值为 U 。那么当所有像素单元中,每个像素单元的亮度值均为所述亮度阈值 T 的 10% 时,显示屏的全屏亮度可以为全屏亮度阈值 U 的 10%。同理,当所有像素单元中,每个像素单元的亮度值均为所述亮度阈值 T 的 90% 时,显示屏的全屏亮度可以为全屏亮度阈值 U 的 90%。其中,上述实施例中,仅仅是以脉冲信号 PWM 的占空比为 10% 或 90% 为例进行的说明。具有其它占空比的脉冲信号 PWM 在此不再一一赘述,但都应当属于本发明的保护范围。

[0048] 在此情况下,当脉冲信号 PWM 的占空比在 10%~90% 的范围内时,相邻两次显示画面需要输入的脉冲信号 PWM 占空比的最小步进值为 10%,例如第一个脉冲信号 PWM 占空比为 10%,增加一个最小步进值后,第二个脉冲信号 PWM 占空比为 20%。这样一来,在对显示画面的亮度调整的过程中,相邻两次显示画面的最小亮度步进值为所述亮度阈值 T 的 10%。因此,由于最小亮度步进值太大,从而使得亮度调节过程中,相邻两次显示画面之间的亮度差异较大。

[0049] 为了解决上述问题,可以减小相邻两次显示画面需要输入的脉冲信号 PWM 占空比的最小步进值,例如当相邻两次显示画面需要输入的脉冲信号 PWM 占空比的最小步进值为 10% 时,相邻两次显示画面的最小亮度步进值可以为所述亮度阈值 T 的 10%。从而可以减小最小亮度步进值,降低相邻两次显示画面之间的亮度差异,提高显示效果。

[0050] 由于 OLED 显示器的阵列基板上设置有多个 TFT (Thin Film Transistor, 薄膜晶体管)。为了提高 TFT 的载流子迁移率,并降低电阻率,使得通过相同电流时,功耗较小。一般采用多晶硅构成上述 TFT。然而由于生产工艺和多晶硅的特性,导致在大面积玻璃基板上制作的 TFT 开关电路时,常常在诸如阈值电压 V_{th} 、迁移率等电学参数上出现波动,从而使得流经 OLED 器件的电流不仅会随着 TFT 长时间导通所产生的导通电压应力的变化而改变,而且其还会随着 TFT 的阈值电压 V_{th} 漂移而有所不同。如此一来,将会影响到显示器的亮度均匀性与亮度恒定性。从而降低显示器的画面品质和质量。

[0051] 为了解决上述问题,会在显示器中设置具有补偿功能的 OLED 像素电路。以下通过

具体的实施例,以如图 4 所示的具有补偿功能的 OLED 像素电路为例,在驱动该 OLED 像素电路的过程中,对实现上述亮度的方法进行详细的描述。

[0052] 实施例四

[0053] 上述像素电路如图 4 所示,还可以包括第二开关晶体管 T2、第一电容 C1 以及第二电容 C2,

[0054] 其中,第二开关晶体管 T2 的第一极连接数据线 Data,第二极连接驱动晶体管 Td 的栅极,栅极连接第二栅线 G2。

[0055] 第一电容 C1 的一端连接驱动晶体管 Td 的栅极,另一端连接发光器件,例如发光二极管 OLED 的阳极。

[0056] 第二电容 C2 的一端连接发光器件,例如发光二极管 OLED 的阳极,另一端连接第二电压端 ELVSS。

[0057] 需要说明的是,第一、本发明实施例中的所有晶体管 (Td、T1 以及 T2) 可以是耗尽型晶体管,也可以是增强型晶体管。本发明对此不做限定的,但都应当属于本发明的保护范围。

[0058] 第二、第二电压端 ELVSS 输入低电平或者接地。

[0059] 第三、本发明实施例中的所有晶体管 (Td、T1 以及 T2) 可以均为 N 型晶体管,也可以均为 P 型晶体管。本发明对此不作限制,但都应当属于本发明的保护范围。

[0060] 以下实施例均是以驱动晶体管 Td、第一开关晶体管 T1 以及第二开关晶体管 T2 均为 N 型增强型晶体管为例进行的说明。

[0061] 在此基础上,由于对于 N 型晶体管而言,源极的电位低于漏极的电位,从而可以使得晶体管在导通后,N 型晶体管中的载流子(电子),能够从晶体管的电位较低的源极流向电位较高的漏极。以图 1 中的驱动晶体管 Td 为例,由于第一电压端 ELVDD 输入的电压用于驱动发光二极管 OLED 进行发光,因此其输入的电压一般大于节点 b 处的电压。因此驱动晶体管 Td 的第二极为源极,第一极为漏极。

[0062] 综上所述,当上述晶体管均为 N 型晶体管时,上述晶体管的第一极可以均为漏级,第二极均可以均为源极。

[0063] 以下结合如图 5 所示的控制信号时序,对如图 4 所示的像素电路的工作过程进行详细说明。

[0064] 如图 5 所示,的像素电路工作时,其工作过程具体可以分为三个阶段,分别为:重置阶段、补偿阶段、写入阶段以及发光阶段,可以分别用 P1、P2、P3 和 P4 来表示。

[0065] 在重置阶段 P1,第一电压端 ELVDD 输入低电平,第一栅线 G1 输入高电平,第二栅线 G2 输入高电平,数据线 Data 输入参考电压 Vref。其中,本发明实施例中,是以参考电压 Vref 为低电平为例进行的说明。

[0066] 在第一栅线 G1、第二栅线 G2 输入高电平的情况下,可以分别将第一开关晶体管 T1 和第二开关晶体管 T2 导通,使得数据线 Data 输入的参考电压 Vref 能够传输至驱动晶体管 Td 的栅极,结点 a 的电位为 Vref,从而对驱动晶体管 Td 的栅极电压,以及第一电容 C1、第二电容 C2 两端的电进行重置,将上一帧画面显示过程中,驱动晶体管 Td 的栅极,以及第一电容 C1、第二电容 C2 两端残留的电压进行释放,从而可以避免残留于驱动晶体管 Td 的栅极,以及第一电容 C1、第二电容 C2 两端的电压对本帧画面显示的影响。在此阶段,由于驱动晶

晶体管 Td 为截止状态,因此发光二极管 OLED 不发光。

[0067] 在补偿阶段 P2,第一电压端 ELVDD 输入高电平,第一栅线 G1 输入高电平,第二栅线 G2 输入高电平,数据线 Data 输入参考电压 Vref。

[0068] 第一开关晶体管 T1 和第二开关晶体管 T2 继续保持导通状态,第一电压端 ELVDD 输入高电平,对处于导通状态下的驱动晶体管 Td 进行充电,将比驱动晶体管 Td 的栅极(结点 a)的电位 Vref 低一个驱动晶体管 Td 自身的阈值电压 Vth 的电平输入至驱动晶体管 Td 的源极(结点 b),使得结点 b 的电位为 Vref-Vth,此时驱动晶体管 Td 截止,第一电容 C1 两端的电压为 Vth。

[0069] 在写入阶段 P3,第一电压端 ELVDD 输入高电平,第一栅线 G1 输入低电平,第二栅线 G2 输入高电平,数据线 Data 输入数据电压 Vdata。

[0070] 此时,第一开关晶体管 T1 处于截止状态,第二开关晶体管 T2、驱动晶体管 Td 导通。数据线 Data 输入数据电压 Vdata,此时,在第一电容 C1 和第二电容 C2 的分压作用下,结点 b 的电位为 $V_{ref}-V_{th}+a(V_{data}-V_{ref})$,其中, $a = C_{01}/(C_{01}+C_{02})$, C_{01} 为第一电容 C1 的电容值, C_{02} 为第二电容的电容值。此外,由于数据线 Data 输入数据电压 Vdata,驱动晶体管 Td 的栅极(结点 a)的电位为 Vdata。

[0071] 在发光阶段 P4,第一电压端 ELVDD 输入高电平,第二栅线 G2 输入低电平,第一栅线 G1 输入具有占空比(例如 10%)的脉冲信号 PWM。

[0072] 在此阶段,第二开关晶体管 T2 处于截止状态,第一栅线 G1 输入具有占空比(例如 10%)的脉冲信号 PWM 能够控制第一开关晶体管 T1 的导通时间,使得第一开关晶体管 T1 在发光阶段 P4 的 10%的时间内导通,从而控制 OLED 发光时间,改变发光二极管 OLED 驱动电流的有效值。

[0073] 其中,发光二极管 OLED 的发光亮度与驱动电流的有效值的大小有关,驱动电流的有效值越大,发光二极管 OLED 的发光亮度越高,驱动电流的有效值越小,发光二极管 OLED 的发光亮度越低。由于脉冲信号 PWM 由第一栅线 G1 输入,因此可以通过栅极驱动电路在对显示面板中的各行栅线实现逐行扫描的过程中,将脉冲信号 PWM 逐行输入至显示面板中的所有第一栅线 G1 上。从而可以实现显示面板全屏亮度的调节。

[0074] 此外,在上述发光阶段 P4 中,第一电压端 ELVDD 输入高电平,当发光二极管 OLED 在脉冲信号 PWM 的控制下进行发光时,驱动晶体管 Td 的栅源电压可以为:

$$[0075] \quad V_{gs} = V_a - V_b$$

$$[0076] \quad = (V_{data}) - (V_{ref} - V_{th} + a(V_{data} - V_{ref}))$$

$$[0077] \quad = (1-a) \times (V_{data} - V_{ref}) + V_{th}$$

[0078] 此时,驱动 OLED 发光的电流 $I = K/2(V_{gs} - V_{th})^2 = I = K/2((1-a) \times (V_{data} - V_{ref}))$;

[0079] 其中, K 为关联于驱动晶体管 Td 的电流常数。

[0080] 综上所述,用于驱动 OLED 发光的电流 I 与驱动晶体管 Td 的阈值电压 Vth 无关,从而可以避免由于阈值电压发生漂移而造成显示亮度差异。

[0081] 需要说明的是,在上述实施例,晶体管均是以 N 型增强型 TFT 为例进行的说明。或者,同样可以采用 N 型耗尽型 TFT,其不同之处在于,对于 N 型增强型 TFT,阈值电压 Vth 为正值,而对于 N 型耗尽型 TFT,阈值电压 Vth 为负值。

[0082] 此外,当上述所有晶体管为 P 型晶体管时,需要对驱动信号的时序、电路的输入信号,以及发光器件 L 的连接方向进行相应的调整。

[0083] 具体的,将图 4 中第一电压端 ELVDD 与第二电压端 ELVSS 的连接位置进行互换。例如,将原本连接第一电压端 ELVDD 的第一开关晶体管 T1 的第一极与第二电压端 ELVSS 相连接;将原本连接第二电压端 ELVSS 的发光器件 L 的阴极连接第一电压端 ELVDD。

[0084] 并且,还需要将图 5 中的第一栅线 G1、第二栅线 G2 输出的信号的方向进行翻转。此外,还需要将原图 4 中的发光器件 L 的阴极和阳极的方向进行互换。具体的工作过程同理可得,在此不再赘述,但都应当属于本发明的保护范围。

[0085] 本发明实施例提供一种像素电路的驱动装置,其中,所述像素电路,如图 1 所示,可以包括驱动晶体管 Td、阳极与驱动晶体管 Td 的第二极相连接的发光器件 L,第一开关晶体管 T1,所述第一开关晶体管 T1 的第一极连接第一电压端 ELVDD,第二极与驱动晶体管 Td 的第一极相连接,栅极连接第一栅线 G1。如图 6 所示,所述驱动装置可以包括:获取单元 100、占空比确定单元 101 以及脉冲信号触发单元 102。

[0086] 具体的,获取单元 100 用于在像素电路的发光阶段 P4,获取显示画面的亮度信息。

[0087] 占空比确定单元 101 用于根据所述亮度信息,确定脉冲信号的占空比。

[0088] 脉冲信号触发单元 102 用于在所述第一电压端 ELVDD 输入高电平时,通过第一栅线 G1 向第一开关晶体管 T1 的栅极输入具有所述占空比的脉冲信号 PWM,以控制发光器件 L 的发光时间。

[0089] 需要说明的是,上述亮度信息包括所述显示画面的亮度值,或者,上述亮度信息可以包括与显示画面的亮度值相对应的显示模式,例如亮度信息可以是夜间模式、户外模式、阴雨天模式等。并且,在所述亮度值为百分比值的情况下,亮度值的百分比值与占空比的百分比值可以相等。

[0090] 本发明实施例提供一种像素电路的驱动装置。其中,所述像素电路包括驱动晶体管、阳极与驱动晶体管的第二极相连接的发光器件,以及第一开关晶体管,所述第一开关晶体管的第一极连接第一电压端,第二极与驱动晶体管的第一极相连接,栅极连接第一栅线。所述驱动装置可以包括:获取单元、占空比确定单元以及脉冲信号触发单元。其中,获取单元用于在像素电路的发光阶段,获取显示画面的亮度信息;占空比确定单元用于根据所述亮度信息,确定脉冲信号的占空比;脉冲信号触发单元用于向驱动晶体管的第一极输入具有所述占空比的脉冲信号。由于驱动晶体管导通时,第一电压端输入的高电平能够使得流过所述驱动晶体管的驱动电流驱动发光器件进行发光,而具有所述占空比的脉冲信号能够控制发光器件的通断,从而控制发光器件的发光时间,改变发光器件驱动电流的有效值的目的。进而在像素电路的驱动过程中,就可以实现对发光器件亮度进行调整的目的。这样一来,一方面,由于上述对发光器件的亮度进行调整的过程中,并未涉及亮度与灰阶互换过程的查找表步骤,因此可以减小存储器的数量,降低 FPGA 资源的占用率,从而达到降低成本的目的;另一方面,在亮度调节的过程中,并没有改变数据线输入的灰阶数据,避免了在亮度调整过程中由于灰阶可调范围减小,而造成对显示画面精细度的影响。

[0091] 本领域普通技术人员可以理解:实现上述方法实施例的全部或部分步骤可以通过程序指令相关的硬件来完成,前述的程序可以存储于一计算机可读取存储介质中,该程序在执行时,执行包括上述方法实施例的步骤;而前述的存储介质包括:ROM、RAM、磁碟或者

光盘等各种可以存储程序代码的介质。

[0092] 以上所述, 仅为本发明的具体实施方式, 但本发明的保护范围并不局限于此, 任何熟悉本技术领域的技术人员在本发明揭露的技术范围内, 可轻易想到变化或替换, 都应涵盖在本发明的保护范围之内。因此, 本发明的保护范围应以所述权利要求的保护范围为准。

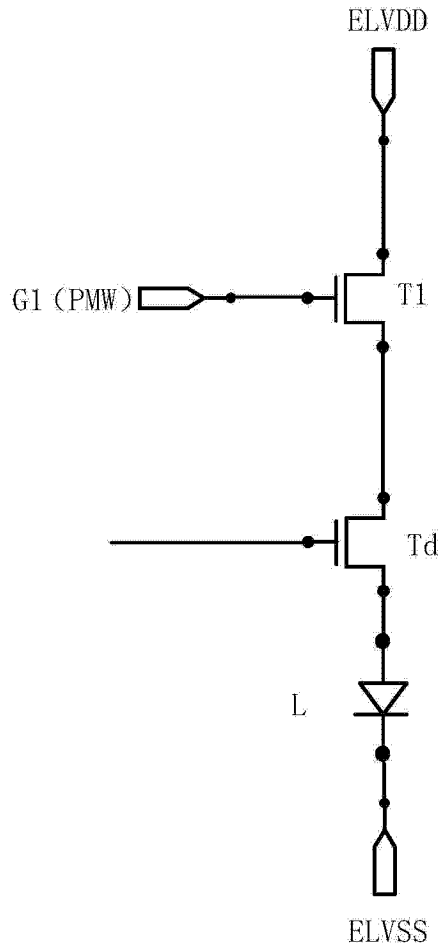


图 1

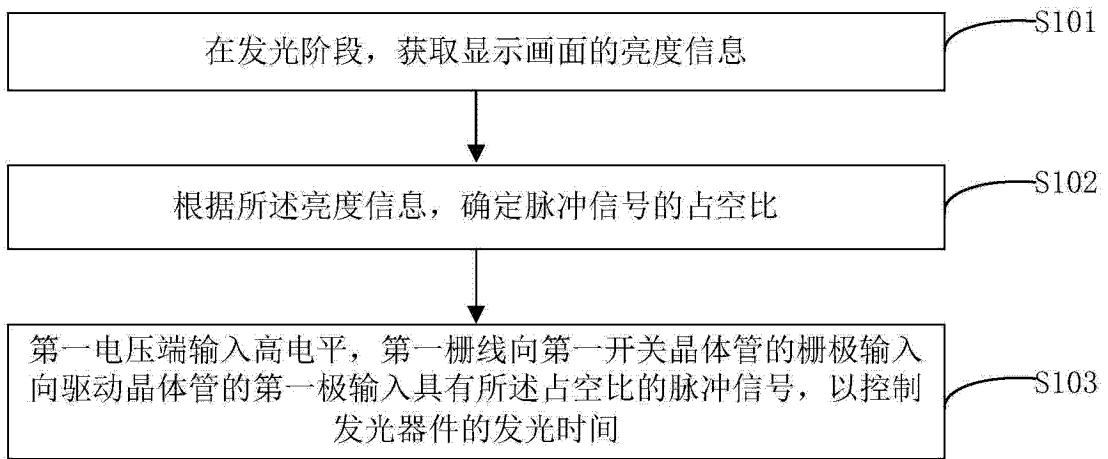


图 2

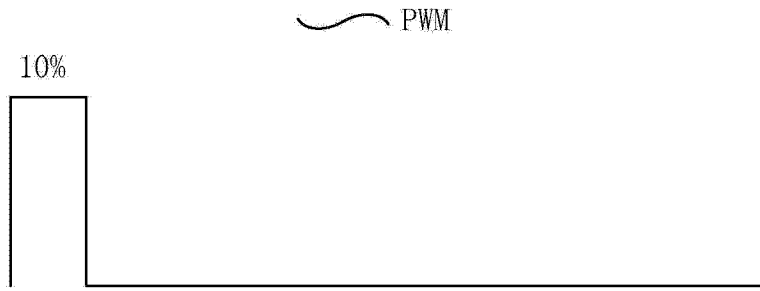


图 3a

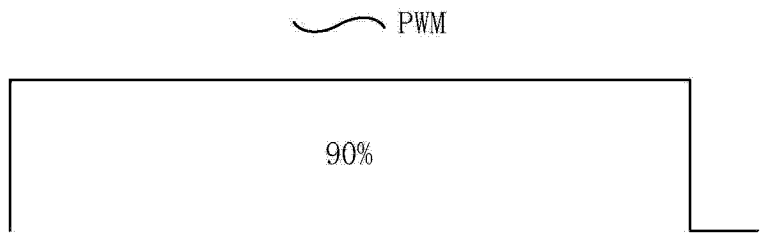


图 3b

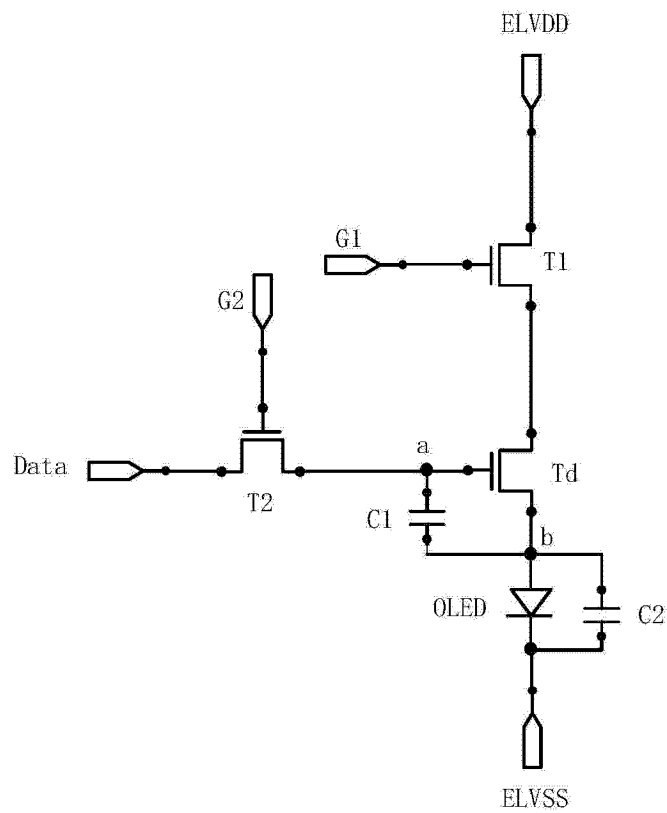


图 4

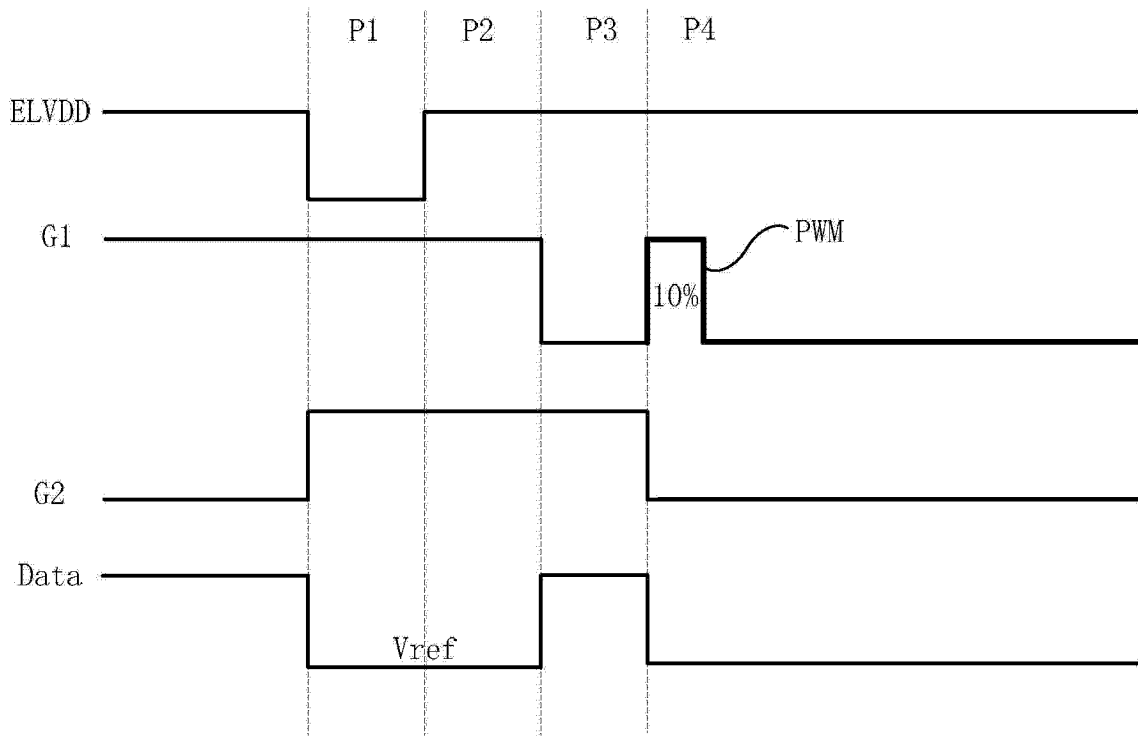


图 5

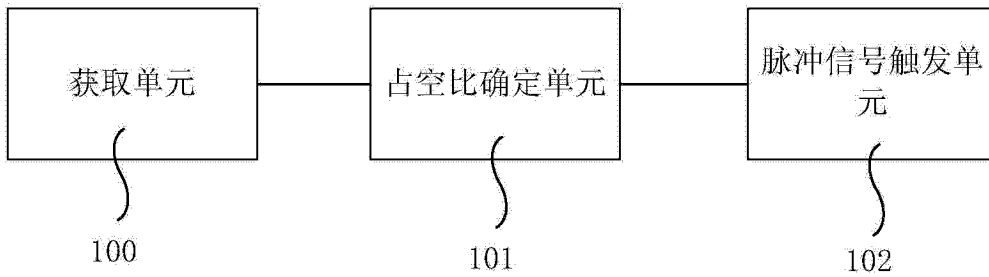


图 6