

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-87960

(P2004-87960A)

(43) 公開日 平成16年3月18日(2004.3.18)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
HO 1 L 21/8234	HO 1 L 27/08 1 O 2 C	5 F O 4 8
HO 1 L 21/316	HO 1 L 21/316 S	5 F O 5 8
HO 1 L 27/088		

審査請求 未請求 請求項の数 10 O L (全 12 頁)

(21) 出願番号	特願2002-249205 (P2002-249205)	(71) 出願人	000005223 富士通株式会社 神奈川県川崎市中原区上小田中4丁目1番1号
(22) 出願日	平成14年8月28日 (2002.8.28)	(74) 代理人	100091340 弁理士 高橋 敬四郎
		(74) 代理人	100105887 弁理士 来山 幹雄
		(72) 発明者	堀 充明 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内
		Fターム(参考)	5F048 AA07 AC01 BB05 BB11 BB16 BC06 BG14 DA25 5F058 BA06 BC02 BE03 BE10 BF62 BJ10

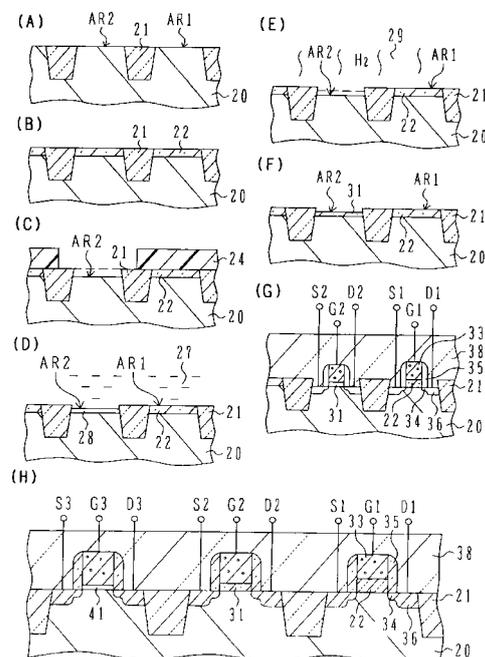
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】一旦形成した第1の厚さのゲート絶縁膜を除去し、そこに第1の厚さより薄い第2の厚さを有し、高品質の第2のゲート絶縁膜を形成することのできる半導体装置の製造方法を提供する。

【解決手段】半導体装置の製造方法は、(a)半導体基板表面の複数の領域に第1の厚さの第1のゲート絶縁膜を形成する工程と、(b)前記複数の領域の一部において、前記第1のゲート絶縁膜を除去すると共に、自然酸化膜の生成を許す工程と、(c)前記半導体基板を還元性雰囲気中で加熱し、前記工程(b)で生成した自然酸化膜を選択的に還元、除去する工程と、(d)前記工程(c)の後、前記複数の領域の一部において、半導体基板表面に第1の厚さより薄い第2の厚さの第2のゲート絶縁膜を形成する工程と、を含む。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

(a) 半導体基板表面の複数の領域に第 1 の厚さの第 1 のゲート絶縁膜を形成する工程と、
 (b) 前記複数の領域の一部において、前記第 1 のゲート絶縁膜を除去すると共に、自然酸化膜の生成を許す工程と、
 (c) 前記半導体基板を還元性雰囲気中で加熱し、前記工程 (b) で生成した自然酸化膜を選択的に還元、除去する工程と、
 (d) 前記工程 (c) の後、前記複数の領域の一部において、半導体基板表面に第 1 の厚さより薄い第 2 の厚さの第 2 のゲート絶縁膜を形成する工程と、
 を含む半導体装置の製造方法。

10

【請求項 2】

さらに、
 (e) 前記工程 (d) の後、前記複数の領域の他の一部において、前記第 1 のゲート絶縁膜または前記第 2 のゲート絶縁膜を除去すると共に、自然酸化膜の生成を許す工程と、
 (f) 前記工程 (e) の後、前記半導体基板を還元性雰囲気中で加熱し、前記工程 (e) で生成した自然酸化膜を選択的に還元、除去する工程と、
 (g) 前記複数の領域の他の一部において、半導体基板表面に第 1 の厚さ、および第 2 の厚さより薄い第 3 の厚さの第 3 のゲート絶縁膜を形成する工程と、
 を含む請求項 1 記載の半導体装置の製造方法。

20

【請求項 3】

前記選択的還元、除去は、前記ゲート絶縁膜に対するエッチレートを 1 / 2 以下に行われる請求項 1 または 2 記載の半導体装置の製造方法。

【請求項 4】

前記選択的還元、除去は、前記ゲート絶縁膜に対するエッチレートを約 1 / 8 以下に行われる請求項 1 または 2 記載の半導体装置の製造方法。

【請求項 5】

前記還元性雰囲気は、水素雰囲気または水素を含む混合ガス雰囲気である請求項 1 ~ 4 のいずれか 1 項記載の半導体装置の製造方法。

【請求項 6】

前記還元性雰囲気の圧力は 100 torr 以下、前記加熱の温度は 900 ~ 1050 の範囲内である請求項 1 ~ 5 のいずれか 1 項記載の半導体装置の製造方法。

30

【請求項 7】

前記自然酸化膜の選択的還元、除去の後、前記半導体基板を大気に触れさせることなく、次のゲート絶縁膜が形成される請求項 1 ~ 6 のいずれか 1 項記載の半導体装置の製造方法。

【請求項 8】

前記ゲート絶縁膜形成工程は、初めに酸化膜形成工程を含む請求項 1 ~ 7 のいずれか 1 項記載の半導体装置の製造方法。

【請求項 9】

前記ゲート絶縁膜形成工程は、その後の酸化膜窒化工程を含む請求項 8 記載の半導体装置の製造方法。

40

【請求項 10】

前記半導体基板はシリコン基板であり、前記ゲート絶縁膜はシリコン酸化膜、またはシリコン酸化窒化膜であり、前記自然酸化膜は SPM、SC1、SC2、オゾン水の少なくともいずれか 1 つの薬液処理による酸化膜を含み、前記ゲート絶縁膜形成工程は熱酸化工程を含む請求項 1 ~ 9 のいずれか 1 項記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

50

本発明は、半導体装置の製造方法に関し、特に厚さが異なる複数種類のゲート絶縁膜を有する半導体装置の製造方法に関する。

【0002】

【従来の技術】

絶縁ゲート型電界効果トランジスタにおいて、絶縁ゲート膜は重要な役割を果たす。酸化シリコンで絶縁ゲート膜を形成する場合、高品質の酸化シリコン膜とするため、ゲート酸化膜は熱酸化で形成している。しかしながら、ゲート酸化膜の品質は、その形成方法のみによって定まるものではなく、酸化前のシリコン基板の結晶性も影響を与えることが知られている。

【0003】

特開平8-321443号公報は、シリコンウエハを水素雰囲気中で1200、1時間アニールすることにより、シリコンウエハの表面平端性を改善し、極薄酸化膜の耐圧向上、製造歩留まりの向上を図ることを提案している。

【0004】

特開平7-335661号公報は、ゲート酸化膜を形成する前処理として、700torr以下の減圧水素雰囲気中1100以下のアニールを行ない、シリコン格子内の酸素を外方拡散させ、結晶欠陥を完全性の高いシリコン結晶格子に変えることを提案している。1200以上のアニールを行うと、結晶欠陥の一種であるスリップラインを発生させる可能性が大きい旨が教示されている。

【0005】

特開平9-232325号公報は、ゲート酸化膜作成直前に、水素を含む雰囲気中、950~1200で1~60秒のアニールを行い、不純物酸素を外方拡散し、酸化膜耐圧を向上することを提案している。

【0006】

ロジック回路、ロジックメモリー混載回路等を有する半導体装置において、入出力回路と内部回路とで異なる電源電圧を用いる場合がある。このような場合、印加される電圧に応じてゲート絶縁膜の厚さを異ならせている。

【0007】

又、内部回路内でも、トランジスタの目的に応じてゲート絶縁膜の厚さを異ならせる場合がある。高速動作が求められるトランジスタにおいてはゲート絶縁膜を薄くし、低消費電極を求められるトランジスタにおいては、相対的に厚いゲート絶縁膜を用いること等が提案されている。

【0008】

図5(A)~(F)は、2種類の厚さの異なるゲート絶縁膜を有する半導体装置の製造方法を概略的に示す。

図5(A)に示すように、シリコン基板50の表面に素子分離用トレンチを形成し、酸化シリコン等の絶縁層を堆積し、トレンチ以外の表面に堆積した絶縁膜を化学機械研磨(CMP)等により除去することにより、シャロートレンチアイソレーション(STI)51を形成する。

【0009】

図5(B)に示すように、シリコン基板50の表面を熱酸化し、STI51で囲まれた活性領域表面に、第1の厚さゲート絶縁膜52を形成する。第1の厚さのゲート絶縁膜52は、厚さの異なるゲート絶縁膜の中、相対的に厚いゲート絶縁膜である。

【0010】

図5(C)に示すように、基板表面上にレジスト層を形成し、相対的に薄いゲート絶縁膜を形成する活性領域を露出する開口を形成する。形成されたレジストパターン54をマスクとし、露出された第1のゲート絶縁膜52をフッ酸水溶液等で除去する。レジストパターン54で覆われたゲート絶縁膜52はそのまま残る。

【0011】

図5(D)に示すように、酸化膜除去工程及びその後の薬液処理において、薬液57と接

10

20

30

40

50

触するシリコン表面に、自然酸化膜 58 が形成される。

なお、本明細書において「自然酸化膜」は、シリコン基板等を空気中等に放置した場合等に表面に形成される低密度なシリコン酸化膜及び薬液処理等によりシリコン表面に形成される低密度のシリコン酸化膜を意味する。自然酸化膜は、熱酸化等により形成した高品質の酸化膜と較べ結晶性が不完全であり、密度が低い。

【0012】

図5(E)に示すように、必要に応じてフッ酸水溶液 59 で表面を処理し、自然酸化膜 58 を除去する。自然酸化膜は容易にフッ酸水溶液に溶解するため、先に形成したゲート絶縁膜 52 の厚さをほとんど減させずに、自然酸化膜をエッチングできる。

【0013】

図5(F)に示すように、露出したシリコン基板 50 の表面を熱酸化し、第1の厚さよりも薄い第2の厚さのゲート酸化膜 61 を形成する。なお、この熱酸化工程において、第1の厚さゲート酸化膜 52 も若干その厚さを増加させる。このようにして、厚さの異なる2種類のゲート絶縁膜を形成する。

【0014】

図5(E)に示す自然酸化膜除去を行わずに、薄いゲート酸化膜を形成すると、得られるゲート酸化膜は自然酸化膜を含んだものとなる。自然酸化膜は薄い膜であり、その後形成されるゲート絶縁膜が自然酸化膜に較べ十分厚いものであれば、自然酸化膜の与える影響は小さい。しかし、近年ゲート絶縁膜も薄くすることが要求され、典型的には1.5 nm以下のゲート絶縁膜が要求されている。

【0015】

自然酸化膜の厚さが1 nmあり、作成するゲート酸化膜が1.5 nmとすると、自然酸化膜が最終的ゲート絶縁膜に与える影響は大きい。自然酸化膜が形成された表面にそのままゲート絶縁膜を形成すると、得られるゲート絶縁膜の品質が、自然酸化膜に起因して大きく劣化してしまう。

【0016】

図5(E)に示すように、フッ酸水溶液で自然酸化膜を除去すれば、自然酸化膜による影響は低減することができる。しかし、洗浄後絶縁膜成膜まで、大気中に基板を保持すると新たな酸化が生じる。洗浄から成膜までの時間管理が必要であり、待ち時間が変化すると出来上りゲート絶縁膜の膜厚もバラツキが大きくなる。

【0017】

ゲート酸化膜に欠陥がある場合等、自然酸化膜を除去するフッ酸水溶液の処理を行なうと、ゲート酸化膜 52 にピンホール 60 が生じることがある。ピンホール 60 が発生すると、そこに形成される絶縁ゲート型トランジスタの特性は著しく損なわれる。

【0018】

【発明が解決しようとする課題】

以上説明したように、厚さの異なる2種類以上のゲート絶縁膜を有する半導体装置を高信頼性、高性能を保って安定性良く製造することは容易ではなかった。

【0019】

本発明の目的は、厚さの異なるゲート絶縁膜を有する半導体装置を、信頼性高く製造することのできる半導体装置の製造方法を提供することである。

本発明の他の目的は、厚さの異なる複数種類のゲート絶縁膜を形成し、相対的に薄いゲート絶縁膜も高品質で十分なゲート耐圧を有するものとして製造することのできる半導体装置の製造方法を提供することである。

【0020】

本発明のさらに他の目的は、一旦形成した第1の厚さのゲート絶縁膜を除去し、そこに第1の厚さより薄い第2の厚さを有し、高品質の第2のゲート絶縁膜を形成することのできる半導体装置の製造方法を提供することである。

【0021】

【課題を解決するための手段】

10

20

30

40

50

本発明の1観点によれば、(a)半導体基板表面の複数の領域に第1の厚さの第1のゲート絶縁膜を形成する工程と、(b)前記複数の領域の一部において、前記第1のゲート絶縁膜を除去すると共に、自然酸化膜の生成を許す工程と、(c)前記半導体基板を還元性雰囲気中で加熱し、前記工程(b)で生成した自然酸化膜を選択的に還元、除去する工程と、(d)前記工程(c)の後、前記複数の領域の一部において、半導体基板表面に第1の厚さより薄い第2の厚さの第2のゲート絶縁膜を形成する工程と、を含む半導体装置の製造方法が提供される。

【0022】

【発明の実施の形態】

図1(A)に示すように、シリコン基板10の表面を薬液11で処理することが種々の場合に必要である。薬液11としては、例えばレジスト層剥離や金属汚染の除去に用いられる硫酸と過酸化水素の混合溶液(SPM)、パーティクル除去等に用いられるアンモニアと過酸化水素と水の混合溶液(SC1)、金属除去等に用いられる塩酸と過酸化水素と水の混合溶液(SC2)、酸化膜除去等に用いられるフッ酸水溶液(HF)等がある。 10

【0023】

SPM、SC1、SC2の薬液処理は、目的に応じてその順序を入れ替え、複数種類を行なうことが一般的である。このような薬液処理により、シリコン基板表面には、低密度で結晶性の低い自然酸化膜が形成される。

【0024】

図1(C)に示すように、シリコン基板10の表面の自然酸化膜12を除去するため、水素雰囲気中の熱処理を行なうことが有効である。 20

本発明者は、薬液処理により自然酸化膜を生成させ、その後20torrの減圧水素雰囲気中で1000、10秒間の熱処理を行うことにより、酸化膜の厚さがどのように変化するかを調べた。比較のため、1nmの厚さの熱酸化膜も形成し、同様の水素雰囲気熱処理を行なった。

【0025】

なお、膜厚測定は全て空気中で単波長エリプソメーターを用いて行った。従って、シリコン基板が空気に接触することにより自然酸化膜が形成されることは避けようがない。

【0026】

図1(D)は、測定の結果を示す。図中白抜きの棒グラフは、始めに形成された酸化膜の厚さを示す。SPMの薬液処理を行った後の自然酸化膜は、厚さ約1nmである。熱酸化膜も厚さ約1nmに形成した。SC1の薬液処理を行った後の自然酸化膜の厚さは、約0.6nmである。SC2の薬液処理を行った後の自然酸化膜の厚さは、約0.55nmである。HF処理を行った後の自然酸化膜の厚さは、約0.25nmである。 30

【0027】

なお、シリコン基板を空気中に放置すると表面には自然酸化膜が成長する。上述の薬液処理を行った半導体基板をその後空気中に放置すると、薬液処理による自然酸化膜に加えて、さらに空気中放置による自然酸化膜が成長するであろう。

【0028】

図中右側に示したハッチングを付した棒グラフは、水素雰囲気熱処理を行った後の酸化膜の厚さを示す。水素雰囲気熱処理後の酸化膜は、SPM処理後の自然酸化膜においては約0.1nmとなった。SC1、SC2の薬液処理後の自然酸化膜もほぼ同様の厚さに減少した。HF処理後の自然酸化膜は約0.25nmと薄かったが、水素雰囲気熱処理後の酸化膜も他の場合よりやや薄い。 40

【0029】

薬液処理後の自然酸化膜を水素雰囲気中熱処理を行うことにより、ほぼ大部分の自然酸化膜は除去されることが判った。水素雰囲気中熱処理後も、約0.1nmの自然酸化膜があるが、この自然酸化膜は、薬液処理によって生じたものの残りか、空気に接触することにより新たに生成されたものかは判断できない。後者であれば、自然酸化膜はほぼ完全に除去できることになるが、前者の可能性も否定できないので、以下前者として解析を進める 50

。

【0030】

熱酸化により形成した厚さ約1nmのシリコン酸化膜は、水素雰囲気熱処理により厚さ約0.05nm減少したが、そのほとんどの厚さが残っている。水素雰囲気中熱処理は、自然酸化膜に対して選択的なエッチングであることが判る。

【0031】

HF薬液処理による自然酸化膜の水素雰囲気中熱処理によるエッチ量は約0.15nmであり、熱酸化膜のエッチ量約0.05nmは、その約1/3であり、多くとも1/2以下である。SC1, SC2の薬液処理による自然酸化膜の水素雰囲気中熱処理によるエッチ量は、約0.5nmであり、熱酸化膜のエッチ量約0.05nmは、その約1/10であり、多くとも1/8以下である。SPM薬液処理による自然酸化膜の水素雰囲気中熱処理によるエッチ量は約0.9nmであり、熱酸化膜のエッチ量約0.05nmは、その約1/18であり、多くとも1/16以下である。

10

【0032】

図1(D)に示す結果から、水素雰囲気熱処理が自然酸化膜を選択的に除去し、かつ熱酸化膜をほぼそのまま残すのに有効な処理であることが判る。特にレジスト除去にSPMの薬液処理を行い、その後SC1, SC2の薬液処理を行なった場合、水素雰囲気中熱処理により、薬液処理による自然酸化膜はほぼ完全に除去し、熱酸化膜に対するエッチ量は1/8以下に抑えることが可能である。

20

【0033】

水素雰囲気熱処理の温度を変えた時、その効果がどのように変化するかを調べた。図1(E)は、SPM薬液処理により生じた自然酸化膜に対し、種々の温度で水素雰囲気熱処理を行った結果を示す。水素雰囲気の圧力は20torrに固定し、処理時間は10秒間に固定し、熱処理温度を変えた時の残存する自然酸化膜の厚さを測定した結果を示す。始めに形成されている自然酸化膜の厚さは、約1nmである。

30

【0034】

熱処理温度は、750 ~ 1100 の範囲で変化させた。750 から温度を向上させていくと、900 で残存する自然酸化膜の厚さが大きく減少し、1050 までほぼ同様の結果が続く。温度を1100 に昇温すると、残存する自然酸化膜の厚さはかえって増大している。この結果からは、水素雰囲気熱処理の温度は、約900 ~ 1050 で

30

【0035】

水素雰囲気熱処理を行ったシリコン基板表面は、ダングリングボンドが水素終端され、大気による酸化が起こり難い状態と考えられる。長時間空气中放置による自然酸化膜への影響を調べた。

【0036】

図2(A)に示すように、シリコン基板10上に自然酸化膜12が形成された状態で、大気中に放置し、酸化膜の厚さがどのように変化するかを調べた。なお、水素雰囲気熱処理は、20torrの水素雰囲気中1000、10秒間行った。

【0037】

図2(B)は、酸化膜の膜厚変化を示すグラフである。縦軸が酸化膜の膜厚を単位nmで示し、横軸が大気中放置の時間長を単位hour(時間)で示す。

40

SPM処理した基板表面の酸化膜は、当初より約1nmと厚い。大気中に放置すると、酸化膜の厚さは徐々にではあるがさらに増大する。HF処理した基板表面の酸化膜は、当初約0.25nmであり、時間経過と共に増加している。HF処理は、基板表面のダングリングボンドを水素終端させる機能があるが、耐酸化性が破れやすい状態であると考えられる。

【0038】

水素雰囲気熱処理を行った基板表面の酸化膜は、当初厚さ約0.1nmであり、長時間大気中に放置しても酸化膜の増加は極めてわずかである。これは、基板表面のダングリング

50

ボンドが水素終端され、大気中の酸素によって酸化され難い状態を保っていることを示すと考えられる。HF処理の基板表面と比べても、酸化膜の膜厚増加は極めて緩やかである。

【0039】

基板表面に800 の水蒸気酸化により約7nmの相対的に厚膜のゲート絶縁膜を形成し、相対的に薄膜のゲート絶縁膜を形成する領域でゲート絶縁膜を除去し(図5(A)~(D))に示す工程に対応)、続いて水素雰囲気熱処理を行い、約1.2nmの相対的に薄膜のゲート絶縁膜を形成する処理を行った。その後ゲート電極を作成し、相対的に薄膜のゲート絶縁膜成膜処理における水素雰囲気熱処理による影響を調べた。なお、比較のため、自然酸化膜除去を行なわなかった場合、HF処理を行った場合(図5(E))に対応)も測定した。

10

【0040】

図2(C)は、用いたサンプルの構成を概略的に示す。シリコン基板10の上に相対的に厚膜のゲート絶縁膜13が形成され、その上にゲート電極14が形成されている。

【0041】

図2(D)は、測定結果を示すグラフである。横軸は破壊に致るまでに流れた電荷量QBDの対数を示し、縦軸の累積不良率を示す。HF処理を行ったサンプルにおいては、電荷量QBDが低い領域で起こるBモード不良が多くなっている。水素雰囲気熱処理を行ったサンプルにおいては、処理無しのサンプルとほぼ同等のBモード不良率となっている。この結果から、HF処理を行うとBモード不良を発生し易いが、水素雰囲気熱処理を行うと、厚膜部のゲート絶縁膜に対して悪影響を与えないことが判る。

20

【0042】

従って、半導体装置の信頼性を劣化させることなく、薄膜のゲート絶縁膜成膜領域の酸化膜を除去でき、薄膜ゲート絶縁膜を制御性高く成膜することが可能となる。薬液処理等の工程、大気中保持等によって形成された自然酸化膜を水素雰囲気熱処理で除去するので、酸化前の基板状態を一定にでき、安定した薄膜ゲート絶縁膜を形成できる。自然酸化膜の膜厚を無視でき、洗浄から絶縁膜成膜までの時間管理を従来よりも緩和できる。

【0043】

図3(A)、(B)に示すように、水素雰囲気熱処理の前及び後において、原子間力顕微鏡(AFM)を用い、シリコン表面の平坦性を観察した。図3(A)が処理前の基板表面を概略的に示し、平坦性を示すRMSは約0.263nmであった。

30

【0044】

図3(B)は、水素雰囲気熱処理後の基板表面の状態を概略的に示し、平坦性を表わすRMSは0.073nmであった。平坦性を示すRMSは、水素雰囲気熱処理により1/3以下に低下していることが判る。すなわち、基板表面は水素雰囲気熱処理により大きく平坦化される。

【0045】

又、一旦厚膜のゲート絶縁膜を成膜し、厚膜ゲート絶縁膜の一部を除去し、処理を行った場合と処理を行なわなかった場合の両方において、薄膜ゲート絶縁膜を形成し、ゲート電極、ソース/ドレイン領域を形成し、その特性を調べた。

40

【0046】

図3(C)に示すように、シリコン基板10表面には薄膜のゲート絶縁膜15が形成され、その上に多結晶シリコンのゲート電極16が形成されている。ゲート電極の両側には、ソース/ドレイン領域17が形成されている。このようなトランジスタを形成した後、相互コンダクタンスを測定した。

【0047】

図3(D)は、測定結果を示すグラフである。縦軸は相互コンダクタンスを単位nm・Sで示し、横軸は膜厚換算の実効ゲート電圧を単位MV/cmで示す。実線p1は、水素雰囲気熱処理を行なった場合の特性を示し、破線p2は、水素雰囲気熱処理を行なわなかった場合の特性を示す。相互コンダクタンスは、水素雰囲気熱処理を行うことにより大幅に

50

増大していることが判る。すなわち、ゲート電圧の単位変化により、より大きなドレイン電流変化が水素雰囲気熱処理を行ったサンプルにおいて得られている。相互コンダクタンスの向上は、最大40%に及んでいる。

【0048】

以上の実験結果から、膜厚の異なるゲート絶縁膜を形成するため、ゲート絶縁膜の一部を一旦除去し、薄いゲート絶縁膜をさらに形成する際、水素雰囲気熱処理を行うことにより、特性の向上を図れることが判る。

【0049】

なお、上述の実験においては、水素雰囲気熱処理をランプアニールにより行ったが、炉で行うことも可能であろう。炉でアニール処理を行なう場合、熱処理時間は長くすることが必要であろう。水素雰囲気の圧力は、100 torr以下が好ましい。熱処理温度は1050以下と相対的に低く、熱処理時間もランプアニールの場合10秒程度と短くてよい。炉アニールを用いた場合にも、加熱時間は比較的短い時間ですむ。このため、水素雰囲気熱処理によりシリコン基板中の不純物プロファイルを変化させてしまう問題は少ないであろう。

【0050】

以下、上述の実験結果を考慮した実施例による半導体装置の製造方法を説明する。

図4(A)に示すように、シリコン基板20の表面に、素子分離用トレンチを形成し、酸化シリコン等を埋め込んでSTI素子分離領域21を形成する。素子分離領域21により、活性領域AR1、AR2が画定されている。

【0051】

図4(B)に示すように、800の水蒸気(ウェット)酸化により、基板20表面に厚さ約7nmの相対的に厚いゲート絶縁膜22を形成する。

図4(C)に示すように、基板表面にレジスト層を形成し、露光現像して活性領域AR2を開口するレジストパターン24を作成する。レジストパターン24をマスクとし、活性領域AR2上の酸化膜22をフッ酸水溶液により除去する。

【0052】

図4(D)に示すように、薬液27によりレジストパターン24を除去する。レジスト除去用の薬液は、例えばSPMである。さらに、SC1、SC2等の薬液処理を行う。薬液27により、活性領域AR2表面上に、自然酸化膜28が形成される。

【0053】

図4(E)に示すように、20 torrの水素ガス100%雰囲気中で基板20を1000で10秒間加熱し、水素雰囲気熱処理を行なう。水素雰囲気29により、活性領域AR2上の自然酸化膜28は除去される。この時、先に形成したゲート絶縁膜22の膜減りはたかだか0.05nmであり、活性領域AR2においては、自然酸化膜のほぼ全体が除去され、自然酸化膜が一部残存したとしてもその膜厚はたかだか約0.1nmである。

【0054】

自然酸化膜が残存するとした場合も、熱酸化膜に対するエッチレート比は少なくとも1/2以下、HF処理以外なら1/8以下、SPM処理なら1/16以下である。

【0055】

図4(F)に示すように、水素雰囲気熱処理を行った処理室と同一の処理室内、又は真空を破らずに基板を搬送できる処理室内において乾燥(ドライ)酸素雰囲気中で相対的に薄いゲート絶縁膜31の形成を行なう。酸化シリコン膜の形成をドライ熱酸化で行った後、窒化性雰囲気、例えばN₂O、NO等のガス雰囲気中で窒化処理を行なう。

【0056】

導入された窒素が、酸化シリコン膜31をマイグレートし、基板20との界面近傍に酸化窒化シリコン膜又は窒化シリコン膜を形成する。このようにして、活性領域AR2に厚さ約1.2nmの相対的に薄いゲート絶縁膜を形成する。相対的に薄いゲート絶縁膜に窒素を導入するのは、ゲート電極中の不純物の影響を防止するためであるが、他の手段を採用し、窒素導入を省略することもできる。

10

20

30

40

50

【0057】

図4(G)に示すように、多結晶シリコン層を厚さ約150nm成膜し、所望のゲート電極幅でパターンニングする。ゲート電極をマスクとし、エクステンション領域のイオン注入を行なう。サイドウォールスペースを形成した後、再び不純物イオン注入を行い、高濃度ソース/ドレイン領域36を作成する。その後、ゲート電極を層間絶縁膜38で覆う。なお、ゲート、ソース、ドレインに対しそれぞれ引き出し電極G、S、Dを形成する。

【0058】

このようにして、厚さの異なる2種類のゲート絶縁膜を有する半導体装置を形成することができる。

なお、以上の説明においては、2種類のゲート絶縁膜を有する半導体装置を形成したが、3種類のゲート絶縁膜を有する半導体装置を形成することもできる。この場合は、図4(A)~(F)に示す工程により、厚いゲート絶縁膜と中位の厚さのゲート絶縁膜を形成し、図4(C)~(F)に示す工程を繰り返す、さらに薄いゲート絶縁膜を形成する。このようにして3種類のゲート絶縁膜を形成した後、ゲート電極、エクステンション領域、側壁酸化膜、ソース/ドレイン領域、層間絶縁膜の形成を行い、図4(H)に示す構成を得る。

10

【0059】

ゲート絶縁膜の一部を除去する工程において、レジスト除去およびそれに引き続く表面処理の薬液処理を行うが、薬液処理後に水素雰囲気熱処理を行うことにより、薬液処理による悪影響を防止することができる。さらに、水素雰囲気熱処理により、基板表面が平坦化され、ゲート耐圧の向上を図ることができる。

20

【0060】

薬液処理として、SPM、SC1、SC2、HFを説明したが、オゾン水による処理を行う場合も同様である。

なお、始めに形成するゲート絶縁膜の成膜前に、同様の水素雰囲気熱処理を行なってもよい。なお、水素雰囲気熱処理の条件は、残存させるゲート絶縁膜に大きな影響を与えない範囲内で自由に選択することができる。水素雰囲気の代わりに、水素を含む雰囲気を用いてもよい。例えば、窒素やアルゴン等のガスで水素を希釈した雰囲気を用いてもよい。

【0061】

水素雰囲気熱処理を行った後、薄いゲート絶縁膜を形成したが、水素雰囲気熱処理後の酸化膜は、図2(B)に示すように時間的に極めて安定である。従って、大気に暴露した後、その後の工程を行なうことも可能であろう。最も薄いゲート絶縁膜は、窒化酸化膜で形成したが、窒化酸化膜中の窒素の分布は種々選択することができる。窒素の導入方法に関しても種々選択することが可能である。

30

【0062】

最も薄いゲート絶縁膜を、先ず熱酸化により酸化シリコン膜を形成し、この酸化シリコン膜に窒素を導入することにより形成したが、プラズマ酸化やラジカル酸化による酸化膜を用いることも可能であろう。又、窒素を含まない酸化膜を用いることも可能であろう。

【0063】

高誘電率(HiK)材料として知られる高誘電率を有する膜をゲート絶縁膜又はその一部として用いることも可能であろう。同一活性領域内に、ゲート絶縁膜の厚さが異なる2つ以上の素子を形成してもよい。

40

【0064】

その他種々の変更、改良、組合わせが可能なのは当業者に自明であろう。

【0065】

【発明の効果】

以上説明したように、本発明によれば、厚さが異なる2種類以上のゲート絶縁膜を安定性良く、高信頼性、高性能を保ちつつ形成することができる。

【図面の簡単な説明】

【図1】本発明者が行った実験を説明するための概略断面図及びグラフである。

50

【図2】本発明者が行った実験を説明するための概略断面図及びグラフである。

【図3】本発明者が行った実験を説明するための概略断面図及びグラフである。

【図4】本発明の実施例による半導体装置の製造方法を示す概略断面図である。

【図5】従来技術による半導体装置の製造方法を概略的に示す断面図である。

【符号の説明】

10 シリコン基板

11 薬液

12 自然酸化膜

13 厚膜ゲート絶縁膜

14 ゲート電極

15 ゲート絶縁膜

16 ゲート電極

17 ソース/ドレイン領域

20 シリコン基板

21 STI素子分離領域

AR 活性領域

22 (厚膜)ゲート絶縁膜

24 レジストパターン

27 薬液

29 水素雰囲気

31 (薄膜)ゲート絶縁膜

33 ゲート電極

34 エクステンション領域

35 側壁酸化膜

36 ソース/ドレイン領域

38 層間絶縁膜

S ソース電極

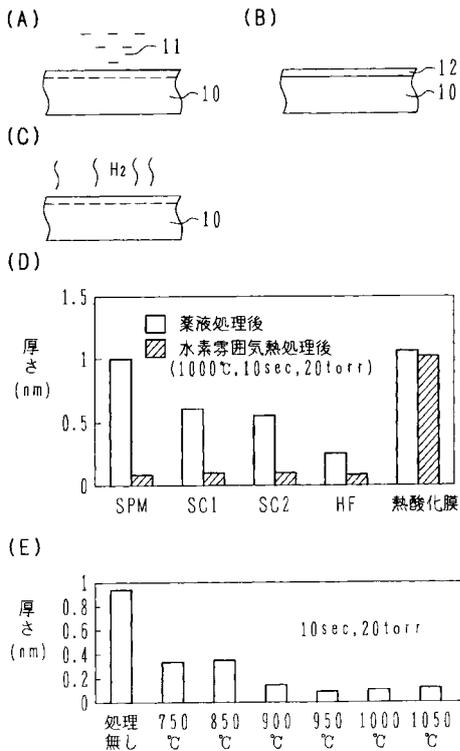
G ゲート電極

D ドレイン電極

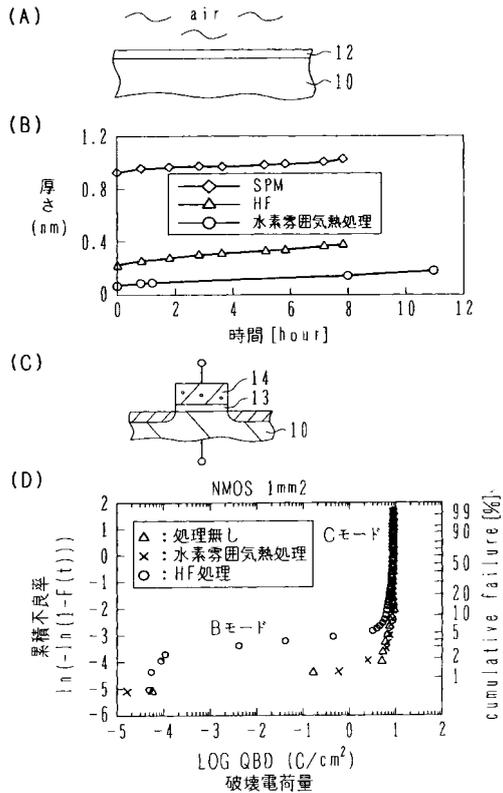
10

20

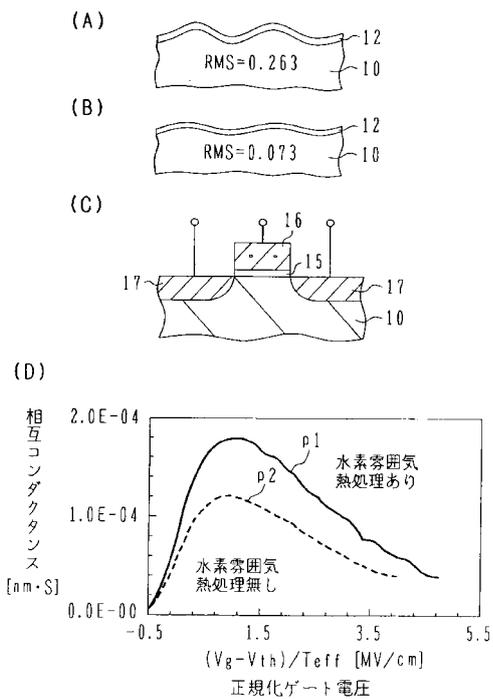
【図1】



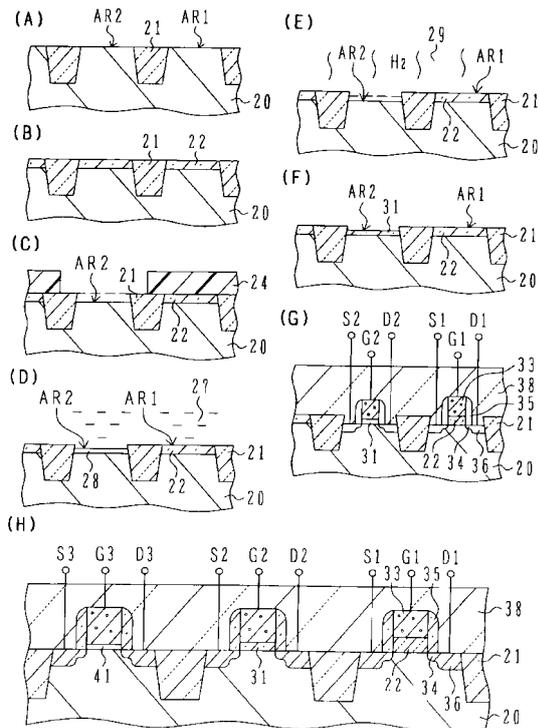
【図2】



【図3】



【図4】



【 図 5 】

