



(12) 发明专利

(10) 授权公告号 CN 115572949 B

(45) 授权公告日 2023. 06. 16

(21) 申请号 202211128610.0

C23C 14/54 (2006.01)

(22) 申请日 2022.09.16

(56) 对比文件

(65) 同一申请的已公布的文献号

EP 0606745 A1, 1994.07.20

申请公布号 CN 115572949 A

审查员 李正杰

(43) 申请公布日 2023.01.06

(73) 专利权人 广州湾区半导体产业集团有限公司

地址 510700 广东省广州市黄埔区开发大道348号第九层909房

(72) 发明人 潘兴强

(74) 专利代理机构 广州三环专利商标代理有限公司 44202

专利代理师 肖宇扬 江银会

(51) Int. Cl.

C23C 14/34 (2006.01)

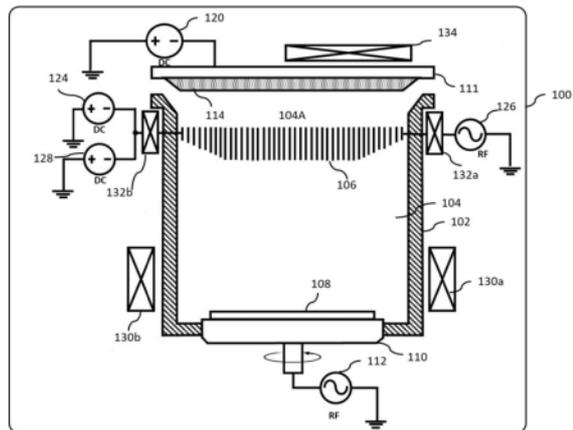
权利要求书3页 说明书14页 附图3页

(54) 发明名称

一种双镀源物理气相沉积工艺及多模式物理气相沉积设备

(57) 摘要

本发明提供一种双镀源物理气相沉积工艺及多模式物理气相沉积设备。上述双镀源物理气相沉积工艺包括：低偏压制程，以靶材作为镀源，为准直器施加第一偏压并为晶圆施加第三偏压，为准直器在第一偏压的作用下使靶材溅射镀膜粒子至晶圆的表面；射频准直制程，以准直器同时作为射频电极和镀源，为准直器施加射频电压，为准直器在射频电压的作用下溅射镀膜粒子至晶圆的表面；高偏压制程，以靶材作为镀源，为准直器施加第二偏压并为晶圆施加第四偏压，为准直器在第二偏压的作用下使靶材溅射镀膜粒子至晶圆的表面；第四偏压大于第三偏压且二者功率的差值不小于200W。采用上述双镀源物理气相沉积工艺能够使晶圆上所需覆盖的结构形成覆盖率高、均匀度高的镀膜。



1. 一种双镀源物理气相沉积工艺,其特征在于,  
包括:

低偏压制程、射频准直制程和高偏压制程;

所述低偏压制程包括以下操作:以靶材(114)作为溅射镀膜粒子的镀源,为准直器(106)施加第一偏压并为晶圆(108)施加第三偏压,所述准直器(106)在所述第一偏压的作用下使所述靶材(114)溅射镀膜粒子,所述靶材(114)溅射出的镀膜粒子溅射至所述晶圆(108)的表面;

所述射频准直制程包括以下操作:以所述准直器(106)同时作为射频电极和溅射镀膜粒子的镀源,为所述准直器(106)施加射频电压,所述准直器(106)在所述射频电压的作用下溅射镀膜粒子,所述准直器(106)溅射出的镀膜粒子溅射至所述晶圆(108)的表面;

所述高偏压制程包括以下操作:以靶材(114)作为溅射镀膜粒子的镀源,为所述准直器(106)施加第二偏压并为所述晶圆(108)施加第四偏压,所述准直器(106)在所述第二偏压的作用下使所述靶材(114)溅射镀膜粒子,所述靶材(114)溅射出的镀膜粒子溅射至所述晶圆(108)的表面;

其中,所述第四偏压大于所述第三偏压。

2. 如权利要求1所述的一种双镀源物理气相沉积工艺,其特征在于,

所述准直器(106)与所述靶材(114)在物质构成上存在至少一种相同且用于溅射镀膜粒子的金属元素。

3. 如权利要求1所述的一种双镀源物理气相沉积工艺,其特征在于,

所述第一偏压和所述第二偏压为直流偏压,所述第一偏压 $\leq 20V$ , $10V \leq$ 所述第二偏压 $\leq 100V$ 。

4. 如权利要求1所述的一种双镀源物理气相沉积工艺,其特征在于,

所述第四偏压的功率和所述第三偏压的功率的差值不小于200W。

5. 如权利要求1或4所述的一种双镀源物理气相沉积工艺,其特征在于,

所述第三偏压为射频偏压或者直流偏压,且所述第四偏压为射频偏压或者直流偏压;

其中,第三偏压的功率不超过400W,第四偏压的功率大于600W。

6. 如权利要求1所述的一种双镀源物理气相沉积工艺,其特征在于,

所述射频电压的射频功率大于10kW。

7. 如权利要求1或6所述的一种双镀源物理气相沉积工艺,其特征在于,

所述射频准直制程还包括以下操作:为所述准直器(106)施加第五电压,所述第五电压为直流电压;

其中,所述第五电压的直流功率不大于所述射频电压的射频功率,和/或,所述第五电压的直流功率为0.5kW~10kW。

8. 如权利要求1或6所述的一种双镀源物理气相沉积工艺,其特征在于,

所述射频准直制程还包括以下操作:同时以所述靶材(114)作为溅射镀膜粒子的镀源,所述靶材(114)溅射出的镀膜粒子溅射至所述晶圆(108)的表面。

9. 如权利要求8所述的一种双镀源物理气相沉积工艺,其特征在于,

在所述射频准直制程中,所述靶材(114)在靶材电源(120)施加的电压下溅射镀膜粒子;

其中,所述靶材电源(120)在所述靶材(114)上所施加电压的功率不大于所述射频电压的射频功率;和/或,所述靶材电源(120)在所述靶材(114)上所施加电压的功率为0.5kW~10kW。

10. 如权利要求1~6任一项所述的一种双镀源物理气相沉积工艺,其特征在于,在所述低偏压制程中,使所述晶圆(108)保持旋转;  
和/或,在所述射频准直制程中,使所述晶圆(108)保持旋转;  
和/或,在所述高偏压制程中,使所述晶圆(108)保持旋转。
11. 如权利要求7所述的一种双镀源物理气相沉积工艺,其特征在于,在所述低偏压制程中,使所述晶圆(108)保持旋转;  
和/或,在所述射频准直制程中,使所述晶圆(108)保持旋转;  
和/或,在所述高偏压制程中,使所述晶圆(108)保持旋转。
12. 如权利要求8所述的一种双镀源物理气相沉积工艺,其特征在于,在所述低偏压制程中,使所述晶圆(108)保持旋转;  
和/或,在所述射频准直制程中,使所述晶圆(108)保持旋转;  
和/或,在所述高偏压制程中,使所述晶圆(108)保持旋转。
13. 如权利要求9所述的一种双镀源物理气相沉积工艺,其特征在于,在所述低偏压制程中,使所述晶圆(108)保持旋转;  
和/或,在所述射频准直制程中,使所述晶圆(108)保持旋转;  
和/或,在所述高偏压制程中,使所述晶圆(108)保持旋转。
14. 如权利要求1所述的一种双镀源物理气相沉积工艺,其特征在于,所述双镀源物理气相沉积工艺的加工步骤依次包括:  
步骤一,实施所述低偏压制程和所述射频准直制程;  
步骤二,实施所述高偏压制程。
15. 如权利要求14所述的一种双镀源物理气相沉积工艺,其特征在于,所述双镀源物理气相沉积工艺的加工步骤还包括:  
在最后一次实施所述高偏压制程后,实施所述低偏压制程;  
或者,  
步骤三,实施所述低偏压制程和/或所述射频准直制程;  
步骤四,实施所述高偏压制程。
16. 如权利要求14所述的一种双镀源物理气相沉积工艺,其特征在于,在所述步骤一中,分步实施所述低偏压制程、所述射频准直制程。
17. 如权利要求14~16任一项所述的一种双镀源物理气相沉积工艺,其特征在于,在所述步骤一中:先实施所述低偏压制程,直至溅射至所述晶圆(108)表面的镀膜粒子在所述晶圆(108)上所需覆盖的结构形成的沉积膜的厚度达到沉积膜预设总厚度的5%~40%;然后再实施所述射频准直制程,直至溅射至所述晶圆(108)表面的镀膜粒子在所述晶圆(108)上所需覆盖的结构形成的沉积膜的厚度达到所述沉积膜预设总厚度的50%~95%。
18. 一种多模式物理气相沉积设备,其特征在于,所述多模式物理气相沉积设备包括反应腔体(104)、靶材模块、偏压准直模块和晶圆载

座(110),其中:

所述靶材模块,包括用于提供可溅射镀膜粒子的靶材(114);

所述偏压准直模块,包括可切换工作模式的准直器(106),所述工作模式包括工作模式一和工作模式二,所述准直器(106)在所述工作模式一中作为偏压准直器,所述准直器(106)在所述工作模式二中同时作为射频电极和溅射镀膜粒子的镀源;

晶圆载座(110),用于承托晶圆(108);

所述靶材(114)、所述准直器(106)和所述晶圆载座(110)自上而下依次设置,其中,所述准直器(106)设置在所述反应腔体(104)的内部。

19.如权利要求18所述的一种多模式物理气相沉积设备,其特征在于,

所述偏压准直模块还包括:第二直流电源(128)和第一射频电源(126);

所述准直器(106)与所述第一射频电源(126)电连接,所述第一射频电源(126)用以使所述准直器(106)溅射所述镀膜粒子;

且,所述准直器(106)与所述第二直流电源(128)电连接,所述第二直流电源(128)用以向所述准直器(106)施加偏压。

20.如权利要求19所述的一种多模式物理气相沉积设备,其特征在于,

所述偏压准直模块还包括:第一直流电源(124);

所述准直器(106)同时与所述第一直流电源(124)和所述第一射频电源(126)电连接,以使所述准直器(106)在所述第一直流电源(124)及所述第一射频电源(126)的配合作用下溅射所述镀膜粒子。

21.如权利要求18~20任一项所述的一种多模式物理气相沉积设备,其特征在于,

当所述准直器(106)处于所述工作模式二下时,所述靶材(114)被允许溅射镀膜粒子。

22.如权利要求18~20任一项所述的一种多模式物理气相沉积设备,其特征在于,

所述晶圆载座(110)安装在所述反应腔体(104)的底部,所述晶圆载座(110)承托的所述晶圆(108)可旋转;

和/或,所述准直器(106)的内孔水平截面形状包括三角形、四边形、五边形、六边形、圆形中的其中一种;

和/或,所述准直器(106)的纵切面的高度沿所述准直器(106)中心区域到周围区域的方向减少,且所述准直器(106)的纵切面呈左右对称;

和/或,所述晶圆载座(110)上设置有温度调控单元和/或载气单元,所述温度调控单元用于制冷或制热所述晶圆(108),所述载气单元用于通过向所述晶圆(108)背部导入气体的方式实现导热。

## 一种双镀源物理气相沉积工艺及多模式物理气相沉积设备

### 技术领域

[0001] 本发明属于半导体加工领域,具体地,涉及一种双镀源物理气相沉积工艺及多模式物理气相沉积设备。

### 背景技术

[0002] 近年来,随着电子行业的快速发展,半导体产品的需求量与日俱增,因而要求半导体晶圆的生产具有更高的合格率和效率。半导体加工工艺中,物理气相沉积法是一种常用的在晶圆表面镀膜的方法。随着半导体技术的进步,半导体组件向着微型化、复杂化的趋势发展,由此对用于进行半导体表面加工的制程工艺精度的要求越来越严格。随着半导体特征尺寸的缩小,在半导体的晶圆表面沉积平整、均匀的薄膜变得越来越困难,因此,对物理气相沉积技术进行革新,以提高半导体晶圆结构镀膜的平整度和覆盖率,具有广阔的应用前景。

### 发明内容

[0003] 本发明的目的在于,提供一种双镀源物理气相沉积工艺及多模式物理气相沉积设备,以提高半导体晶圆结构镀膜覆盖率和均匀度。

[0004] 根据本发明的一个方面,提供一种双镀源物理气相沉积工艺,包括:

[0005] 低偏压制程、射频准直制程和高偏压制程;

[0006] 所述低偏压制程包括以下操作:以靶材作为溅射镀膜粒子的镀源,为准直器施加第一偏压并为晶圆施加第三偏压,所述准直器在所述第一偏压的作用下使所述靶材溅射镀膜粒子,所述靶材溅射出的镀膜粒子溅射至所述晶圆的表面;

[0007] 所述射频准直制程包括以下操作:以所述准直器同时作为射频电极和溅射镀膜粒子的镀源,为所述准直器施加射频电压,所述准直器在所述射频电压的作用下溅射镀膜粒子,所述准直器溅射出的镀膜粒子溅射至所述晶圆的表面;

[0008] 所述高偏压制程包括以下操作:以靶材作为溅射镀膜粒子的镀源,为所述准直器施加第二偏压并为所述晶圆施加第四偏压,所述准直器在所述第二偏压的作用下使所述靶材溅射镀膜粒子,所述靶材溅射出的镀膜粒子溅射至所述晶圆的表面;其中,所述第四偏压大于所述第三偏压。

[0009] 优选地,所述准直器与所述靶材在物质构成上存在至少一种相同且用于溅射镀膜粒子的金属元素。

[0010] 在上述双镀源物理气相沉积工艺中,使准直器以不同的工作模式参与不同的制程,能够在晶圆上所需覆盖结构的侧壁和底部都形成覆盖率高、均匀度高的镀膜。具体情况如下:在低偏压制程和高偏压制程中,准直器对靶材溅射粒子起到调节传输方向准直的效果,从而使溅射粒子能够在晶圆上所需覆盖结构侧壁充分沉积,以在晶圆侧壁形成均匀且覆盖率大的薄膜;在射频准直制程的过程中,以准直器作为射频电极和镀源,使准直器直接溅射镀膜粒子参与物理气相沉积过程,基于物理气相沉积工艺的特点,由此能够增大晶圆

上所需覆盖结构的底部的镀膜粒子覆盖率,以提高晶圆上所需覆盖的结构的底部的成膜覆盖率和镀膜均匀性。

[0011] 此外,在低偏压制程和高偏压制程中,对准直器施加直流偏压,能够强化准直器校准效果,在直流偏压的作用下,溅射粒子经过准直器的校正,使得溅射粒子的传输方向能够保持很高的准直率,从而有效地提高了晶圆上所需覆盖结构的镀膜覆盖率。其中,在上述低偏压制程中,镀膜粒子在较低的晶圆偏压(第三偏压)的作用下少量沉积,起到保护晶圆上所需覆盖结构的作用。而在上述高偏压制程中,镀膜粒子在较高的晶圆偏压(第四偏压)的作用下刻蚀晶圆上所需覆盖结构表面的悬突以及晶圆上所需覆盖结构的底部沉积的材料,并将底部沉积的材料反射至侧壁。

[0012] 优选地,所述第一偏压和所述第二偏压为直流偏压,所述第一偏压 $\leq 20V$ , $10V \leq$ 所述第二偏压 $\leq 100V$ 。

[0013] 进一步地,所述第一偏压和所述第二偏压均可以为直流偏压,且所述第一偏压和所述第二偏压不宜过大,这样可以获得稳定且可控制的偏压效果。由于射频电源产生的偏压容易受到等离子体密度的影响,其偏压稳定性控制的难度大,相较于射频电源产生的偏压而言,直流偏压更容易控制。

[0014] 优选地,所述第四偏压的功率和所述第三偏压的功率的差值不小于200W。具体地,所述差值不小于250W、300W、320W、350W或400W。

[0015] 优选地,所述第三偏压为射频偏压或者直流偏压,且所述第四偏压为射频偏压或者直流偏压,第三偏压的功率不超过400W,第四偏压的功率大于600W。具体地,所述第三偏压的功率可以不超过150W、不超过200W、不超过250W、不超过300W或不超过350W;具体地,所述第四偏压功率可以大于500W、大于650W、大于700W、大于750W或大于800W。

[0016] 若第三偏压的功率过低,沉积速率太慢且悬突现象严重,但若第三偏压功率过高将产生轰击而损伤结构的问题;同理,第四偏压的功率设置不能过低,方能赋予镀膜粒子具有高能量的轰击功能。因此,上述制程所涉及的第四偏压的功率和第三偏压的功率的差值需不小于200W,若功率差值不足,则很容易出现侧部覆盖不足或填充悬突过多等问题。

[0017] 优选地,所述低偏压制程的制程压力不超过1mtorr。

[0018] 优选地,所述射频准直制程的制程压力不低于10mtorr。

[0019] 优选地,所述高偏压制程的制程压力不超过1mtorr。

[0020] 优选地,所述射频电压的射频功率大于10kW。

[0021] 优选地,所述射频准直制程还包括以下操作:为所述准直器施加第五电压,所述第五电压为直流电压;

[0022] 其中,所述第五电压的直流功率不大于所述射频电压的射频功率,和/或,所述第五电压的直流功率为0.5kW~10kW。具体地,所述第五电压的直流功率为1kW~9kW、1.5kW~8kW或2kW~7kW。

[0023] 进一步优选地,为所述准直器施加的所述第五电压为正向电压。

[0024] 其中,在为所述准直器施加射频电压的基础上增设第五电压,这样可以加快反应速度,有利于增加反应过程中所溅射出的镀膜粒子的量。

[0025] 进一步地,所述第五电压的直流功率不大于所述射频电压的射频功率,原因在于:第五电压的直流功率过高时会直接影响射频电压所发挥的效果,即:影响晶圆所需覆盖结

构底部的覆盖率。再进一步地,所述第五电压为正向电压,这样能够在镀膜粒子溅射过程中使准直器的内孔壁面排斥镀膜粒子,促使其垂直向下,以提升晶圆所需覆盖结构底部的镀膜覆盖率。

[0026] 优选地,所述射频准直制程还包括以下操作:同时以所述靶材作为溅射镀膜粒子的镀源,所述靶材溅射出的镀膜粒子溅射至所述晶圆的表面。

[0027] 优选地,在所述射频准直制程中,所述靶材在靶材电源施加的电压下溅射镀膜粒子;

[0028] 其中,所述靶材电源在所述靶材上所施加电压的功率不大于所述射频电压的射频功率;和/或,所述靶材电源在所述靶材上所施加电压的功率为0.5kW~10kW。具体地,所述靶材电源在所述靶材上所施加电压的功率为1kW~9kW、1.5kW~8kW或2kW~7kW。

[0029] 由此,一方面,可以利用靶材在射频准直制程中提高镀膜粒子的沉积量,另一方面,在上述制程中,将靶材的电源功率限定在一定功率以内,可以避免靶材和准直器之间发生阻抗干扰进而影响准直器发挥“镀源”作用的情况。而且,在射频准直制程中,因准直器作为镀源,其材料结构会出现稍微损失,此时的靶材镀源可以进一步填充准直器的结构,延长准直器的使用寿命。

[0030] 优选地,在所述低偏压制程中,使所述晶圆保持旋转。进一步优选地,在所述低偏压制程中,使所述晶圆以不低于20rpm的转速旋转。

[0031] 优选地,在所述射频准直制程中,使所述晶圆保持旋转。进一步优选地,在所述射频准直制程中,使所述晶圆以不低于20rpm的转速旋转。

[0032] 优选地,在所述高偏压制程中,使所述晶圆保持旋转。进一步优选地,在所述高偏压制程中,使所述晶圆以不低于20rpm的转速旋转。

[0033] 申请人在长期的生产和研究过程中发现,利用施加有偏压的准直器校准镀膜粒子的运动方向,虽然可以提高镀膜粒子传输的准直性,但是镀膜粒子会在沉积成膜的过程中将准直器的形状转印在镀膜的表面,造成了镀膜均匀度和平整度下降的问题。基于此,在使用偏压准直器的制程中,使晶圆以一定的转速旋转,上述问题就能够得以解决,镀膜粒子经过偏压准直器的准直调控之后并不会将准直器的形状转印在镀膜表面,所形成的镀膜可以保持良好的均匀度和平整度。

[0034] 优选地,所述双镀源物理气相沉积工艺的加工步骤依次包括:

[0035] 步骤一,实施所述低偏压制程和所述射频准直制程;

[0036] 步骤二,实施所述高偏压制程。

[0037] 优选地,所述双镀源物理气相沉积工艺的加工步骤还包括:

[0038] 在最后一次实施所述高偏压制程后,实施所述低偏压制程,由此,这样能够通过实施低偏压制程以弥补由于实施高偏压制程而造成的镀膜过薄或破损的不足;

[0039] 或者,

[0040] 步骤三,实施所述低偏压制程和/或所述射频准直制程;

[0041] 步骤四,实施所述高偏压制程。

[0042] 优选地,在所述步骤一中,分步实施所述低偏压制程、所述射频准直制程。

[0043] 优选地,在所述步骤一中:先实施所述低偏压制程,直至溅射至所述晶圆表面的镀膜粒子在所述晶圆上所需覆盖的结构形成的沉积膜的厚度达到沉积膜预设总厚度的5%~

40%；然后再实施所述射频准直制程，直至溅射至所述晶圆表面的镀膜粒子在所述晶圆上所需覆盖的结构形成的沉积膜的厚度达到所述沉积膜预设总厚度的50%~95%。

[0044] 在本发明提供的双镀源物理气相沉积工艺中，低偏压制程、射频准直制程和高偏压制程可以依照实际情况重复循环或者交替使用，以在晶圆上所需覆盖结构的侧壁及底部形成具有更高覆盖率和更佳均匀度的镀膜。

[0045] 本发明的另一个方面，提供一种多模式物理气相沉积设备，包括反应腔体、靶材模块、偏压准直模块和晶圆载座，其中：所述靶材模块，包括用于提供可溅射镀膜粒子的靶材；所述偏压准直模块，包括可切换工作模式的准直器，所述工作模式包括工作模式一和工作模式二，所述准直器在所述工作模式一中作为偏压准直器，所述准直器在所述工作模式二中同时作为射频电极和溅射镀膜粒子的镀源；晶圆载座，用于承托晶圆；所述靶材、所述准直器和所述晶圆载座自上而下依次设置，其中，所述准直器设置在所述反应腔体的内部。在工作模式一中，上述偏压准直器指的是准直器连接偏压电源，镀膜粒子穿过偏压准直器，偏压准直器引导镀膜粒子准直传输至晶圆的表面，此时偏压准直器并不作为镀源；在工作模式二中，准直器在射频电压和直流电压的作用下作为镀源溅射镀膜粒子。

[0046] 上述多模式物理气相沉积设备集成了靶材模块和偏压准直模块，由此在需要对半导体晶圆上所需覆盖的结构镀膜时，能够利用一台设备实施本发明提供的双镀源物理气相沉积工艺所涉及的低偏压制程、射频准直制程和高偏压制程，从而可以根据实际的加工需要灵活地设计晶圆镀膜加工的工艺内容和制程工序，由此，能够使晶圆镀膜加工更好地适应实际需求，也能够获得具有更高覆盖率和更佳均匀度的晶圆镀膜。

[0047] 优选地，所述偏压准直模块还包括：第二直流电源和第一射频电源；

[0048] 所述准直器与所述第一射频电源电连接，所述第一射频电源用以使所述准直器溅射所述镀膜粒子；

[0049] 且，所述准直器与所述第二直流电源电连接，所述第二直流电源用以向所述准直器施加偏压。

[0050] 优选地，所述偏压准直模块还包括：第一直流电源；

[0051] 所述准直器同时与所述第一直流电源和所述第一射频电源电连接，以使所述准直器在所述第一直流电源及所述第一射频电源的配合作用下溅射所述镀膜粒子。

[0052] 优选地，所述第一直流电源不采用偏压电源，所述第一直流电源与所述准直器所连接的所述第一射频电源联动运作，联合控制所述准直器作为镀源时所溅射的镀膜粒子。

[0053] 优选地，当所述准直器处于所述工作模式二下时，所述靶材被允许溅射镀膜粒子。

[0054] 优选地，所述靶材模块包括所述靶材、背板、直流电源和磁控源，其中：所述靶材、所述背板和所述直流电源电连接，所述磁控源、所述背板、所述靶材自上而下地设置。

[0055] 优选地，所述磁控源安装在与所述靶材的溅射面相对的另一侧面。

[0056] 优选地，所述靶材模块还包括冷却系统，所述靶材模块包括的冷却系统设置在与所述靶材的溅射面相对的另一侧面。可选地，将所述靶材模块包括的冷却系统与所述磁控源集成一体设置。

[0057] 优选地，所述晶圆载座安装在所述反应腔体的底部，所述晶圆载座承托的所述晶圆可旋转。进一步优选地，所述晶圆载座可旋转进而带动所述晶圆旋转。

[0058] 优选地，所述晶圆载座上设置有温度调控单元和/或载气单元，所述温度调控单元

用于制冷或制热所述晶圆,所述载气单元用于通过向所述晶圆背部导入气体的方式实现导热进而以导热的方式辅助调节所述晶圆的温度,其中,导入的气体可以为氩气或氦气等气体。

[0059] 优选地,在所述准直器的外部设置第一磁场元件。所述第一磁场元件用以在所述准直器的外部产生磁场。所述第一磁场元件可以是永磁铁、单圈电磁线圈或多圈电磁线圈。

[0060] 优选地,在所述准直器与所述晶圆载座之间的区域内设置第二磁性元件。

[0061] 优选地,所述第二磁性元件位于所述反应腔体的外侧。所述第二磁性元件在所述准直器与所述晶圆载座之间的反应腔体内部区域产生磁场,从而对镀膜粒子的传输起到调控作用,能够改善在晶圆上所需覆盖的结构上镀膜的均匀性和覆盖率。

[0062] 优选地,所述第二磁性元件为电磁线圈。

[0063] 优选地,所述准直器的内孔水平截面形状包括三角形、四边形、五边形、六边形、圆形中的其中一种。由此能够改善在晶圆上所需覆盖的结构上镀膜的均匀性和覆盖率。此处“内孔水平截面”是指,准直器内孔的水平截面。优选地,所述准直器内孔的截面以“越能平铺整个平面、减少器壁所带来的间隙,同时越接近圆形”最为理想,因此以六边形或者圆形作为准直器的内孔水平截面形状,既能够尽量减少间隙,也不至于明显加大准直器的加工难度。

[0064] 优选地,所述准直器的纵切面的高度沿所述准直器中心区域到周围区域的方向减少,且所述准直器的纵切面呈左右对称。由此能够改善在晶圆上所需覆盖结构的镀膜的均匀性和覆盖率。此处“纵切面”是指垂直面上的剖视图,即沿着准直器底部以等同直径和高度进行切割的剖视图。

## 附图说明

[0065] 图1为实施例1所提供的多模式物理气相沉积设备的结构示意图;

[0066] 图2为实施例2中的晶圆所需覆盖结构的镀膜覆盖率计算模型图;

[0067] 图3为实施例2的对比处理组1A的沉积效果图;

[0068] 图4为实施例2的对比处理组3A的沉积效果图;

[0069] 图5为实施例2的处理组1A的沉积效果图。

[0070] 图中附图关系的对应关系如下:

[0071] 1. 预设镀膜区域,2. 凹槽开口,3. 镀膜层,4. 晶圆表面凹槽,5. 镀膜层(模型);

[0072] 104. 反应腔体,106. 准直器,108. 晶圆,110. 晶圆载座,111. 背板,112. 第二射频电源,114. 靶材,120. 靶材电源,124. 第一直流电源,126. 第一射频电源,128. 第二直流电源,130a. 第三电磁线圈,130b. 第四电磁线圈,132a. 第一电磁线圈,132b. 第二电磁线圈,134. 磁控源。

## 具体实施方式

[0073] 下面,结合附图以及具体实施方式,对本发明做进一步描述:

[0074] 在本发明的描述中,需要说明的是,术语“上”、“下”、“前”、“后”、“左”、“右”、“竖直”、“水平”、“顶”、“底”“内”、“外”等指示的方位或位置关系为基于附图所示的方位或位置关系,仅是为了便于描述本发明和简化描述,而不是指示或暗示所指的装置或元件必须具

有特定的方位、以特定的方位构造和44操作,因此不能理解为对本发明的限制。

[0075] 除非另有定义,本文所使用的所有的技术和科学术语与属于本发明的技术领域的技术人员通常理解的含义相同。本文中在本发明的说明书中所使用的术语只是为了描述具体的实施例的目的,不是旨在限制本发明。

[0076] 本发明提供了一种多模式物理气相沉积设备,可应用于半导体制程中沉积各类材料层。比如,在后段铜制程中,刻蚀后的半导体晶圆结构表层会形成高深宽比的凹槽(即为晶圆上所需覆盖镀膜的结构),通过物理气相沉积方式,在凹槽中填充至少一层的金属材料以形成晶圆108上所需覆盖的结构,所填充的材料层可以为铜种子层、铜层等等。

[0077] 实施例1

[0078] 一种多模式物理气相沉积设备,包括反应腔体104、靶材模块、偏压准直模块和晶圆载座110。

[0079] 靶材模块包括靶材114、背板111、靶材电源120和磁控源134,其中,靶材电源120为直流电源,其功率不小于20kW,靶材114外接靶材电源120易产生溅射镀膜粒子;此外,与靶材114的溅射面相对的另一侧面设置有上述的背板111和磁控源134。如图1所示,在多模式物理气相沉积设备中,磁控源134、背板111、靶材114自上而下地设置,靶材114设置在反应腔体104内部的上方。在本实施例中磁控源134安装在背板111的上方。在其他实施例中,还可以在靶材模块中设置冷却系统,如冷却水系统,也可以将该冷却系统与磁控源134集成一体设置。

[0080] 偏压准直模块包括准直器106、第一直流电源124、第二直流电源128和第一射频电源126。准直器106的材质与靶材114在物质构成上存在至少一种相同且用于溅射镀膜粒子的金属元素,在本实施例中,准直器106与靶材114都含有铜元素,以在晶圆108上所需覆盖的结构上形成铜镀层;在其他具体的实施方式中,根据所需形成的沉积层的元素种类,选择物质组成上含有该元素种类的准直器106和靶材114。准直器106分别外接第一直流电源124、第二直流电源128和第一射频电源126,通过开启不同的电源,准直器106具有可以进行切换的工作模式一和工作模式二。

[0081] 其中,开启第二直流电源128(工作电压 $\leq 100V$ ),闭合第一直流电源124和第一射频电源126,准直器106处于工作模式一,此时,第二直流电源128用以向准直器106施加偏压,准直器106仅作为偏压准直器使用,仅对靶材114溅射的镀膜粒子起到准直传输校准的作用而不作为镀源使用。

[0082] 关闭第二直流电源128,开启第一直流电源124和第一射频电源126,准直器106处于工作模式二,此时,准直器106同时作为射频电极与镀源,准直器106能够直接溅射镀膜粒子参与物理气相沉积过程。其中,第一直流电源124为准直器106提供直流电压的功率不大于第一射频电源124为准直器提供射频电压的射频功率,比如:第一直流电源124为准直器106提供直流电压的功率不大于10kW,第一射频电源126为准直器106提供射频电压的射频功率不小于10kW。

[0083] 优选地,偏压准直模块中,还可以包括第一磁性元件,第一磁性元件用以在准直器106的外部产生磁场,在实际应用中可以依据实际需要,选择永磁铁、单圈电磁线圈或者多圈电磁线圈作为第一磁性元件,在本实施例中,如图1所示,以第一电磁线圈132a和第二电磁线圈132b作为设置在准直器106外部的第一磁性元件。

[0084] 另外,可以采用内孔水平截面由多个截面呈三角形、或四边形、或五边形、或六边形或者圆形的内孔组成的准直器作为本实施例提供的多模式物理气相沉积设备所涉及的准直器106,通过采用具有上述形状外观的准直器106,能够提高晶圆108上所需覆盖结构的镀膜均匀性和覆盖率。

[0085] 晶圆载座110安装在反应腔体104内部空间的底部且晶圆载座110承托的晶圆108为可旋转,优选地,晶圆载座110可旋转地安装在反应腔体104内部空间的底部且其能够带动晶圆108旋转,其在多模式物理气相沉积设备中的具体安装方式,可以采用静电吸盘的方式进行安装,也可以采用夹持的方式进行安装。此外,晶圆载座110外接第二射频电源112,第二射频电源112用以通过晶圆载座110向晶圆108施加偏压。

[0086] 此外,还可以在准直器106与晶圆载座110之间的区域内设置第二磁性元件,以在准直器106与晶圆载座110之间的反应腔体104内部区域产生磁场,从而对镀膜粒子的传输起到调控作用,能够改善晶圆108上所需覆盖结构的镀膜均匀性和覆盖率。在本实施例中,如图1所示,采用第三电磁线圈130a和第四电磁线圈130b作为第二磁性元件,第三电磁线圈130a和第四电磁线圈130b安装在反应腔体104的外侧面。

[0087] 如图1所示,在本实施例所提供的多模式物理气相沉积设备中,靶材114、准直器106、第二磁性元件和晶圆载座110自上而下地依次设置,其中,靶材114位于反应腔体104的上方,准直器106设置在反应腔体104的内部,准直器106位于靶材114与晶圆载座110之间,并且相对而言更靠近靶材114,在利用本设备进行镀膜加工时,晶圆108放置在晶圆载座110上。

[0088] 在使用本实施例提供的多模式物理气相沉积设备的过程中,值得注意的是:当第一直流电源124、第一射频电源126和靶材电源120同时开启,优先考虑控制靶材电源120所提供电压的功率不大于10kW。以及,第二直流电源128与第一直流电源124、第一射频电源126不得同时开启。

[0089] 实施例2

[0090] 本实施例利用实施例1所提供的多模式物理气相沉积设备进行半导体晶圆结构镀膜,在本实施例中所涉及的低偏压制程、射频准直制程和高偏压制程均利用上述多模式物理气相沉积设备完成。

[0091] 本实施例的低偏压制程的具体操作如下:在本制程中,保持制程压力小于1mtorr;开启靶材模块中的靶材电源120,使靶材电源120为靶材114所提供电压的功率大于20kW,以靶材114作为镀源;使偏压准直模块中的第一直流电源124和第一射频电源126处于关闭状态,开启偏压准直模块中的第二直流电源128,利用第二直流电源128向准直器106施加第一偏压,在本制程中,准直器106处于工作模式一,作为偏压准直器使用,仅对靶材114溅射的镀膜粒子起到准直传输校准的作用;开启晶圆载座110外接的第二射频电源112,利用第二射频电源112向晶圆载座110施加第三偏压,第三偏压的功率值不超过400W;启动晶圆载座110,使晶圆载座110以不低于20rpm的转速旋转;在本制程中,靶材114溅射镀膜粒子,镀膜粒子进入作为偏压准直器使用的准直器106并经作为偏压准直器使用的准直器106调控,沿准直方向传输至晶圆108的表面沉积成膜,镀膜粒子在较低的晶圆偏压(第三偏压)的作用下少量沉积(比如,沉积膜预设总厚度的5%~40%),期间利用晶圆载座110带动晶圆108以不低于20rpm的转速旋转。

[0092] 本实施例的射频准直制程的具体操作如下：在本制程中，保持制程压力大于10mtorr；使靶材模块中的靶材电源120处于关闭的状态，在本制程中，靶材114不作为镀源，不发生镀膜粒子溅射；开启偏压准直模块中的第一直流电源124和第一射频电源126，第一直流电源124为准直器106提供直流电压的功率不大于第一射频电源126为准直器106提供的射频电压的射频功率。其中，第一直流电源124为准直器106提供直流电压的功率设定为不大于10kW，第一射频电源126为准直器106提供的射频电压的射频功率大于10kW，在本制程中，准直器106处于工作模式二，同时作为射频电极与镀源，使准直器106直接溅射镀膜粒子参与物理气相沉积过程。在本制程中，第一直流电源124可以选择启动，也可以选择不启动。更优地，启动第一直流电源可以提高镀膜粒子的沉积速率。

[0093] 本实施例的高偏压制程的具体操作如下：在本制程中，保持制程压力小于1mtorr；开启靶材模块中的靶材电源120，使靶材电源120为靶材114提供电压的功率大于20kW，以靶材114作为镀源；使偏压准直模块中的第一直流电源124和第一射频电源126处于关闭状态，开启偏压准直模块中的第二直流电源128，利用第二直流电源128向准直器106施加第二偏压，第二偏压大于或等于10V，在本制程中，准直器106处于工作模式一，作为偏压准直器使用，仅对靶材114溅射的镀膜粒子起到准直传输校准的作用；开启晶圆载座110外接的第二射频电源112，利用第二射频电源112向晶圆载座110施加第四偏压，第四偏压的功率大于600W；启动晶圆载座110，使晶圆载座110以不低于20rpm的转速旋转；在本制程中，靶材114溅射镀膜粒子，镀膜粒子进入作为偏压准直器使用的准直器106并经作为偏压准直器使用的准直器106调控，沿准直方向传输至在晶圆108上所需覆盖的结构上沉积成膜，镀膜粒子在较高的晶圆偏压（第四偏压）的作用下刻蚀在晶圆108上所需覆盖的结构表面的悬突以及在晶圆108上所需覆盖的结构底部沉积的铜，并将其反射至侧壁，期间利用晶圆载座110带动晶圆108以不低于20rpm的转速旋转。

[0094] 本实施例设置不同处理组，利用实施例1所提供的多模式物理气相沉积设备上按照不同的顺序组合实施本实施例提供的低偏压制程、射频准直制程和高偏压制程，以对半导体晶圆结构进行镀膜加工，在不同的处理组间，除了不同制程的实施步骤以及数量存在差异，实施同类制程所设定的工艺参数严格保持一致。

[0095] 1. 处理组1A

[0096] 本处理组依次完成以下步骤进行半导体晶圆结构镀膜：

[0097] 步骤一，先进行低偏压制程，然后进行射频准直制程；

[0098] 步骤二，进行高偏压制程。

[0099] 2. 处理组2A

[0100] 本处理组依次完成以下步骤进行半导体晶圆结构镀膜：

[0101] 步骤一，先进行射频准直制程，然后进行低偏压制程；

[0102] 步骤二，进行高偏压制程。

[0103] 3. 处理组3A

[0104] 本处理组依次完成以下步骤进行半导体晶圆结构镀膜：

[0105] 步骤一，先进行低偏压制程，然后进行射频准直制程；

[0106] 步骤二，进行高偏压制程；

[0107] 步骤三，进行射频准直制程；

- [0108] 步骤四,进行高偏压制程。
- [0109] 4. 处理组4A
- [0110] 本处理组依次完成以下步骤进行半导体晶圆结构镀膜:
- [0111] 步骤一,先进行低偏压制程,然后进行射频准直制程;
- [0112] 步骤二,进行高偏压制程;
- [0113] 步骤三,进行射频准直制程;
- [0114] 步骤四,进行高偏压制程;
- [0115] 步骤五,进行低偏压制程。
- [0116] 5. 处理组5A
- [0117] 本处理组依次完成以下步骤进行半导体晶圆结构镀膜:
- [0118] 步骤一,先进行射频准直制程,然后进行低偏压制程;
- [0119] 步骤二,进行高偏压制程;
- [0120] 步骤三,先进行射频准直制程,然后进行低偏压制程;
- [0121] 步骤四,进行高偏压制程。
- [0122] 6. 处理组6A
- [0123] 本处理组依次完成以下步骤进行半导体晶圆结构镀膜:
- [0124] 步骤一,先进行射频准直制程,然后进行低偏压制程;
- [0125] 步骤二,进行高偏压制程;
- [0126] 步骤三,先进行射频准直制程,然后进行低偏压制程;
- [0127] 步骤四,进行高偏压制程;
- [0128] 步骤五,进行低偏压制程。
- [0129] 7. 对比处理组1A
- [0130] 本处理组依次完成以下步骤进行半导体晶圆结构镀膜:
- [0131] 步骤一,进行低偏压制程;
- [0132] 步骤二,进行高偏压制程。
- [0133] 8. 对比处理组2A
- [0134] 本处理组依次完成以下步骤进行半导体晶圆结构镀膜:
- [0135] 步骤一,进行射频准直制程;
- [0136] 步骤二,进行高偏压制程。
- [0137] 9. 对比处理组3A
- [0138] 本处理组依次完成以下步骤进行半导体晶圆结构镀膜:
- [0139] 步骤一,保持制程压力小于1mtorr;开启靶材模块中的靶材电源120,使靶材电源120为靶材114提供电压的功率大于20kW,以靶材114作为镀源;使偏压准直模块中的第一直流电源124、第一射频电源126和第二直流电源128处于关闭状态,在本制程中,准直器106仅对靶材114溅射的镀膜粒子起到准直传输校准的作用;开启晶圆载座110外接的第二射频电源112,利用第二射频电源112向晶圆载座110施加第三偏压,第三偏压的功率值不超过400W;启动晶圆载座110,使晶圆载座110以不低于20rpm的转速旋转;在本制程中,靶材114溅射镀膜粒子,镀膜粒子进入准直器106并经准直器106调控,沿准直方向传输至在晶圆108上所需覆盖的结构的表面沉积成膜,镀膜粒子在较低的晶圆偏压(第三偏压)的作用下少量

沉积(比如,沉积膜预设总厚度的5%~40%),期间利用晶圆载座110带动晶圆108以不低于20rpm的转速旋转;

[0140] 步骤二,进行射频准直制程;

[0141] 步骤三,保持制程压力小于1mtorr;开启靶材模块中的靶材电源120,使靶材电源120为靶材114提供电压的功率大于20kW,以靶材114作为镀源;使偏压准直模块中的第一直流电源124、第一射频电源126和第二直流电源128处于关闭状态,在本制程中,准直器106仅对靶材114溅射的镀膜粒子起到准直传输校准的作用;开启晶圆载座110外接的第二射频电源112,利用第二射频电源112向晶圆载座110施加第四偏压,第四偏压的功率大于600W;启动晶圆载座110,使晶圆载座110以不低于20rpm的转速旋转;在本制程中,靶材114溅射镀膜粒子,镀膜粒子进入准直器106并经准直器106调控,沿准直方向传输在晶圆108上所需覆盖的结构上进行沉积成膜,镀膜粒子在较高的晶圆偏压(第四偏压)的作用下刻蚀在晶圆108上所需覆盖的结构表面的悬突以及在晶圆108上所需覆盖的结构底部沉积的铜,并将其反射至侧壁,期间利用晶圆载座110带动晶圆108以不低于20rpm的转速旋转。

[0142] 其中,对比处理组3A作为对照实施方式,与处理组1A相比,对比处理组3A中涉及的低偏压制程和高偏压制程均没有向准直器106施加偏压。

[0143] 10.对比处理组4A

[0144] 本处理组依次完成以下步骤进行半导体晶圆结构镀膜:

[0145] 步骤一,保持制程压力小于1mtorr,在本制程中,使晶圆载座110处于静止状态;开启靶材模块中的靶材电源120,使靶材电源120为靶材114提供电压的功率大于20kW,以靶材114作为镀源;使偏压准直模块中的第一直流电源124和第一射频电源126处于关闭状态,开启偏压准直模块中的第二直流电源128,利用第二直流电源128向准直器106施加第一偏压,第一偏压为小于20V,在本制程中,准直器106处于工作模式一,作为偏压准直器使用,仅对靶材114溅射的镀膜粒子起到准直传输校准的作用;开启晶圆载座110外接的第二射频电源112,利用第二射频电源112向晶圆载座110施加第三偏压,第三偏压的功率值小于400W;在本制程中,靶材114溅射镀膜粒子,镀膜粒子进入偏压准直器并经偏压准直器调控,沿准直方向传输至在晶圆108上所需覆盖的结构上进行沉积成膜,镀膜粒子在较低的晶圆偏压(第三偏压)的作用下少量沉积(比如,沉积膜预设总厚度的5%~40%);

[0146] 步骤二,进行射频准直制程;

[0147] 步骤三,保持制程压力小于1mtorr,在本制程中,使晶圆载座110处于静止状态;开启靶材模块中的靶材电源120,使靶材电源120为靶材114提供电压的功率大于20kW,以靶材114作为镀源;使偏压准直模块中的第一直流电源124和第一射频电源126处于关闭状态,开启偏压准直模块中的第二直流电源128,利用第二直流电源128向准直器106施加第二偏压,第二偏压大于10V,在本制程中,准直器106处于工作模式一,作为偏压准直器使用,仅对靶材114溅射的镀膜粒子起到准直传输校准的作用;开启晶圆载座110外接的第二射频电源112,利用第二射频电源112向晶圆载座110施加第四偏压,第四偏压的功率大于600W;在本制程中,靶材114溅射镀膜粒子,镀膜粒子进入偏压准直器并经偏压准直器调控,沿准直方向传输至在晶圆108上所需覆盖的结构上沉积成膜,镀膜粒子在较高的晶圆偏压(第四偏压)的作用下刻蚀在晶圆108上所需覆盖的结构表面的悬突以及在晶圆108上所需覆盖的结构底部沉积的铜,并将其反射至侧壁。

[0148] 其中,对比处理组4A作为对照实施方式,与处理组1A相比,对比处理组4A在采用靶材114作为镀源的制程中,没有使晶圆载座110以一定的转速转动,而是使其处于固定静止状态。

[0149] 本实施例所设置的多组处理组所分别对应的在晶圆108上所需覆盖的结构的镀膜情况如表1所示。表1中所涉及的覆盖率测试方式为:如图2,对在晶圆108上所需覆盖的结构的凹槽4中沉积而成的镀膜层(模型)5进行测量,分别测量底部膜层厚度 $h_1$ 和侧壁膜层厚度 $h_2$ ,以及凹槽上方表面覆盖膜层的厚度 $H$ ,计算可得侧壁覆盖率为 $h_2/H$ ,底部覆盖率为 $h_1/H$ 。其中,覆盖均匀度的测量方式一般为采用空白晶圆(即裸片),依照各处理组和对比处理组的工艺步骤为空白晶圆镀膜,以在空白晶圆表面形成镀膜层;在镀膜层表面上设立 $N$ 个采样点(比如 $N$ 取 $9\sim 121$ ),再分别测量每个采样点的膜层厚度 $D_i$ ,并根据所有采样点的膜层厚度计算空白晶圆上膜层厚度的平均值 $D$ 和标准方差 $\sigma$ ,从而可得其离散系数 $CV$ (coefficient of variation),即 $CV=\sigma/D$ ;通过离散系数 $CV$ 表征在该工艺方法下,不同采样点所形成的镀膜厚度离散程度,并将不同采样点所形成的镀膜厚度离散程度确定为镀膜均匀度。

[0150] 依据表1中展示的测试结果,可以看出:与处理组1A~6A相比,对比处理组1A~4A的镀膜整体覆盖率都偏低,镀膜均匀度较差。

[0151] 通过比较处理组1A和对比处理组1A,可以发现采用射频准直制程可以有效提高晶圆上所需覆盖结构的底部覆盖率;通过对比处理组1A和对比处理组2A,可以发现采用低偏压制程可以进一步提高侧壁镀膜覆盖率。由此可得,本发明提供的一种双镀源物理气相沉积工艺包括的低偏压制程、射频准直制程和高偏压制程,能够同时保证晶圆所需覆盖结构的侧壁镀膜覆盖率和底部镀膜覆盖率。

[0152] 通过比较处理组1A和对比处理组3A,可以发现在低偏压制程和高偏压制程中,均为准直器施加偏压同样可以有效提高侧壁和底部的镀膜覆盖率。

[0153] 比较处理组1A-2A与处理组3A-6A,可以发现交替使用低偏压制程、射频准直制程和高偏压制程,在晶圆上所需覆盖结构的侧壁及底部均形成具有更高覆盖率和更佳均匀度的镀膜。

[0154] 而且,对比处理组4A中,由于沉积过程中晶圆没有采用旋转方式,导致镀膜层拓印了准直器的水平截面结构,使得多个测量点的镀膜覆盖率参差不齐。因此,该对比处理组的镀膜覆盖率实验结果提供的是多个测量点的数据,且其镀膜均匀度甚至超出100%。

[0155]

处理组编号	侧壁镀膜覆盖率%	底部镀膜覆盖率%	镀膜均匀度%
处理组1A	12.8%	58.7%	4.2%
处理组2A	13.4%	55.9%	4.0%
处理组3A	15.6%	68%	5.5%
处理组4A	15.8%	66.1%	5.3%
处理组5A	12.9%	65.3%	5.6%
处理组6A	13.2%	66.4%	5.6%
对比处理组1A	11.5%	31.8%	4.5%
对比处理组2A	6.5%	65.4%	4.1%
对比处理组3A	9.7%	42.1%	7.8%
对比处理组4A	7.1%~12.5%	30.1%~59.1%	115%

[0156] 表1. 实施例2的镀膜情况统计表

[0157] 在本实施例中,低偏压制程的实施目的在于尽可能连续填充晶圆108上所需覆盖的结构中凹槽的底部和侧壁。在晶圆108上所需覆盖的结构中沉积底层镀膜,利用低偏压制程形成的底层镀膜(也即沉积膜)的厚度为沉积膜预设总厚度的5-40%,优选为10-30%,比如12%、15%、20%、22%、28%等等。在低偏压制程中:如果所沉积的底层镀膜的厚度太低,可能无法在凹槽的侧壁中形成连续层,导致不连续的区域周围后续被填充后形成空洞,进而影响器件性能;如果所沉积的底层镀膜的厚度太高,容易在凹槽的通孔处发生堆积,造成凹槽开口收缩甚至封闭,导致后续填充结果出现空洞。

[0158] 此外,由于准直器106的使用,低偏压制程和高偏压制程均为非等向性,高偏压制程则在高偏压的驱动下使得镀源粒子获取更高轰击能量,对晶圆108上所需覆盖结构的悬突起到蚀刻的作用进而用以消除悬突,同时还能对晶圆108上所需覆盖结构的底部沉积物进行轰击,进而反溅镀至晶圆108上所需覆盖结构的侧部以解决侧部不容易沉积的问题。射频准直制程则因电容式耦合等离子体源原理(CCP)具有更佳的非等向性,倾向结构底部沉积。因此,优选地,步骤开始于低偏压制程和/或射频准直制程。

[0159] 而且,若第三偏压功率过低将导致结构沉积不易且悬突现象严重,但若第三偏压功率过高将产生轰击而损伤结构的问题;同理,第四偏压则被赋予高能量轰击功能,因此,上述制程所涉及的第四偏压的功率和第三偏压的功率的差值需不小于200W,若功率差值不足,则很容易出现侧部覆盖不足或填充悬突过多等问题。

[0160] 而在某些处理组中,在最后一次实施高偏压制程后,实施低偏压制程。

[0161] 而在部分处理组中,使晶圆108转速不低于20rpm,该设置的原因如下:如若晶圆108没有旋转或转速太低,准直器106的结构设有多个贯穿通孔,通孔与通孔之间存在器壁,器壁的存在直接干扰镀膜粒子的移动路径,导致器壁正对应的下方晶圆区域可能存在铺设镀膜粒子的盲区。20rpm是本发明研究的极限基础,更优的为40rpm、60rpm、100rpm、200rpm等等。

[0162] 实施例3

[0163] 本实施例利用实施例1所提供的多模式物理气相沉积设备进行半导体晶圆结构镀膜,在本实施例中所涉及的低偏压制程、射频准直制程和高偏压制程均利用上述多模式物理气相沉积设备完成。

[0164] 本实施例的低偏压制程的具体操作与实施2中的低偏压制程保持一致。

[0165] 本实施例的射频准直制程的具体操作如下:在本制程中,保持制程压力大于10mtorr,期间利用晶圆载座110带动晶圆108以不低于20rpm的转速旋转;开启靶材模块中的靶材电源120,靶材电源120在靶材114上所施加电压的功率不大于第一射频电源126为准直器106所提供的射频电压的射频功率,例如:靶材电源120在靶材114上所施加电压的功率小于10kW,优选为0.5kW~10kW,使靶材114在该功率下溅射镀膜粒子;开启偏压准直模块中的第一直流电源124和第一射频电源126,其中,第一直流电源124所提供直流电压的功率设定为小于10kW,优选为0.5kW~10kW,第一射频电源126为准直器106所提供的射频电压设定为大于10kW,在本制程中,准直器106处于工作模式二,同时作为射频电极与镀源,使准直器106直接溅射镀膜粒子参与物理气相沉积过程。在射频准直制程中,靶材电源120可以选择启动,也可以选择不启动。优选地,本实施例选择启动靶材电源120。

[0166] 本实施例的高偏压制程的具体操作与实施例2中的高偏压制程保持一致。具体地，本实施例完成以下步骤进行半导体晶圆结构镀膜：

[0167] 步骤一，先进行低偏压制程，然后进行射频准直制程；

[0168] 步骤二，进行高偏压制程。

[0169] 在本实施例中，设置处理组1B，并参照实施例2的覆盖率和均匀度测量方式，对处理组1B进行评估。经测量可得，处理组1B的半导体晶圆所需覆盖结构的侧壁镀膜覆盖率达到12.9%，半导体晶圆所需覆盖结构的底部镀膜覆盖率达到58.9%，半导体晶圆所需覆盖结构镀膜均匀度为4.1%。另外，相比于实施例2中的处理组1A，处理组1B的沉积效率明显有所提高。

[0170] 此外，在上述工艺制程中，由于其射频准直制程中开启了靶材114作为镀源，靶材114释放的少量镀膜粒子可以在一定程度上弥补准直器106因释放镀膜粒子的材质消耗，延长准直器106的使用寿命。另外，也能够一定程度上提高半导体晶圆上所需覆盖结构的镀膜覆盖率。

[0171] 实施例4

[0172] 为更好地说明本发明实施例的效果，以下将对本实施例2设置的处理组1A、对比处理组1A、对比处理组3A，以及实施例3的处理组1B的镀膜情况进行观察对比，具体结果如表2所示，结果按照四个等级评价，分别为优秀、良好、一般、较差。

[0173] 在表2中所涉及的“连续性”、“均匀度”以及“覆盖率”的说明如下。

[0174] 均匀度，指凹槽中镀膜层3在不同位置的平整情况。由于沉积过程中，镀膜粒子在各个方向上前进，并非能完全按照预想路径移动，也并非完全朝向半导体晶圆结构表面的垂直方向运动；而且，镀膜粒子最先达到接近半导体晶圆上所需覆盖结构凹槽开口的顶部，使得接近半导体晶圆结构凹槽开口的顶部的镀膜沉积的概率较高。由此，容易在凹槽的侧壁上生长出悬突，导致镀膜的均匀度不佳的问题。

[0175] 连续性，指凹槽中镀膜层3的连续情况。由于半导体晶圆结构表面凹槽的高深宽比，开口和悬突的存在容易使得所镀膜层3出现孔隙，影响其膜层连续性，进而影响器件的性能。

[0176] 覆盖率，指预设区域的膜厚度与预设厚度的差异。

组别	侧壁			底部		拐角连续性	开口收缩程度	其他
	连续性	均匀度	覆盖率	均匀度	覆盖率			
对比处理组1A	良好	良好	良好	良好	较差	良好	较高	镀膜效率较低
对比处理组3A	良好	一般	一般	一般	一般	一般	一般	出现转印
处理组1A	优秀	优秀	优秀	优秀	优秀	优秀	较低	/
处理组1B	优秀	优秀	优秀	优秀	优秀	优秀	较低	延长准直器寿命，镀膜效率最高

[0177] 表2. 本实施例部分处理组的镀膜情况对比

[0179] 参照表2,以下将对各处理组的镀膜情况进行说明。

[0180] 对比处理组1A的沉积结果如图3所示。在对比处理组1A,在进行高偏压制程前仅实施了低偏压制程,在低偏压制程中,溅射速率相对一般,能够更有效控制镀膜粒子的分散和移动,然而,也正是因为粒子的较差的非等向性移动和凹槽的深宽比,导致凹槽开口2容易封闭且为镀膜粒子抵达凹槽下半部分增加屏障,尤其是底部覆盖率较差,使最终沉积而成的镀膜层3与预设镀膜区域1之间存在明显的偏差。

[0181] 对比处理组3A的沉积结果如图4所示。在对比处理组3A中,准直器106在射频准直制程中作为射频电极和镀源,更好引导镀膜粒子朝着半导体晶圆结构表面垂直向下,故凹槽开口2收缩程度一般,而与图3相比,图4所展示的镀膜层3与预设镀膜区域1之间的偏差缩小。但是,在低、高偏压制程中,准直器106不外接任何电源,仅提供贯穿的通孔作为镀膜粒子的移动通道,容易出现转印问题,即将准直器106的部分图案印刷至半导体晶圆结构的表层。而且,由于依靠射频准直制程增加底部覆盖率,容易在底部和侧壁的拐角之处出现加工盲区,也可能引起底部镀膜层3出现“斜坡形状”,底部镀膜层3厚度沿着凹槽的中心向拐角方向降低,降低底部镀膜均匀度。

[0182] 而在本实施例的处理组1A和处理组1B中,交替进行低偏压制程、射频准直制程和高偏压制程,大大提高侧壁、拐角和底部的镀膜质量。比如,先通过低偏压制程在凹槽中形成连续覆盖底部、拐角和侧壁的底层(底部存在少量覆盖);再通过射频准直制程,增加底部的覆盖率。对应地,处理组1A的沉积效果如图5所示,凹槽开口2的收缩并不明显,其镀层由底层33(由低偏压制程形成)、中间层32(由射频准直制程形成)以及顶层31(由高偏压制程形成)组成,从图中可以看到镀层基本上与预设镀膜区域1重合,由此说明达到了优异的沉积效果。

[0183] 以上实施例仅用以说明本发明的技术方案而非对本发明保护范围的限制,尽管参照上述实施例对本发明进行了详细的说明,所属领域的普通技术人员应当理解,可以对本发明的技术方案进行修改或者等同替换,但这些修改或替换均在本发明的保护范围之内。

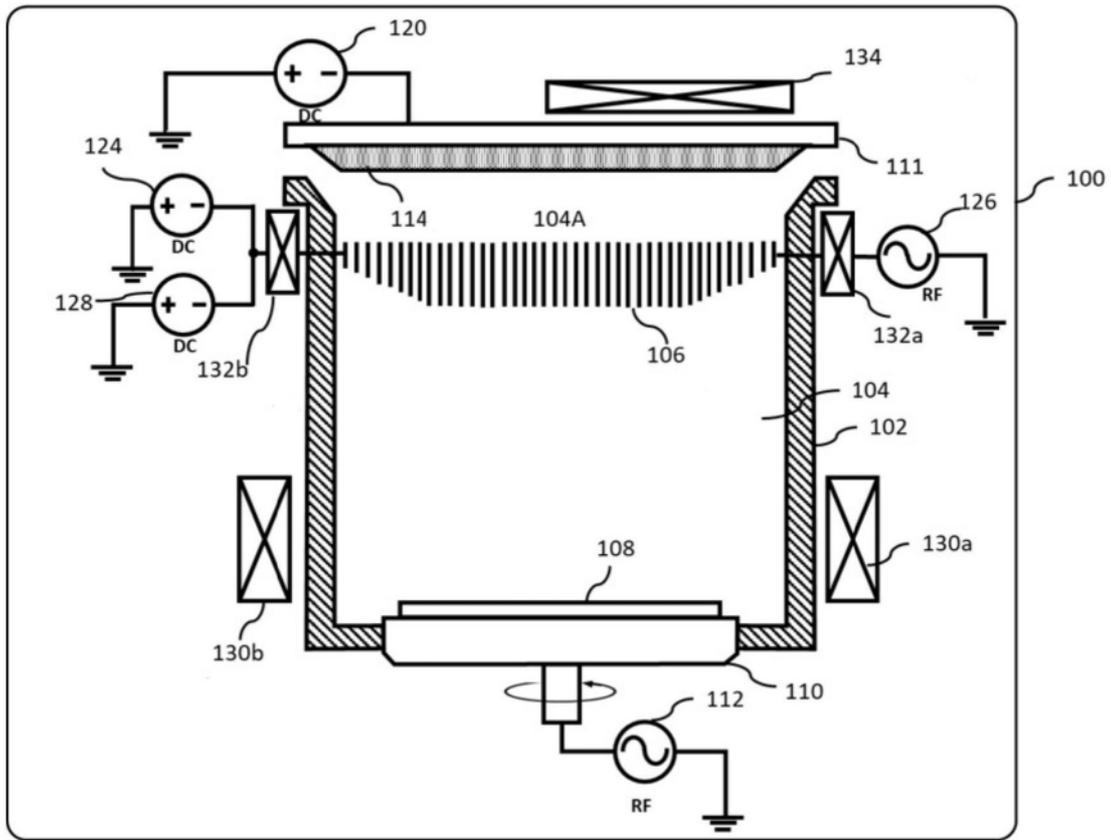


图1

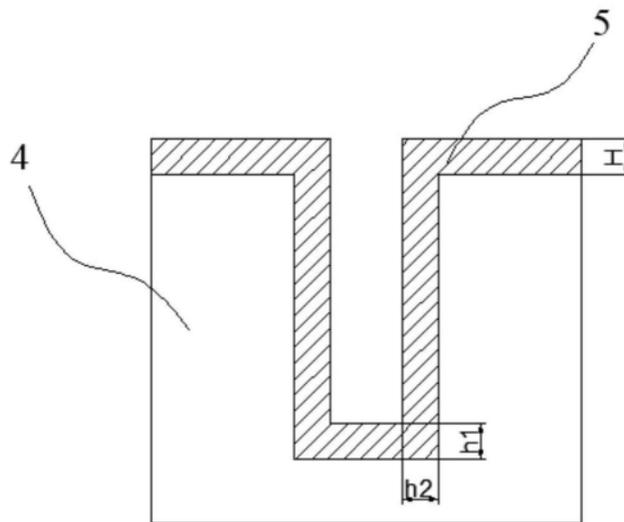


图2

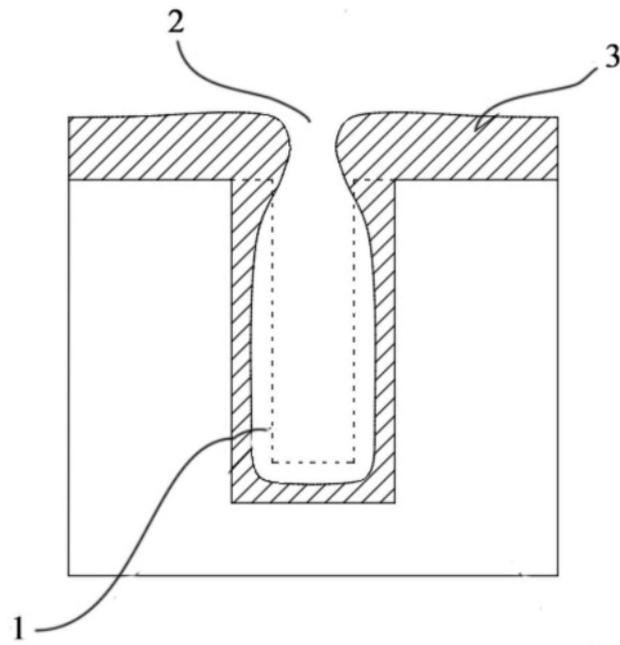


图3

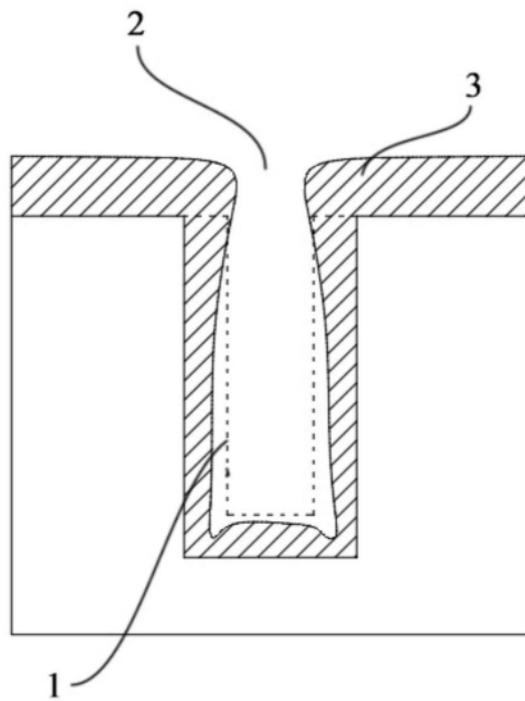


图4

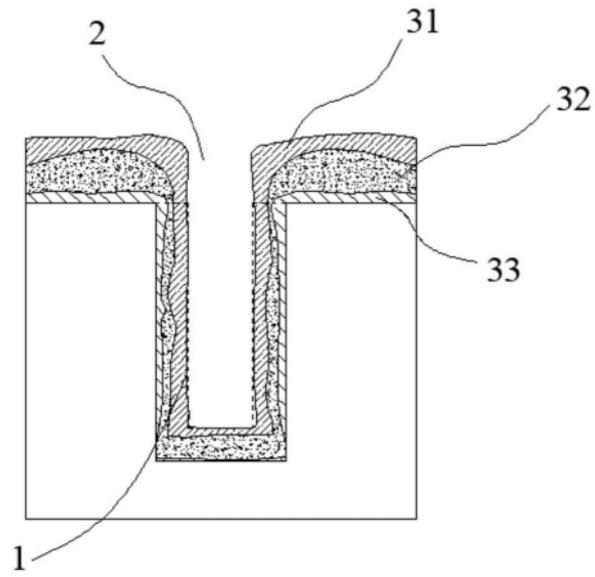


图5