



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2008년10월16일
(11) 등록번호 10-0863756
(24) 등록일자 2008년10월09일

(51) Int. Cl.

H01L 33/00 (2006.01)

(21) 출원번호 10-2007-0006836

(22) 출원일자 2007년01월23일

심사청구일자 2007년01월23일

(65) 공개번호 10-2008-0069305

(43) 공개일자 2008년07월28일

(56) 선행기술조사문헌

JP18173182 A

KR1020070095665 A

JP2005310911 A

JP2005197369 A

전체 청구항 수 : 총 6 항

(73) 특허권자

(주) 아모센스

경기 김포시 통진면 수침리 185-1 2층 201호

(72) 발명자

박중원

인천 계양구 작전동 912-3 도두리마을 동보아파트 504동 504호

조윤민

인천 연수구 동춘동 풍림3차 아파트 114동 104호

(74) 대리인

한양특허법인

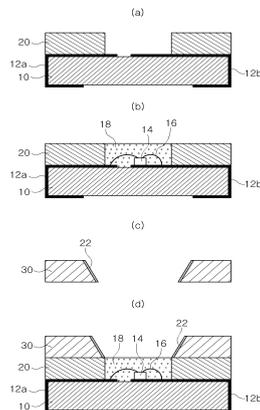
심사관 : 이진홍

(54) 반도체 패키지의 제조방법

(57) 요약

렌즈를 사용하지 않고서도 지향각을 좁힐 수 있으면서 생산 수율을 향상시킬 수 있도록 한 반도체 패키지 및 그의 제조방법을 제시한다. 발광소자 실장영역을 갖는 제 1기판을 준비하는 제 1과정, 발광소자 실장영역에 상응하는 부위에 제 1캐비티가 형성된 제 2기판을 준비하는 제 2과정, 제 1기판상에 제 2기판을 적층하여 소결하는 제 3과정, 발광소자 실장영역에 상응하는 부위에 제 2캐비티가 형성되고 제 2캐비티의 내측면에 반사판이 형성된 제 3기판을 준비하는 제 4과정, 및 제 3과정에 의한 성형체의 상면에 제 3기판을 적층하되, 상호간의 접촉면을 접착제로 접착하는 제 5과정을 포함한다. 이러한 본 발명에 의하면, 반사판이 형성된 기판을 별도로 제작한 후에 종래 형태의 엘이디 패키지의 상면에 평탄하게 접착시킴으로써, 완성된 LED패키지의 측면부가 종래에 비해 훨씬 매끄럽다. 그로 인해, 종래의 LED패키지에 비해 생산 수율이 뛰어날 뿐만 아니라 제품의 신뢰성이 우수하게 된다.

대표도 - 도5



특허청구의 범위

청구항 1

단위칩에 대응되는 복수개의 발광소자 실장영역을 갖는 제 1기판을 준비하는 제 1과정;
 상기 발광소자 실장영역에 상응하는 부위마다 제 1캐비티가 형성된 제 2기판을 준비하는 제 2과정;
 상기 제 1기판상에 상기 제 2기판을 적층하여 소결하고, 단위칩 단위로 절단하는 제 3과정;
 상기 발광소자 실장영역에 상응하는 부위에 제 2캐비티가 형성되고 상기 제 2캐비티의 내측면에 반사판이 형성된 단위칩 단위의 제 3기판을 준비하는 제 4과정; 및
 상기 제 3과정에 의한 성형체의 상면에 상기 제 3기판을 적층하되, 상호간의 접촉면을 접착제로 접착하는 제 5과정을 포함하는 것을 특징으로 하는 반도체 패키지의 제조방법.

청구항 2

청구항 1에 있어서,
 상기 제 1캐비티의 경사각과 상기 제 2캐비티의 경사각을 상이하게 하는 것을 특징으로 하는 반도체 패키지의 제조방법.

청구항 3

청구항 1에 있어서,
 상기 제 3과정에서의 소결이후에 상기 단위칩 단위의 발광소자 실장영역에 발광소자를 실장하고 상기 제 1캐비티의 내부에 형광물질층을 충전시키는 것을 특징으로 하는 반도체 패키지의 제조방법.

청구항 4

청구항 1에 있어서,
 상기 제 1 내지 제 3기판을, ZnO계열의 바리스터 재료를 이용한 시트를 사용하여 제조하는 것을 특징으로 하는 반도체 패키지의 제조방법.

청구항 5

청구항 1에 있어서,
 상기 제 1 및 제 2기판을 LTCC 재료를 이용한 시트를 사용하여 제조하고, 상기 제 3기판을 ZnO계열의 바리스터 재료와 메탈 재료 및 플라스틱 재료중의 어느 한 재료를 이용한 시트를 사용하여 제조하는 것을 특징으로 하는 반도체 패키지의 제조방법.

청구항 6

청구항 1에 있어서,
 상기 제 1 및 제 2기판을 ZnO계열의 바리스터 재료를 이용한 시트를 사용하여 제조하고, 상기 제 3기판을 메탈 또는 플라스틱 재료를 이용한 시트를 사용하여 제조하는 것을 특징으로 하는 반도체 패키지의 제조방법.

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <12> 본 발명은 반도체 패키지 및 그의 제조방법에 관한 것으로, 보다 상세하게는 지향각이 좁은 반도체 패키지 및 그의 제조방법에 관한 것이다.
- <13> 발광다이오드(light emission diode, 이하, LED라 함)는 다양한 색을 구현할 수 있는 반도체 소자이다. LED는 GaAs, AlGaAs, GaN, InGaN 및 AlGaInP 등의 화합물 반도체(compound semiconductor) 재료의 변경을 통해 발광 원을 구성한다. 현재, 이와 같은 반도체 소자가 전자부품에 패키지형태로 많이 채택되고 있다.
- <14> 일반적으로, 조명기구 등에 채용되어 백색 LED를 구현하는 방법으로는, 가시광 영역중 파장이 대략 430nm~470nm인 청색 LED칩과 YAG계의 형광체(예컨대, yellow phosphor)를 조합하는 방법, 및 UV LED칩과 적색/녹색/청색 형광체를 조합하는 방법, 적색/녹색/청색 LED칩을 조합하는 방법 등이 있다. 백색 LED를 저렴하게 구현할 수 있고 광효율이 높다는 등의 이유로 인해 첫 번째 방법이 주로 많이 사용된다.
- <15> 청색 LED칩과 YAG계의 형광체(예컨대, yellow phosphor)를 조합하여 백색 LED를 구현하게 되면 도 1의 (a) 또는 (b)에 예시된 바와 같은 구조가 된다.
- <16> 도 1의 (a) 또는 (b)에 예시된 LED패키지는, LED칩(14); LED칩(14)이 실장되는 제 1기판(10); 제 1기판(10)상에 배치되며 LED칩(14)이 실장되는 영역에 상응하는 영역에 캐비티가 형성된 제 2기판(20); 제 1기판(10)에 소정 형태로 형성되고 와이어(16)를 매개로 하여 LED칩(14)에 접속된 패턴 전극(12a, 12b); LED칩(14)을 둘러싸도록 제 2기판(20)의 캐비티 내측면을 따라 형성된 반사판(22); 및 YAG계의 형광체(예컨대, yellow phosphor) 및 실리콘(또는 에폭시)이 소정의 배합비율에 따라 배합된 후 LED칩(14)을 덮도록 충전된 형광물질층(18)을 구비한다. 제 1기판(10)을 하부 기판이라 하고, 제 2기판(20)을 상부 기판이라 하여도 된다.
- <17> 도 1의 (b)에서, 반사판(22)의 경사각이 되는 캐비티의 경사각(θ)은 기준선을 기준으로 대략 30도 정도이다. 도 1의 (a)에서는 반사판(22)의 경사각(θ)은 0도이다. 도 1의 (a) 및 (b)에서, 외부와 접하는 형광물질층(18)의 최상면이 발광면적이 된다. 형광물질층(18)내의 형광체는 통상적으로 구형의 분말이다. 형광체는 빛을 산란시키기 때문에 반사판(22)의 경사각(θ)은 지향각에 영향을 미치지 못한다.
- <18> 도 1의 (a) 및 (b)는 반사판(22)의 경사각(θ)에서 차이가 나지만 발광면적이 거의 동일하므로 반사판(22)의 경사각(θ)과는 무관하게 지향각이 동일하다. 즉, 도 1의 (a) 및 (b)의 LED패키지에 의한 지향각은 대략 120도 내지 130도 정도로 고정된다.
- <19> 그래서, 고정된 지향각을 탈피하기 위해 통상적으로 실리콘 또는 에폭시로 이루어지는 반구 형상의 렌즈를 채용한다. 도 2에는 렌즈가 채용된 일반적인 LED패키지가 도시되어 있다. 도 2의 (a)는 도 1의 (a)의 구성에 렌즈(25)가 추가로 설치되었다. 도 2의 (b)는 도 1의 (b)의 구성에 렌즈(25)가 추가로 설치되었다. 렌즈(25)를 사용하게 되면 지향각을 대략 60도 내지 90도 정도로 조절할 수 있게 된다.
- <20> 렌즈(25)를 LED패키지의 전면(즉, 형광물질층(18)의 상면)에 설치하기 위해서는 UV 접착제(자외선 경화 접착제), 순간 접착제 등과 같은 접착제를 사용한다. 렌즈(25)의 저면중에서 형광물질층(18)의 최상면과 맞닿는 부위에는 접착제를 바르지 않는다. 맞닿는 부위에 접착제를 바른 후에 렌즈(25)를 LED패키지의 전면(즉, 접착시킴)에 접착시키게 되면 추후에 광손실이 발생하기 때문이다. 따라서, 렌즈(25)의 저면중에서 형광물질층(18)의 최상면과 맞닿지 않는 부위에만 접착제를 바른 후에 LED패키지의 전면(즉, 접착시킴)에 접착시킨다.
- <21> 이러한 접착 방식에서는 접촉면적이 좁기 때문에 접착이 제대로 되지 않는 경우가 많이 발생되고, 그로 인해 접착후에 렌즈(25)가 패키지 본체로부터 쉽게 이탈되어 버린다. 렌즈(25)의 접착이 제대로 되었다고 하더라도 렌즈(25)와 기판의 열팽창계수의 차이가 커서 LED칩(14)이 동작하게 되면 열응력이 발생된다. 열응력에 의해 접합부위에서 변형력이 발생하여 계면 분리가 발생된다.
- <22> 특히, 하이파워 LED칩을 사용하는 경우에는 열응력으로 인한 계면 분리 현상이 큰 문제거리로 대두된다. 또한, 도 2의 구조에서 렌즈(25)를 제작하는데 소요되는 비용 역시 고가이다.

- <23> 도 1 및 도 2의 구조에서, 형광물질층(18)의 코팅(충전)시 형광물질층(18)은 모세관 현상에 의해 캐비티에 충전될 때 반사판(22)을 타고 올라간다. 다시 말해서, 캐비티의 경사면(즉, 반사판(22))에 접하는 형광물질층(18)의 측부가 반사판(22)을 타고 올라가게 되므로, 형광물질층(18)이 균일한 높이로 충전되는 것이 아니어서 원하는 지향각을 제대로 얻을 수 없게 된다. 특히, 도 2에서는 캐비티의 경사면에 접하는 형광물질층(18)의 측부가 반사판(22)을 타고 올라가게 되면 렌즈(25)의 접촉시 렌즈(25)의 저면 중앙부위와 형광물질층(18)의 최상면 사이에 간극이 발생되어 얻고자 하는 지향각을 제대로 얻을 수 없게 된다.
- <24> 그리하여, 본 출원인은 도 3 및 도 4에서와 같이 캐비티에 충전되는 형광체의 높이를 쉽게 제어할 수 있을 뿐만 아니라 원하는 지향각을 얻을 수 있도록 한 LED패키지를 2006년 9월 20일자로 국내특허출원(출원번호; 10-2006-91152)한 바 있다.
- <25> 도 3을 도 1의 (a)와 비교하여 보면, 도 1의 (a)에서는 제 1기관(10)상에 제 2기관(20)만이 적층되지만 도 3에서는 제 1기관(10)상에 두 개의 기관(20, 30)이 적층된다. 두 개의 기관(20, 30)을 상부 기관(40)으로 통칭할 수도 있고, 다르게는 제 2기관(20) 및 제 3기관(30)으로 칭할 수도 있다. 도 3에서는 반사판(22)이 제 3기관(30)의 캐비티 내측면에 설치된다. 제 2기관(20)의 캐비티와 제 3기관(30)의 캐비티의 경계영역(즉, 단차진 부위의 상부)에는 차단부가 될 수 있는 댐(24)(다공성의 절연재료로 이루어짐)이 형성된다. 도 3에서, 미설명 부호 26은 실리콘 또는 에폭시이다. 물론, 제 3기관(30)의 캐비티내에 실리콘 또는 에폭시(26)가 충전되지 않아도 된다.
- <26> 도 4를 도 1의 (b)와 비교하여 보면, 도 4의 상부 기관(50)의 두께가 도 1의 (b)의 상부 기관(20)의 두께에 비해 두껍다. 상부 기관(50)에 형성되는 캐비티의 깊이 역시 도 1의 (b)에서의 캐비티의 깊이에 비해 깊다. 상부 기관(50)의 캐비티내의 소정 위치(차단띠(42)가 형성된 위치)까지만 형광물질층(18)이 충전되고, 그 이상부터는 실리콘 또는 에폭시(26)가 충전된다. 차단띠(42)는 다공성의 절연재료로 인쇄 또는 스퍼터링된 것이다. 도 4에서는 차단띠(42)를 많이 돌출되게 도시하였는데, 이는 너무 작게 도시하면 파악하기 어렵기 때문에 이해하기 쉽도록 하기 위해 돌출시킨 것이다.
- <27> 도 3 및 도 4의 LED패키지는 상부 기관의 두께를 도 1과 비교하여 더 두껍게 하고 캐비티의 깊이를 보다 깊게 하여 형광물질층(18)의 충전 높이를 조절함으로써, 반사판(22)의 실질적인 높이를 보다 많이 확보하여 원하는 지향각(예를 들어, 60도 내지 90도)을 얻게 되었다.
- <28> 그런데, 도 3 및 도 4의 LED패키지를 제조하는 과정에서 다음과 같은 문제점이 발생된다.
- <29> 도 3 및 도 4의 LED패키지를 제조하기 위해서, 통상적으로 하부 기관(10)과 상부 기관(40 또는 50)을 각각 제조한 후에 하부 기관(10)상에 상부 기관(40 또는 50)을 적층하고 나서 동시소성한다. 그 후에 전기 도금을 통하여 반사판(22)을 형성시키고서 LED칩(14) 실장, 와이어(16) 본딩, 형광체 충전 등이 행해진다. 여기서, 동시소성을 거치게 되면 제 3기관(30)과 다른 기관(10, 20)의 수축률 차이로 인해 서로의 캠버(즉, 뒤틀림 정도)가 상이하게 되어 계면이 불균일하게 되므로 계면에서의 접합이 용이하지 않게 된다. 통상적으로, 도 3에서의 제 3기관(30)과 도 4에서 제 3기관에 상응하는 부분이 아래의 기관 부위의 두께에 비해 크거나 같다. 특히, 제 3기관에 상응하는 부분에 형성된 캐비티 면적이 아래의 기관 부위의 캐비티 면적에 비해 크기 때문에 동시소성을 하게 되면 서로간의 수축률이 차이 나서 서로의 캠버가 상이하게 된다.
- <30> 도 3 및 도 4는 단품화된 LED패키지를 도시한 것이다. 통상적으로, 형광체 충전까지 완료된 도 3 및 도 4의 LED 패키지(단품화되기 이전 상태의 LED패키지임)는 다수개의 LED패키지가 하나의 세트내에 어레이되고 절단분리과정을 거친 후에 단품화된다. 어레이되어 있는 다수의 LED패키지를 절단분리하기 위해서 레이저 빔을 이용하는 경우도 있지만, 보통 휠 블레이드(wheel blade)를 이용하는 절단기가 주로 사용된다.
- <31> 휠 블레이드를 이용하여 절단하는 경우를 설명한다. 어레이되어 있는 LED패키지의 절단 부위가 휠 블레이드의 하측에 위치하게 되면 휠 블레이드가 회전함과 동시에 직하 방향으로 하강하여 그 절단 부위를 가압하면서 절단하게 된다.
- <32> 어레이되어 있는 LED패키지(즉, 도 3 및 도 4의 LED패키지)는 기존의 LED패키지(즉, 도 1 및 도 2의 LED패키지)에 비해 보다 두꺼운 두께를 갖기 때문에 휠 블레이드의 회전 및 가압에 의한 절단시 절단면이 평탄하게 절단되기 어렵다. 이로 인해, 절단면에서 균열이 발생되어 생산 수율을 떨어뜨리고 제품의 신뢰성을 저하시키는 문제가 발생된다.

발명이 이루고자 하는 기술적 과제

<33> 본 발명은 상기한 종래의 문제점을 해결하기 위해 제안된 것으로, 렌즈를 사용하지 않고서도 지향각을 좁힐 수 있으면서 생산 수율을 향상시킬 수 있도록 한 반도체 패키지 및 그의 제조방법을 제공함에 그 목적이 있다.

발명의 구성 및 작용

<34> 상기와 같은 목적을 달성하기 위하여 본 발명의 바람직한 실시예에 따른 반도체 패키지의 제조방법은, 발광소자 실장영역을 갖는 제 1기판을 준비하는 제 1과정; 발광소자 실장영역에 상응하는 부위에 제 1캐비티가 형성된 제 2기판을 준비하는 제 2과정; 제 1기판상에 제 2기판을 적층하여 소결하는 제 3과정; 발광소자 실장영역에 상응하는 부위에 제 2캐비티가 형성되고 제 2캐비티의 내측면에 반사판이 형성된 제 3기판을 준비하는 제 4과정; 및 제 3과정에 의한 성형체의 상면에 제 3기판을 적층하되, 상호간의 접촉면을 접촉제로 접촉하는 제 5과정을 포함한다.

<35> 여기서, 제 1캐비티의 경사각과 제 2캐비티의 경사각을 상이하게 한다.

<36> 제 3과정에 의한 성형체의 발광소자 실장영역에 발광소자를 실장하고 제 1캐비티의 내부에 형광물질층을 충전시킨다.

<37> 제 1 내지 제 3기판을 ZnO계열의 바리스터 재료를 이용한 시트를 사용하여 제조한다. 다르게는, 제 1 및 제 2기판을 LTCC 재료를 이용한 시트를 사용하여 제조하고 제 3기판을 ZnO계열의 바리스터 재료와 메탈 재료 및 플라스틱 재료중의 어느 한 재료를 이용한 시트를 사용하여 제조한다. 또 다르게는, 제 1 및 제 2기판을 ZnO계열의 바리스터 재료를 이용한 시트를 사용하여 제조하고 제 3기판을 메탈 또는 플라스틱 재료를 이용한 시트를 사용하여 제조한다.

<38> 제 1 및 제 2기판은, 단위칩이 복수개 배열되어 있고 제 3과정에서의 소결이후에 단위칩 단위로 절단된다.

<39> 한편, 본 발명의 실시예에 따른 반도체 패키지는, 발광소자 실장영역을 갖는 제 1기판상에 발광소자 실장영역에 상응하는 부위에 제 1캐비티가 형성된 제 2기판을 적층하여 소결시킨 성형체; 및 발광소자 실장영역에 상응하는 부위에 제 2캐비티가 형성되고 제 2캐비티의 내측면에 반사판이 형성된 제 3기판을 포함하고, 성형체의 상면에 제 3기판이 적층되되 상호간의 접촉면이 접촉제로 접촉된다.

<40> 이하, 첨부된 도면을 참조하여 본 발명의 실시예에 따른 반도체 패키지의 제조방법에 대하여 설명하면 다음과 같다.

<41> 도 5는 본 발명의 실시예에 따른 반도체 패키지의 제조방법 및 이에 의해 제조된 반도체 패키지의 구성을 설명하기 위한 단면도이다. 이하에 언급되는 제 1기판(10)을 하부 기판이라 하고, 제 2기판(20)을 제 1상부 기판이라 하며, 제 3기판(30)을 제 2상부 기판이라고 할 수 있다. 도 5에서는 도 3의 댄(24)과 도 4의 차단띠(42)와 같은 차단부를 도시하지 않았는데, 이는 본 발명의 제조방법을 설명하는데 있어서 부수적인 구성요소에 지나지 않기 때문이다. 당해 기술분야에 종사하는 자라면 도 5에 차단부를 형성시키고자 할 경우 도 3 및 도 4에 대한 설명으로 충분히 가능하리라 본다.

<42> 우선, 도 5의 (a)에서, 최하부에 배치될 제 1기판(10) 및 제 1기판(10)상에 적층될 제 2기판(20)을 각각 제조한다.

<43> 제 1기판(10)은 일예로 대략 100 μm 두께의 시트를 6장 정도 적층하여 형성한다. 제 1기판(10)의 상면과 저면 및 측면에는 패턴 전극(12a, 12b)을 형성시킨다. 여기서, 시트 제조공정 및 패턴 전극 형성공정은 동종업계에 종사하는 당업자라면 누구라도 쉽게 알 수 있으므로 설명을 생략한다. 시트는 LTCC, Al₂O₃, ZnO계열의 바리스터 재료로 제조할 수 있는데, 바람직하게는 ZnO계열의 바리스터 재료를 사용하여 제조함이 가장 좋다. 왜냐하면 ZnO계열의 바리스터가 열전도도가 가장 높기 때문이다. 따라서, ZnO를 주성분으로 하는 바리스터 재료로 제조하게 되면 바리스터로서의 기능을 수행할 뿐만 아니라 바리스터 자체의 높은 열전도성으로 인해 LED패키지의 온도를 신속하게 낮출 수 있게 된다. 도 5의 (a)에는 도시하지 않았지만, 제 1기판(10)의 발광소자 실장영역의 아래에 제 1기판(10)을 수직으로 관통하는 홀을 형성하고서 그 홀내에 Cu 슬러그 또는 다이아몬드 슬러그 등과 같은 열경유체를 삽입시켜도 된다. 이는 LED칩(14)에서의 열을 가장 먼저 및 가장 많이 받는 위치가 발광소자 실장영역 아래부분이기 때문에 LED칩(14)에서 발생하는 열을 보다 신속하게 방출할 수 있도록 하기 위함이다.

<44> 제 2기판(20)은 일예로 대략 100 μm 두께의 시트를 8장 정도 적층한 후에 편칭의 방법으로 중앙부에 캐비티를 형성시킴으로써 제조된다. 청구범위에 기재된 제 1캐비티는 제 2기판(20)에 형성된 캐비티를 의미한다. 시트는 LTCC, Al₂O₃, ZnO계열의 바리스터 재료로 제조할 수 있는데, 바람직하게는 ZnO계열의 바리스터 재료를 사용하여

제조함이 가장 좋다. 제 2기관(20)에 형성되는 캐비티는 도 1의 (a)에서와 같이 경사각이 0도이다. 즉, 제 1기관(10)상에 제 2기관(20)이 적층되었을 때 제 2기관(20)의 캐비티의 내측면은 제 1기관(10)의 상면에 대해 수직하게 배치된다.

- <45> 이어, 제 1기관(10)상에 제 2기관(20)을 적층하고서 동시 소결을 행한다. 소결 조건은 25도에서 시작하여 400도 까지 3도/분으로 상승시키고, 400도에서 4시간 동안 유지하여 시트에 포함된 바인더 성분을 제거한 후에 1050도 까지 4도/분으로 상승한 후 1050도에서 2시간 정도 유지시킨 후에 2도/분으로 25도까지 하강시켜 소결을 종료한다. 위에서 언급한 소결 조건은 일반적인 것으로서 조성 및 첨가제에 의해서 다소의 차이가 있을 수 있다.
- <46> 그 후, 도 5의 (b)에서와 같이 제 1기관(10)의 발광소자 실장영역상에 LED칩(14)을 실장하고서 와이어(16) 본딩을 행한 후에 형광물질층(18)을 제 2기관(20)의 캐비티 내부에 충전시킨다. 이때, 주의할 점은 형광물질층(18)이 제 2기관(20)의 상부로 번지지 않게 충전시켜야 한다. 또한, LED칩(14) 및 와이어(16)가 공기중에 노출되지 않도록 충전하면 된다. 그렇게 하기 위해서는 충전되는 형광물질층(18)의 양을 일정하게 기계적으로 조절하면 된다. 형광물질층(18)은 형광체 및 실리콘(또는 에폭시)으로 이루어진다.
- <47> 도 5의 (a) 및 (b)는 단품화된 형태를 나타낸 것이다. 실제적으로는, 도 5의 (a)와 같이 단품화된 형태가 하나의 세트내에 다수개 어레이되어 도 5의 (b) 과정을 거친 후에 단품화를 위해 절단된다. 절단에 의해 도 5의 (b)에서와 같은 단품 형태로 된다. 즉, 실질적으로 제 1기관(10) 및 제 2기관(20)은 단위칩(즉, 도 5의 (a)와 같은 형상)이 복수개 배열되어 있고 소결이후에 LED칩(14) 실장, 와이어(16) 본딩, 및 형광물질층(18)이 충전되고 나서 단위칩 단위로 절단된다.
- <48> 이어, 도 5의 (c)에서와 같이 제 3기관(30)을 제조한다. 일단, ZnO계열의 바리스터 재료와 메탈 재료 및 플라스틱 재료중의 어느 한 재료로 이루어진 시트들을 대략 14장(각각의 시트의 두께를 대략 100 μm 정도로 함) 정도 적층시킨 후에 소정의 경사각을 갖는 캐비티를 일정 간격으로 형성시킨다. 청구범위에 기재된 제 2캐비티는 제 3기관(30)에 형성된 캐비티를 의미한다. 제 3기관(30)의 캐비티는 본 출원인이 2005년 10월 28일자로 국내특허 출원한 경사면 형성 공구(출원번호; 10-2005-102167)를 이용하여 형성시킬 수 있다. 필요에 따라서는 익히 알려진 다른 방식을 사용하여도 무방하다. 제 3기관(30)의 캐비티의 하부 지름을 대략 3.4mm 정도로 하고 경사각을 대략 30도 내지 45도로 한다. 제 3기관(30)을 구성하는 시트는 열전도율을 고려한다면 ZnO계열의 바리스터 재료로 이루어짐이 가장 바람직하다. LED칩(14)의 동작에 따른 발열은 주로 LED칩(14)의 하측 방향 및 양 측면 방향으로 가해지게 되므로 굳이 제 3기관(30)을 ZnO계열의 바리스터 재료로 제조하지 않아도 무방하다. 그리고 나서, 1000도에서 소정 시간동안 소결한 후에 캐비티의 내측면에 광택 은도금을 실시하여 반사판(22)을 형성시킨다. 이후, 원하는 사이즈로 절단하게 되면 도 5의 (c)와 같이 단품화된 제 3기관(30)이 완성된다. 한편, 제 3기관(30)을 메탈 재료 및 플라스틱 재료중의 어느 한 재료를 사용하여 제조할 경우에는 시트 적층이 필요없고 바로 원하는 두께로 가공하여 도금후 접착시키면 되므로 바리스터 재료와는 달리 소결공정이 필요없으며, 나머지 공정은 바리스터 재료를 사용하여 제조하는 경우와 동일한 공정을 거치게 된다.
- <49> 상술한 내용에서는 제조공정이 도 5의 (a), (b), (c)의 순서대로 진행되는 것으로 설명하였으나, 도 5의 (c)의 공정을 먼저 진행하여도 무방하다. 한편, 도 5의 (a)와 (b)까지의 공정 및 도 5의 (c)의 공정이 별개의 라인에서 동시에 진행되어도 무방하다.
- <50> 마지막으로, 도 5의 (b)에 의해 단품화된 성형체(즉, 기존의 엘이디 패키지의 구조를 가짐)의 상부에 도 5의 (c)에 의해 단품화된 제 3기관(30)을 적층시킨다. 즉, 도 5의 (b)에 의해 단품화된 성형체의 상면에 접착제(예컨대, UV 접착제, 순간 접착제 등)를 바른 후에 도 5의 (c)의 단품화된 제 3기관(30)을 접착시킨 후에 대략 150도 정도의 오븐에서 1시간 정도 유지하게 되면 도 5의 (d)에서와 같은 반도체 패키지가 완성된다. 도 5의 (d)의 반도체 패키지의 지향각은 대략 60도 내지 90도 정도이다. 제 2기관(20)과 제 3기관(30)의 재질을 무엇으로 하느냐에 따라 접착제의 종류가 달라질 수 있겠으나, 어떤 종류의 접착제를 사용해야 되는지 및 접착제를 바르는 방법에 대해서는 당업자라면 익히 알려진 공지의 기술로 충분히 파악할 수 있다.
- <51> 앞서서도 설명하였지만, 휠 블레이드를 이용하여 절단하는 경우, 어레이되어 있는 LED패키지(즉, 도 3 및 도 4의 LED패키지)는 기존의 LED패키지(즉, 도 1 및 도 2의 LED패키지)에 비해 보다 두꺼운 두께를 갖기 때문에 휠 블레이드의 회전 및 가압에 의한 절단시 절단 속도가 느려지며, 휠의 마모가 심하게 발생한다. 이로 인해 생산성이 떨어지고, 제품의 가격은 상승하는 문제가 발생한다.
- <52> 그러나, 상술한 본 발명의 실시예는 도 5의 (b)와 같은 단품의 소결체를 만들고 도 5의 (c)의 단품의 소결체를 만들어 상호 접착시키는 방식을 취하였다.

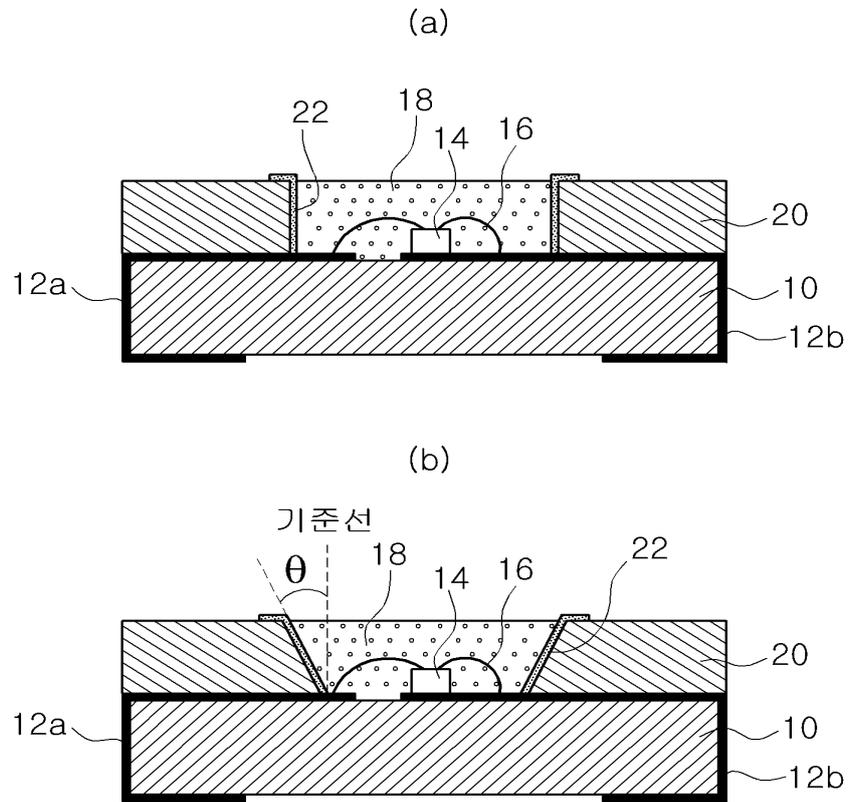
<10>

30 : 제 3기판

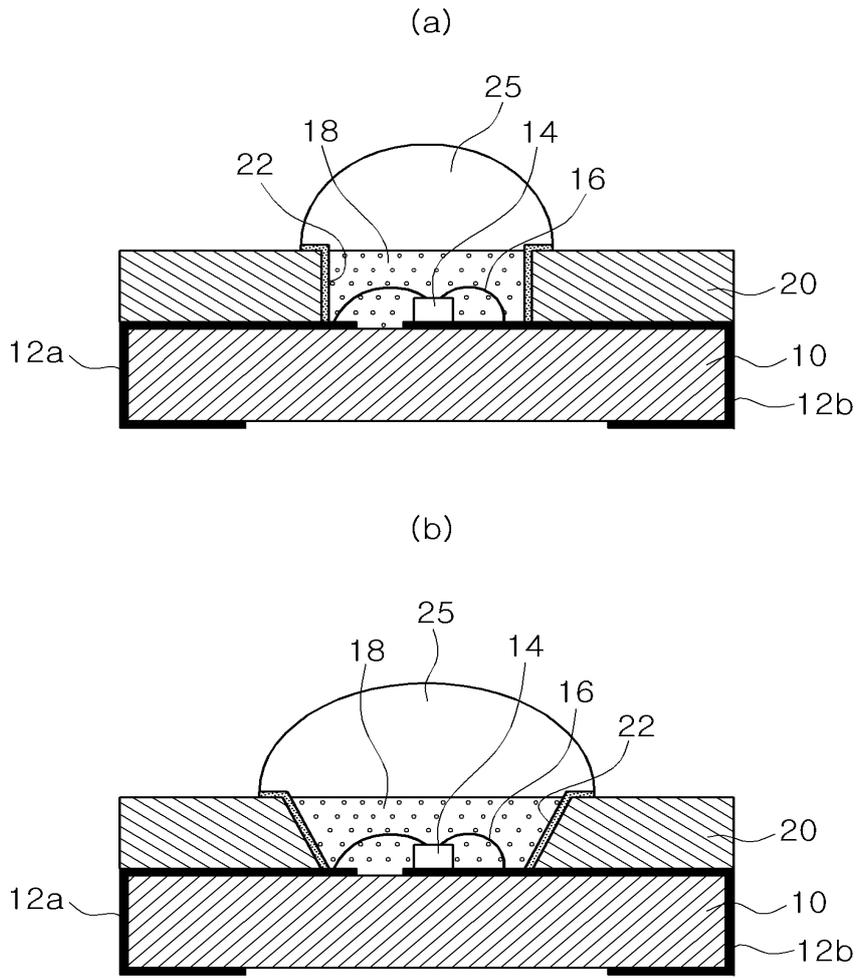
<11>

도면

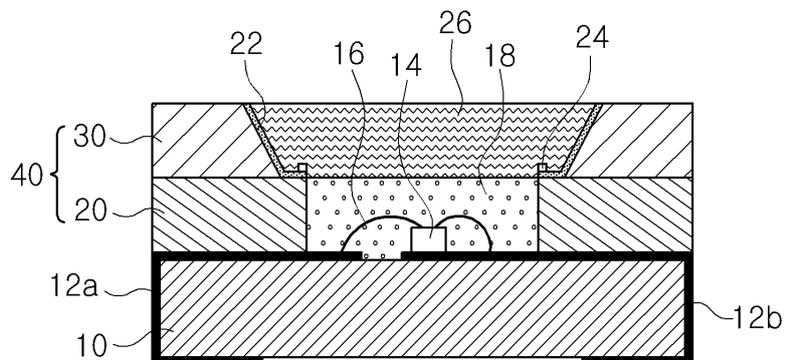
도면1



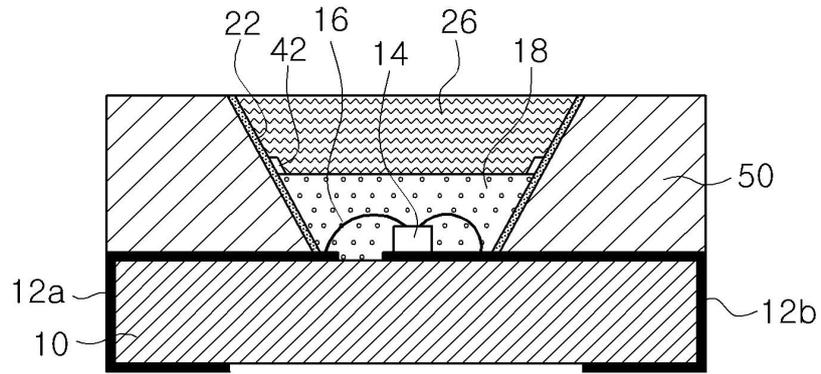
도면2



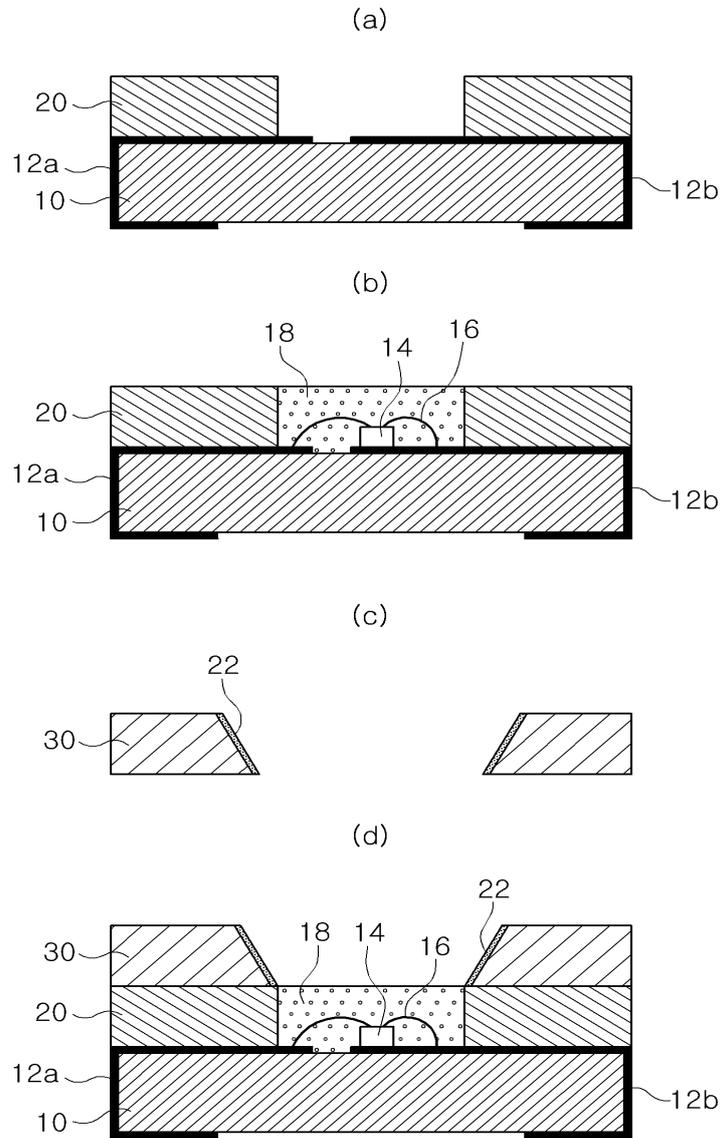
도면3



도면4



도면5



도면6

